

分类号: TM46

单位代码: 10335

密 级: _____

学 号: 11010022

浙江大学

博士学位论文



中文论文题目: 高压直流服务器电源的高效率 DC-DC
拓扑结构及其控制策略研究

英文论文题目: The Investigation of High Efficiency DC-DC
Topology Structure and Control Strategy for
High Voltage DC Server Power System

申请人姓名: 陈慧

指导教师: 吴新科

合作导师: 彭方正 钱照明

专业名称: 电气工程（电力电子与电力传动）

所在学院: 电气工程学院

论文提交日期 2015 年 6 月

高压直流服务器电源的高效率 DC-DC
拓扑结构及其控制策略研究



论文作者签名:_____

指导教师签名:_____

论文评阅人 1: _____ 匿名评审
评阅人 2: _____ 匿名评审
评阅人 3: _____ 匿名评审
评阅人 4: _____ 匿名评审
评阅人 5: _____ 匿名评审

答辩委员会主席: _____

委员 1: _____

委员 2: _____

委员 3: _____

委员 4: _____

委员 5: _____

答辩日期: 2015-07-23

The Investigation of High Efficiency DC-DC Topology Structure
and Control Strategy for High Voltage DC Server Power System



Author's signature: _____

Supervisor's signature: _____

External Reviewers: _____ Anonymous reviewer

_____ Anonymous reviewer

_____ Anonymous reviewer

_____ Anonymous reviewer

_____ Anonymous reviewer

Examining Committee Chairperson:

Examining Committee Members:

Date of oral defence: 2015-07-23

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：

签字日期：

年 月 日

仅限PMIC会员单位内部使用，不得外传

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名：

导师签名：

签字日期： 年 月 日

签字日期： 年 月 日

致 谢

时光荏苒，转眼已经在求实园里度过了九年的时光。在我攻读博士学位的过程中，得到了众多师长和同学们的关怀、帮助和鼓励。借此论文完成之际，谨向各位致以深深的敬意和衷心的感谢！

首先要感谢导师吴新科副教授，我多年的学习与科研均是在吴老师的悉心关怀与指导下进行的。吴老师认真严谨的求学态度和精益求精的工作作风使我终身受益，每次与吴老师的讨论都能够使我受益匪浅，为我的学习科研提供了关键性的指导，让我的科研工作得以顺利的进行。在此，谨向吴老师表示最衷心的感谢，并真诚的祝福吴老师工作顺利，幸福安康。

感谢合作导师彭方正教授和钱照明教授。他们渊博的知识、前瞻的眼见、严谨的态度和坚定的信念让我深深折服，是我永远的学习榜样。在我的求学过程中，无论科研工作方面还是日常生活方面，导师都给予了无私的指导、耐心的帮助和悉心的关怀。导师的言传身教使我受益终身，谨借此论文完成之际，像两位老师致以深深的敬意和衷心的感谢，祝愿两位老师身体健康，阖家欢乐。

感谢董伯藩教授在我求学阶段中给予的无私指导和帮助。在平日科研遇到问题时，董老师细致地帮我答疑解惑，每次讨论都能收获良多；在毕业论文的撰写阶段，董老师给出了许多宝贵的写作经验。董老师扎实的学术功底、严谨的治学态度、无私的奉献精神都让我深感敬佩。在此，谨向董老师表示深深的谢意。

感谢张军明教授在我的学习过程中给予的指导和帮助，张老师一丝不苟的工作态度、严谨求是的科研精神、严于律己的工作作风是我前进的标尺，祝您工作顺利，身体健康。

感谢周莉英大姐为实验室所有成员提供了稳定扎实的后勤保障和大量热情、无私的帮助，使我能够一心一意地学习知识，保证了科研工作顺利进行。祝愿您及全家幸福快乐。

感谢实验室的每一位成员：师兄及师姐黄华高、赵晨、高明智、郑晟、孟培培、姚爽、袁伟、成晶晶、张国兴、陈东、黄秀成、杨剑友、杜韦静、时晓洁、徐亮辉、胡晨、陈越、王莉；同窗王朝辉、江添洋、曾鹤龙、张焱，吕晓峰；师弟和师妹张元军、戈现勉、舒露、夏明华、赵思阳、陈喜亮、蒋婷、赵融融、徐晨汀、秦伟、吕海军、严阳、肖强、刘绍凯、蓝桂星、吕海燕、董泽政、张桢、欧阳佳佳、张乐、杨金旭、赵臣凯等。很高兴与大家在

实验室的大家庭中相遇，在学习科研和生活中我们结下了深厚的友谊，这是我人生道路上的一笔宝贵的财富，祝愿所有人前程似锦，心想事成。

最后，感谢我亲爱的父母，是你们把我培养成人，支持我读完博士。养育之恩，无以为报，祝愿父母身体健康，事事顺心。还有感谢我最亲爱的奶奶这几年的陪伴与支持，这使我能更加安心地完成科研工作，也祝愿奶奶健康长寿，笑口常开。还要感谢先生邵帅博士的一路陪伴以及在困难时给予的鼓励与支持！

谨以此文献给我最亲爱的父母，先生以及我所有的亲人和朋友们！

陈慧

2015 年 7 月于求实园

仅限PMIC会员单位内部使用，不得外传

本论文工作得到：

国家自然科学基金资助

（资助号：51007081 & 51477154）

浙江省自然科学基金资助

(No. LY14E070005)

光宝电力电子技术科研基金资助

在此谨表谢意！

摘要

随着计算机网络信息技术的进步，尤其是移动互联技术的爆炸式发展，现有互联网数据中心的规模迅速膨胀，数据中心的单位面积能耗迅速增加，导致数据中心原有的单相 220V 交流母线的供电方式无法满足功率和能效的要求。通过采用高压直流供电架构并直接将给服务器供电的 DC/DC 电源集成化嵌入到主板上，能够大幅提高服务器系统的功率密度和供电效率。实现集成化的模块电源需要高效率高功率密度的直流母线变流器。现有的输出调整的 PWM 型变流器能够在宽输入范围内实现输出电压调整，却难以兼顾高功率密度和高转换效率；输出不控型母线变流器由于其占空比和工作频率固定，始终工作在器件的最佳点，具备高功率密度和高效率的特性，但是无法满足输出电压调整的要求。通过额外增加级联 DC-DC 的方式可以实现输出电压调整功能，但是两级级联结构造成整体效率和功率密度的下降。为了提高母线变流器模块的效率，并同时实现高功率密度和输出调整的功能，本文针对适用于大功率 DC/DC 应用的移相全桥软开关 PWM 拓扑和 LLC 谐振型拓扑及其控制策略进行了深入研究和探讨，主要包含以下内容：

移相全桥拓扑由于其结构简单、开关管零电压开通易于实现等特点在服务器电源等场合得到了广泛应用。本文提出了一种针对 PWM 拓扑的新型串并联自调整混合整流单元，并基于该单元构建了一种串并联自调整倍流整流结构，应用于两相交错并联的移相全桥拓扑。新型整流拓扑副边变压器绕组的连接状态可以根据电路的占空比大小自动进行串联或并联调整。该拓扑有效地降低了整流器件的电压应力，有利于同步整流技术的应用，降低导通损耗，大幅提高效率；而且在全工作范围内减小了总输出电流纹波，使得在相同纹波要求下滤波器的体积得以减小，进一步降低电感的损耗，提高效率。

为了进一步提高电路的功率密度，需要提高开关频率以减小无源元件体积。相比于移相全桥拓扑，谐振拓扑的副边整流器件也能够实现软开关，更适合高频大电流场合。本文针对现有高频谐振电路两级级联方案效率不高的问题，提出了一种串联可控电压源实现部分能量调整的可调直流变压器（Regulated DC Transformer, RDCT）拓扑以提高整体转换效率。该拓扑结构通过调节串联的可控电压源的电压实现输出电压的调整，大大简化了变流器的原边开关管和副边同步整流的驱动控制；并且由于绝大部分能量通过单级的高效直流变压器直接转换，仅有极少部分能量通过可控电压源的两级转换，所

以该拓扑能在实现输出电压调整的同时保证很高的电路转换效率。此外，本文还针对半桥 RDCT 拓扑高频下的软启动问题进行了分析，提出了一种限流加调频启动的混合控制策略，实现了额定工作电压下的高频直接启动功能，解决了启动时谐振腔的电流过冲问题。

由于谐振型拓扑的输出电流纹波较大，通过谐振拓扑的多相交错并联不仅可以减小输出电流纹波，还能优化功率的分配，实现热量均匀分布，提高可靠性。对于变频控制的谐振变流器，实现交错并联必须同步开关频率，但是谐振参数的离散性导致的稳态增益误差需要通过各相之间不同的开关频率来弥补，这就是谐振变流器多相交错并联时不可调和的矛盾。本文针对现有谐振拓扑交错均流方案的局限，提出了一种基于 RDCT 谐振拓扑的均流控制策略，利用拓扑中功率分配比例由两个变压器匝比控制的特性，巧妙地通过对辅助 PWM 型 DC-DC 模块进行控制均流来实现总输出电流的均衡。该方法适用于高开关频率、大电流输出的多相交错并联谐振 RDCT 电路，仅对小部分输出电流进行采样，有效地减小了大电流场合采样电阻上的导通损耗，巧妙地通过 PWM 控制的方法解决了谐振电路均流时频率调节的矛盾。

关键词：高效率，高功率密度，母线变流器，输出电压调整，串并联自调整，RDCT，LLC 谐振变流器，串联电压源部分能量调整，交错并联，均流

Abstract

As the fast development of information technology, especially the mobile internet technology, the scale and power consumptions of datacenters are increasing rapidly and the datacenter with conventional 220V AC power supply system cannot meet the power and energy efficiency requirements anymore. One way to improve the power density and efficiency of the server system is to adopt the high voltage DC power supply concept and integrate DC/DC power modules into the mother board of the server. This integration requires high power density high efficiency bus converter module. Conventional PWM converters with output regulation ability cannot realize high power density and high efficiency at the same time. The unregulated DC transformer with fixed duty cycle and frequency achieves high efficiency and high power density, but it has no regulation ability. A second stage is required to regulate the output voltage but two stage structure decreases the conversion efficiency. This dissertation investigates the topology structures and control strategies for both PWM controlled phase-shift full-bridge converters and LLC resonant converters to achieve high efficiency, high power density as well as regulation requirements for DC/DC modules. It mainly contains the contests as below.

Phase-shift full-bridge converter is popular in server power supply application for its simple structure and soft switching characteristics. A transformer winding series-parallel auto regulated rectifier unit is proposed in this dissertation, and a phase-shift full-bridge converter with transformer winding series-parallel auto regulated current doubler rectifier is derived. The connections of the secondary transformer windings are auto regulated according the duty cycle. This topology reduces the voltage stress of the rectifier components, makes the synchronous rectifier feasible in this application, reduces the conduction loss and improves the efficiency. What's more, this topology decreases the current ripple in the output filter, reduces the loss of the output inductor and optimizes the system efficiency.

Increasing switching frequency reduces the volume of passive components and improves the power density. Compared with conventional phase-shift full-bridge converter, resonant topology is more attractive in high frequency high power density applications for the inherent soft switching characteristics. Base on the efficiency problem of the existing two stage cascaded structure, this dissertation introduces a regulated DC transformer (RDCT) topology implemented by a controllable voltage source in series in the primary side. It regulates the output voltage by adjusting the voltage of the controllable voltage source and the driving schemes for both primary switches and secondary rectifiers are simplified. High efficiency is

guaranteed because only partial energy is transmitted through the two stage conversion. Furthermore, the start-up strategy for resonant converter at high frequency is considered. A hybrid strategy based on limiting the current and varying the frequency is proposed to start-up a resonant converter under nominal input voltage, it also solves the current overshoot problem during the startup process.

Interleaved control of DC-DC converters reduces the output current ripple, optimizes the power and thermal distribution and improves the system reliability. But for multi-phase resonant converters, the interleaved control requires the same driving frequencies, which means the mismatch of the resonant parameters cannot be compensated by regulating the frequency. This dissertation focus on the limitations of the available current sharing methods for interleaved resonant converters and proposes a novel current sharing control strategy for interleaved resonant converters based on the RDCT structure. Based on the power ratio of RDCT converter, the output current is shared by balancing the current of auxiliary PWM DC-DC modules. This method is suitable for high frequency high output current application. It samples only partial current, reduces the conduction loss of the sampling resistor and realizes the current sharing of resonant converters by PWM control.

Key words: High efficiency, High power density, Output tight regulation, Series-parallel auto regulation, RDCT, Bus converter, LLC resonant converter, Partial energy regulation, Interleaved, Current sharing control

目 录

摘 要.....I

ABSTRACT..... III

目 录..... V

第一章 绪论..... 1

 1.1 研究背景 1

 1.1.1 数据中心的能耗现状 1

 1.1.2 数据中心供电架构 2

 1.1.3 目前基于原设备改造所存在的问题 5

 1.1.4 未来高压直流母线架构发展方向 6

 1.2 应用于高压直流母线架构的 DC/DC 电源优化难点 7

 1.2.1 高压直流母线电压的宽范围要求 7

 1.2.2 高工作频率下高效率的要求 9

 1.2.3 高频高功率密度下输出电压调整问题 10

 1.2.4 高频模块的多路电流均衡问题 11

 1.3 高压直流服务器电源研究现状 13

 1.3.1 高压直流服务器电源的高效率 DC-DC 拓扑研究现状 13

 1.3.2 高功率密度电源的相关工艺发展 21

 1.3.3 高效率高功率密度母线变流器模块发展现状 23

 1.4 本文的选题意义及主要研究内容 24

 1.4.1 本文的选题意义 24

 1.4.2 本文的主要研究内容 25

第二章 高效率宽电压范围的串并联自调整整流结构拓扑研究 27

 2.1 副边绕组串并联自调整的混合半波整流结构 27

 2.1.1 副边绕组串并联自调整的整流单元结构 27

 2.1.2 工作原理简介 28

 2.1.3 中心抽头整流结构的扩展 31

 2.2 副边绕组串并联自调整的混合倍流整流结构 32

 2.2.1 副边串并联自调整的混合倍流整流结构 32

 2.2.2 工作原理分析 33

 2.2.3 特性分析和设计 42

 2.2.4 实验结果 47

 2.3 本章小结 52

第三章 高效率高功率密度 PWM 部分能量调整的 RDCT 53

 3.1 单级、两级和准两级结构 53

 3.2 PWM 输出并联调整的谐振拓扑 55

 3.2.1 PWM 并联调整的 RDCT 拓扑结构 55

V

3.2.2 RDCT 简化工作原理分析 57

3.3 PWM 部分能量调整实现输出电压紧调整的 LLC 型 RDCT..... 58

3.3.1 电路结构 58

3.3.2 电路工作原理 59

3.3.3 电路参数设计 61

3.3.4 高频变压器结构优化设计 67

3.4 软启动问题分析 72

3.4.1 LLC-RDCT 的等效启动过程 72

3.4.2 LLC 电路的常用启动方法 74

3.4.3 限流+PFM 混合启动方式 82

3.5 实验结果 87

3.6 本章小结 95

第四章 两相交错并联 RDCT 的均流控制 96

4.1 谐振电路的交错并联技术 96

4.1.1 谐振电路的均流问题 96

4.1.2 谐振电路均流控制方法 100

4.2 多相 RDCT 谐振拓扑的均流控制 104

4.2.1 RDCT 拓扑均流原理分析 104

4.2.2 DC-DC 的均流控制 106

4.2.3 双相 RDCT 的均流度分析 107

4.2.4 高频下的输出电流纹波与电压纹波 111

4.2.5 轻载效率优化 115

4.2.6 仿真结果与实验验证 116

4.3 本章小结 125

第五章 总结与展望 126

5.1 本文工作总结 126

5.2 后续研究展望 128

参考文献 129

附录 137

攻读博士学位期间的科研成果 139

第一章 绪论

1.1 研究背景

随着全球信息化的飞速发展，计算机数据处理量快速增加，各大电信运营商和网络服务企业的数据中心（Internet Data Center, IDC）对服务器、UPS 等设备的使用量迅速增长。据调查显示，全球所有的数据中心的电力消耗仅 2010 年就已高达 2355 亿度，约占当年全球用电消耗的 1.3%^[1]。

与此同时，在云计算和大数据业务的发展背景下，我国巨大的网上用户数量和互联网客户需求使得大规模数据中心的需求量迅速增加^[2]，给数据中心的规模和容量带来了新的问题和挑战^[3]。据相关统计显示，从 2008 年至 2013 年我国的数据中心市场规模的年均增长超过 30%，至 2013 年，我国 IDC 市场规模已高达 262.5 亿元^[4]。

市场规模的迅速扩展带来了巨大的用电需求。仅 2012 年一年，我国数据中心能耗已经高达 664.5 亿度，占当年全国工业用电量的 1.8%^[5,6]。

总而言之，各类数据中心的能耗已经成为电力消耗的一个重要部分，在可持续发展

1.1.1 数据中心的能耗现状

Green Grid 组织以及 IT 行业在 2003 年制定了两个评估数据中心的能耗与系统效率的指标：电源使用效率（Power Usage Effectiveness, PUE）和数据中心基础设施效率（Data Center Infrastructure Effectiveness, DCIE）^[7]。

PUE 是评价数据中心工作效率的重要指标，它是指数据中心总能耗与 IT 设备总能耗之比，其数值越接近 1，则表示一个数据中心的工作效率越高^[8]，目前 PUE 值的业界基准为 2^[9]；DCIE 是 PUE 的倒数，是指 IT 设备总能耗占数据中心总能耗的百分比^[10]，该值约接近 100%，则该数据中心的效率越高。

数据中心的能耗主要包括以下几个方面：IT 设备能耗、供配电能耗和制冷用电能耗^[11]。IT 设备能耗部分主要是数据中心的 IT 设备（服务器、存储器等硬件设备）在工作过程中产生的能耗；供配电能耗是指数据中心的供电系统（自动切换开关、配电系统等）

在配电过程中产生的损耗；制冷用电能耗是指机房的制冷设备（空调、压缩机、加湿器等）为了维持数据中心的温度湿度等外部环境而产生的能耗^[10]。

以目前数据中心平均能效水平估计，数据中心各部分损耗所占的比例构成大致如图 1.1 所示^[12]。IT 设备能耗所占的比例最高，约为 50%；制冷用电能耗次之，在总能耗中占 40%左右；配电系统能耗最少，仅占 10%^[12]。此处以 PUE 值等于 2 为例，但是实际数据中心的系统效率可能更低，平均 PUE 值在 2.2~3.0 之间^[13]。

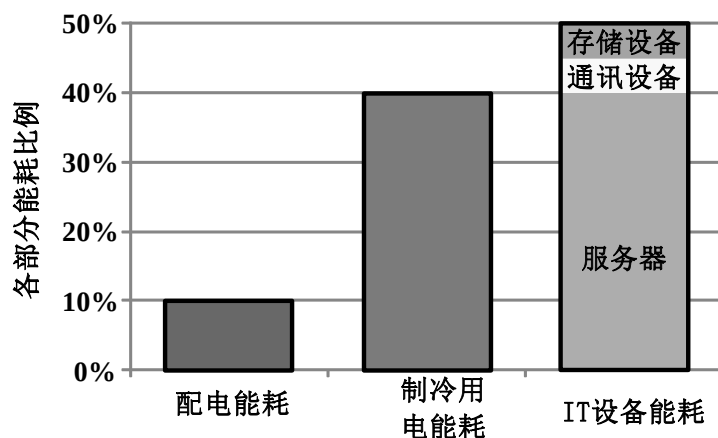


图 1.1 IDC 数据中心总能耗分布数据图

在三部分的能耗中，最主要的部分是 IT 设备能耗；制冷系统所需要带走的数据中心内部的发热量也绝大部分来自 IT 设备^[14]。所以，提高机房整体能效的关键在于降低 IT 设备的能耗^[10]，它不仅实现了 IT 设备本身的电能高效利用，还大大减小了空调系统部分所需的能量消耗。

1.1.2 数据中心供电架构

传统数据中心的服务器和 UPS 等用电设备的能量消耗大、效率低的问题与其系统架构有着重要的关系。传统的数据中心的供电系统架构可以分成以下两大类：交流供电架构和 48V 供电架构^[15, 16]。

A. 交流供电架构

典型的交流供电系统架构如图 1.2 所示^[17]。交流电网电压首先要经过一级交流不间断电源（Uninterrupted Power Supply, UPS）。交流 UPS 包括两次的电压转换，先将电网交流电压整流得到中间直流电压，直流电压上挂接储能装置（一般为电池组），用于掉

电时的供电。直流中间电压再经过一级逆变装置，得到 UPS 输出的交流母线电压。交流母线通过功率分配模块（Power Distribution Unit, PDU）进行用电配置后连接到 AC 服务器机架电源。AC 服务器电源先经过一级 PFC 将交流电压转成直流电压（400V 左右），再通过降压的 DC/DC 变流器将电压降低到 12V 或 48V，提供给负载。有些负载例如 IT 设备中的风扇等工作电压为 12V，则可直接连接到 12V 的低压母线工作，其他负载例如 CPU 或管理芯片需要更低的工作电压，需要再经过一级降压稳压电路（Voltage Regulator, VR）得到所需的工作电压。这种交流供电系统需要经历多级的交流和直流之间的变换，所有其整体效率较低，一般在 80% 以下^[18]。

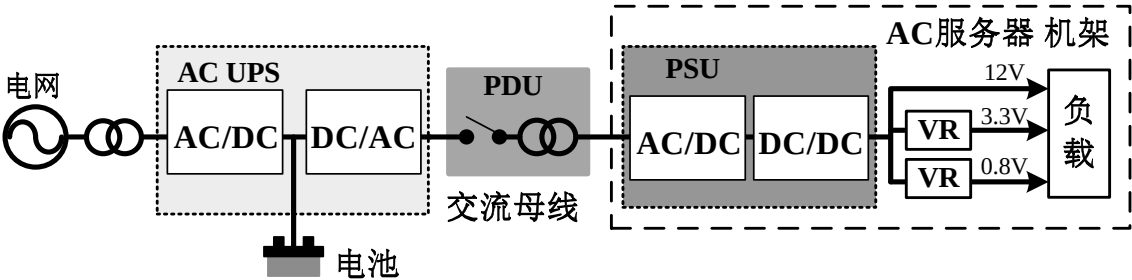


图 1.2 交流供电系统结构框图

针对交流供电系统也有许多优化方案^[19]，但并没有从根本上解决多级转换所导致的系统转换效率低下的问题^[20-22]。

B. 48V 供电架构

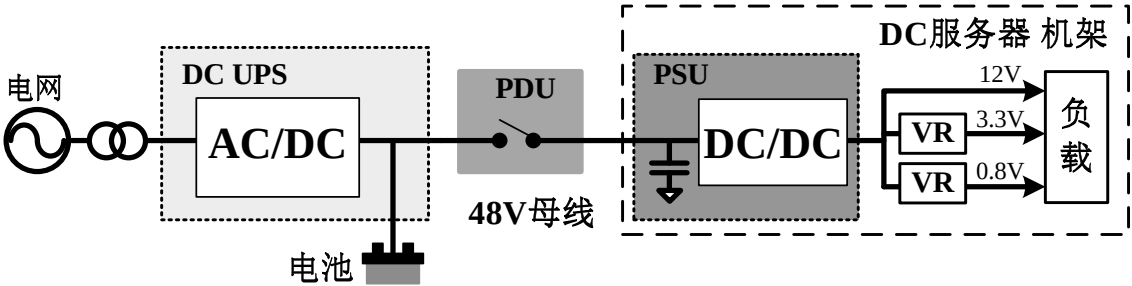


图 1.3 48V 供电系统结构框图

相比于交流母线架构，直流母线架构具有更少的转换级数和更高的工作效率，48V 供电系统结构就是典型的直流母线架构，这种结构在通信电源负载场合较为广泛。48V 直流母线架构如图 1.3 所示^[18]。交流电压经过直流 UPS 进行 AC/DC 转换，得到 48V 的低压直流母线。储能设备直接挂在输出的低压母线上。低压母线经过 PDU 分配到连接到负载机架。在服务器机架内，48V 电压经过 DC/DC 变流器转换，得到负载所需要的电

压。这种结构相比于传统的交流母线架构，节省了两级交直流的相互转换，故效率也更高^[23]。另外，低压母线电压低，低于 60V（欧洲安全电压等级），安全性好。

这种 48V 直流供电结构的优点是它是一种真正的不间断电源，不易拉弧，安全性高^[7, 24]，技术也比较成熟。但是也有一定的局限性，它的缺点是母线电压等级低，电流大，有较大的导通损耗，故一般适用于中小功率的场合。尤其随着互联网行业的发展和各种数据中心对用电需求增加，这种结构难以广泛应用。

C. IDC 中的高压直流母线架构

2000 年后，相继有文献提出了高压直流母线架构的概念^[11, 16, 24-30]。IDC 中的高压直流母线架构比传统交流供电系统具有更高的效率和可靠性，且母线损耗更小，因此高压直流供电系统取代传统的交流供电系统和 48V 供电系统是大势所趋。

高压直流母线系统架构框架如图 1.4 所示^[31, 32]。电网侧的交流电压经过直流 UPS 进行 AC/DC 变换后，得到高压直流母线电压，直流母线上连接电池等储能设备。高压母线经过 PDU 分配到服务器机架。服务器机架直接将高压母线电压经过 DC/DC 变流器转换成负载需要的低电压。

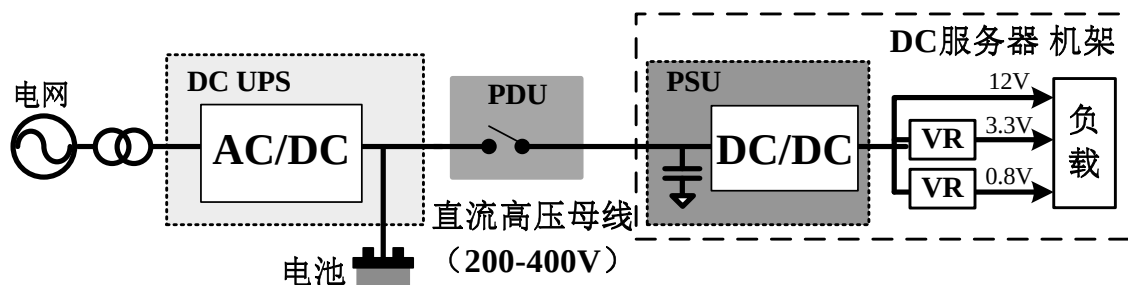


图 1.4 高压直流母线供电的服务器系统

对于直流供电的母线电压等级，不同国家有不同的规范^[30, 33]，目前仍无统一标准。例如，国内采用的是 240V 的直流母线，主要考虑与传统的交流 UPS 的设备相兼容，可以直接在传统的设备基础上进行改造和系统验证，而欧美各国目前较多的是采用 380-400V 的高压直流母线。400V 的直流母线结构也有更高的效率和更大的容量。

高压直流母线架构相对于传统交流供电系统，由于省却了两级交流-直流间的电能转换，系统结构大大简化，因此可靠性和系统效率显著提高，其中系统供电效率提高了近 10%；相比于 48V 的直流母线架构，母线电压由低压变为高压，减小了传输线上的损

耗，增大了系统容量^[32]。由于直流母线不需要考虑相位和频率，所以当需要多模块并联使用时直流母线比传统的交流母线并联要容易实现。高压直流供电系统具有可靠性高、谐波干扰小、系统成本低、能源利用率高、扩展性能好、对维护人员的专业要求较低等诸多优势，将会成为未来服务器电源发展的趋势^[16, 18, 25, 30, 34-36]。

1.1.3 目前基于原设备改造所存在的问题

但是由于直流母线电压等级的标准不成熟，不统一，也没有用于直流母线的标准服务器电源，目前进行的测试试验都是基于传统的 AC/DC 服务器电源进行改造的过渡解决方案。

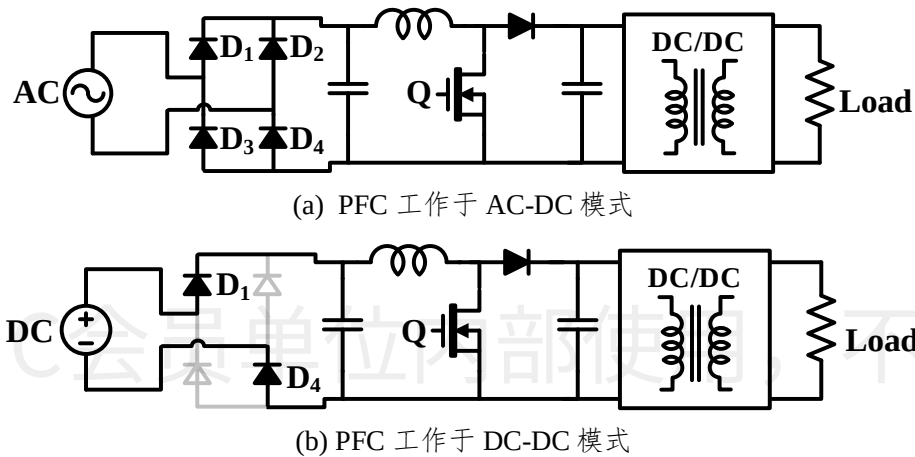


图 1.5 目前过渡阶段的高压直流服务器电源（PFC 工作于 DC-DC 模式）

传统的整流结构是针对 AC 输入，但是也可以工作在 DC 输入情况下。在 AC 输入时，工作状态如图 1.5(a)所示，整流桥是交替工作，功率因数校正器(Power Factor correction, PFC)根据输入电压来调节占空比使得输入电流跟踪输入电压的相位，并得到接近正弦波的输入电流。而当输入成为直流 DC 输入时，工作状态如图 1.5(b)所示，仅有 D_1 和 D_4 导通，后级 PFC 也可正常工作。

传统 PFC 的输入范围一般是 90V 至 264V，所对应的最高、最低电压峰值分别为：

最高电压峰值： $264V \times 1.414 = 373.3V$

最低电压峰值： $90V \times 1.414 = 127.3V$

所以理论上只要直流母线工作电压高于 127.3V 低于 373.3V，设备一般可以正常工作^[37]。所以考虑到原有交流设备的兼容性问题，中国电信采用的是 240V 的直流母线电

压，其他一些企业则是采用了 350V 作为母线电压值。从原理上，用交流设备改造用于高压直流母线架构是可行的，但是在实际中，存在一些问题与隐患^[34]。

首先，由于传统设备的各种开关和插头均为交流接插件，交流下开关由于交流特性会自动灭弧，但是在高压直流情况下，开关断开时会出现拉弧或燃烧等现象，存在严重安全隐患^[37]。其次，电源设备空间利用率低。由于传统的 AC/DC 电源是针对工频交流输入，因此其内部的元器件都是按照交流输入直流输出进行设计的。图 1.6 是一个现有的商业化的 AC/DC 电源模块内部照片，其中 AC-DC 部分，包括 PFC 输出母线的储能电容、PFC 电感以及输入侧的交流滤波器等元件，占了整体面积的三分之二，而实际有用的 DC-DC 部分仅占了三分之一的体积，这也导致其功率密度只有 $30\text{W}/\text{inch}^3$ 左右。

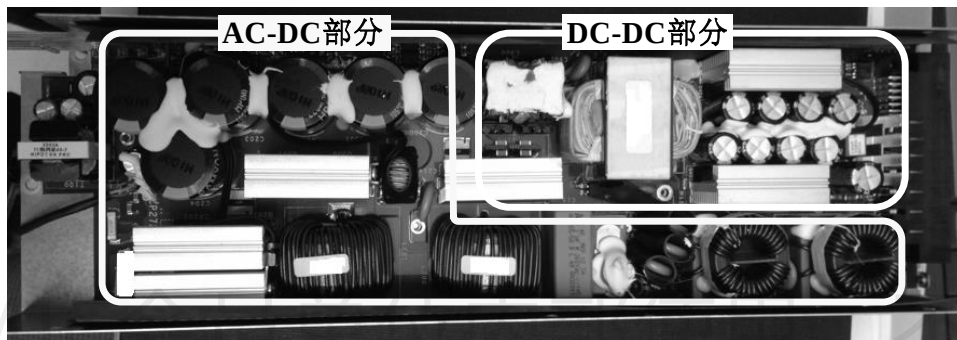


图 1.6 Boost PFC 级联 LLC 谐振变流器的 AC/DC 电源

1.1.4 未来高压直流母线架构发展方向

目前基于交流设备改造的高压直流母线架构只是一个过渡性的方案，高效率、高功率密度的系统架构才是未来高压直流母线架构的发展方向。未来直接采用直流母线供电，服务器电源模块中无需 PFC，因此可以直接省下 PFC 所占的体积，提高功率密度。另外，由于输出侧的电容较多，如果能够将输出电流纹波减小，并且变压器采用平面结构，则 DC-DC 部分的面积和高度还能够进一步减小，功率密度也可以大大提高。此外，采用 400V 高压直流母线供电，服务器电源内部无需缓冲和存储工频能量，因此可以直接将 DC/DC 电源集成或者嵌入到服务器主板上，将 400V 母线电压直接接入服务器主板的供电端口，提高服务器系统的功率密度和供电效率。

因为主板的面积和高度有限，为了将 DC/DC 电源模块集成嵌入服务器主板，对电源的功率密度和效率提出了更高的要求，图 1.7 是下一代 400V 高压直流母线直接供电的服

务器主板框图。从 400V 母线到负载主要经过两级的直流转换，先通过电源模块将 400V 高压母线转换为 48V 或 12V 的低压母线，所以也称该级的电源转换模块为母线变流器（Intermediate Bus Converter, IBC），再经过一级 VR 变流器将低压母线转换为所需的多种不同电压。这种系统结构也称为中间母线架构(Intermediate Bus Architecture, IBA)^[38-43]。未来的发展趋势是实现从母线变流器到后级 VR 以及负载都集成到主板上，从而实现集成化、模块化的产品。

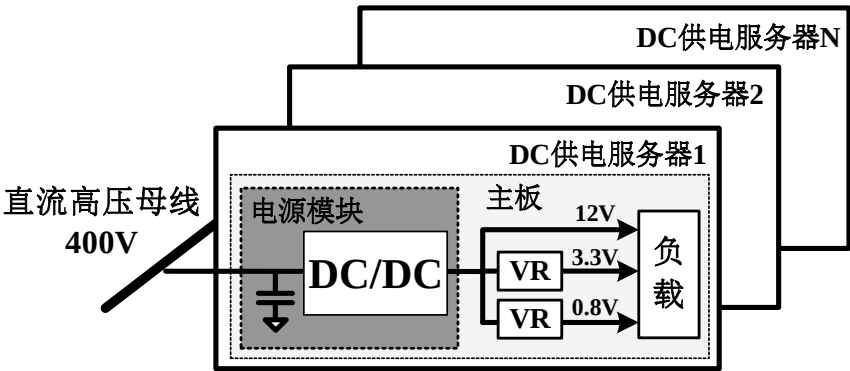


图 1.7 下一代嵌入高压 DC/DC 电源模块的刀片式服务器主板框图

后级的 VR 电路为不隔离电路，而且电压等级低，目前已经是成熟的集成模块化产品，体积小效率高成本低，所以限制架构体积和功率密度的主要是前级高压的母线变流器模块电源，由于要实现降压和电气隔离，电路的元器件电压等级较高，而且变压器等磁性元件也限制了电源体积的进一步减小。所以为了实现这种集成化的电路模块，下一代嵌入式 DC/DC 电源模块主要面临几大挑战，即在保证具有可实现 N+1 并联冗余的前提下，达到如下性能：

- 1) 高效率 (>97%) ；
- 2) 超高功率密度(>300W/inch³)；
- 3) 负载跳变时输出电压稳定。

1.2 应用于高压直流母线架构的 DC/DC 电源优化难点

1.2.1 高压直流母线电压的宽范围要求

高压直流母线架构的母线电压的范围可以分为两大类情况进行考虑：正常连续工作情况和特殊工作情况。正常情况是指电路工作连续工作，给负载供电，电池保持在电压

浮充状态。特殊工作情况是指断电或者电路出现故障时，仍要在一定时间内保持输出负载的工作电压范围。

正常情况下，由电网给负载供电，挂在直流母线上的电池处于浮充状态。以铅酸电池为例，单个铅酸电池的浮充电压变化范围一般在 2.23V-2.27V 之间^[30]。对于直流高压母线上的电池设备，需要多个电池单元串并联组合得到。例如对于 380V 的电压母线可由 168 个电池单元串联得到，其电压变化范围则为 374.6V-381.4V^[44]。可见，理想情况下，高压直流母线电压在 $\pm 2\%$ 的范围左右变化。实际中还需要考虑传输线上的电压压降，尤其是一些连接线路较长的场合，故 $\pm 5\%$ 的电压波动范围是一个比较合理的设计要求^[33]。

但要考虑到非正常工作情况，例如掉电或发生故障的时候，需要由电池等储能设备来提供此时的短时间内的供电。图 1.8 为掉电情况下，电路需满足的工作状态示意图。 t_1 时刻前为正常工作情况，在 t_1 时刻，发生了停电或其他故障导致的掉电状态，在之后的一段时间内，储能设备开始放电，输入电压逐渐下降。但是随着输入电压的下降，输出电压仍然要保持在额定输出电压值，直到 t_2 时间之后才能开始下降。从 t_1 到 t_2 这段时间，被称为“保持时间”(Hold-up Time)。对一般的服务器电源来说，保持时间一般要求在几十毫秒^[45]。

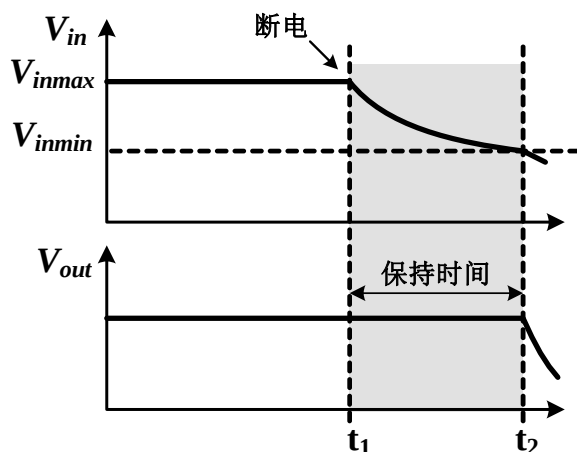


图 1.8 保持时间的定义

为了满足保持时间的要求，有两种方法可以解决，加大输入电容和增大 DC/DC 级电路的工作范围^[46]。加大输入电容，使得输入电容上的电压下降率减慢，延长保持时间。但是输入电解电容越大，成本和体积都会增加，并且电解电容还存在寿命的问题，所以仅靠增加输入电容来延长保持时间不是一个最优的选择。另外可以增大 DC/DC 级的电路

工作范围。电路工作范围越宽，可以承受的 $V_{inmax}-V_{inmin}$ 的范围越宽，所需的电容容值和体积都可以得到有效的减少。然而，工作范围越宽，电路的效率优化越困难。电路中的元件选取需要考虑最恶劣的工作条件，电压应力需在最大输入电压处进行设计，而电流应力需要考虑输入电压最低、电流最大的工作条件。两者差越远，在整个工作范围内的效率越难优化。所以电路的工作范围越宽，电路的工作效率优化也越难。

综上所述，对于高压直流母线架构供电系统中的 DC/DC 变流器，由于保持时间的要求，设计时需要考虑较宽的输入电压范围，同时需要使得电路保持较高的工作效率，就对 DC/DC 变流器的拓扑和架构提出了新的要求和挑战。

1.2.2 高工作频率下高效率的要求

为了满足未来模块电源高效率、高功率密度的发展需求，就要提高变流器的效率，减小变流器的体积。变流器体积中占大部分的是磁性元器件和输出滤波器，为了减小磁元件和滤波器的体积，一种有效的方式是提高变流器的工作频率^[47-51]。工作频率的升高可以实现变流器体积的减小和功率密度的大幅提升。

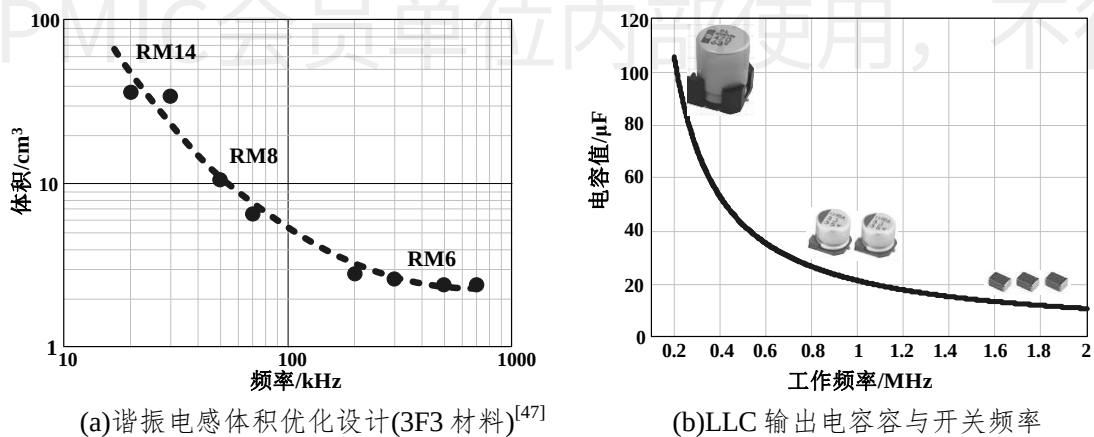


图 1.9 无源元件体积与频率的关系

图 1.9(a)是文献^[47]针对谐振电路的谐振电感体积进行的分频率优化的结果，文中选用的是 3F3 材质 RM 系列的磁芯(3F3 的最大频率 500kHz)。可见在磁芯的工作范围内，随着频率的升高，可以大大减小磁性元件的体积。图 1.9(b)是理论计算的 LLC 谐振电路的输出电容值和开关频率的关系，在相同输出纹波要求下，频率的升高明显地减小了所需要的电容值，进而可以采用小封装小体积的输出电容器。

虽然提高工作频率可以有效地减小无源元件的体积,提高电路的功率密度,但是在高频率下同时确保电路高效率的可靠工作也是一个巨大的挑战。首先,随着工作频率的提高,电路的驱动损耗和开关损耗都会明显上升,此外,变压器的铜损和磁损也会随着频率的升高而急剧增加,从而限制电路的整体效率的提高。其次,高频工作对开关元件的开关速度提出了更高的要求,传统的高压大电流的硅器件由于驱动电荷较大,也较难实现很高频率的快速开关。

如何既保证电路的高功率密度高效率、同时保证较高的工作效率,也是在电路拓扑的选择和参数优化设计中需要面对的一个难点。

1.2.3 高频高功率密度下输出电压调整问题

在许多应用场合,DC/DC 变流器的负载对输出电压负载调整率等有一定要求。DC/DC 变流器需要实现输出电压的闭环反馈控制。

传统的软开关型 PWM 电路在合理优化的情况下,可实现较高的转换效率,并且通过调节占空比可以实现很好的负载调整率的要求。但是传统的单级具有输出调整功能的变流器却很难实现高频率高功率密度的要求,虽然它可以实现零电压开通,但还是有较大关断损耗和副边整流管的反向恢复,同时受限于目前半导体功率器件、磁性元件以及 PCB 工艺的技术瓶颈,PWM 电路拓扑仍很难实现高频开关,在体积上很难进一步减小。

谐振软开关拓扑能够克服器件和杂散参数的影响,实现高频和高效率密度的变换要求,并能够通过调节频率满足一定的电压增益范围和动态响应要求^[52, 53]。但是,目前具有输出调整能力的产品其工作频率基本在 500kHz 以下,功率密度也很少高于 500W/in³。原因有很多方面。首先,LLC 谐振变流器的小信号模型复杂^[54-58],并且会随着开关频率和负载变化,目前绝大多数的模拟谐振电路控制芯片的工作频率都小于 500kHz。其次,高频下副边同步整流管的驱动时序控制也很复杂,目前商用同步整流驱动芯片的工作频率也都小于 500kHz。采用数字控制可以实现控制环路参数的自适应调节,但是在高频(大于 1MHz)场合下,通用型数字控制器的 AD 采样时间和输出驱动信号的最小调整率难以满足高频的精度要求,需要采用高精度的数字控制器^[59],大大地增加了成本。另外,开关频率越高,开关管的驱动损耗越大,集肤效应造成的损耗越严重,对线路 PCB 的工艺、元器件封装和焊接工艺等提出了更高的要求,效率的提高变得越来越困难。

将 LLC 谐振变流器固定工作于谐振频率点，即用作一个等效直流变压器（DC Transformer，简称 DCT 或 DCX），可以获得最优的工作效率和电路的优化设计，实现很高的功率密度。为了满足输出电压的调整要求，需要后接一级具有调节功能的不隔离型模块电源^[60]。其结构如图 1.10(a)所示。但是两级的结构增加了一级功率变换，使得整体的效率有所下降。图 1.10(b)为根据数据手册绘制的单级的电源工作效率和两级级联的整体效率。虽然单级的效率很高，最高效率可以达到 97%以上，但经过两级变换后最高效率只在 95%左右。

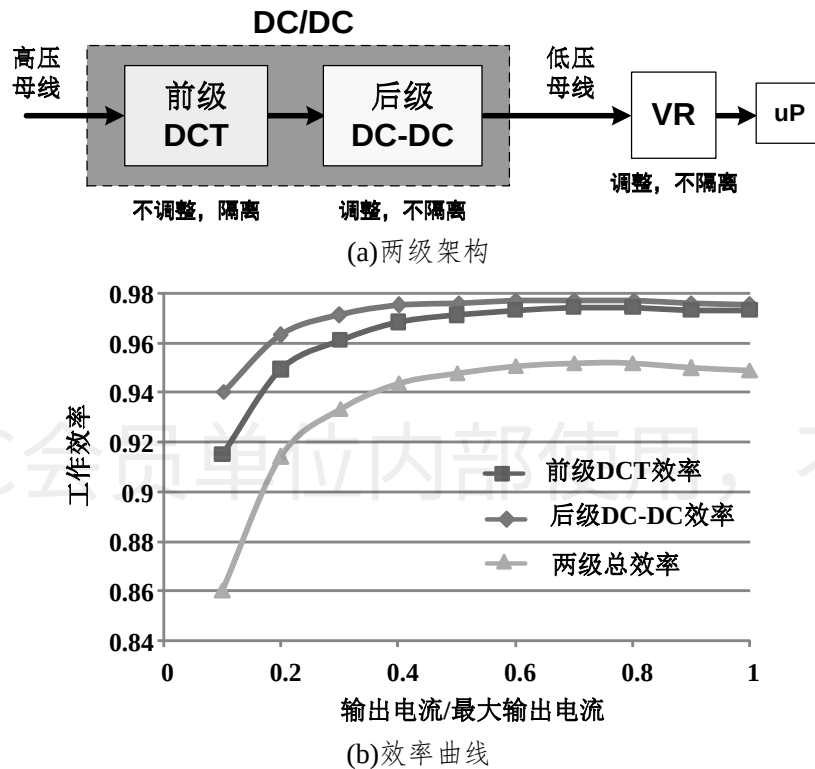


图 1.10 DCT 加 DC-DC 的两级结构

总而言之，单级电路难以同时兼顾输出闭环调整的要求和高功率密度的要求；两级电路相级联的方案又使得整体效率有所亏损。因此针对高功率密度高工作效率 DC/DC 变流器，其输出闭环调节的控制策略和驱动方式仍是一个有待解决的难题。

1.2.4 高频模块的多路电流均衡问题

针对于服务器电源，要求保证多路并联下的冗余工作，所以需要保证多路并联情况下的电路正常运行。此外，多个模块并联工作，可以获得较好的功率和热的分布，也有利于大电流场合下变压器的优化设计^[61]。另一方面，在低压大电流场合，由于谐振电路

的副边电流为断续的波形，所以输出电流纹波较大，需要较大的输出滤波电容，增加了体积和成本。多相交错并联技术也能够很好的减小电流纹波，通过错相实现电流纹波抵消的作用^[62-64]。

但是由于谐振电路是变频率调制的控制方式，而在实际应用中各相谐振电路之间谐振元件（ L_r 、 C_r ）的参数一致性程度受到制造工艺的限制，存在一定偏差^[65]。这会导致各相电路谐振腔的谐振频率不同，从而相同开关频率下各相的稳态增益就不同。由于谐振电路的稳态增益对寄生参数敏感，较小的谐振电感或者谐振电容的偏差，就会导致各相输出电流相差很远，无法达到交错并联的抵消纹波电流的目的^[66, 67]。

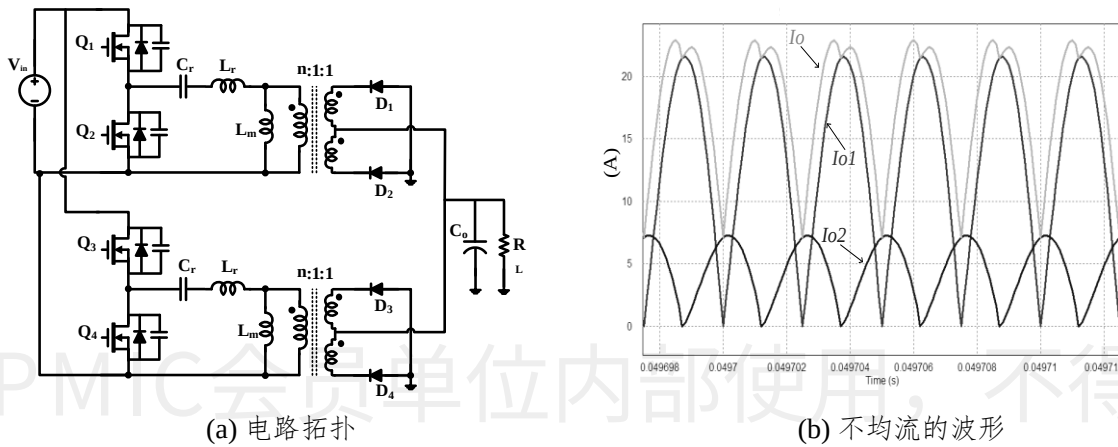


图 1.11 两相交错并联谐振电路的不均流现象

图 1.11 为两相交错并联的电路结构图及其参数偏差时输出电流的仿真结果。负载电流为 20A 时，当谐振电容相差 5% 时，电流相差近 10A，如图 1.11(b) 所示。图 1.12 为两路 LLC 在不同负载下的均流度与谐振参数偏差程度的关系^[68]。可以发现，当两路参数完全匹配，两相输出电流完全均等时，总电流的输出电流纹波为单相时的大约五分之一，很好地实现了实现电流纹波抵消。但是当偏差增加后，输出电流的总纹波明显增大，当偏差达到 5% 时，移相控制几乎没有达到电流纹波抵消的目的。所以谐振电路并联工作时需要采用一定的均流控制。

传统的谐振电路是变频调制，谐振参数的离散性需要开关频率不同才能保证增益相同，但是交错并联必须同频，这是谐振变流器多相交错并联时不可调和的矛盾。在线改变谐振参数^[68-70]或者输入级联电路进行解耦^[66]等方式可以实现同频下的谐振电路均流控制，但都存在转换效率低和功率密度不高等问题，而且也很难在高频（>500kHz）的场合得到应用。

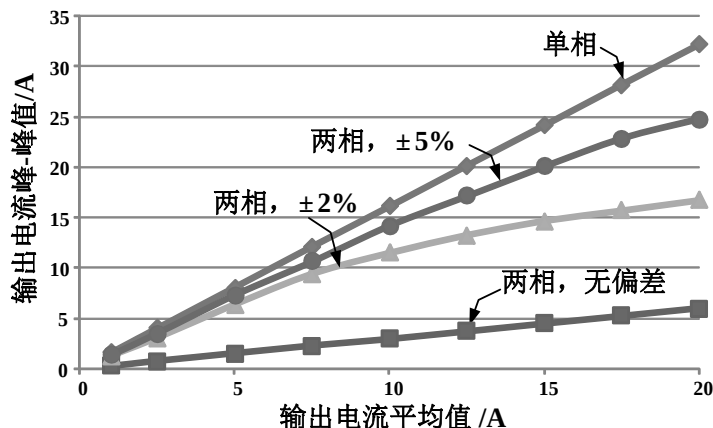


图 1.12 参数不一致性对均流度的影响

所以针对于高频率高效率的模块电源，如何实现多路交错并联时的均流控制，也是另外一个有待解决的重要问题。

1.3 高压直流服务器电源研究现状

1.3.1 高压直流服务器电源的高效率 DC-DC 拓扑研究现状

选择作为高压直流服务器电源的 DC-DC 拓扑需要能够实现高效率、高功率密度和输出调整的要求。目前广泛应用与通信电源和服务器供电电源中的电路拓扑结构主要可以分为以下两大类：PWM 型桥式电路和谐振型电路。

A. PWM 桥式电路

PWM 电路广泛用于各种 DC-DC 供电场合，一般的硬开关 PWM 电路由于开关损耗较大，难以实现高效率高功率密度的要求。软开关技术有效地减小了 PWM 电路的开关损耗，其中软开关桥式电路由于结构简单、效率高等特点广泛应用于中大功率的隔离型 DC/DC 变换领域^[71-75]，较常用的拓扑为全桥电路和半桥电路，其拓扑结构如图 1.13 所示。其中半桥电路在不对称控制下能实现开关管的零电压开通 (Zero Voltage Switch, ZVS)，但是变压器励磁电感存在磁偏，且电容和副边整流元件的电压应力随着占空比变化范围增加而增大^[76-78]；而全桥电路能够采用移相控制，利用原边变压器漏感和开关管结电容的谐振，实现原边开关管的零电压开通，且驱动信号对称，不存在半桥电路的磁偏和应力的问题，通过简单的拓扑结构和控制就可以实现高效率、高功率密度的 DC/DC 变换。所以移相全桥拓扑在通信及服务器电源等领域得到了广泛的应用。

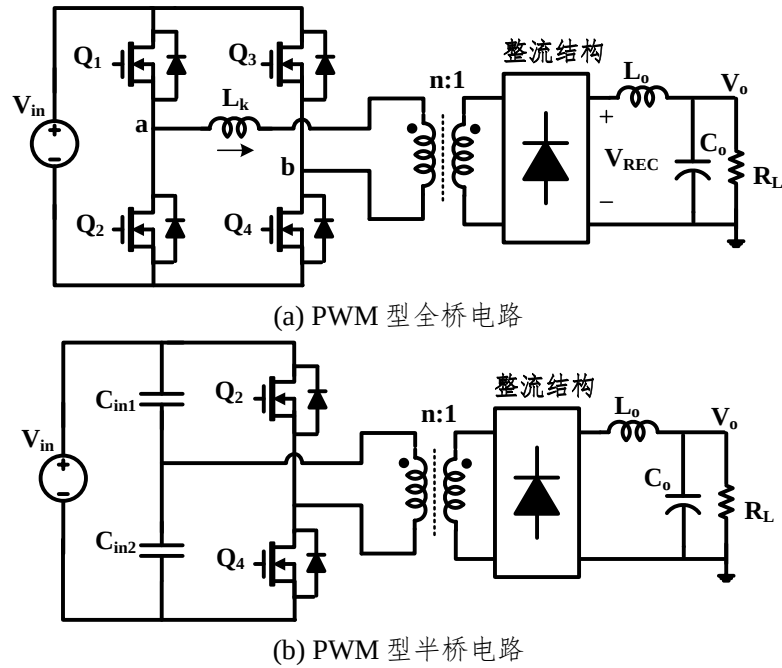


图 1.13 PWM 型全桥电路与半桥电路结构

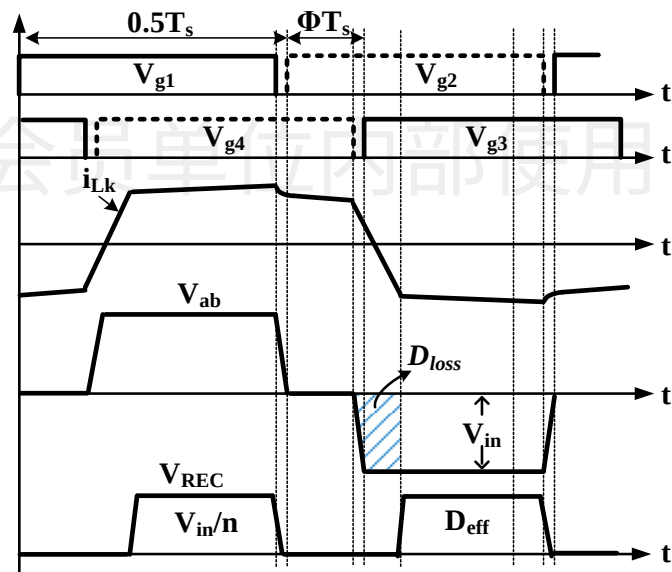


图 1.14 移相全桥电路关键波形

图 1.14 为移相全桥电路的关键波形，原边的四个开关管固定 0.5 占空比，通过调节超前臂和滞后臂之间的相位角 Φ 来实现电路增益的调节。

但是移相全桥电路存在以下局限^[79-84]：

1. 轻载软开关丢失。由于电路是利用储存在漏感（或外加电感）里的能量来给结电容充放电来实现 ZVS 开通，负载较轻时，在漏感的能量不足以将结电容中的电荷耗尽的情况下，会失去软开关特性。

2.环流阶段存在循环能量。当 Q_1 和 Q_3 (或者 Q_2 和 Q_4)同时导通时,原边处于环流状态,存在循环能量。在等效占空比较小或者轻载时,这部分损耗所占比例大,影响整体效率。

3.原边关断损耗和副边反向恢复问题。移相全桥电路实现了开通损耗为零,但是关断的电流仍然较大,存在较大的关断损耗,相对应地,副边整流器件也没有 ZCS 特性,副边二极管也存在反向恢复问题,带来额外的反向恢复损耗。

目前对移相全桥效率的优化方法主要集中在两个方面,一是通过改变拓扑结构^[79, 81, 85-92]、二是通过改变控制方法^[71, 93-95]。

其中拓扑结构的改变方法主要分为两类。第一类是在环流阶段构建反向电压源减小循环电流,实现原副边开关元件的 ZCS 关断。最直接的方法是在原边串入隔直电容^[79, 96, 97],通过电容环流过程谐振电容上的电压来减小循环电流。也有许多文献提出了在副边构建箝位电路的方法^[89, 91, 98],辅助实现 ZCS,并减小副边整流元件的电压过冲。第二类是保持原边电路处于最大占空比工作点。改变副边整流结构,通过调节副边两相交叠时间来调节等效占空比^[92];或者增加桥臂和变压器绕组,通过等效改变变压器匝比来保持原边电路的最大占空比工作点^[74]。

从控制方法上也可以进行优化提高工作效率。例如在轻载时用对称调节 PWM 模式^[93]或者调频模式^[95]代替传统的移相控制以减小循环能量;也可以采用原副边移相控制代替传统的超前臂和滞后臂之间的移相来减小环流过程的循环能量^[94];还可以对副边同步整流的驱动控制进行优化以减小副边整流元件的导通损耗^[71]。

总而言之,移相全桥电路以其结构简单、控制灵活、零电压开通等特性在通信及服务器电源场合仍具有很高的应用价值,结合拓扑结构与控制方法上的优化设计,在对工作频率要求不高(小于 200kHz)的场合可以实现很高的工作效率。

B.软开关谐振电路

除了全桥电路,另外一类广泛应用于通信与服务器电源场合的拓扑结构是谐振型拓扑。谐振型拓扑一般具有良好的软开关特性,除了具有原边开关管的 ZVS 开通,还能实现副边整流元件的零电流关断。所以除了能实现高转换效率,软开关谐振拓扑也更适合高频大电流场合。

谐振电路的电路结构如图 1.15 所示，它由开关网络、谐振腔、变压器和输出整流结构几个部分组成。其中输入源可以是电压源或者是电流源，负载也可以是带输出电感的电流源型负载或者电容并联负载的电压源型负载。与 PWM 电路通过调节占空比来控制输出不同，谐振电路主要通过调节开关频率来调节输出大小。由于整流结构的一般变化不大，此处主要就开关网络和谐振腔两部分对现有的拓扑结构进行回顾和总结。

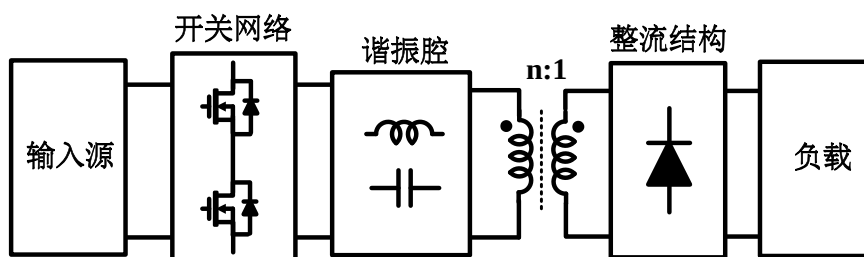


图 1.15 谐振电路结构图

1) 按开关网络分类

开关网络的作用是将输入的直流电压源或电流源进行逆变转换成交流源。根据开关网络输出波形的电平数，可以将其分为两电平开关网络，三电平开关网络以及多电平开关网络。

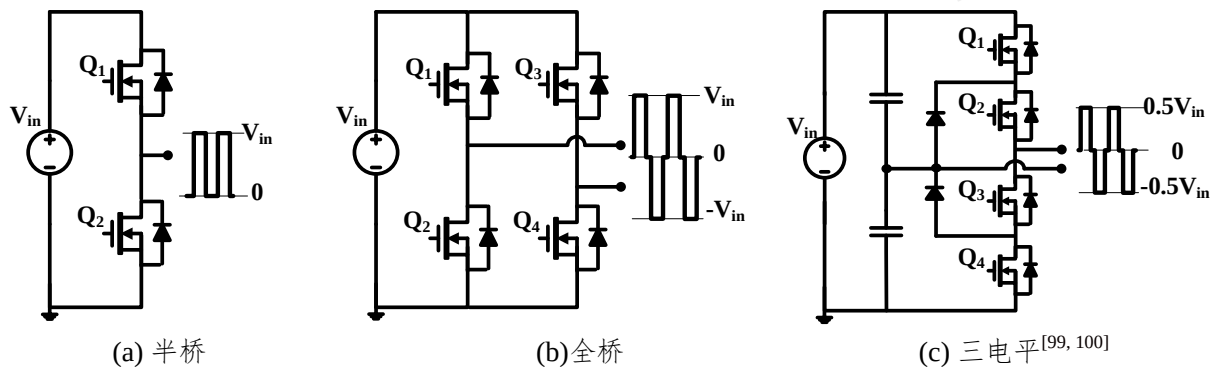


图 1.16 几种常用开关网络电路结构

两电平开关网络的典型且最常用的电路结构为半桥结构。图 1.16 为几种常用的开关网络的电路结构图，其中 (a) 为半桥结构的电路图。以输入电压源为例，设输入电压为 V_{in} 。上下两个开关管 Q_1 和 Q_2 互补交替开通时，输出的电压为在 0 和 V_{in} 两个电平之间交替的矩形方波。半桥型电路结构和控制方式都较为简单，在各种场合中得到了广泛的应用。

其他两电平电路拓扑，如正激、反激等，一般应用于功率等级较小的场合，本文主要针对 500W~2kW 功率等级的模块电源应用进行讨论，故此处暂不讨论此类拓扑。

三电平开关网络此处指输出的电压电平数为三的电路结构，包括传统的全桥型电路和三电平电路结构。全桥型电路的结构图参见图 1. 16(b)，由两个桥臂组成。当开关管 Q_1 和 Q_4 导通的时候，输出电压为正 V_{in} ；当开关管 Q_2 和 Q_3 导通的时候，输出电压为负 V_{in} ；当 Q_1 和 Q_3 或者 Q_2 和 Q_4 导通时，输出为零电压。二极管箝位型三电平结构^[99, 100]如图 1. 16(c)所示，当 Q_1 和 Q_2 导通时，输出电压为正 $0.5V_{in}$ ；当 Q_3 和 Q_4 导通时，输出电压为负 $0.5V_{in}$ ；当 Q_2 或 Q_3 导通时，输出电压为零。

表 1. 1 为三种开关网络电路的比较。半桥电路中每个开关管的电压应力为输入电压 V_{in} ，开关管的电流应力标记为 I_{mos} ，由于仅由一个桥臂构成，电路结构和控制都比较简单；全桥电路由两个桥臂并联组成，所以每个开关管的电压应力与半桥相同，也是输入电压 V_{in} ，而在相同功率和输入电压情况下，电流由两个桥臂平分，所以每个开关管的电流应力为全桥结构的一半，即 $0.5I_{mos}$ 。全桥由于开关管数量较多，所以在控制方式上也更加灵活，占空比、相位差和频率都可以进行调节；三电平的开关管数量也是 4 个，但是两两相串联，加上二极管的电压箝位作用，每个开关管的电压应力为 $0.5V_{in}$ 。电流应力也是 I_{mos} ，但是电路中除了开关管数量多以外，还需要额外的钳位二极管，电路结构较为复杂。

由于三种电路的特性不同，也就决定了其应用场合的不同。半桥和全桥从应力和电路结构的简单程度上考虑是比较优的选择，其中全桥由于电流应力较小，所适合的功率等级略大于半桥结构；而三电平由于电压应力较低，一般多应用于高输入电压的场合，且电路结构与控制较复杂，多应用于大功率的场合。

表 1. 1 三种开关网络比较

	半桥	全桥	三电平
开关管数量	2	4	4
电压应力	V_{in}	V_{in}	$0.5V_{in}$
电流应力	I_{mos}	$0.5I_{mos}$	I_{mos}
结构复杂度	简单	较简单	复杂

除了上述两类开关网络之外，一些文献^[101-104]通过对电路拓扑的变形和组合提出了混合式的多电平电路结构，如半桥和三电平拓扑的组合可以实现 5 电平输出^[103]。但是此类

拓扑结构也较为复杂，一般用于高压大功率场合。本文主要针对直流母线 400V 输入电压的情况进行分析，且根据高功率密度高效率的要求，电路结构宜选用元件数量少控制灵活的拓扑，故在这样的要求下，目前应用最广泛的还是半桥电路和全桥电路。

2) 按谐振腔分类

开关网络后级为谐振腔电路。谐振腔类似一个带通滤波器，使得传递到副边的能量在不同工作频率下有所不同^[84]。从谐振腔的谐振元件数量角度，可以将其分为两元件谐振电路、三元件谐振电路和多元件谐振电路。常用的谐振腔结构如图 1.17 所示，对应的拓扑结构的增益曲线参见图 1.18。

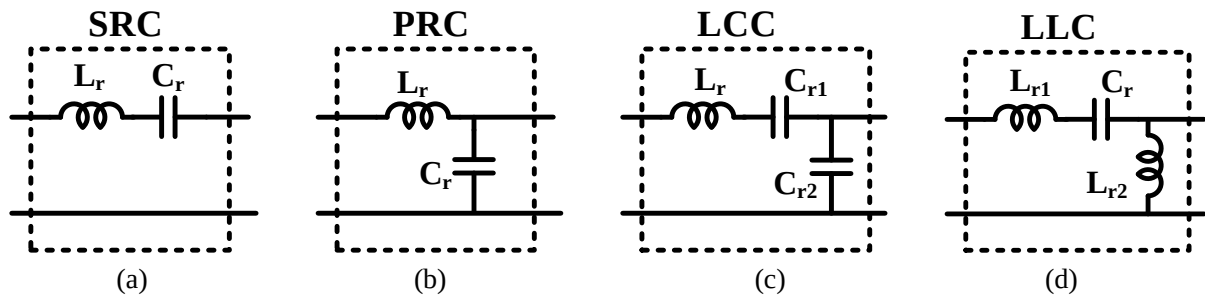


图 1.17 几种谐振腔结构总结

最常用的两元件谐振结构包括串联谐振结构和并联谐振结构。

图 1.17(a)所示为串联谐振电路(Series Resonant Converter, SRC)的谐振腔结构，由一个谐振电感 L_r 和谐振电容 C_r 组成，其增益曲线为图 1.18(a)。电路可工作在高于谐振频率或者低于谐振频率范围，前者范围内可以实现 ZVS，后者范围内实现 ZCS。对于 MOSFET 器件，一般选择工作在 ZVS 区域。SRC 电路可以实现 ZVS 开通，减小开关损耗，开关频率越接近谐振频率点效率越高^[105, 106]。但是谐振点是 ZVS 和 ZCS 区域的交界，并且考虑到一定的工作范围，一般选择电路的工作范围在谐振点右侧，所以会存在着较大的关断损耗。另外，随着负载的减轻，从图 1.18(a)可以看出增益曲线越来越平滑，当空载时 ($Q=0$) 增益曲线几乎是一条水平线，要实现电压调制，频率需要很大范围地变化^[107]。

另一种常用的二元件谐振拓扑为并联谐振电路(Parallel Resonant Converter, PRC)，结构如图 1.17(b)所示，其增益曲线参见图 1.18(b)。与 SRC 类似，为了实现 ZVS，一般也选择在开关频率大于谐振频率的区域内工作。不同于 SRC 的是 PRC 的增益可以大于 1，可以实现升压功能，并且在轻载时 ($Q=\infty$)，频率不需要大范围变化就能实现电压调整

[108-110]。其主要的的问题是谐振回路的循环能量大，即使在轻载时，谐振腔的等效阻抗也不大，使得原边存在一定循环电流，从而降低了轻载效率。另外，由于工作在开关频率大于谐振频率的区域，主开关管的关断电流较大，存在较大的关断损耗^[107]。

三元件谐振结构由于参与谐振的元件数量的增加，在结构上可以具有更多种组合方式。但是许多组合方式都具有类似的频率特性^[84]，此处以最常用的 LCC 型和 LLC 型为例对三元件谐振结构进行简要介绍。

图 1.17(c)为 LCC 谐振电路，其增益曲线参见图 1.18(c)，LCC 结合了 SRC 和 PRC 的优点，同时缓解了各自的问题，即解决了 SRC 的轻载调制问题，减小了 PRC 的轻载循环能量^[111-117]。但是在宽输入范围，高输入电压的情况下，电路的关断损耗依然明显，并且轻载或空载条件下的环流问题无法得到解决。

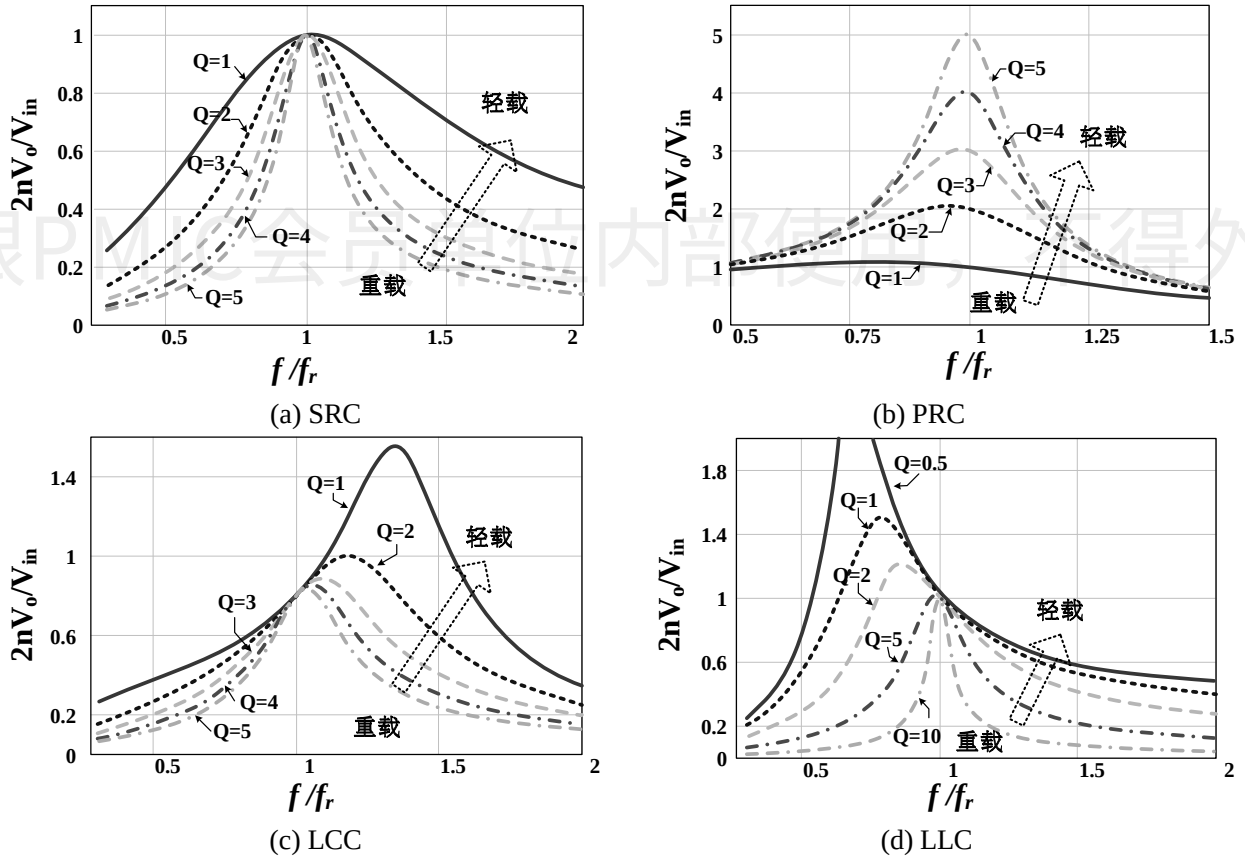


图 1.18 几种谐振结构的增益曲线

图 1.17(d)为 LLC 谐振电路，其增益曲线参见图 1.18(d)。LLC 电路在 SRC 电路的基础上，在输出端增加了一个并联的电感 L_{r2} （可用励磁电感 L_m 实现）。LLC 电路具有串联谐振拓扑软开关的优点，开关频率在谐振频率点时，效率与串联谐振拓扑几乎相同，

而且在开关频率大于或者小于谐振频率都可以实现 ZVS^[118, 119]。另外，可以有效减小关断电流，减小关断损耗，并且副边整流管可以实现 ZCS 关断，轻载时的环流损耗也很小。以上的优点使得 LLC 电路在工业界得到了广泛的应用。不过 LLC 也还存在一些优化设计上的问题，包括启动过程中存在较大的电流过冲、副边在高频下的 SR 驱动时序控制、在大电流场合输出电流纹波较大，需要较大的输出电容等。

基于谐振腔结构还可以进一步地扩展，得到多元件谐振拓扑(谐振元件大于 3)。图 1.19 为四元件谐振和五元件谐振结构图^[120, 121]，在之前传统三元件谐振结构的基础上，增加了谐振元件来改变谐振腔的结构，通过调节高频的增益特性来解决谐振电路的启动问题，但是由于其谐振元器件多，在参数设计和实现上都比较复杂，在实际中较难广泛使用。

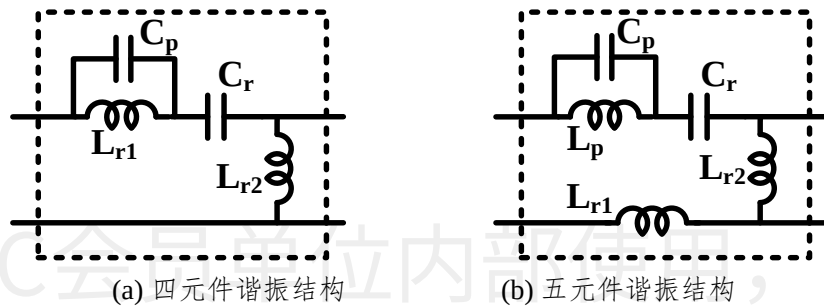


图 1.19 多元件谐振腔结构^[120, 121]

上述的谐振腔结构也可以根据对偶原则放置到副边。文献^[122]提出了一系列的利用变压器漏感和副边输出侧电容谐振的拓扑，也可以实现开关管的 ZVS 和副边 SR 的 ZCS，但是输出电容作为谐振电容，使得输出侧的电压纹波较大，还需要后接一级 LC 滤波器。

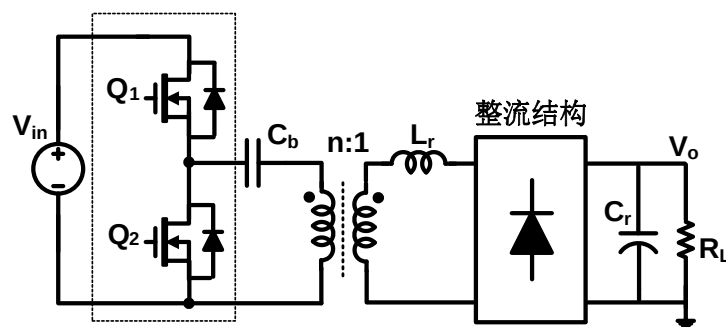


图 1.20 谐振腔位于副边的谐振拓扑

总体来说, LLC 谐振拓扑以其结构简单、软开关性能优良等一系列特点, 在各类谐振拓扑中最有优势, 目前在各类实际产品应用中最为广泛的谐振拓扑结构仍为半桥或全桥型 LLC 电路。

1.3.2 高功率密度电源的相关工艺发展

选择合适的电路拓扑结构有利于充分发挥元器件的性能, 减小电路的开关损耗, 提高电路工作效率。但同时, 磁元件的大小和开关元件的性能也同样决定了电路所能达到的功率密度水平。

1.3.2.1 平面磁元件的发展

在 DC-DC 变换器中, 占据体积一大部分的是磁元件, 主要包括变压器和电感。如何优化变压器和电感等磁元件的设计, 减少其中的磁损和铜损, 同时减小元件体积是提高电路效率和功率密度的一个关键问题。

一个减小体积的方法是提高工作频率, 但是传统的线绕变压器由于趋肤效应和邻近效应的影响, 随着工作频率的升高, 线圈中的铜损会明显增大, 而线绕变压器由于层层包裹, 散热性能不佳, 所以在高频下很难进行效率的优化^[123]。此外, 线绕变压器的磁芯一般高度较大, 难以实现扁平化, 也限制了变流器功率密度的提升。

平面磁元件的技术自二十世纪 80 年代就已经出现, 早期的工艺主要采用薄膜技术, 应用于 IC 设计领域为主^[124], 直到近十几年来随着平面印制板工艺的成熟和发展, 采用多层 PCB 板作为变压器绕组、结合扁平状平面磁芯组成平面变压器的做法开始被广泛采用^[125, 126]。相比传统线绕变压器, 平面变压器主要有如下优点^[123]:

1) 磁芯高度低, 变压器体积小。平面变压器一般呈扁平状, 其高度只有普通变压器的 1/4 到 1/2, 明显减小了变压器的体积;

2) 散热性能好, 功率密度高。平面变压器绕组中的铜皮直接通过 PCB 板进行散热, 而且 PCB 层与空气有良好接触, 因此能够更有效地散热。由于散热性能好, 平面变压器可工作在高频变换器中, 从 100kHz 到数 MHz, 达到较高功率密度;

3) 方便制造，参数一致性好。变压器绕组的设计和制造过程可实现全自动化，不仅降低成本，而且保证了良好的变压器参数一致性；此外传统线绕变压器的寄生参数一般很难把握，而平面变压器采用自动化设计制造，寄生参数可准确地预测和计算。

平面变压器技术使得变流器的磁元件体积得以减小，使得电路功率密度有了进一步的提升。

1.3.2.2 宽禁带器件的发展

提高开关电源的开关频率可以有效提升电源模块的功率密度，但是传统电路的开关频率的另一个重要局限是开关器件的工艺发展水平。从上世纪 50 年代开始，硅(Si)元件开始得到广泛的应用，但是随着工艺的提高，硅材料本身的特性已经开始成为其开关元件特性进一步提升的制约因素。例如，驱动电荷(Q_g)影响了器件的门极充放电速度；结电容(C_{oss})的大小决定了器件的开通和关断的最大速度等。而这些参数随着最新硅工艺的提
升，以及优化至接近硅材料特性极限，难以有重大突破。为了进一步提高器件性能，目前主要有两大研究方向：一是采用新的器件结构；二是采用新型宽禁带材料的半导体器件，如氮化镓(GaN) 器件^[127]。

GaN 材料与硅材料相比有许多优良的特性。表 1. 2 为硅和 GaN 的材料特性相关参数，图 1. 21 为硅和 GaN 材料的比导通电阻与击穿电压的关系曲线，其中的圆形和三角形数据点分别为现有的 Si 器件和 GaN 器件所达到的特性。由于 GaN 的电子迁移率(electron mobility)要高于硅材料，在相同的击穿电压条件下，GaN 元件的导通电阻比硅元件小，此外，GaN 元件的门极驱动电荷比硅元件小得多，可以提供更快的开关速度和更小的开关损耗^[128-135]。

表 1. 2 Si 和 GaN 的材料特性^[136]

	Si	GaN
禁带宽度 E_G (eV)	1.12	3.4
击穿电场强度 E_B (MV/cm)	0.3	3.3
饱和迁移速率 V_s (10^7 cm/s)	1.0	2.5
电子迁移率 μ (cm^2/Vs)	1500	2000

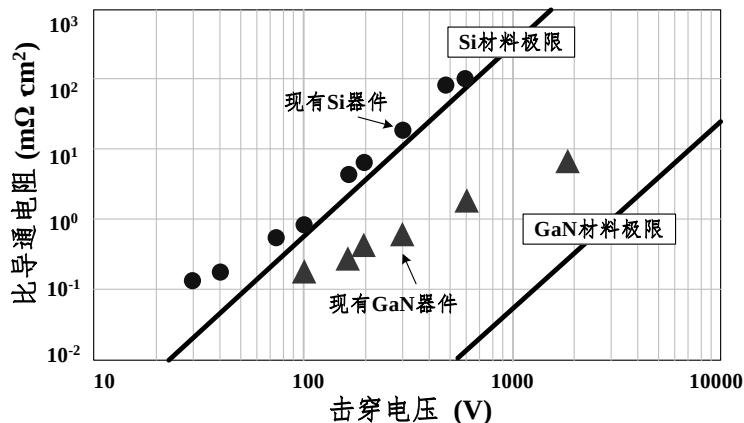


图 1.21 硅和氮化镓材料的比导通电阻和击穿电压关系^[136]

总的来说，GaN 器件为电路更加高频的工作提供了新的契机，目前应用新的 GaN-HEMT 已经成功将电路的开关频率提升至数 MHz。

1.3.3 高效率大功率密度母线变流器模块发展现状

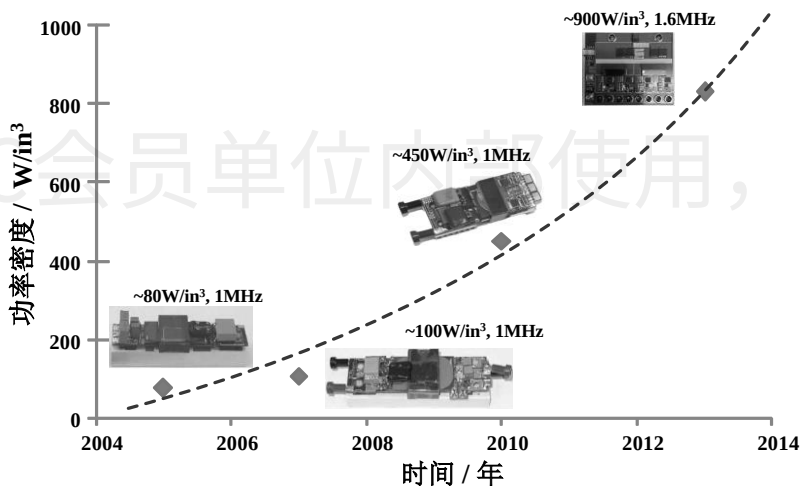
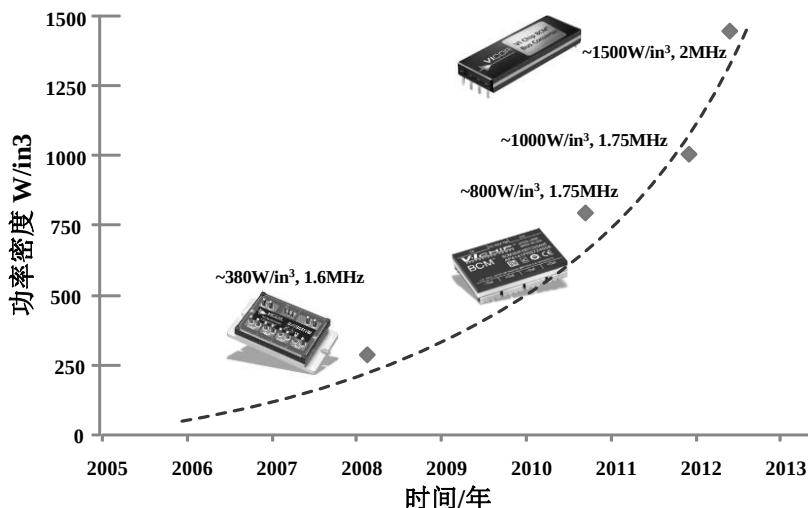


图 1.22 LLC-DCT 功率密度发展趋势^[46, 137-139]

随着器件工艺水平的发展和平面磁元件技术的广泛应用，同时伴随着高压直流母线架构的出现，对 DCT 的功率密度有了进一步的推动和提升，目前文献中提及的 400V 输入的 LLC-DCT 的工作频率已经提高至 1MHz 以上，功率密度也已经提升至接近 1000W/in³ ^[46, 137-139]。

工业界的 DCT 产品由于制造工艺等因素，可以实现更高功率密度。目前最突出的模块电源产品的典型代表是美国 Vicor 电源公司的高压输入的中间母线转换 DCT 电源模块（400V/12V 和 400V/48V），近几年的几代新产品功率密度越来越高，图 1.23 为 Vicor 的产品发展曲线图，其功率密度从最初的 300W/in³ 到如今已经接近了 1500W/in³。

图 1.23 Vicor 产品功率密度发展趋势^[140]

该系列电源模块采用了串联谐振拓扑结构，由于没有输出电压调整的要求，可以将开关频率固定在谐振频率附近，而且单工作点也使得变压器和开关元件得到充分优化，获得高转换效率^[140]。电路的工作频率在 1.8MHz~2.5MHz 左右，减小了磁元件和输出电容的体积，增加了功率密度。电路板采用 12-14 层板的高端 PCB 技术，具有良好的布线工艺和散热性能。

虽然该模块电源转换效率很高，而且尺寸能够满足集成化嵌入式电源的功率密度的需求，但是无法通过变频控制实现宽负载范围内输出电压的调节。另外，由于谐振变流器的输出阻抗小，多模块并联时，只能依靠模块自身的输出阻抗进行有限均流，无法保证 N+1 冗余工作时的可靠性。

1.4 本文的选题意义及主要研究内容

1.4.1 本文的选题意义

随着计算机和信息技术的发展，数据中心的规模和能耗都在迅速增加，但是传统的数据中心普遍效率低下。高效节能的绿色数据中心是未来的一个发展方向。采用高压直流母线架构的 IDC 系统具有可靠性高、系统成本低、能源利用率高、扩展性能好等优点，是未来高效节能大容量数据中心的一个发展趋势。但是目前对于高压直流母线架构的系统研究还处于过渡阶段，主要利用 AC/DC 级工作在直流状态下来进行一些基本的样机试验。为了适应高效高功率密度的发展趋势，未来服务器电源的一个发展方向是采用

直流母线供电，直接将 DC/DC 电源集成化嵌入到服务器主板上，提高服务器系统的功率密度和供电效率。

实现集成化模块电源需要高效率、高功率密度的 DC/DC 母线变流器。现有的输出调整的 PWM 型变流器能够在宽输入范围内实现输出电压调整，却难以同时兼顾高功率密度和高转换效率。为了提高系统的功率密度，一种有效的方法是提高电路中器件的开关频率，减小磁元件和滤波器的体积。由于谐振变流器能实现开关元件的零电压开通和零电流关断，所以在高频功率变换领域中得到广泛的重视和研究。但是现有高频工作的母线变流器绝大多数是不调整型母线变流器，这主要是由于目前的控制芯片的工作频率一般都在 500kHz 以下，若采用高精度的数字控制平台则需要较高的成本。对于输出有调节需求的场合需要在后级串联一级可调的不隔离型 DC-DC 来实现输出电压的调整。但是经过两级的功率传输，系统供电效率有所下降。

另外，谐振电路由于谐振参数的容差会带来多相并联工作时的不均流问题。尤其是在高频情况下，受到现有产品工作频率的局限和数字平台精度与成本的控制，很多方案不能直接在高频场合下使用。如何对高开关频率的多相谐振变流器进行均流控制，也是需要解决的问题。

本文的研究工作受到国家自然科学基金的资助，针对未来 IDC 高压直流母线架构中的高效率、高功率密度 DC-DC 电源拓扑结构及其控制策略的关键问题进行了研究和探讨，该工作对于理论研究和实际应用领域都有着十分重要的意义。

1.4.2 本文的主要研究内容

本文主要针对高压直流母线架构中高效率、高功率密度、输出调整型的 DC/DC 电源的拓扑结构及其控制策略的关键问题进行了研究和探讨。论文结构安排如下：

1) 第二章针对 PWM 型传统母线变流器拓扑，提出了一种具有串、并联自动调整功能的新型整流结构系列，能够实现在宽范围下的高效率转换。基于服务器电源的宽范围工作要求，第一节首先针对半波整流型串并联自调整结构的特性和工作原理进行简要分析。第二节根据拓扑的对称性和对偶性，提出了一种基于倍流整流的串并联自调整混合整流结构，并将这种整流结构应用于交错并联的移相全桥电路。其变压器绕组的连接状态根据电路的占空比关系自动进行调整。在输入电压比较低的情况下，占空比较大

($D > \alpha$)，此时两个变压器的副边绕组在一个开关周期内可以部分时间段工作在串联状态；而当占空比较小时($D < \alpha$)，两个变压器副边绕组工作在并联状态。文中详细分析了电路的工作模态，给出了电路关键元器件参数的设计策略，并通过仿真和试验样机对电路的工作原理进行了验证。

2)第三章首先针对现有两级级联的结构效率不高的局限，提出了一种介于单级和两级架构之间的准两级架构。并基于这样的架构，提出了一种新型的交流侧串联可控电压源实现输出部分能量调整的拓扑结构(Regulated DC Transformer, RDCT)。这种 RDCT 拓扑结构通过可控电压源部分实现输出电压的调整，所以变流器的原边开关管和副边同步整流的驱动控制得以大大简化。另一方面，由于仅有部分能量通过可控电压源，经过两级转换，大部分通过一级高效直流变压器直接转换，所以整体工作效率仍保持在一个较高水平。针对 LLC 型 RDCT 电路，第三章第二、三节详细地分析了该电路结构的工作原理以及关键参数的设计和优化策略。第四节针对该 RDCT 的启动问题进行了分析，在现有启动策略的基础上，提出了一种结合限流启动和调频启动特性的混合启动方法，减小了启动过程谐振腔的电流过冲，实现了谐振电路在额定电压下高频直接启动。第三章第五节通过实验对电路的工作原理进行了验证。

3)第四章首先分析了由于谐振电路谐振参数容差带来的并联不均流问题，并对现有的基于交错并联的谐振电路的均流技术进行了总结和分析比较。第四章第二节基于第三章提出的 RDCT 结构，介绍了一种新型的多相谐振电路交错并联的均流控制策略，通过对电路中的 DC/DC 模块通过 PWM 控制策略实现均流，结合 RDCT 结构的功率比例分配的关系，从而实现总输出电流的均流。文中针对该均流方案中各个电路参数对总输出均流偏差程度的影响、交错并联的输出电流纹波以及轻载的效率优化进行了分析，给出了实现均流的参数设计要点。最后通过仿真和实验对该均流策略进行了验证。

5)第五章对全文进行了总结，并对未来基于高压直流母线架构的高效率高功率密度 DC/DC 变流器的拓扑及其控制策略进行了展望。

第二章 高效率宽电压范围的串并联自调整整流结构拓扑研究

基于第一章介绍的高压直流母线架构，由于高压母线的电压在正常浮充和掉电时保持时间对输出电压的要求，带来后级 DC-DC 变换器的宽电压范围的问题。针对于 PWM 电路在宽范围内的开关元器件应力大，变压器优化设计困难等问题，本章提出了一种能够实现变压器副边绕组串并联平滑自调整的组合整流系列拓扑，适合于宽电压范围的隔离型大功率 DC/DC 应用场合，能够降低大功率变压器的电压、电流应力和半导体器件的电压应力。本章首先根据最基础的半波整流结构，提出了一种副边绕组串并联的混合整流电路，该整流结构拓展了电路的增益，减小了输出电流纹波和副边整流管应力，优化了变压器的设计。基于该种最小整流结构单元和相同的拓扑推衍方式，提出了一种混合串并联的倍流整流结构，并将其应用于移相全桥电路，对电路的整流管应力和电流纹波进行了优化。该系列的整流拓扑都具有变压器绕组串并联特性，其拓扑的推演遵循类似的对称和对偶原则，兼具理论的研究价值和实际应用价值。

2.1 副边绕组串并联自调整的混合半波整流结构

2.1.1 副边绕组串并联自调整的整流单元结构

多相串并联的混合型变流器结构具有很好的热和功率的分布，优化了开关元件的电压和电流应力^[61-64]，以两相电路为例，图 2.1(a)为传统的两相半波整流结构的副边简化电路图。此处将变压器原边的拓扑结构等效为电压源进行简化分析。由于两相错相交替工作，当占空比大于 0.5 时，将出现两电压源直接并联的模式，变流器将无法正常工作，因此它工作的占空比只能限制在 $0 < D \leq 0.5$ 范围内。图 2.1(b)在传统并联混合整流结构的基础上增加了一个二极管 D_2 ， D_2 将两变压器的副边绕组相连接，从而使得副边的绕组结构可以根据占空比的变化进行自动调整^[141]。相比于传统的并联半波整流结构，其具有以下优点^[142]：

- (1) 占空比范围扩展至大于 0.5，拓宽了变流器的电压增益；
- (2) 减小了滤波电感上的电流纹波；
- (3) 降低了整流二极管的电压应力。

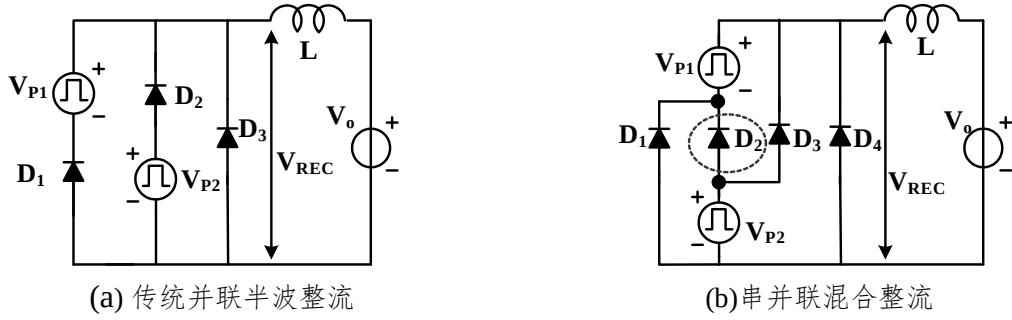


图 2.1 两种副边整流结构简化电路图

2.1.2 工作原理简介

此处只针对副边整流结构和工作原理进行分析，为了简化分析，做以下假设：1) 变压器原边为电压源(V_{P1} 和 V_{P2})，且正负电压分别为 V_+ 和 V_- ， V_+ 和 V_- 根据不同的占空比情况保证变压器的伏秒平衡调节，具体波形参见图 2.2；2) 输出电感较大，输出电流纹波忽略不计，将输出电感 L 近似为电流源；3) 副边二极管为理想元器件，不考虑寄生参数的影响。

两相之间为交错并联工作，故根据电路的占空比大小可以将电路分为两种工作状态：第一种情况为占空比小于等于 0.5 ($0 < D \leq 0.5$)；第二种情况为占空比大于 0.5 ($D > 0.5$)。两种情况下的关键波形如图 2.2 所示。其中 T_s 为开关周期， V_{REC} 为整流后的电压波形。以下对两种工作状态的工作原理进行分析。

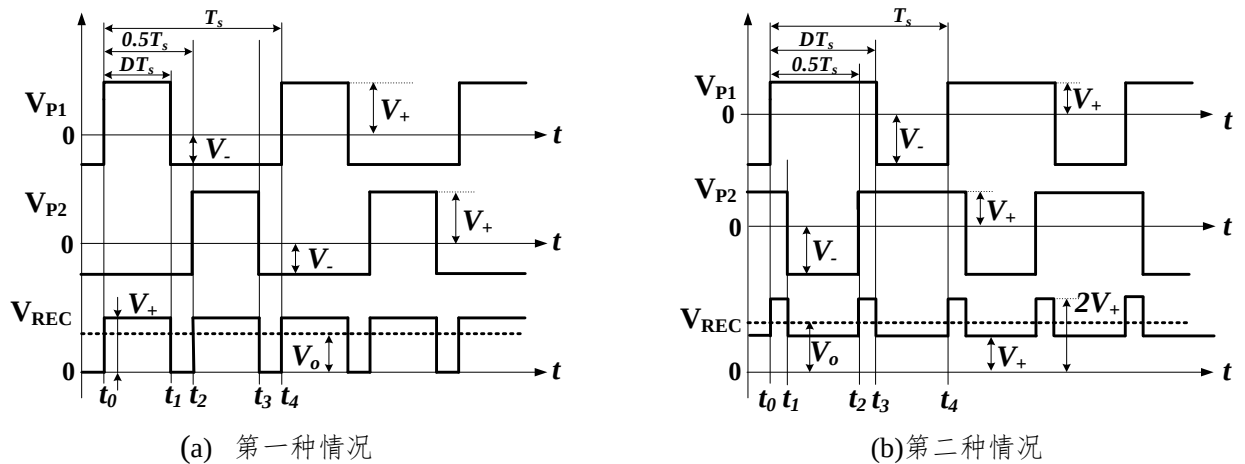


图 2.2 电路关键波形

第一种情况 ($0 < D \leq 0.5$)

第一种情况下占空比小于 0.5，所以两相交替工作，其工作情况与传统电路一致，可以分为四个工作模态，等效电路参见图 2.3。

模态 1 (t_0-t_1): t_0 时刻之后, V_{P1} 为正, V_{P2} 为负, 所以 D_1 导通, $D_2 \sim D_4$ 管都关断。所以 V_{REC} 电压等于 V_{P1} , 且 V_{P1} 给输出电感充电。

模态 2 (t_1-t_2): t_1 时刻, V_{P1} 变为负压, 续流二极管 D_4 导通, 其余二极管关断。所以 V_{REC} 电压等于零, 输出电感在 V_o 的电压下, 电流下降。

模态 3 (t_2-t_3): t_2 时刻, V_{P2} 电压为正, 故 D_4 关断, D_3 开始导通。 V_{P2} 开始给输出电感 L 充电。

模态 4 (t_3-t_4): t_3 时刻, V_{P2} 为负, 故 D_3 管关断, D_4 管续流, 此模态和模态 2 相同。

t_4 之后, 一个开关周期结束, 开始下一个周期。根据一个开关周期内的电感伏秒平衡, 可以得到(2.1)式, 其中 V_+ 为电压源的正电压值, 如图 2.2 所示。

$$(V_+ - V_o) \cdot DT_s = V_o \cdot (0.5 - D)T_s \quad (2.1)$$

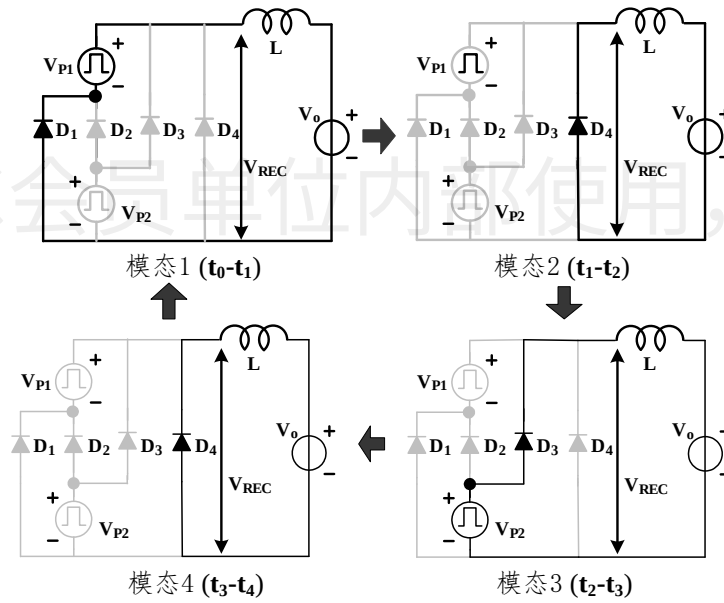


图 2.3 第一种工作情况的等效电路图

第二种情况 ($D > 0.5$)

第二种情况下占空比大于 0.5, 所以会出现一部分交叠时间是两相同时工作的。电路的等效电路参见图 2.4。

模态 1 (t_0-t_1): 在 t_0 时刻, V_{P1} 和 V_{P2} 为正电压, 所以 D_2 导通, 其余管子关断。此时 V_{P1} 和 V_{P2} 通过 D_2 管相串联, 所以 V_{REC} 电压为 $V_{P1} + V_{P2}$, 两电源串联后给电感 L 充电。

模态 2 (t_1-t_2): 在 t_1 时刻, V_{P2} 变为负电压, 所以 D_2 管关断而 D_1 管开始导通, 此时 V_{REC} 电压等于 V_{P1} , 电感在 V_o-V_{P1} 的电压作用下电流下降。

模态 3 (t_2-t_3): 在 t_2 时刻, V_{P2} 变为正电压, 此模态与模态 1 相同, V_{P1} 和 V_{P2} 通过 D_2 管相串联。

模态 4 (t_3-t_4): t_3 时刻, V_{P1} 变为负压, 二极管 D_2 关断而 D_3 开始导通, 此模态与模态 2 相互对称, 此处不再赘述。

t_4 之后, 一个开关周期结束, 开始下一个周期。根据一个开关周期内的电感伏秒平衡, 可以得到(2.2)。

$$(2V_+ - V_o) \cdot (D - 0.5) \cdot T_s = (V_o - V_+) \cdot (1 - D) \cdot T_s \quad (2.2)$$

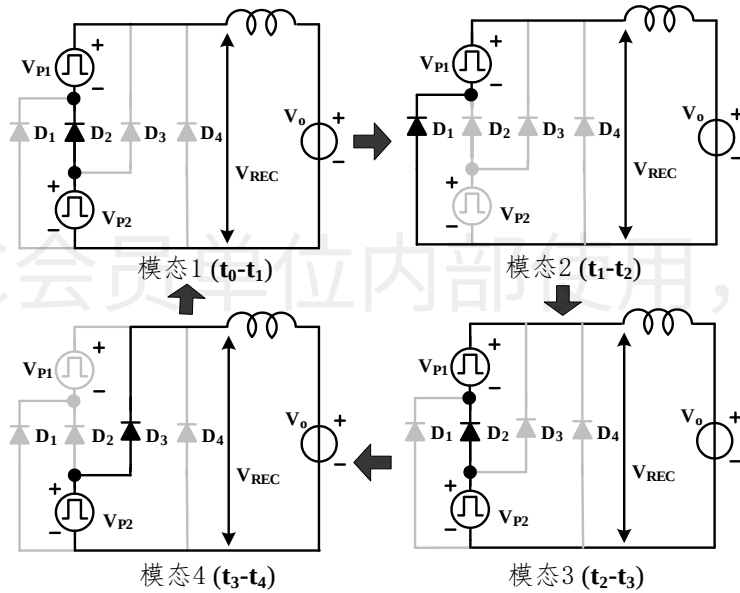


图 2.4 第二种工作情况的等效电路图

增加的 D_2 管使得电路中副边绕组的连接状态在占空比改变时自动进行切换, 使得电路的占空比得以拓展, 可以在大于 0.5 的范围下正常工作。

原边以有源箝位正激电路为例, 通过实验对上述工作原理进行了验证。副边的电路波形如图 2.5 和图 2.6 所示。

图 2.5 为在不同占空比下的变压器原边电压波形和整流后得到的电压波形 V_{REC} , 图 2.6 为在不同占空比下的副边整流二极管的电压波形。可以发现试验波形与图 2.2 所示的理论分析波形相一致。当占空比接近 0.5 时, 输出电流纹波几乎为零, 因为 V_{REC} 电压几

乎为一直流电压。而当占空比大于 0.5 时, V_{REC} 电压在 $(1-D)T_s$ 时间段内有一直流电压, 故增加了电路的稳态增益。可见实验结果与图 2.2 的理论分析相一致。

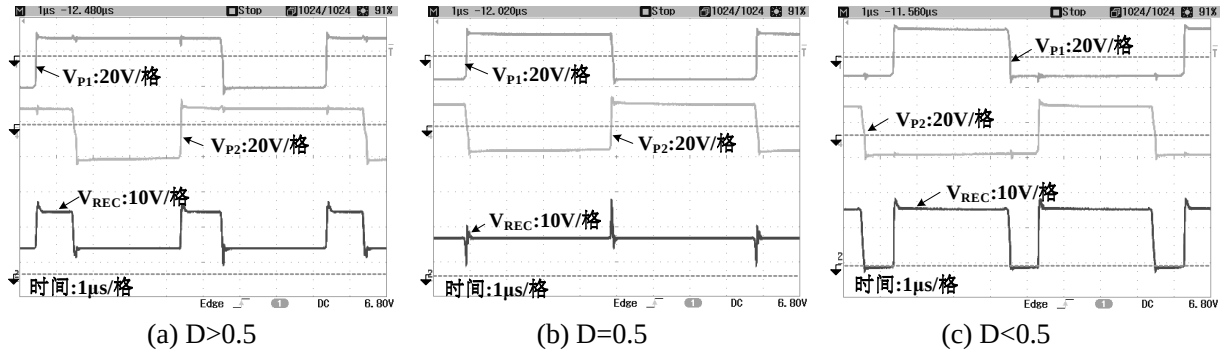


图 2.5 不同工作情况下的变压器副边电压和整流桥后端电压

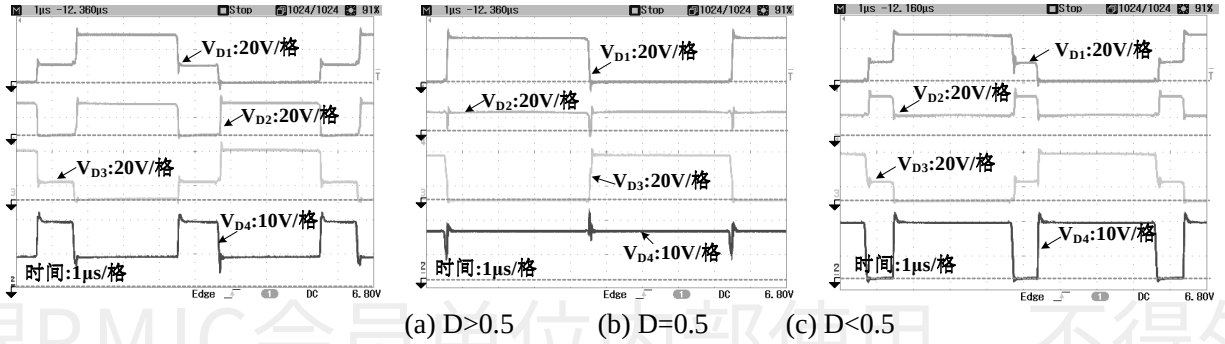


图 2.6 不同工作情况下的副边二极管电压

由于这种串并联整流结构使得电路的占空比范围得到了拓展, 获得了更大的电压增益, 故在电路设计中变压器的匝比可以大于传统结构的变压器匝比, 故能减小原边的导通损耗和副边的二极管电压应力, 同时由于副边 V_{REC} 的电平在串联模式下增加了一个电平, 使得输出电感上的电流纹波得以减小, 故在相同电流纹波的要求下, 滤波电感的体积也可以缩小。

2.1.3 中心抽头整流结构的扩展

半波整流电路中变压器绕组电流是单向流动的, 该整流单元结构也可以拓展应用于全波整流拓扑当中, 例如中心抽头整流。图 2.7 是副边绕组采用中心抽头整流结构的组合式变流器。原边结构此处忽略不计, 可以是半桥或者全桥等各种电流双向流动的拓扑, 副边的整流结构可以看作两个串并联半波整流单元的并联。采用这种基于中心抽头的串并联混合式整流结构的移相全桥电路^[143]可以扩展电压增益, 从而适用于较宽的工作

范围，同时，元器件的电压应力得到了优化、交错并联的工作方式减小了输出电感的电流纹波。

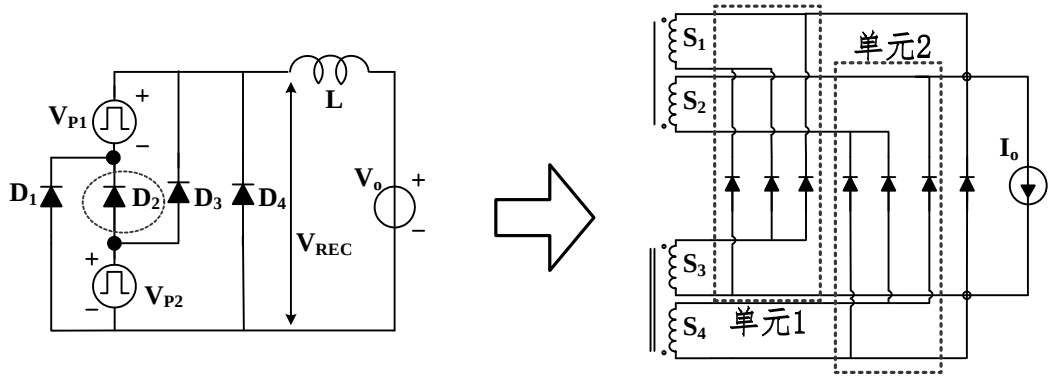


图 2.7 基于中心抽头的串并联混合式整流结构

2.2 副边绕组串并联自调整的混合倍流整流结构

2.2.1 副边串并联自调整的混合倍流整流结构

文中 2.1 节所述的整流结构针对半波整流结构，同时扩展到了中心抽头整流结构。这种串并联整流结构通过增加二极管将两变压器副边绕组串联，实现在不同占空比下电路拓扑结构的串并联自动调整，从而拓宽了占空比，提高了电路的直流电压增益范围，实现了电路的优化设计。

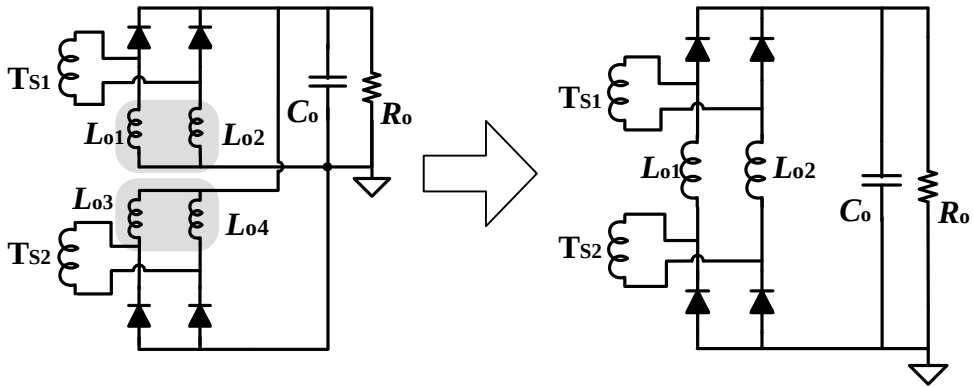


图 2.8 混合倍流整流的拓扑推衍

根据拓扑的组合和对偶原则，类似的拓扑构建方法可以应用于其他的整流结构当中。针对变压器绕组中电流双向流动的拓扑，另一种常用的副边整流结构为倍流整流。针对两相倍流整流结构，也可以进行类似的两相的变形，如图 2.8 所示。由于两相倍流

整流结构有四个输出电感，可以将输出电感进行复用，利用电感来连接两变压器的副边绕组，可以得到图 2.8 所示的绕组串并联自调整的倍流整流结构^[144]。

另一方面，移相全桥变流器(phase shift full-bridge, PSFB)以其结构简单、效率高等特点广泛应用于中大功率的隔离型 DC/DC 变换领域^[71, 72, 79, 96, 145-147]。通过原边变压器漏感和开关管结电容的谐振，可以实现原边开关管的零电压开通，通过简单的拓扑结构和移相控制就可以实现高效率、高功率密度的 DC/DC 变换。在此基础上，结合两相交错并联技术，可以进一步减小变流器的体积，提高功率密度^[148-150]。交错并联技术通过将等效频率翻倍，从而减小输入输出滤波器的体积，并更好地实现热和功率的分布。

故本小节针对两相交错并联的移相全桥电路，提出了一种副边绕组串并联混合倍流整流结构，该拓扑结构除了具有串并联整流结构的工作电压范围宽、输出电流纹波小和整流器件电压应力低的优点之外，还保留了传统移相全桥的结构简单、开关管实现零电压软开关等特点，交错并联的拓扑与控制进一步减小了滤波器体积，可以实现高效率高功率密度的变换。采用混合式倍流整流的两相交错并联移相全桥变流器拓扑结构如图 2.9 所示。

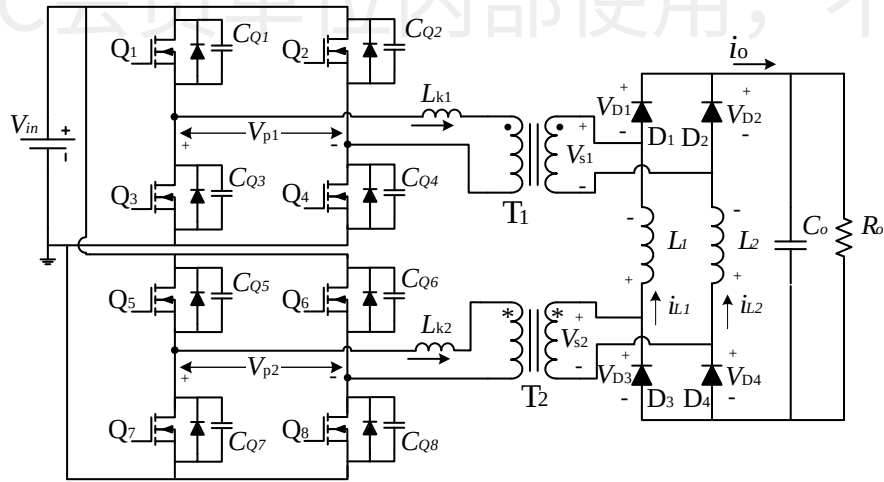


图 2.9 采用混合型倍流整流结构的双相移相全桥电路^[144]

2.2.2 工作原理分析

图 2.9 为本文提出的副边采用混合式倍流整流结构的两相交错并联移相全桥变流器拓扑。电路由 2 个移相全桥电路单元组成：第一相由开关管 Q_1 - Q_4 ，变压器 T_1 和副边二

极管 D_1 、 D_2 组成；第二相由开关管 Q_5 - Q_8 ，变压器 T_2 和副边二极管 D_3 、 D_4 组成。输出电感 L_1 和 L_2 在副边将两相连接。

定义移相角 Φ 为两路移相全桥电路之间的相位差，占空比(D)为在一个开关周期内原边有效占空比，如图 2. 10 和图 2. 12 所示。此处定义归一化的移相角 $\alpha=\Phi/2\pi$ 。根据 D 和 Φ 的关系，电路的工作过程可以分为两个工作情况。当输入电压较低，占空比 D 较大，此时 D 大于归一化移相角 α ，这是第一种情况。另一种情况是当输入电压较高时，占空比较小，此时 D 小于归一化移相角 α 。

为了简化分析，假设电路工作在连续导通模式(continuous conduction mode, CCM)，且输出电感 L_1 、 L_2 和输出电容 C_o 足够大，可近似考虑成 2 个电流源和 1 个电压源；两相的电路参数一致， L_1 等于 L_2 ，两路电感电流相等， i_{L1} 等于 i_{L2} ；开关管和二极管为理想元件，不考虑寄生参数的影响；变压器励磁电感足够大，在分析中可以省略励磁电流的影响，漏感 L_k 可集成在主变压器中或者使用外加电感。

等效占空比 D 定义为一个开关周期内有能力传输的时间占整个周期的比例，根据移相全桥等效占空比和两相之间的相位角 α 的关系(图 2. 10 和图 2. 12)，可将电路的工作分成两种情况：占空比大于相位角 α ($D>\alpha$ ，图 2. 10)和占空比小于相位角 α ($D<\alpha$ ，图 2. 12)。在输入电压较高时，占空比小于相位角 α ，两个变压器副边绕组工作在并联状态；在输入电压比较低的情况下，占空比大于相位角 α ，此时 2 个变压器的副边绕组在一个开关周期内可以部分时间段工作在串联状态。以下对两种工作情况的工作原理进行详细分析。

A. 第一种情况 ($D>\alpha$)

模态 1 (t_0 - t_1): 在此模态中，开关管 Q_1 ， Q_4 ， Q_6 和 Q_7 处于导通状态，能量通过变压器 T_1 ， T_2 向负载传递，由于 T_1 的副边电压为正， T_2 的副边电压为负，此时 D_1 和 D_3 导通，使得 T_1 、 T_2 和 L_2 相串联， L_1 直接通过二极管连到输出电容两端，所以 L_1 两端电压为 $-V_o$ ， L_2 两端电压为 $2nV_{in}-V_o$ 。电流 i_{L2} 折算到原边，使得变压器原边电流 i_{Lk1} 大小为 ni_{L2} ，方向为正；而 i_{Lk2} 大小为 ni_{L2} ，方向为负。当 Q_7 关断，此模态结束。

模态 2 (t_1 - t_2): 在 t_1 时刻， Q_7 关断， Q_1 和 Q_4 导通。原边谐振腔电流给 Q_5 和 Q_7 的结电容进行充放电。由于此时的充电电流等于副边折算到原边的电流加上励磁电流，且副

边电感较大，在短时间内可以等效为电流源，所以该模态可以等效为一个恒流源给两个结电容充放电的过程。当 Q_7 的结电容电压 V_{CQ7} 在 t_2 时刻达到 V_{in} ，该模态结束。

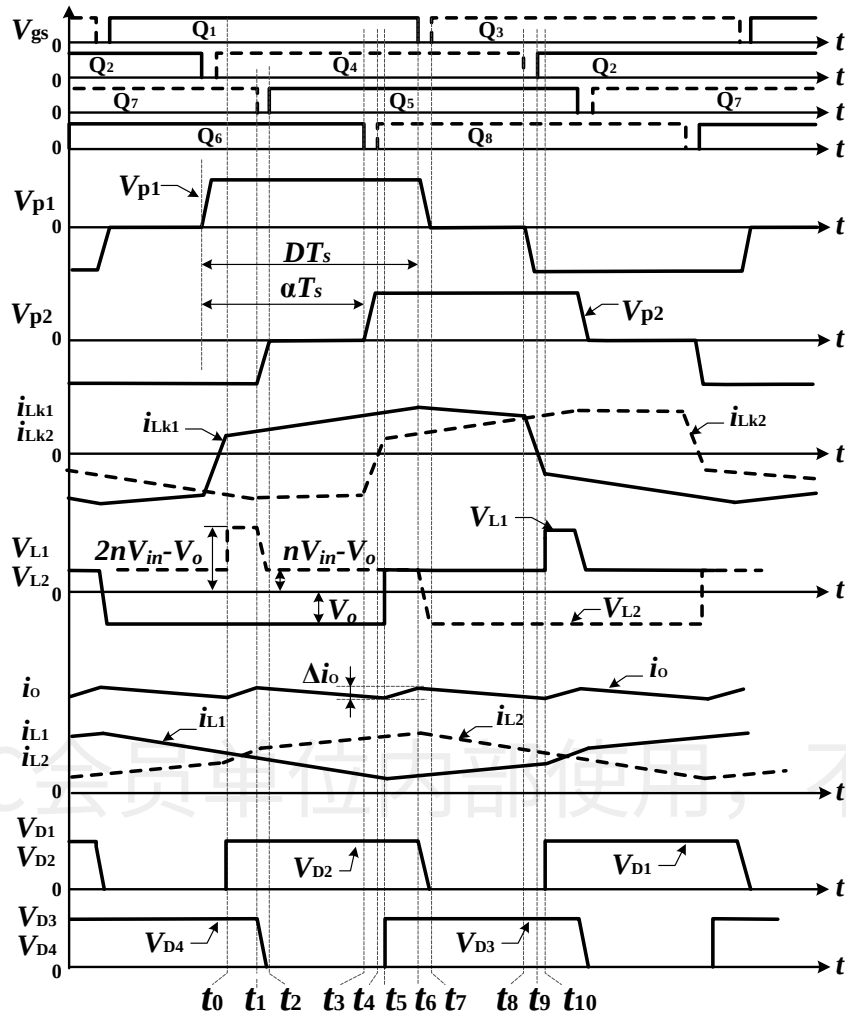


图 2.10 第一种情况 ($D > \alpha$) 的关键电路波形

模态 3 (t_2 - t_3): 在 t_2 时刻， Q_7 的结电容电压达到 V_{in} ， Q_5 的结电容电压达到零，原边电流流过 Q_5 的体二极管，在此之后 Q_5 管开通，实现零电压开通（ZVS on）。 Q_5 开通后，由于 Q_5 、 Q_6 都导通，原边电流处于环流状态，此时电流大小基本保持不变。此模态下， D_3 和 D_4 都开通，加在 L_1 上的电压为 $-V_o$ ， L_2 两端电压为 $nV_{in}-V_o$ 。

模态 4 (t_3 - t_4): t_3 时刻， Q_6 关断，原边的环流电流给 Q_6 和 Q_8 的结电容充放电。当 t_4 时刻， Q_8 电压下降到零，才能实现滞后臂的 ZVS 开通。由于此模态中副边两个二极管还在换流，变压器电压被箝位到零，且谐振电容远大于结电容，所以该模态可以简化为原边的谐振腔电流给两个结电容充放电的过程。电容电压和谐振腔电流表达为(2.3)式。

$$\begin{cases} V_{CQ8}(t) = I_{Lk2}(t_3) \cdot \sqrt{\frac{L_{Lk2}}{2C_Q}} \sin\left(\frac{t-t_3}{\sqrt{2L_{Lk2}C_Q}}\right) \\ i_{p2}(t) = I_{Lk2}(t_3) \cdot \cos\left(\frac{t-t_3}{\sqrt{2L_{Lk2}C_Q}}\right) \end{cases} \quad (2.3)$$

$$\text{其中 } \omega_p = \frac{1}{\sqrt{2L_{Lk2}C_Q}}, \quad Z_p = \sqrt{\frac{L_{Lk2}}{2C_Q}}。$$

模态 5 (t_4 - t_5): t_4 时刻, Q_8 开通。由于此时副边二极管 D_3 和 D_4 仍然处于换流阶段, 所以变压器电压为零, 输入电压全部加在漏感上, 原边电流以 V_{in}/L_{k2} 的速率上升。原边的电流在 t_5 时刻上升至 ni_{L1} , 副边换流完成, 此模态结束。

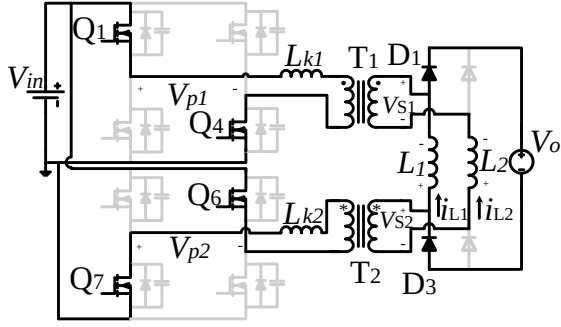
模态 6 (t_5 - t_6): t_5 时刻开始, Q_1 , Q_4 , Q_5 和 Q_8 导通。能量通过 T_1 、 T_2 传输到负载。此阶段两个变压器的副边电压都为正, 所以 D_1 、 D_4 管导通。原边电流 i_{Lk1} 等于 ni_{L2} , 电流 i_{Lk2} 等于 ni_{L1} , 输出电感 L_1 和 L_2 的电流在电压 $nV_{in}-V_o$ 的作用下线性上升。此模态于 Q_1 关断时结束。

模态 7 (t_6 - t_7): t_6 时刻, Q_1 关断, 由于 L_1 和 L_2 电感较大, 此阶段可以看做两电流源给原边 Q_1 和 Q_3 的结电容充放电。等效电路如图 2. 11(g) 所示, 此模态与模态 2 相类似, 当 V_{CQ3} 下降到零, 此模态结束。

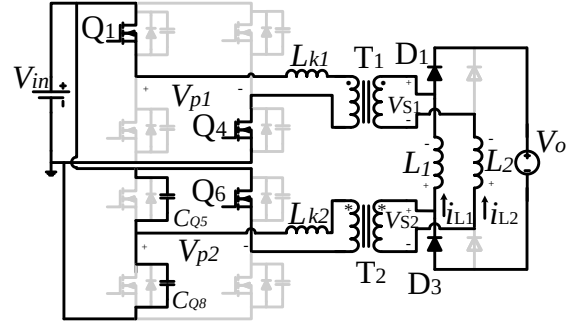
模态 8 (t_7 - t_8): t_7 时刻, V_{CQ3} 下降到零后, Q_3 管开通, T_1 原边处于环流阶段。副边二极管 D_1 和 D_4 导通。此阶段电感 L_2 的电流以 V_o/L_2 的斜率下降。此模态的等效电路参见图 2. 11(h), 当 Q_4 关断时, 此模态结束。

模态 9 (t_8 - t_9): 在 t_8 时刻, Q_4 关断, 原边的环流电流给 C_{Q4} 和 C_{Q2} 充放电。当 V_{CQ2} 的电压达到零后, 满足了实现零电压开通的条件。 t_8 时刻开始, 副边二极管 D_1 、 D_2 开始换流, 导致 T_1 副边电压箝位至零, 此模态与模态 4 相类似, 可以等效为原边谐振电感给结电容充放电的过程。

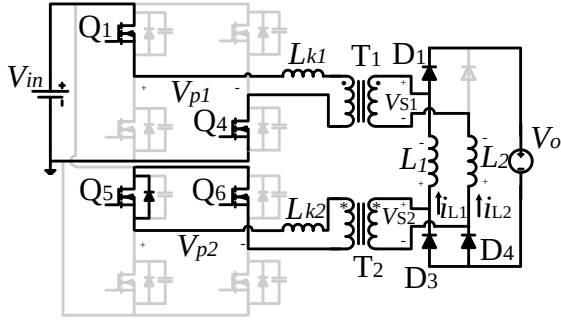
模态 10 (t_9 - t_{10}): 在 t_9 时刻 V_{CQ2} 电压达到零, 之后 Q_2 管实现零电压开通。由于副边电压被箝位至零, V_{in} 电压加在 L_{k1} 上, 使得原边电流以 V_{in}/L_{k1} 的速率上升, 当原边电流在 t_{10} 时刻上升至 ni_{L2} 时, 副边换流完成, 此模态结束。



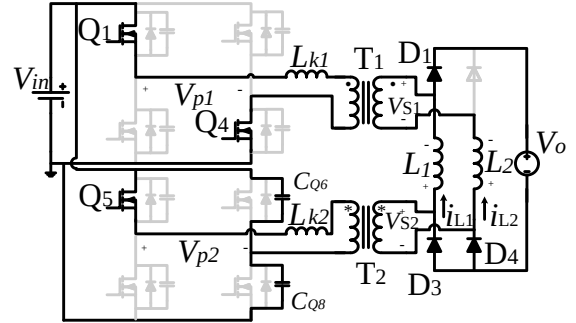
(a) 模式 1 (t_0-t_1)



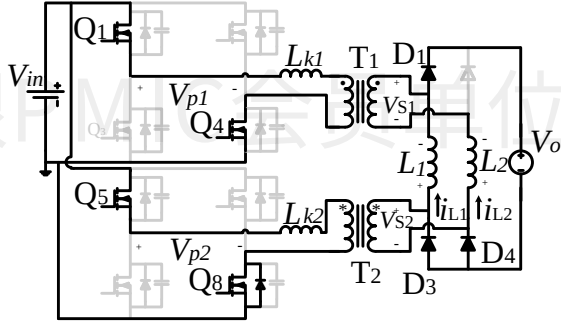
(b) 模式 2 (t_1-t_2)



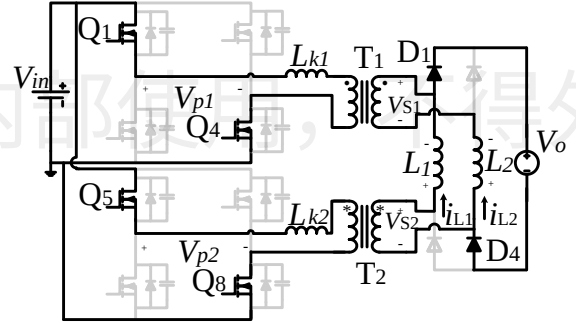
(c) 模式 3 (t_2-t_3)



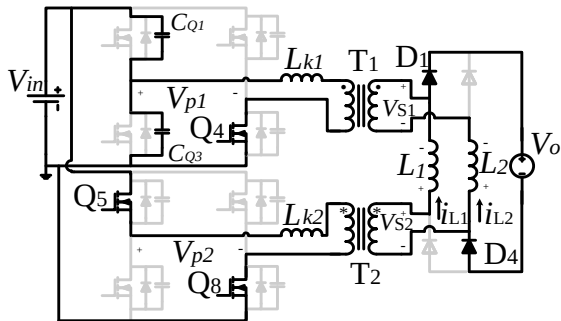
(d) 模式 4 (t_3-t_4)



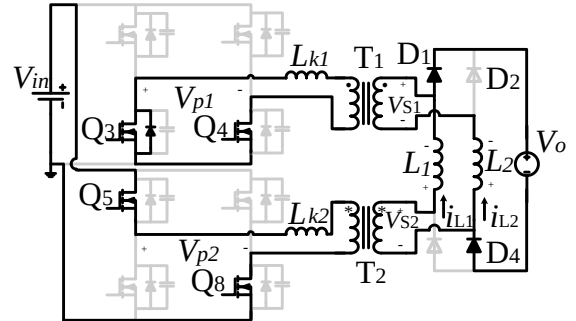
(e) 模式 5 (t_4-t_5)



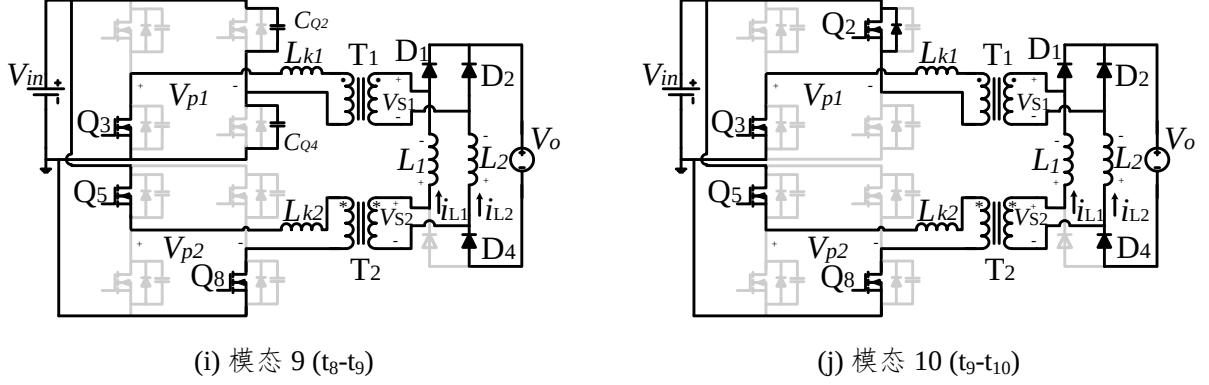
(f) 模式 6 (t_5-t_6)



(g) 模式 7 (t_6-t_7)



(h) 模式 8 (t_7-t_8)

图 2.11 第一种情况 ($D > \alpha$) 下的各模态等效电路

由于两相电路是交错并联工作，根据电路的对称性，后半开关周期与前半个开关周期工作状态相似，此处不再赘述。根据 L_1 在一个周期内两端电压的伏秒平衡，可以得到(2.4)关系，从而求得电路的稳态增益。

$$(2nV_{in} - V_o) \cdot (D - \alpha) + (nV_{in} - V_o) \cdot 0.5 = V_o \cdot [0.5 - (D - \alpha)] \quad (2.4)$$

$$V_o = 2n \cdot D \cdot V_{in} \quad (2.5)$$

B. 第二种情况 ($D < \alpha$)

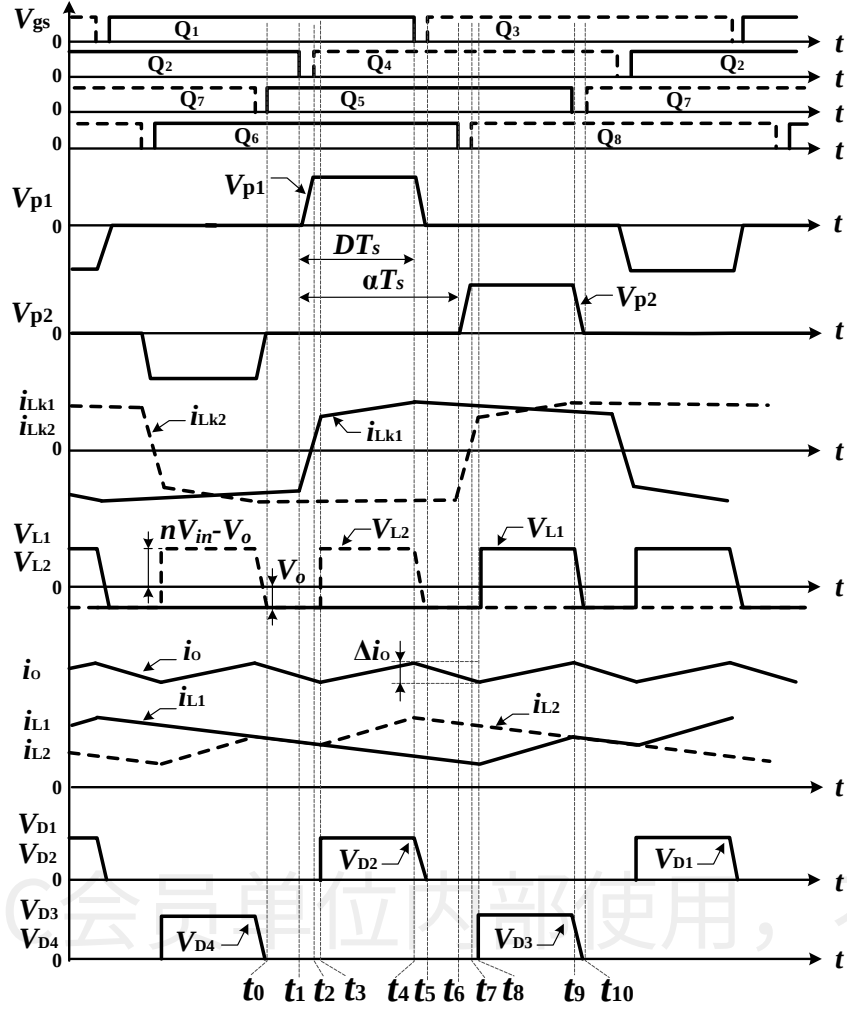
模态 1 (t_0-t_1)：此模态中 Q_1 , Q_2 , Q_5 和 Q_6 导通， i_{Lk1} 和 i_{Lk2} 在原边处于环流状态。 V_{s1} 和 V_{s2} 箝位到零， D_2 , D_3 导通。原边电流 i_{Lk2} 等于 ni_{L1} , i_{Lk1} 等于 ni_{L2} 。

模态 2 (t_1-t_2)： Q_2 在 t_1 时刻关断，原边的环流电流给 C_{Q2} 和 C_{Q4} 充放电。 D_1 和 D_2 开始换流，等效电路如图 2.13(b)。充放电过程如情况一中的模态 4 所示，此处不再赘述。

模态 3 (t_2-t_3)：此阶段副边二极管 D_1 、 D_2 处于换流阶段，所以原边漏感在 V_{in} 的作用下电流迅速上升，当在 t_3 时刻达到 ni_{L2} 时，副边换流完成，此模态结束。

模态 4 (t_3-t_4)：此模态第一相电路传输功率，副边二极管 D_1 和 D_3 处于导通状态。电感 L_1 的电流以 V_o/L_1 的速率下降， L_2 的电流以 $(nV_{in}-V_o)/L_2$ 的速率上升。此模态至 t_4 时刻 Q_1 关断结束。

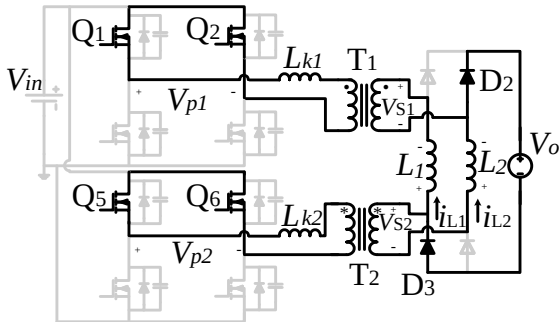
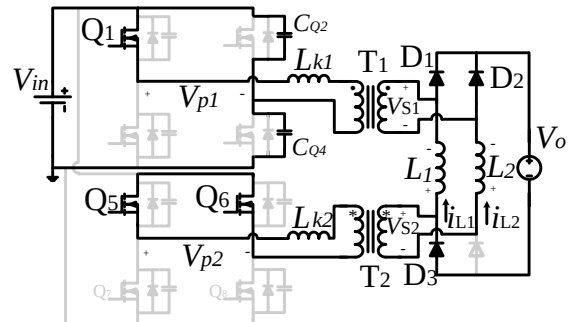
模态 5 (t_4-t_5)： Q_1 关断后，原边电流给 C_{Q1} 和 C_{Q3} 的结电容充放电， Q_3 管的电压到零后，满足零电压开通的条件。

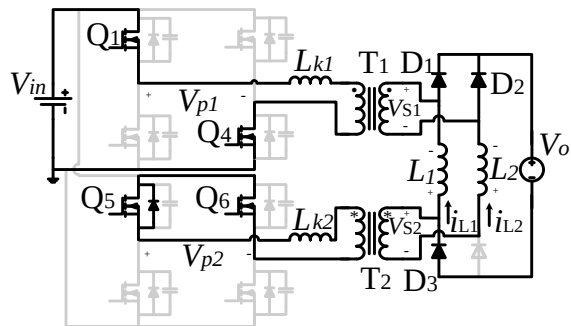

 图 2.12 第二种情况 ($D < \alpha$) 的关键电路波形

模态 6 (t_5-t_6) 至模态 10 (t_9-t_{10})：与模态 1-模态 5 类似，等效电路图参见图 2.13(f)，此处不再赘述。类似地，也可以根据电感的伏秒平衡得到(2.6)和(2.7)式。

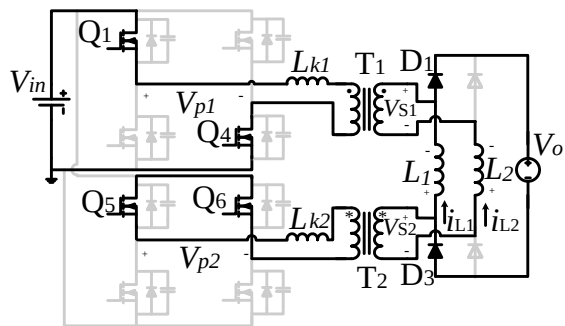
$$2(nV_{in} - V_o) \cdot D = V_o \cdot (1 - 2D) \quad (2.6)$$

$$V_o = 2n \cdot D \cdot V_{in} \quad (2.7)$$

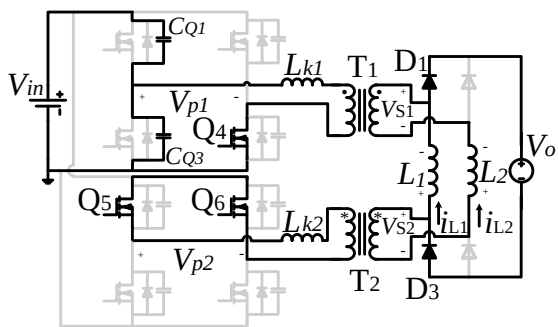

 (a) 模态 1 (t_0-t_1)

 (b) 模态 2 (t_1-t_2)



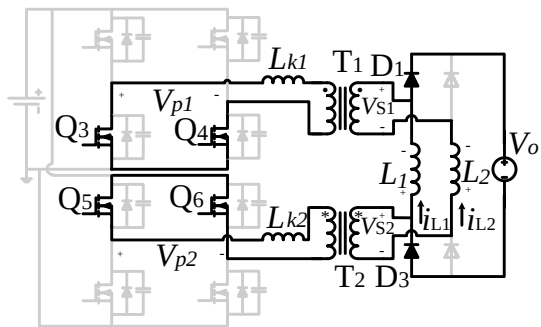
(c) 模态 3 (t_2-t_3)



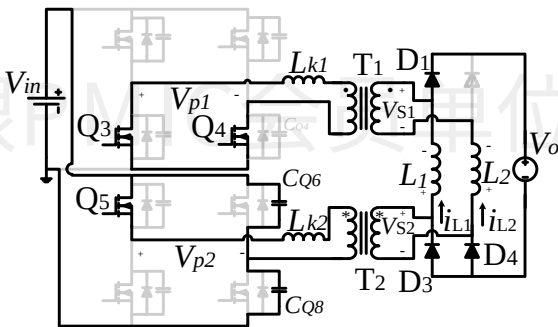
(d) 模态 4 (t_3-t_4)



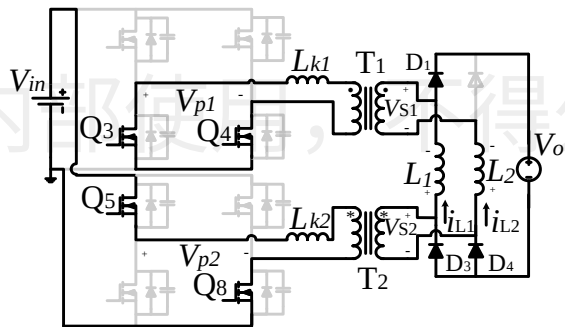
(e) 模态 5 (t_4-t_5)



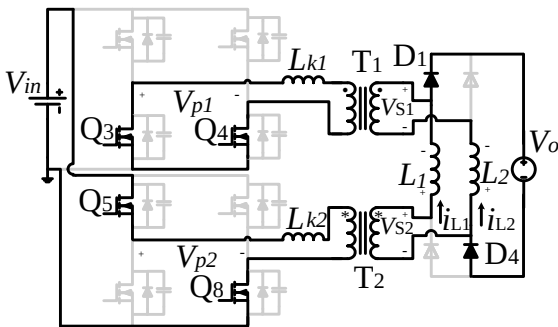
(f) 模态 6 (t_5-t_6)



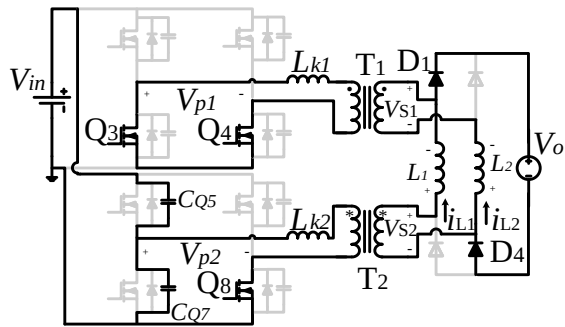
(g) 模态 7 (t_6-t_7)



(h) 模态 8 (t_7-t_8)



(i) 模态 9 (t_8-t_9)



(j) 模态 10 (t_9-t_{10})

图 2.13 第二种情况 ($D < \alpha$) 下的各模态等效电路

C. 简化工作原理分析

根据前文的分析,两种工作情况的区别主要是在副边整流结构的工作状态上。忽略死区时间,只考虑电路的稳态工作情况,可将两个工作情况进行简化,得到如图 2.14 所示的电路关键点波形。根据副边电路的绕组的连接情况,分为 4 种组合方式。四种组合方式的等效副边结构如图 2.15 所示。

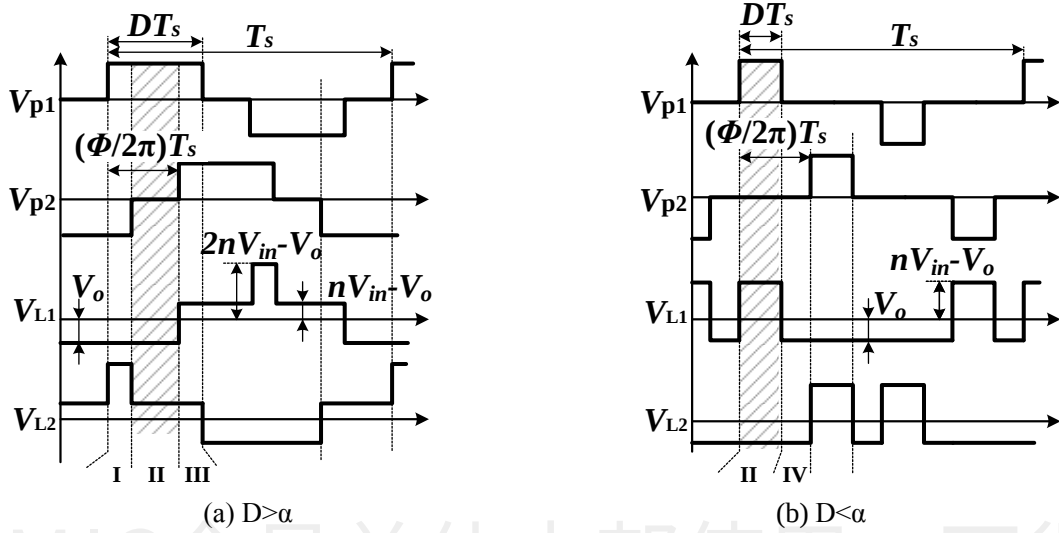


图 2.14 简化的电路关键波形

组合方式 I, 两变压器均向副边输出能量, 正负方向如图 2.9 中标示, 所以电感 L_1 两端电压为 $-V_o$, 电流下降, 电感 L_2 与两变压器绕组相串联, 电感两端电压为 $2nV_{in} - V_o$, 电感电流上升。组合方式 II 为两相中有一相变压器向副边输出能量, 另外一相处于环流状态的情况。此时副边的导通情况根据变压器绕组的方向不同, 等效电路结构如图 2.15 所示。其中一个电感直接连接到输出端, 故电感两端承受 $-V_o$ 的电压, 电流下降, 另外一路的电感与一路变压器绕组串联, 其两端电压为 $nV_{in} - V_o$, 电流上升。组合 III 也是两变压器均向副边输出能量, 但是变压器电压的正负方向与组合 I 不同, 故每个电感分别与一个绕组相串联, 两个电感的两端电压都是 $nV_{in} - V_o$ 。组合 IV 为两个变压器均处于环流状态, 这种情况在占空比小于 0.25 时出现, 两相电路的环流时期出现交叠。所以电感上的电流通过两个二极管续流, 等效电路如图 2.15 所示。

从图 2.14 简化的电路关键波形可以看出, 第一种工作情况 ($D > \alpha$) 可以由三种组合方式构成: 组合 I、II、III。第二种工作情况 ($D < \alpha$) 可以由两种组合方式构成: 组合 II 和 IV。在第一种情况时, 随着占空比逐渐减小, 越来越接近 α , 组合 I 和 III 的时间越来越

越短，当 $D=\alpha$ 时，只剩下组合 II 里的两种情况相互切换（图 2.14 中阴影区域）。而在第二种工作情况（ $D<\alpha$ ）时，随着占空比的增加，组合 IV 的时间越来越短，当 $D=\alpha$ 时也只剩下组合 II，与第一种情况相同。所以该电路拓扑在两个工作状况之间可以实现平滑的连续切换。

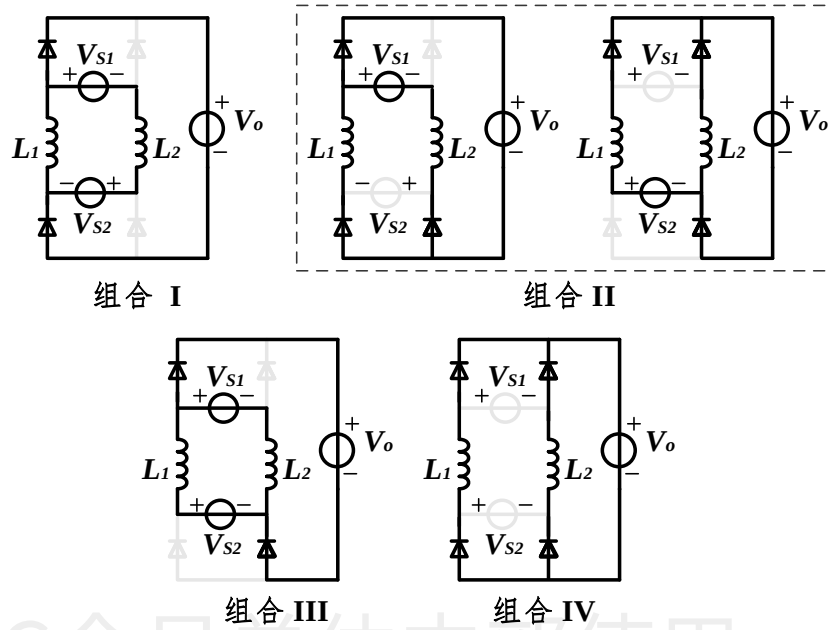


图 2.15 等效副边结构

2.2.3 特性分析和设计

A. 电压增益关系和匝比

本文提出的混合式串并联倍流整流结构的工作状态可以分为两种情况。根据交错并联的控制策略和输出电感的伏秒平衡原理，由式(2.4)和(2.6)可求得变流器的电压增益表达式如下：

$$G = \frac{V_o}{V_{in}} = 2 \cdot n \cdot D \quad (2.8)$$

式中 V_o 为输出电压； V_{in} 为输入电压； n 为变压器原副边匝比($n=N_s:N_p$)； D 为一个开关周期内有效占空比，如图 2.10 所示。从式(2.8)可知，两个工作模态的电压增益随着占空比的变化是连续统一的，也证明了电路在两个模态之间可以实现平滑的切换。

变压器的匝比设计要满足在最小输入时能保证输出电压稳定，忽略原边开关管上的压降，主变压器的匝比设计可根据式(2.9)求得。

$$n \geq \frac{V_o + 2V_F}{V_{in_min} \cdot 2D_{max}} \approx \frac{V_o}{V_{in_min} \cdot 2D_{max}} \quad (2.9)$$

式中 V_F 为副边整流管的正向压降； V_{in_min} 为最小输入电压值； D_{max} 为变流器的最大占空比。

B. ZVS 的实现

滞后臂 ZVS 的实现受到漏感大小与负载轻重的直接影响。漏感里的能量需要在死区时间内将结电容里的电压放完，才能保证 ZVS 开通的实现。由于滞后臂开通之前副边处于换流阶段，变压器电压被箝位至零，所以死区时间内的等效电路如图 2.16 所示。简化后等效为漏感与两个结电容的谐振过程。

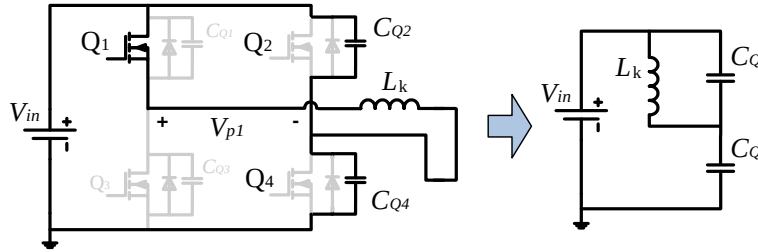


图 2.16 死区时间内的等效电路

由于移相全桥的 ZVS 在负载越重时越容易实现，此处定义 λ 为 ZVS 实现的最小输出电流占满载电流的百分比。就是说，当负载电流小于 $\lambda \cdot I_{o_max}$ 时，滞后臂 ZVS 无法实现，而当负载电流大于 $\lambda \cdot I_{o_max}$ 时，滞后臂 ZVS 可以实现。

由于漏感的能量要足够将结电容上的电压放电至零电压，所以应该满足下式：

$$\frac{1}{2} \cdot L_k \cdot I_{Lk1}(t_8)^2 \geq \frac{1}{2} \cdot (2C_Q) \cdot V_{in}^2 \quad (2.10)$$

其中 L_k 包括主变压器的漏感和外加电感的总和， C_Q 是 MOSFET 的结电容。

假设忽略回路寄生阻抗和励磁电感电流，并且有 $L_1=L_2=L$ ， $I_{Lk1}(t_8)$ 等于 $I_{Lk1}(t_6)$ 减去折算到原边的副边电流变化量，即可得到以下表达式。

$$\begin{aligned} L_k &\geq 2 \cdot C_Q \cdot \left(\frac{V_{in}}{I_{Lk}(t_6) - nV_o \cdot (0.5 - D) \cdot T_s / L_2} \right)^2 \\ &= 2 \cdot C_Q \cdot \left(\frac{V_{in}}{0.5n \cdot \lambda \cdot I_o + 0.5n \cdot \Delta I_{Lo} - nV_o \cdot (0.5 - D) \cdot T_s / L_o} \right)^2 \end{aligned} \quad (2.11)$$

其中 $\Delta L_o = V_o \cdot (0.75 - D) \cdot T_s / L_o$ 。

图 2.17 为漏感的选择与软开关实现范围的曲线关系。其中纵轴为总漏感的大小，此处总漏感包括主变压器的寄生漏感和外加漏感之和。横轴为 λ 的大小，代表软开关实现的范围， λ 越小，可以实现软开关的范围越宽。随着输入电压的升高，开关管结电容里存储的能量增加，也就需要更大的漏感里的能量来进行充放电，所以从图中可以看出，输入电压越高，需要的漏感值越大。当电路的输入范围较宽时，应考虑最高电压时的软开关实现条件。虽然漏感越大越容易实现软开关，但是漏感越大又会使得占空比丢失更加严重，反而使得效率有所下降，所以漏感的选择应根据效率进行折中考虑。

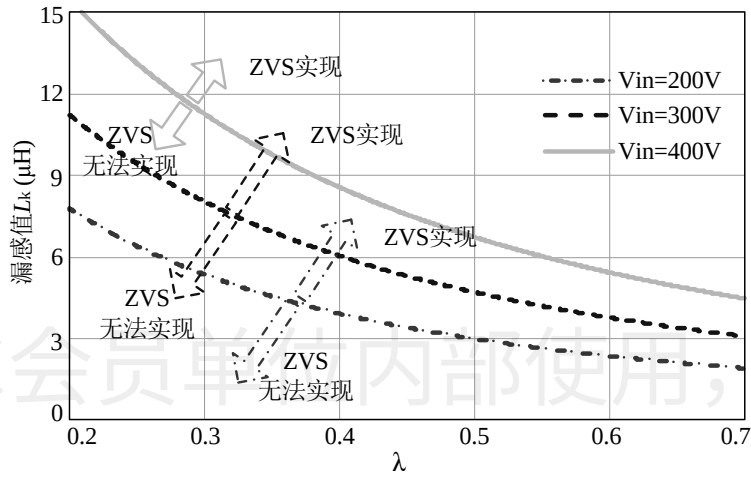


图 2.17 漏感的选择与软开关实现范围

C. 相位角和输出电流纹波

α 影响输出电流纹波的大小，根据一个开关周期内输出电感上电流的变化，可以求得输出纹波 Δi_o 与移相角 α 以及占空比 D 之间的关系，如(2.12)式所示。

$$\Delta i_o = \begin{cases} \frac{2 \cdot (D - \alpha) \cdot (nV_{in} - V_o) \cdot T_s}{L} & 0.25 < D < 0.5, 0 < \alpha \leq 0.25 \\ \frac{2 \cdot (D + \alpha - 0.5) \cdot (nV_{in} - V_o) \cdot T_s}{L} & 0.25 < D < 0.5, 0.25 < \alpha < 0.5 \\ \frac{2V_o \cdot (0.5 - \alpha - D) \cdot T_s}{L} & 0 < D \leq 0.25, 0 < \alpha \leq 0.25 \\ \frac{2V_o \cdot (\alpha - D) \cdot T_s}{L} & 0 < D \leq 0.25, 0.25 < \alpha < 0.5 \end{cases} \quad (2.12)$$

图 2.18 为根据(2.12)式绘制的输出电流纹波与输入电压、两相之间相位角 α 的关系。从图 2.18 可知，当 $\alpha=0.25$ 时，输出电流纹波达到最小值，所以本文提出的变流器采用的相位角为 0.25。根据两个输出电感的两端电压在一个开关周期内的变化，可以求出输出电流纹波的大小，如式(2.13)所示。

$$\Delta i_o = \begin{cases} \frac{(0.5-2D) \cdot V_o \cdot T_s}{L} & \text{if } D < 0.25 \\ \frac{(0.5-2D)(1-0.5/D) \cdot V_o \cdot T_s}{L} & \text{if } D > 0.25 \end{cases} \quad (2.13)$$

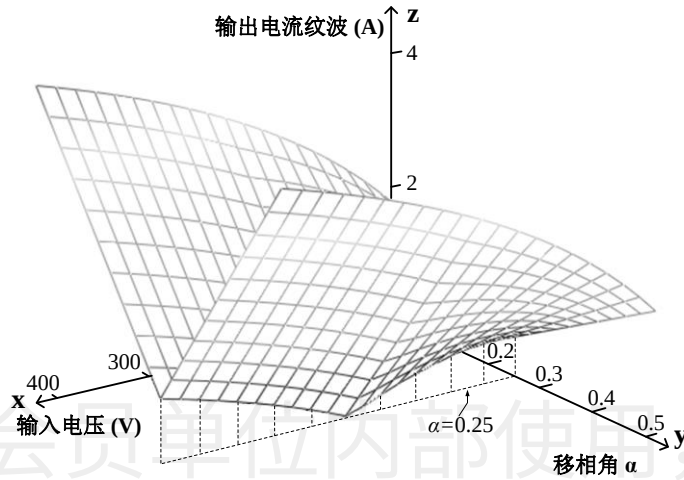


图 2.18 输出电流纹波与输入电压、两相间相位角的关系

图 2.19 绘出了在输出滤波电感相同($L_o=60\mu\text{H}$)的情况下，该拓扑与整流结构的纹波大小对比。从图 2.19 可知，本文提出的拓扑与倍流整流相比，在相同输出电感的条件下具有较小的电流纹波。这意味着对于同样的纹波要求，本文所题拓扑可以减小滤波电感的体积，提高功率密度。与中心抽头结构相比，虽然纹波大小一样，但是在电压应力上本文提出的拓扑更有优势。

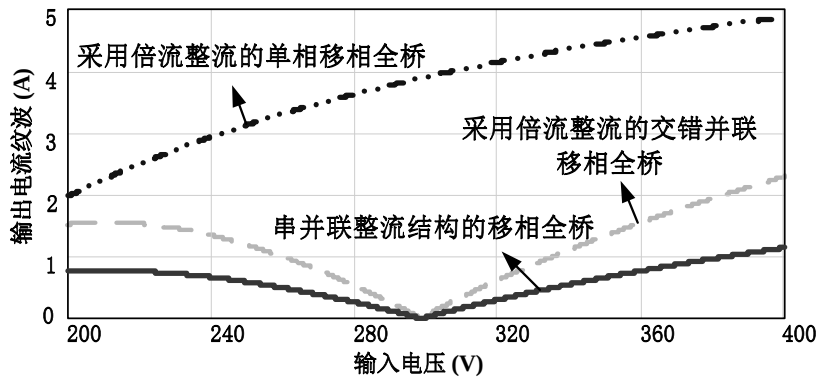


图 2.19 几种整流结构的输出电流纹波比较

D. 开关与副边整流二极管电压应力

副边整流二极管的电压应力 V_{diode} 如式(2.14)所示。

$$V_{\text{Diode}} = nV_{\text{in_max}} \quad (2.14)$$

图 2. 20 为几种传统整流结构和本文提出的混合式整流结构的整流二极管电压应力对比。由图 2. 20 可见，本文提出的整流结构在二极管数量相同的条件下，将二极管电压应力减小了一半，无论是二极管整流还是采用同步整流，都可以采用导通压降更低、损耗更小、电压应力更低的开关器件，从而提高变流器的效率。

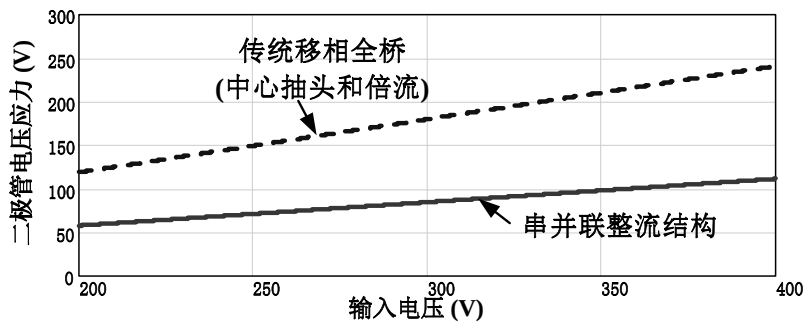


图 2. 20 几种整流结构的整流二极管电压应力比较

E. 几种整流结构比较

最后，结合前文的分析对现有的几种副边整流结构进行一个比较和总结。

针对两相交错并联的移相全桥变流器，几种传统的整流拓扑如图 2. 21 所示，包括全桥整流结构、中心抽头结构和倍流整流结构和本文提出的串并联倍流整流结构。省略变压器原边的桥臂结构， V_{S1} 和 V_{S2} 为变压器的副边绕组电压。不同的整流结构有不同的特点和适用场合。图 2. 21(a)为全桥整流结构，该电路简单高效，二极管的电压应力较低，变压器结构简单，磁芯利用率高，但相对元器件数量最多，一般应用于输出电压相对较高的场合；图 2. 21(b)为中心抽头结构，它需要的二极管数量少，且共地的接法易于同步整流的实现，但是中心抽头的变压器结构绕制较复杂，由于副边增加了一个绕组，在输出电流相同的情况下，磁芯利用率低于全桥整流结构，因此中心抽头结构在输出电压不高的场合较有优势^[143]；图 2. 21(c)为倍流整流，其每次只有一个二极管导通，且输出电感只分担一半的输出电流，但其电压增益只有全桥整流和中心抽头结构的一半，故较多应用于低压大电流场合^[151]。图 2. 21(d)为推衍得到的混合倍流整流结构，其具有工作电

压范围宽、输出电流纹波小和整流器件电压应力低等优点，具体分析参见 2.2.3 小节 A-D 部分的分析。

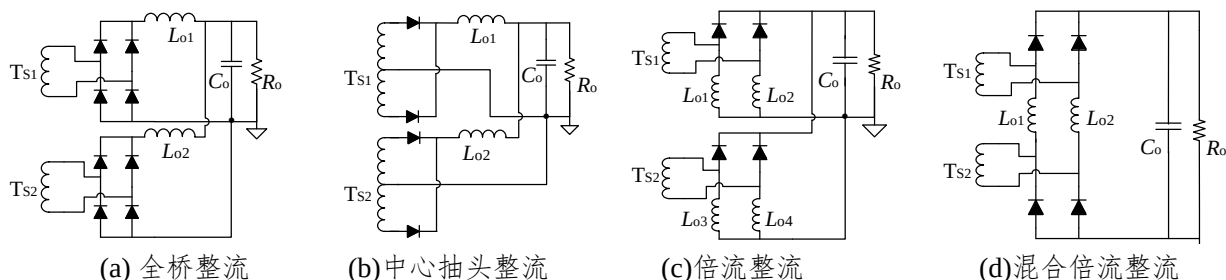


图 2.21 几种应用于交错并联移相全桥变流器的传统整流结构及本文提出的混合式整流结构

几种整流拓扑的元器件数量与关键电特性参数的简单对比参见表 2.1。

表 2.1 四种整流结构参数比较

	a	b	c	d
变压器绕组	2	4	2	2
二极管数量	8	4	4	4
输出电感数量	2	2	4	2
二极管反向压降	nV_{in}	$2nV_{in}$	nV_{in}	nV_{in}

从表格的比较结果可以看出，在几种传统整流结构的基础上提出的混合式倍流整流具有以下优点：1) 结构简单，与全桥整流结构相比，整流二极管数量减少一半；2) 电压增益为倍流整流结构的 2 倍，由于串并联自调整的结构，有更宽的输入电压工作范围；3) 与中心抽头结构相比，整流二极管电压应力降低一半，并且变压器绕组结构简单，变压器的磁芯利用率高。

2.2.4 实验结果

根据本文所提出的副边采用混合式倍流整流的两相交错并联移相全桥变流器，设计研制了一台额定工作频率为 100kHz，输入为 200~400V，输出功率为 1kW(50V/20A)的样机，并且设计了一台采用传统中心抽头结构的移相全桥变流器进行对比(两台变流器的工作频率、输入电压和输出功率相同)。输出滤波电感可以根据式(2.13)计算得到。表 2.2 为两个变流器的主要器件和参数。

表 2.2 样机主要器件型号和关键参数

	串并联倍流	中心抽头
输入电压 V_{in}	200-400V	
输出电压电流 V_o, I_o	50V/20A	
开关频率	100 kHz	
原边 MOSFETs	STP21NM60N	STP21NM60N
副边二极管/同步整流管	V20150S/ IPB108N13N3G	STTH20R04W/ -----
变压器	磁芯: PQ32/30 匝比: 30:9 励磁电感 L_m : 2mH 漏感 L_k : 1.6 μ H	磁芯: PQ32/30 匝比: 30:9:9 励磁电感 L_m : 2mH 漏感 L_k : 1.6 μ H
外加漏感 L_{ext}	7 μ H	7 μ H
输出电感 L_o	60 μ H	60 μ H

样机的实验波形如图 2.22 至图 2.28 所示。图 2.22 给出了超前臂在不同负载下的零电压开通的情况。(a)为负载较轻, $I_o=2A$ 的情况下的实验波形, (b)为半载情况下的实验波形, (c)为满载时的实验波形。从图中可知, 从轻载到满载, 超前臂的开关管都可以实现零电压开通。这是由于超前臂开通前给结电容充电的电流是副边折算到原边的电流, 电流较大, 有足够的能量来实现结电容的充放电过程。该结果与实验分析相一致。

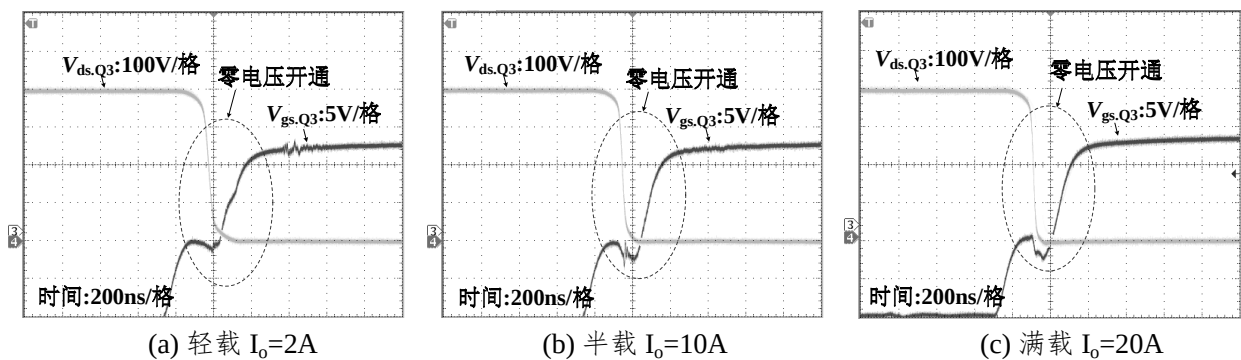


图 2.22 超前臂在不同负载下的 ZVS 的实验波形

图 2.23 为滞后臂在不同负载情况下开通的栅极驱动电压和漏源端电压波形。从图 2.23 (a)可知当负载较轻时, 无法实现零电压开通, 而当负载较重时(图(b)和图(c)), 零电压开通可以实现。这是由于滞后臂的零电压开通的能量来自漏感的储能, 负载越重, 存在漏感里的能量越大, 越容易实现开关管的零电压开通。该部分结果与 2.2.3 部分的分析相一致。

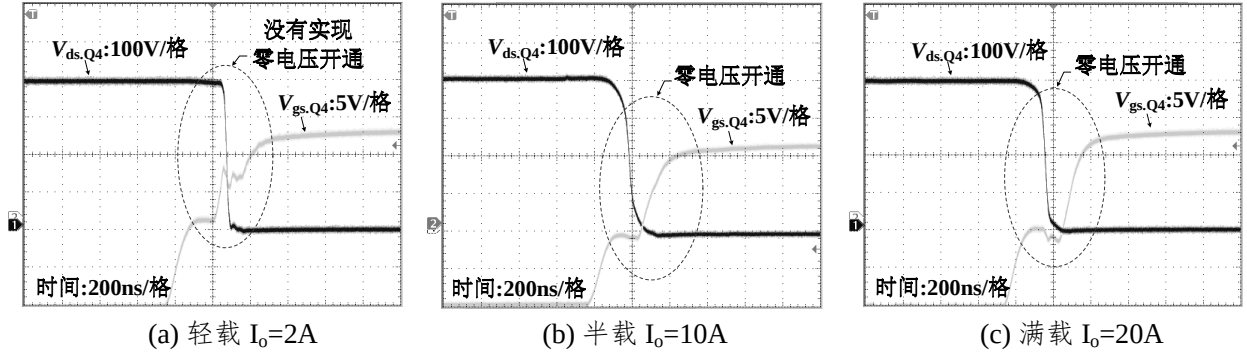


图 2.23 滞后臂在不同负载下的 ZVS 的实验波形

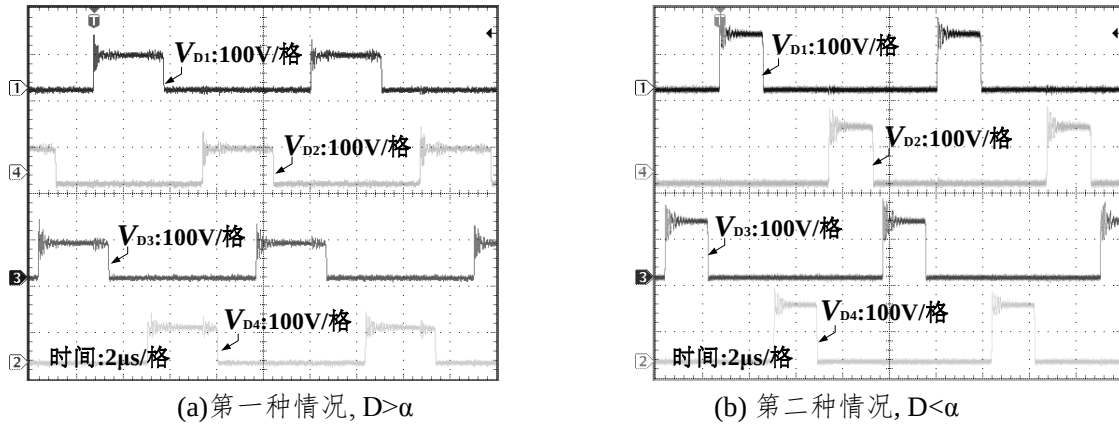


图 2.24 不同工作情况下的副边二极管电压

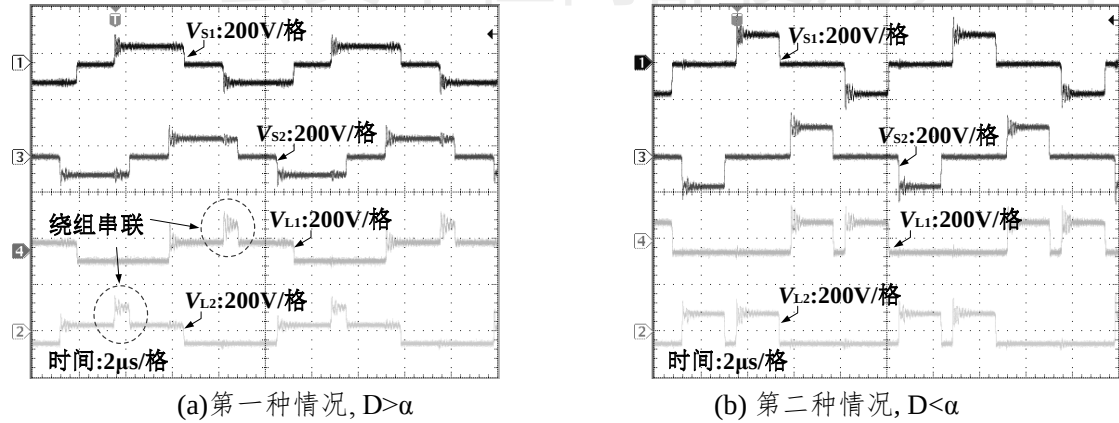


图 2.25 不同工作情况下的原边变压器电压和副边电感两端电压波形

图 2.24 为两种情况下的整流二极管电压波形，输入电压 250V 时的电压应力约为 80V，350V 输入时的电压应力约为 120V，与图 2.20 中理论设计的电压应力值基本一致。图 2.25 为两种占空比情况下的副边绕组电压 V_{S1} 、 V_{S2} 和副边电感电压 V_{L1} 、 V_{L2} 的实验波形。从图 2.25 可知，第一种情况下($D>\alpha$)，根据 V_{L1} 、 V_{L2} 的波形的突起部分可以看出，开关周期的部分时间内，两路绕组相串联，将电感两端的电压抬高；而在第二种

情况下, 占空比较小($D < \alpha$), 副边两绕组处于交替工作状态。该部分与上文的理论分析相符合。

图 2. 26 为不同工作情况下的变压器原边电压波形与变压器原边电流波形, 其中(a)为输入电压较低, 占空比较大时测得, (b)为输入电压较高, 占空比较小时测得。可以看出, 该波形与图 2. 10 的分析相符合。

图 2. 27 为不同工作情况下的两个输出电感上的电流波形和总的输出电流纹波。从图中可以看出, 由于两相电路的交错并联使得电流纹波相互抵消, 从而使得最终的输出电流纹波得以明显减小。

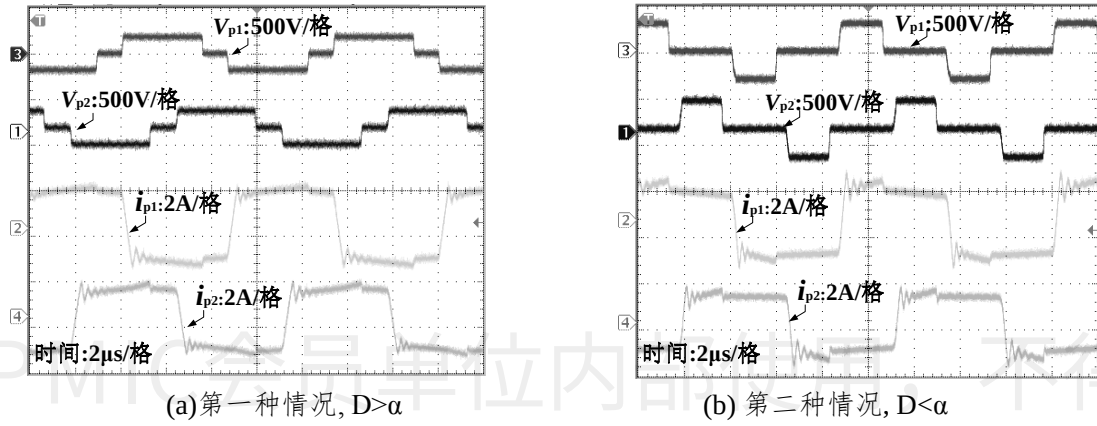


图 2. 26 不同工作情况下的变压器原边电压电流波形

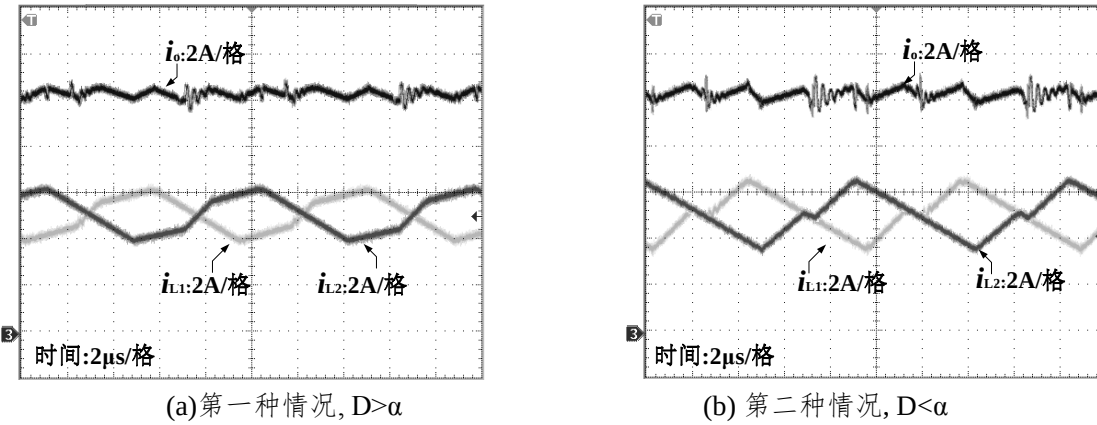
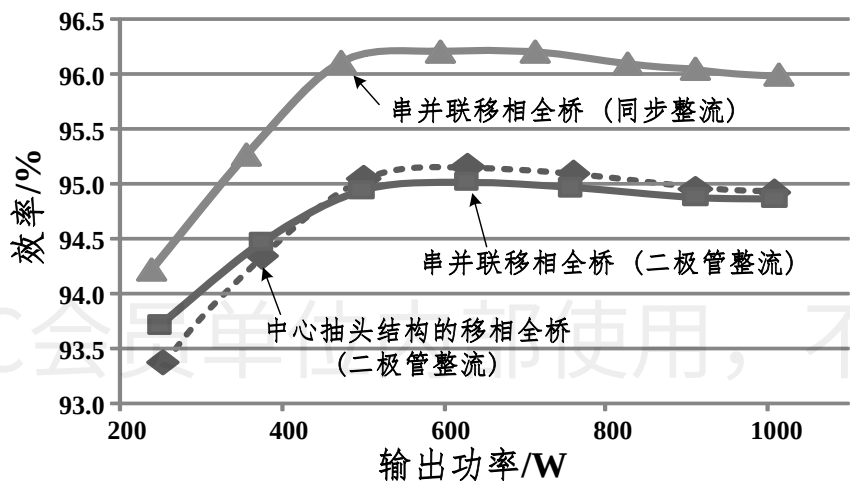


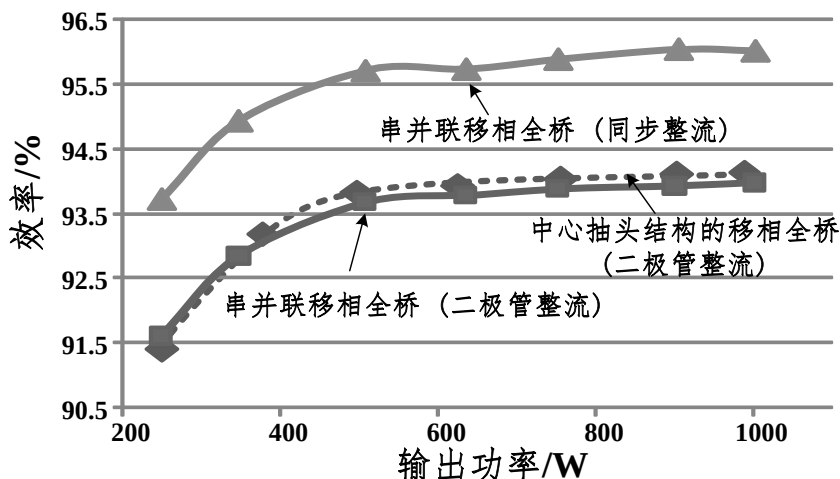
图 2. 27 不同工作情况下的输出电感电流与输出电流纹波

图 2. 28 为本文提出的变流器和对比的传统中心抽头的移相全桥变流器在不同输入电压、不同负载情况下的效率曲线。从整个输入电压范围和负载变化情况来看, 本文提出的交错并联混合倍流整流结构与普通的中心抽头结构的效率接近; 但本文提出的拓扑电压应力比中心抽头结构拓扑低一半。中心抽头样机中电压应力为 240V, 若采用同步整流

技术，需采用高耐压的同步整流管。高耐压的同步整流管导通阻抗较大，以 300V 的 MOSFET 为例，TO-263 封装的 MOSFET 最小导通电阻约为 $41\text{m}\Omega$ ，满载时仅副边导通损耗就超过 16W。同步整流管的耐压越大，导通电阻越大，副边导通损耗也越大，所以在高耐压场合采用同步整流技术无明显优势，故实验中考虑裕量后选用 300~400V 的快恢复二极管。而本文提出的拓扑的二极管电压应力只有 120V，可以采用 150V 的肖特基二极管。肖特基二极管导通压降低，反向恢复电流很小，所以这部分损耗的节省抵消了两个二极管串联增加的损耗，在轻载的时候还有轻微的效率提升，但是总体来说，采用二极管整流时两者效率无明显差异。但是由于电压应力的明显下降，本文提出的拓扑的变压器副边可以采用同步整流，将效率提高了 0.8%~1.7%。



(a) 第一种情况, $V_{in}=200\text{V}$ ($D>\alpha$)



(b) 第二种情况, $V_{in}=400\text{V}$ ($D<\alpha$)

图 2.28 样机测量效率曲线

图 2.29 为实验样机的照片。

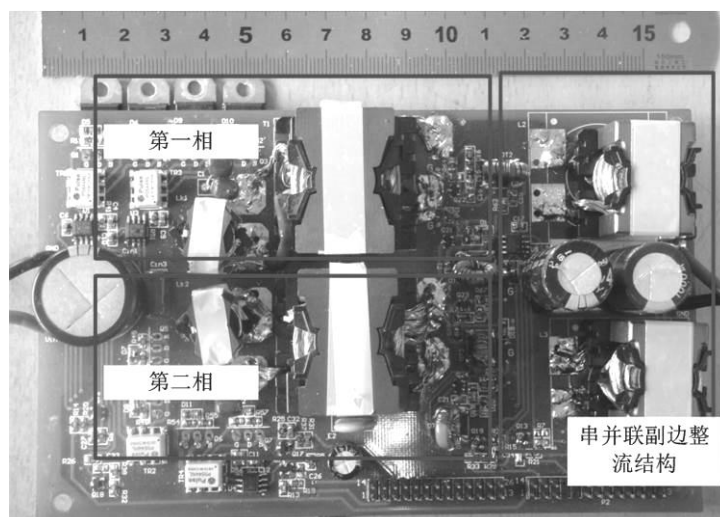


图 2.29 样机照片

2.3 本章小结

本章介绍了一种适用于宽电压范围的变压器副边绕组具有串、并联自动调整的整流结构系列。电路中的绕组连接关系能根据不同占空比的改变进行自动的串、并联的调整，从而获得较大的电压增益，优化整流器件的电压应力和减小滤波器的电流纹波。

在此基础上，基于拓扑的组合和对偶原则，提出了一种变压器副边绕组具有串、并联自动调整功能的新型倍流整流交错并联移相全桥变流器。在输入电压比较低的情况下，占空比较大 ($D > \alpha$)，此时两个变压器的副边绕组在一个开关周期内可以部分时间段工作在串联模式，以提高输出电压增益；而当占空较小时 ($D < \alpha$)，两个变压器副边绕组只能工作在并联模式。这样的结构能够增加电压增益，减小副边整流二极管的电压应力，提高磁芯利用率，减小输出电流纹波，提高了变流器的效率。分析过程表明，这种新型整流结构可以适用于宽输入电压范围、有效减小副边整流管电压应力，提高变流器的效率和功率密度，并通过样机实验结果验证了理论分析的正确性。

第三章 高效率高功率密度 PWM 部分能量调整的 RDCT

第二章所提出的串并联拓扑可以在中等开关频率（<500kHz）的范围内实现宽范围的高效率变换，同时减小输出电感的体积，优化副边整流结构的电压应力。为了提高功率密度，需要提升电路的开关频率来减小无源元件的体积。但是 PWM 电路在高频情况下的应用仍然存在局限。虽然 PWM 电路可以实现 ZVS 开通，但是开关管的关断损耗和副边整流管的反向恢复损耗会随着频率的升高而增加，从而限制了电路转换效率。所以在高频的应用场合，谐振电路较 PWM 电路更有优势。

本章针对单级电路架构难以实现高频输出电压调制、两级电路架构效率不高的问题，提出了一种准两级的架构，并基于此种架构，结合 LLC 串并联谐振拓扑和 PWM 拓扑的优点，提出一种固定频率的谐振型等效直流变压器(DC Transformer, DCT)与不隔离的 PWM 变流器相结合的可调整的 DCT 拓扑(Regulated DC Transformer, RDCT)，实现高频下的输出电压调制。该拓扑通过简单的设计和控制就能够获得高转换效率、高功率密度和负载紧调整能力。本章针对 LLC-RDCT 拓扑，详细介绍了电路的工作原理、给出了电路参数的优化设计方法，并对电路的高频软启动方案进行了分析与讨论。最后，搭建了样机对分析进行了验证，同时实现了在高频（1MHz）下的输出电压调制，并且最高工作效率点的效率超过 97%。

3.1 单级、两级和准两级结构

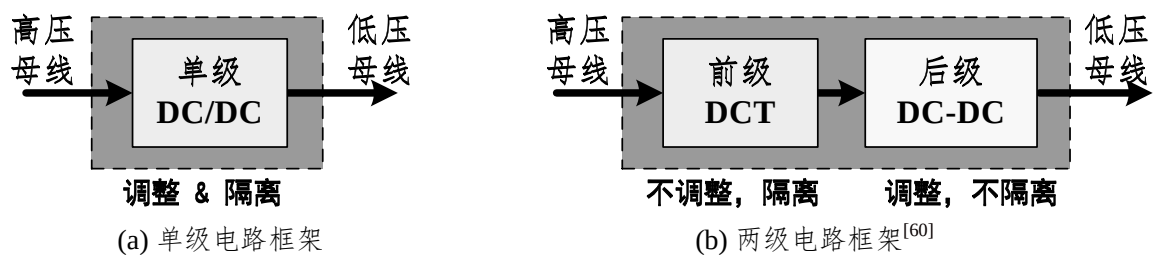


图 3.1 单级与两级电路框架

图 3.1 为传统的单级电路供电框架和两级电路级联供电的电路框架图，两种方案都存在一定局限。图 3.1(a)为单级电路框架，即输入到输出仅通过一级 DC/DC 电路实现调整和隔离的作用。单级框架的 DC/DC 变流器可以采用 PWM 或者谐振拓扑。传统的 PWM 变流器拓扑具有控制和保护简单，动态响应快，输出负载调整率好的优点，故适用于对频率和功率密度场合要求不高的场合。而谐振拓扑由于其优良的软开关特性，故广

泛应用在高频 ($\geq 1\text{MHz}$) 场合中。但是其难以通过调节频率实现输出电压调制, 谐振参数的设计和副边的 SR 的驱动时序控制也较为复杂。目前的解决方法是采用两级架构, 如图 3. 1(b) 所示, 将隔离功能和输出电压的调制分别用一级 DCT 级联一级不隔离的 DC-DC 来实现。这样可以有效地实现 DCT 模块的高功率密度和输出电压的调制。但是两级电路的级联使得整体效率有所下降。

基于第一章的介绍可知, 高压母线的电压在浮充的时候电压变动范围较窄 ($\pm 5\%$ 以内), 但是为了满足掉电等情况下保持时间的要求, 变流器需要针对较宽的输入电压范围进行设计。但是电网掉电或者故障等特殊工作环境出现的概率其实很低, 根据电网可靠性的数据统计^[152], 大部分主流国家的每年人均停电时间约为 2 小时, 针对计算机网络需求比较高的大城市来说, 电网的可靠性更高, 每年的人均停电时间少于 20 分钟。所以对于供电设备来说, 绝大多数时间内工作于正常工作状态, 输入电压变换范围较窄, 只有极少数的掉电情况下, 才需要在很宽的工作范围内工作。故只需要保证供电设备在正常状态下的高工作效率, 而在掉电情况下 (保持时间内), 电路的效率略低于正常工作情况, 不会影响电路的整体运行效率。

所以针对这样的实际工作环境, 本章提出了一种准两级的电路框架, 如图 3. 2(a) 所示。从结构上看, 仍然是两级的拓扑, 前级为不隔离的 DC-DC, 例如一级 Boost 电路, 可以实现较宽范围的电压调制, 而后级为一级窄范围内可实现输出电压调制的 RDCT (Regulated DC Transformer, RDCT)。该电路框架在正常情况和掉电情况下的工作模式参见图 3. 2(b)。在 t_0 至 t_1 时刻内, 电路处于正常工作情况, 输出电压的变化范围很窄, 此状态下可直接通过闭合开关 S 将前级 DC-DC 旁路, 即仅通过一级 RDCT 电路实现输出电压调制功能。在 t_1 时刻, 电网掉电, 在保持时间内 (t_1 至 t_2 时刻) 要求保持输出电压恒定, 故在此状态下断开开关 S, 将前级 DC-DC 和后级 RDCT 级联工作, 通过两级电路的级联调整实现整个电源的宽电压范围工作。

这样的电源模块架构充分地利用了电网掉电率较低的特征, 同时也结合了单相电路高效率的优点和两级电路宽范围、易于电路设计优化的优势, 共同实现了高转换效率、高功率密度和输出电压调整的要求。前级 DC-DC 较容易实现, 而这个架构的关键是怎样实现一个高功率密度、高频率、高效率的后级 RDCT 模块。

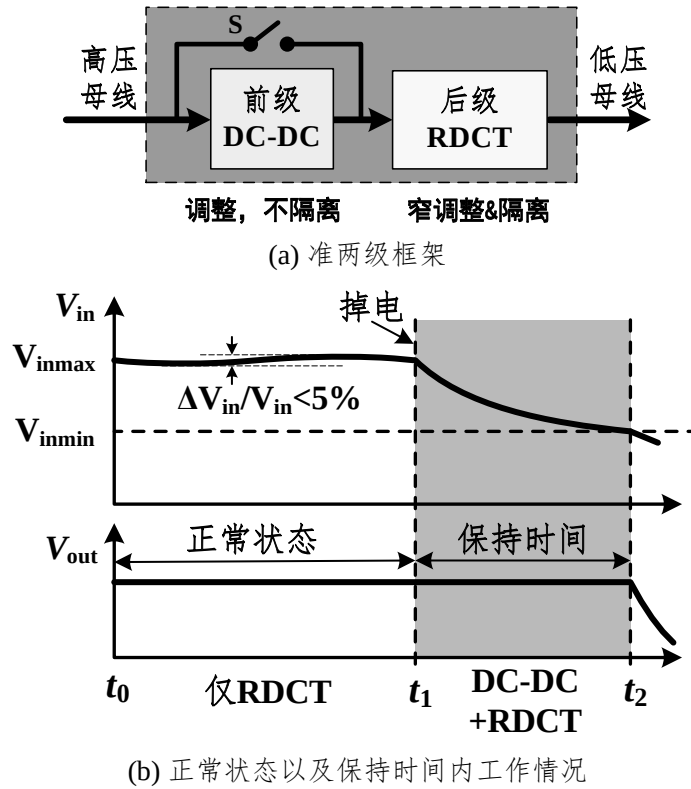


图 3.2 准两级电路框架及其工作情况示意图

3.2 PWM 输出并联调整的谐振拓扑

3.2.1 PWM 并联调整的 RDCT 拓扑结构

谐振拓扑工作在开关频率附近具有很高的效率，但是在高频情况下，较难实现输出的闭环调整，故在高频下基本作为 DCT 使用。图 3.3(a)为简化的工作在谐振点的谐振 DCT 电路结构。原边的桥臂由于工作在固定 0.5 占空比、固定频率的情况下，可以简化为一个在零和 V_{in} 之间按 0.5 占空比变化的方波电压源。固定的占空比和频率使其无法实现输出电压调制的功能。故本节提出了一种采用串联可控电压源，通过部分能量调整实现输出紧调整的方法。图 3.3(b)为通过串联可控电压源来实现部分能量调整的原理简化框图。(b)在(a)的原边交流侧串入了一个可控的交流脉冲电压源，由于加在变压器两端的电压约等于输入电压减去可控电压源的电压（谐振腔在谐振点压降约为零），所以通过控制该电压源的电压值，可以控制传输到副边的电压大小，即控制了电路的增益，也实现了输出电压在输入和负载发生变化时的输出电压紧调整。

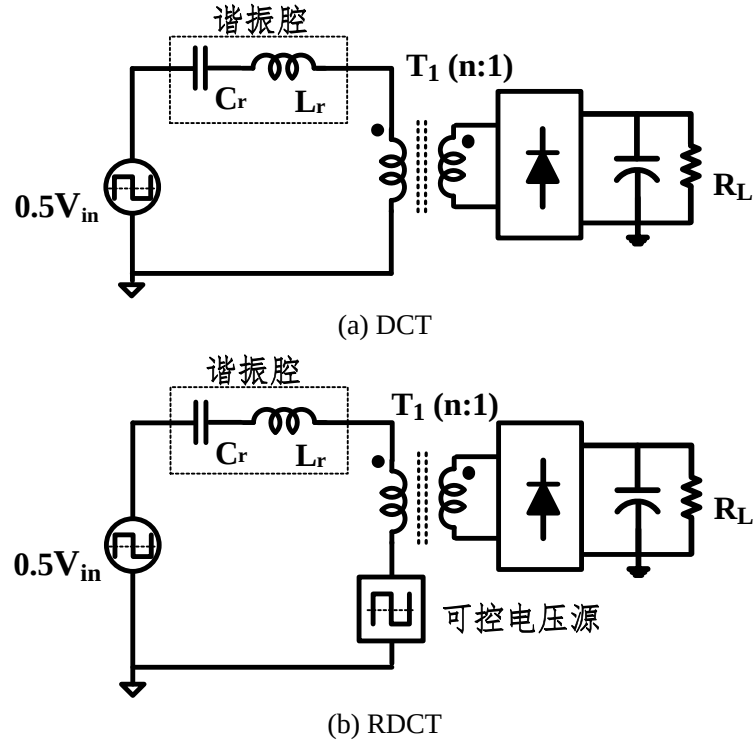
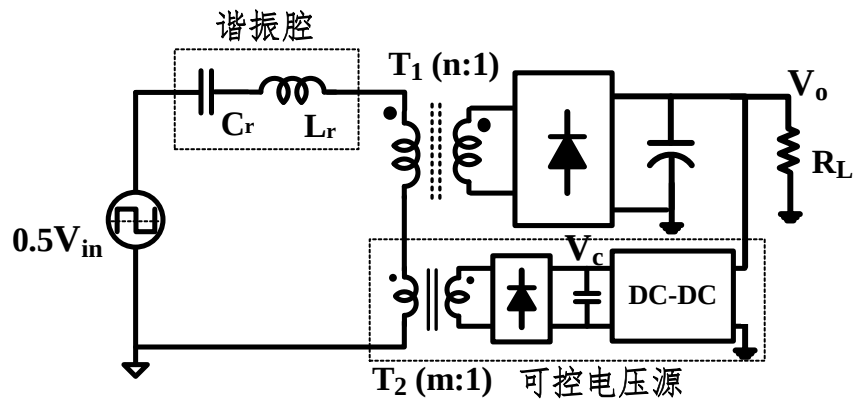


图 3.3 串联可控电流源调节输出简化框图

该可控电压源可以通过一个辅助绕组连接一个不隔离的 DC-DC 变流器来实现^[153]，具体的电路结构参见图 3.4。两个变压器 T_1 、 T_2 的原边绕组串联，辅助绕组 T_2 在副边经过整流后与 PWM 型 DC-DC 变流器级联，再并联到总的输出端。DC-DC 变流器通过调节占空比来控制输入电压 V_c 和输出电压 V_o 的关系。此结构中 T_2 变压器的原边绕组上的电压由 DC-DC 的占空比 D 所决定，控制 D 的大小可以对 T_2 变压器的原边绕组上的电压进行控制，即实现了一个可控的交流电压源。



3.2.2 RDCT 简化工作原理分析

在图 3.4 的基础上, 当原边存在一个输入电压扰动时, 各个点的电压变化以及功率分配情况的变化参见图 3.5 和图 3.6。

当电路工作在稳态工作点时(图 3.6 中 t_0 时刻之前), 由于开关频率约等于谐振频率, 故谐振腔的阻抗非常小, 加在变压器 T_1 、 T_2 两端的电压可近似为 $0.5V_{in}$ 。由于 DC-DC 的闭环控制, 输出电压稳定为 V_o , 所以 T_1 变压器的原边电压为 nV_o 。故加在 T_2 原边绕组两端的电压为 $0.5V_{in}-nV_o$, 也就等于 DC-DC 的输入电容电压折算到原边的电压值 mV_c , 电压的分配关系参见图 3.5。由于两个变压器原边绕组是相互串联的, 所以忽略励磁电感电流的差异的情况下, 流过两变压器绕组的电流大小相等, 所以通过两变压器各自传递到副边的功率大小之比等于两变压器原边电压之比。

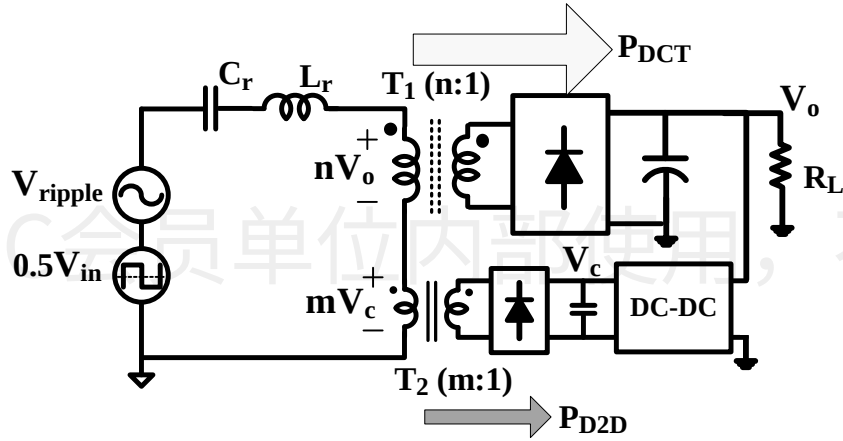


图 3.5 输入电压扰动时的电压和功率分布示意图

当输入电压发生变化时(图 3.6 中 t_0 时刻之后), 在输入侧加入了一个小的交流纹波 V_{ripple} , 由于 DC-DC 级输出电压的闭环调节, 总的输出电压稳定不变, 故变压器原边 nV_o 电压值保持不变, 故电压的变化部分加在 T_2 变压器的原边, 使得 V_c 端电压发生相应变化。当 V_c 变化时, DC-DC 的占空比进行相应的调整, 使得输出电压稳定。当 T_2 变压器原边电压升高, 则通过 DC-DC 部分处理的功率比例增大, 反之则减小。两部分处理的功率的变化如图 3.6 所示。

所以在 RDCT 结构中, 大部分功率通过 DCT 中的主变压器直接流入负载, 只有小部分功率经过辅助变压器的输出, 即经过一个 PWM 控制的 DC-DC 调整后流入负载, 该部分功率经过两次转换。最终输出电压的调整通过辅助 DC-DC 的占空比控制来实现。由于绝大部分能量只经过 DCT 一级变换, 传递的效率极高, 小部分能量经过 DCT 和辅助

DC-DC 两级变换，所以称之为具有调整功能的 DCT (Regulated DC Transformer, RDCT)。

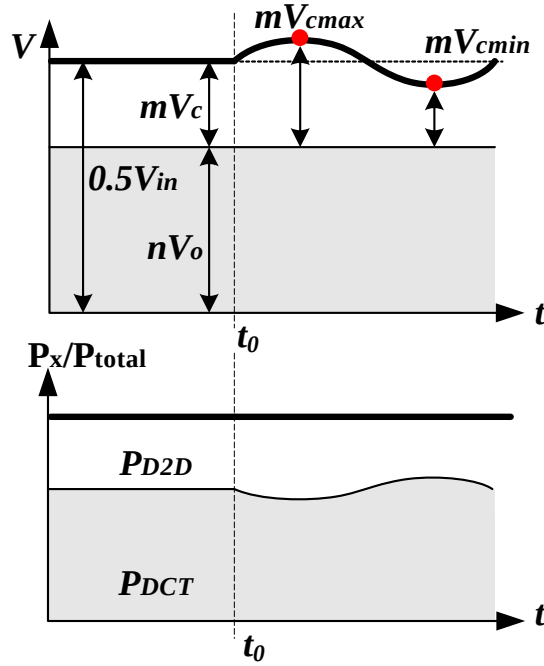


图 3.6 部分能量调整的原理说明图

3.3 PWM 部分能量调整实现输出电压紧调整的 LLC 型 RDCT

根据 3.2 节提出的 RDCT 概念，本节给出了详细的电路结构实现和关键元件的设计和优化方法。

3.3.1 电路结构

图 3.7 为 RDCT 电路原理图，原边采用半桥型 LLC 谐振电路，谐振电感 L_r 和谐振电容 C_r 在原边串联， T_1 为主变压器，其匝比定义为 $n:1:1$ ， T_2 为辅助变压器，匝比定义为 $m:1:1$ 。 L_{m1} 和 L_{m2} 分别为两个变压器 T_1 和 T_2 的励磁电感。 T_1 和 T_2 原边串联， T_2 的副边经过整流后与具有输出调节能力的 DC-DC 变流器(文中选用 Buck 电路)相串联，最终并联到输出端。Buck 对输出电压进行采样，通过反馈调节占空比的大小使得输出电压稳定。

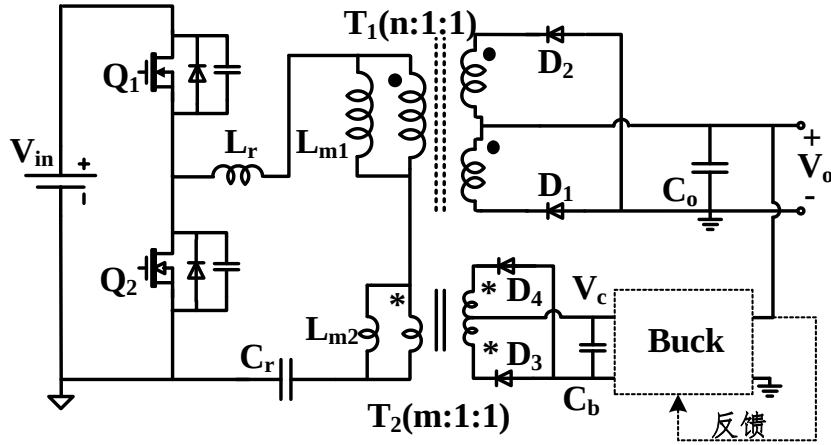


图 3.7 RDCT 电路原理图

3.3.2 电路工作原理

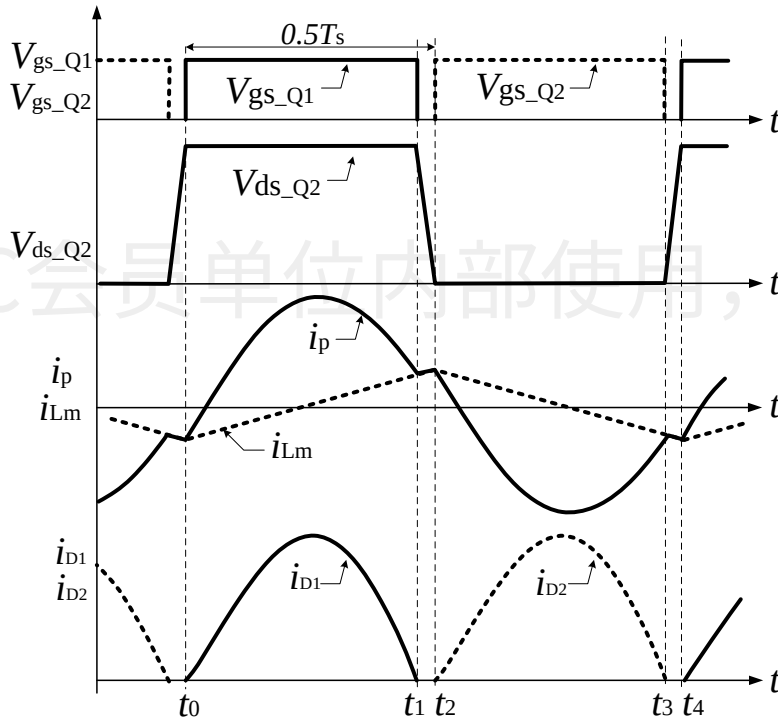


图 3.8 电路关键参数波形图

为了简化电路的分析，对该电路参数作以下假设：

1. 原边开关管的工作频率为谐振频率。
2. 变压器模型等效为理想变压器并联一个励磁电感。由于两励磁电感 L_{m1} 和 L_{m2} 中的电流 i_{Lm1} 和 i_{Lm2} 相对较小，故假设两电流大小相同， i_{Lm1} 等于 i_{Lm2} ，即不考虑励磁电感的偏差对电路工作状态的影响。

3. 输出电容 C_o 和 Buck 的输入电容 C_b 较大，它们的电压值， V_o 和 V_c ，在一个开关周期内可近似保持不变，看做一个电压源。副边整流二极管为理想二极管，不考虑寄生参数与反向恢复等问题。

基于上述假设条件，电路工作的关键波形图如图 3.8 所示。根据 Q_1 , Q_2 的驱动时序可以将该电路一个周期内的工作过程分为四个工作模态。根据电路工作的对称性，此处以前半个开关周期为例进行分析，后半周期可根据对称性求得。图 3.9 为前两个工作模态的等效电路图。

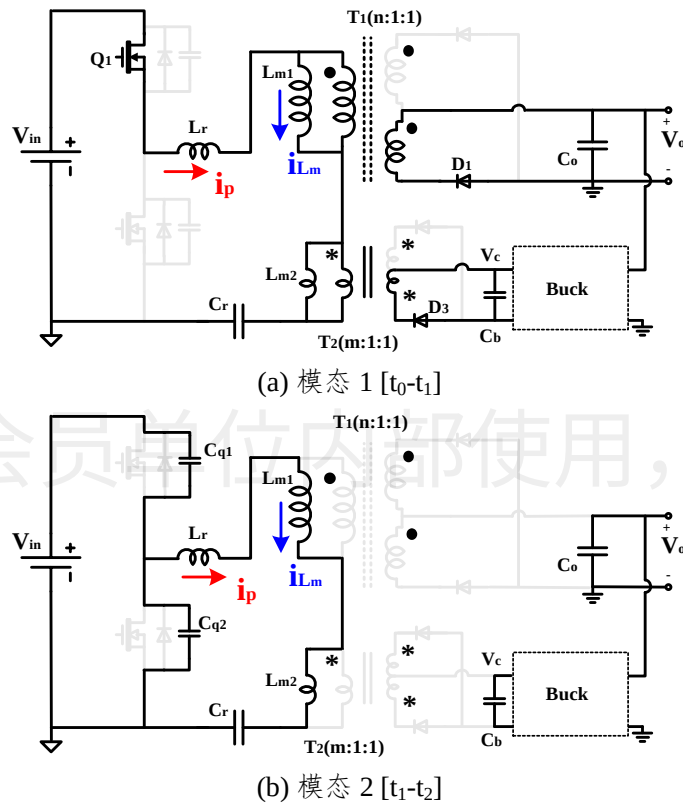


图 3.9 简化的等效电路图

模态 1 $[t_0-t_1]$: 本模态开关管 Q_1 开通， L_r 和 C_r 进行谐振，大部分能量通过 T_1 传递到负载。部分能量通过 T_2 ，经过 Buck 变流器之后传递到负载，两部分能量之比即为 T_1 和 T_2 的原边电压之比。此时 T_1 变压器原边两端电压为 nV_o ，由于工作在谐振点，故加在辅助变压器 T_2 上的电压约为 $V_{in}/2-nV_o$ 。

模态 2 $[t_1-t_2]$: 此阶段为开关死区阶段，主要为了保证原边开关管的零电压开通。此阶段原边流经谐振电感的电流给原边开关管的结电容进行充放电，开关管在结电容的电

压降至零后开通，即可实现原边开关管的零电压开通。故此阶段副边二极管关断，由输出电容和 Buck 变流器的前级电容 C_b 来提供能量。

后半周期的工作模态与前半个周期相对称，下开关管 Q_2 开通，此处不再赘述。

3.3.3 电路参数设计

RDCT 通过对 Buck 模块占空比的调节实现输出电压的调制，其调节的范围与电路中的变压器匝比以及 Buck 的输入电压范围有关。本小节对 RDCT 的调节范围以及关键参数的设计方法进行详细的讨论。

由于 RDCT 中原边的谐振参数一般设计在谐振工作点附近，且副边一般采用同步整流技术来提高工作效率，故总体来说电路的输出阻抗较小，故为了简化设计流程，假设电路工作于理想情况，即忽略电路中各元件的寄生参数的影响。以下在给定的输入电压变化范围的情况下，对电路关键元器件参数的设计方法进行分析。

A) 功率分配比 k 的选取

根据图 3.5 的模型可知， T_1 原边的电压值由匝数 n 和输出电压决定。由于 LLC-DCT 工作在谐振点，故两个变压器总电压为 $V_{in}/2$ ，故 T_2 的原边电压值为 $V_{in}/2 - nV_o$ 。由于两个变压器串联，故在不考虑励磁电感偏差的情况下，流经两个变压器的电流相同，故处理的功率与变压器原边的电压成正比，故 buck 和总变流器所处理的功率之比可以表示为 (3.1) 式。

$$k = \frac{P_{buck}}{P_{total}} = \frac{mV_c}{mV_c + nV_o} = \frac{mV_c}{0.5 \cdot V_{in}} \quad (3.1)$$

k 的选取决定了变压器的设计和副边结构和元器件的选择，是设计中首先需要确定的参数。 k 的值与输入电压的范围以及 V_c 处的电压波动范围有关。由于输入电压和 V_c 电压满足 (3.2) 式。

$$mV_c + nV_o = 0.5 \cdot V_{in} \quad (3.2)$$

所以，在变压器匝比 n 和 m 确定和输出电压给定的情况下，输入电压与 V_c 电压线性对应，即输入电压越高， V_c 电压也越高。所以 V_c 的最大值 V_{cmax} 和最小值 V_{cmin} 分别对应着输入电压最大值 V_{inmax} 和输入电压最小值 V_{inmin} 时的 V_c 电压。根据这两个工作点可以得到 (3.3) 式。

$$\begin{cases} \frac{V_{inmax}}{2} - nV_o = mV_{cmax} \\ \frac{V_{inmin}}{2} - nV_o = mV_{cmin} \end{cases} \quad (3.3)$$

根据(3.1)和(3.3)式，并假设 Buck 的最大占空比为 1，可以得到方程组 (3.4)：

$$\begin{cases} k_{max} = \frac{P_{buck}}{P_{total}} = \frac{mV_{cmax}}{mV_{cmax} + nV_o} \\ \frac{V_{inmin}}{2} - nV_o = mV_{cmin} \\ \frac{V_{inmax}}{2} - nV_o = mV_{cmax} \\ V_o = V_{cmin} \end{cases} \quad (3.4)$$

经过化简，可将 k_{max} 表达为(3.5)式：

$$k_{max} = \frac{P_{buck}}{P_{total}} = \frac{mV_{cmax}}{mV_{cmax} + nV_o} = \frac{1}{1 + \frac{n}{m} \cdot \frac{V_{cmin}}{V_{cmax}}} \quad (3.5)$$

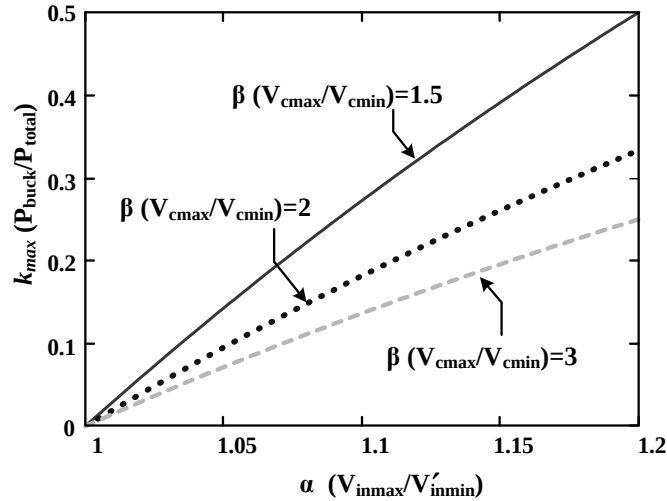
其中根据(3.4)可得

$$\frac{n}{m} \cdot \frac{V_{cmin}}{V_{cmax}} = \frac{1 - \frac{V_{cmin} \cdot V_{inmax}}{V_{cmax} \cdot V_{inmin}}}{\frac{V_{inmax}}{V_{inmin}} - 1} \quad (3.6)$$

定义 $\alpha = \frac{V_{inmax}}{V_{inmin}}$ ， $\beta = \frac{V_{cmax}}{V_{cmin}}$ ，可将(3.5)式化简为(3.7)式：

$$k_{max} = \frac{P_{buck}}{P_{total}} = \frac{mV_{cmax}}{mV_{cmax} + nV_o} = \frac{\alpha \cdot \beta - \beta}{\alpha \cdot \beta - \alpha} \quad (3.7)$$

图 3.10 为根据(3.7)式绘制出的 k_{max} 、 α 、 β 三者的关系。从图中可以看出，输入电压的变化范围越宽，所需要的 Buck 处理的功率比例越大； V_c 电压的最大值与最小值之比(β)越小，Buck 处理的功率比例也越大。在 V_c 的最大值与最小值之比(β)确定的情况下，输入电压的变化范围越宽，则 V_c 的直流分量成分需要越大，才能保证 β 恒定，实现输出电压调整；而在输入电压范围相同的情况下， V_{in} 的变化量不变，都加在 T_2 绕组上，故 V_c 的直流分量成分越大， V_c 的最大值与最小值之比(β)就越小，Buck 处理的功率比例就越大，具体电压分布参见图 3.6。所以在设计电路时，先要根据输入电压的变化范围和 V_c 的电压变化范围来选取合适的 k 的比例。

图 3.10 k 与 α 、 β 的关系曲线

B) 变压器匝比设计

k 确定之后，可以求得两个变压器的匝比表达式如(3.8)，(3.9)所示：

$$\frac{nV_o}{V_{inmax}} = \frac{1-k}{2} \quad (3.8)$$

$$\frac{mV_{cmin}}{V_{inmin}} = \frac{mV_o / D_{max}}{V_{inmin}} = \frac{V_{inmin} / 2 - n \cdot V_o}{V_{inmin}} \quad (3.9)$$

根据(3.8)、(3.9)式，以及给定的输入输出电压和确定的功率分配参数，就可以设计出对应的变压器匝比。其中 k 可以根据输出电压和输出电压的范围来决定，值得注意的是， k 的系数越大，意味着 Buck 处理的功率越大，则效率会有所下降，因为流经 Buck 的功率通过两级变换，其效率较 DCT 单级要低一些。

由于 Buck 电路的在连续模式的输出电压与输入电压之比为 D ，并且假设最大占空比为 D_{max} ，根据要求的输入输出电压范围和 k 的取值，可以由(3.8)和(3.9)两式求得两个变压器的匝比。

电路中两个变压器的匝比确定后，Buck 电路的电压应力和电流应力就可以根据输入输出的范围和变压器匝比来决定。其中 Buck 电路中开关管的电压应力即 V_c 电压的最大值，其表达式如(3.10)所示。

$$V_{cmax} = \frac{V_{inmax}/2 - nV_o}{m} \quad (3.10)$$

DCT 所处理的功率和通过辅助变压器和 Buck 所处理的功率的比例决定了整个变压器的效率。所以 Buck 所占的比例越小，整体效率越高。但是比例太小又难以实现所需要的调整范围。所以在设计时考虑在能够实现调整要求的范围内， k 的取值越小越好。这也是 RDCT 适合窄范围内调整的主要原因，在较窄的工作范围内，DCT 处理大部分功率，小部分功率通过 T_2 辅助绕组和 Buck 级处理，这样既可以实现输出电压的调整，同时保证了较高的效率。

C) 考虑输出等效阻抗的电路闭环调整范围

前文所述的设计方法是基于一个假设，即所有元器件为理想元件。但是在实际电路中，由于电路中元器件和 PCB 布线等存在导通阻抗，因而变流器存在着输出直流阻抗，导致输出电压会随着负载的变化调整而变化。本部分将线路中的直流输出阻抗等效为一个串联的电阻 R_o ，考虑其对电路调整范围的影响，并通过参数的设计对这部分偏差进行修正。

首先考虑 DCT 拓扑的电压调节范围，不调整的 DCT 的输出电压浮动范围决定了 RDCT 需要调节的程度。

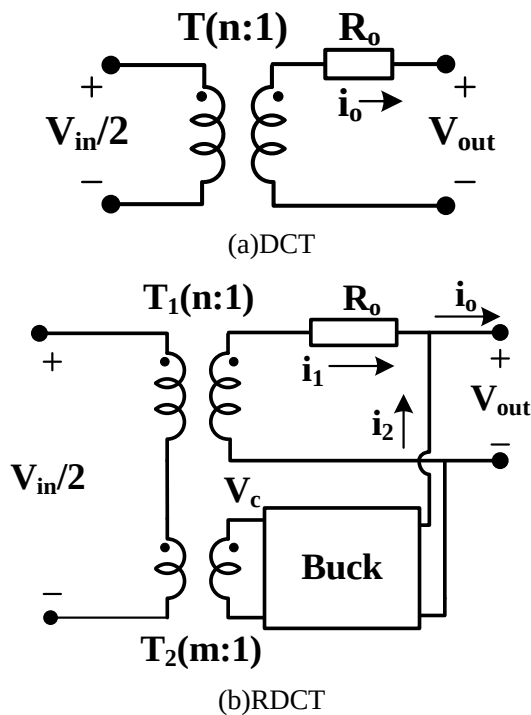


图 3.11 DCT 和 RDCT 的稳态电路模型

图 3.11(a)是考虑了输出阻抗 R_o 影响的 DCT 稳态模型。其中由于电路采用的是半桥结构，所以输入电压源等效为 $V_{in}/2$ 。此模型中理想变压器实现输出电压的比例调整， R_o 用于模拟 DCT 的负载调整特性，所以此模型可以表示 DCT 的输出电压会随着输入电压的变化和负载的调节而改变的特性。DCT 的输出电压与输入电压以及负载电流的关系可以用(3.11)来表示。

$$V_o = \frac{V_{in}}{2n} - I_o \cdot R_o \quad (3.11)$$

图 3.11(b)为 RDCT 的稳态模型。其中 T_2 的匝比为 $m:1$ ， V_c 为 T_2 的副边整流后电压，也就是 Buck 的输入电压。根据(3.11)式以及原边两变压器相串联的结构，可以得到输入电压，输出电压的关系如(3.12)所示：

$$\frac{(V_{in}/2 - V_c \cdot m)}{n} - I_l \cdot R_o = V_o \quad (3.12)$$

忽略 Buck 部分的损耗，输出电流 i_1 和 i_2 之比即为两变压器处理的功率之比。又由于变压器 T_1 和 T_2 原边相串联，所以流过的电流相等，功率之比就等于电压之比，于是可得(3.13)式：

$$\frac{I_l}{I_o} = \frac{V_{in}/2 - V_c \cdot m}{V_{in}/2} = 1 - k \quad (3.13)$$

根据(3.12)和(3.13)式可以得到在给定输出电压、 m 和 n 值情况下的输入电压 V_{in} 、 V_c 和负载电流 I_o 的关系。在理想情况下，输出电压只与输入有关，而考虑输出阻抗 R_o 后，输入电压范围与 V_c 和负载电流都有关系。即在相同负载电流情况下，输入电压越高，则加在 T_2 变压器上的电压越大，则 V_c 电压越高；而在相同的 V_c 电压下，输出电流越大， R_o 上的压降越大，则需要越高的输入电压来维持输出电压的恒定。

由于 Buck 电路的输入电压必须大于输出电压，假设最大占空比为 1，则 V_{cmin} 等于 V_o 。另一方面，在设计时需要考虑 Buck 中的各开关器件的电压应力， V_c 的最大值 V_{cmax} 需小于开关器件的电压应力。所以 RDCT 在整个闭环工作范围内，需要满足(3.14)式。

$$V_{cmin} < V_c < V_{cmax} \quad (3.14)$$

图 3.12 为 RDCT 能够实现的调整范围的变化示意图。图中纵轴为输入电压，横轴为 V_c 电压。当不考虑输出阻抗 R_o 时，输入电压和 V_c 的变化与 I_o 无关，即无论负载电流大

小, 输入电压和 V_c 的关系都为图 3.12 中实线所示。所以, 当 V_c 在 V_{cmin} 至 V_{cmax} 范围内, 可以实现输入电压从图中的 $V_{inmin.cal}$ 到 V_{inmax} 的范围内的输出电压闭环调整。

考虑 R_o 之后, 由(3.12)式可知, 随着负载的加重, 需要升高输入电压来保持输出电压 V_o 恒定。图 3.12 中的虚线即为在考虑 R_o 后, 负载电流为最大值 20A 时的输入电压和 V_c 的关系。同样地, 为了实现闭环调整, V_c 只能在 V_{cmin} 至 V_{cmax} 范围内变化。但是为了同时满足在空载和满载情况下能够实现, 实际上输入电压只能够在 $V_{inmin.real}$ 到 V_{inmax} 的范围内实现闭环调整, 所以在实际情况中能够实现调整的范围如图 3.12 中的阴影部分所示。也就是说, 按照 $V_{inmin.cal}$ 到 V_{inmax} 的要求设计的参数只能够实现从 $V_{inmin.real}$ 到 V_{inmax} 的范围内的紧调整, 实际由于 R_o 的存在, 使得电路的调整范围变窄了。

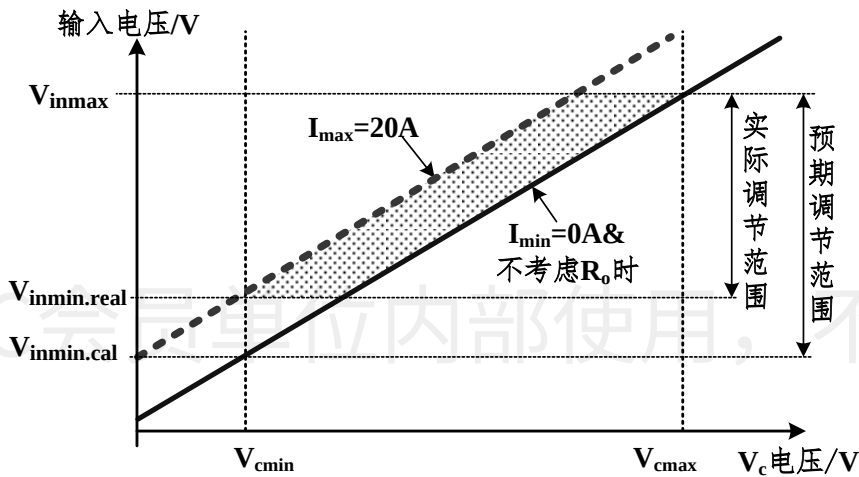


图 3.12 RDCT 能够实现调整的工作范围

所以, 在设计时, 为了满足给定的电压范围内的输出电压调整, 需要人为地拓宽输入电压的要求来补偿由于 R_o 带来的调整范围的变化。由于这部分造成的偏差的大小即为 $I_1 R_o$ 折算到原边的值, 所以在设计时只需进行(3.15)式的替换, 将设计的输入电压下限拓宽后, 再根据 A、B 部分的设计方法, 即可获得期望的调整范围。

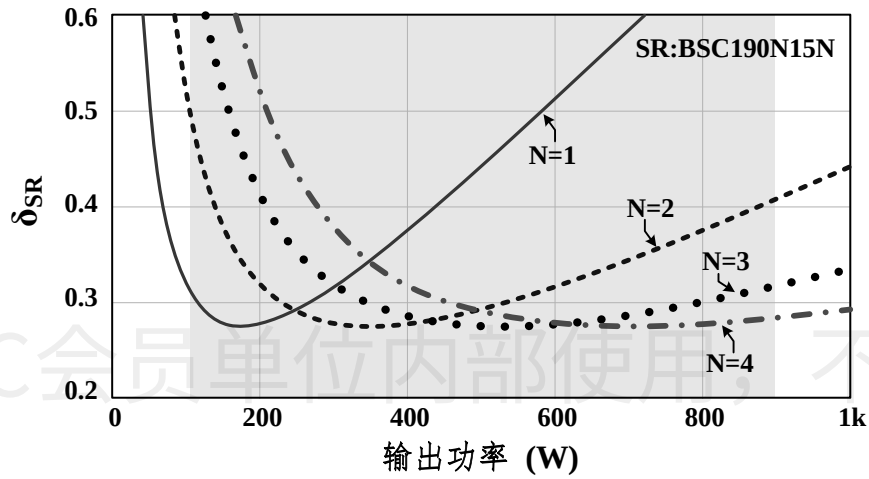
$$V'_{inmin} = V_{inmin} - 2n \cdot I_1 R_o = V_{inmin} - 2n \cdot (1 - k_0) \cdot I_o R_o \quad (3.15)$$

例如, 期望实现 360-400V 输入范围内的输出电压调整, 假设 $I_o=20A$, $R_o=0.1\Omega$, $k_0=0.15$, $n=0.4$, 则 $360 - 2 \times 4 \times 0.1 \times 20 \times (1 - 0.15) = 346.4$ (V)。所以在设计电路时按照 346.4V-400V 的要求, 按照 A、B 部分的设计方法即可获得期望的调整范围。

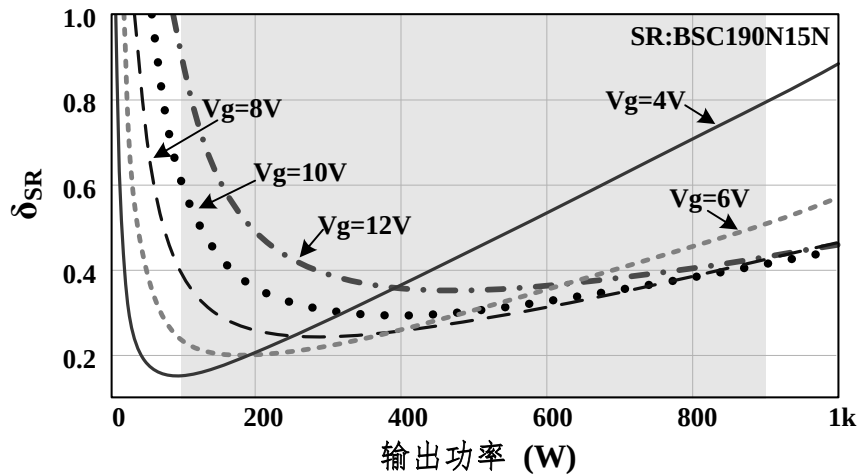
3.3.4 高频变压器结构优化设计

在窄输入电压范围内工作时, T_1 变压器处理了大部分的功率, 为了实现高效率和高功率密度, 如何优化变压器的结构来提高效率、减小体积, 是提升电路功率密度的关键。相比于传统的线绕变压器, 平面变压器具有体积封装小、散热性能好、易于加工、可重复性好等优点, 而且利用多层 PCB 的结构, 易于实现交错并联, 减小漏感^[123, 154-158]。尤其是在高频工作情况下, 还能减小由于趋肤效应带来的损耗。所以为了满足高功率密度的要求, 样机中的变压器采用平面变压器。

A. 副边绕组和同步整流管的优化设计



(a) 并联个数选择 ($V_g=10V$, $R_{on}=19m\Omega$, $Q_g=26nC$, $f_s=1MHz$)



(b) 驱动电压选择 ($N=2$, $R_{on}=19m\Omega$, $Q_g=26nC$, $f_s=1MHz$)

图 3.13 SR 损耗占输出功率比例与 SR 并联个数和驱动电压的关系

由于副边低压大电流, 会产生较大的导通损耗, 故副边的整流电路采用同步整流技术(Synchronized Rectifier, SR)。为了实现宽负载变化范围内的高工作效率, SR 和变压器

的副边结构需要进行优化设计才能实现。考虑副边 SR 的导通损耗和驱动损耗^[159]，并忽略整流后电流的有效值和平均值的差异，根据(3.16)式可以求得副边的损耗占总输出功率的比例，定义为 δ_{SR} 。

$$\delta_{SR} = \frac{P_{SR}}{P_o} = \frac{I_{rms}^2 \cdot R_{on} + Q_g \cdot V_g \cdot f_s}{P_o} \approx \frac{N \cdot \left(\frac{I_o \cdot k}{N} \right)^2 \cdot R_{on} + N \cdot Q_g \cdot V_g \cdot f_s}{P_o} \quad (3.16)$$

其中 I_{rms} 为流过 SR 的电流的有效值、 R_{on} 为整流管的导通电阻、 Q_g 为整流管的门极驱动电荷、 V_g 为整流管的门极驱动电压、 N 为同步整流管并联个数、 f_s 为开关频率、 P_o 为总的输出功率。

根据(3.16)可以绘制出不同数量 SR 并联在不同输出功率范围内 SR 的损耗比例的曲线，如图 3.13(a)所示。随着 SR 并联个数的增加，重载时的损耗比例下降而轻载时的损耗比例上升，这主要由于重载时导通损耗占主导，并联数量越多，等效电阻越小；而轻载时驱动损耗所占的比重较大，并联数量越多，驱动 Q_g 越大，损耗越大。考虑到需要在较宽负载变化范围内保持高工作效率， $N=2$ 或 $N=3$ 是比较合适的选择。考虑到平面变压器的高度较低，文中选择 SR 的并联个数为 2。

同步整流管的损耗还受到 SR 驱动电压的影响。由于驱动电压越高，导通电阻会越小，从而使得导通损耗减小，但是驱动电压高了之后又会由于驱动电荷和电压值的升高而使得驱动损耗增大，所以驱动电压的取值也需要考虑损耗进行折中设计。根据(3.16)绘制出并联个数为 2 时不同驱动电压下 SR 的损耗比例的曲线如图 3.13(b)所示。考虑到在较宽输出功率范围内实现较高的效率，选择驱动电压为 8V 左右。

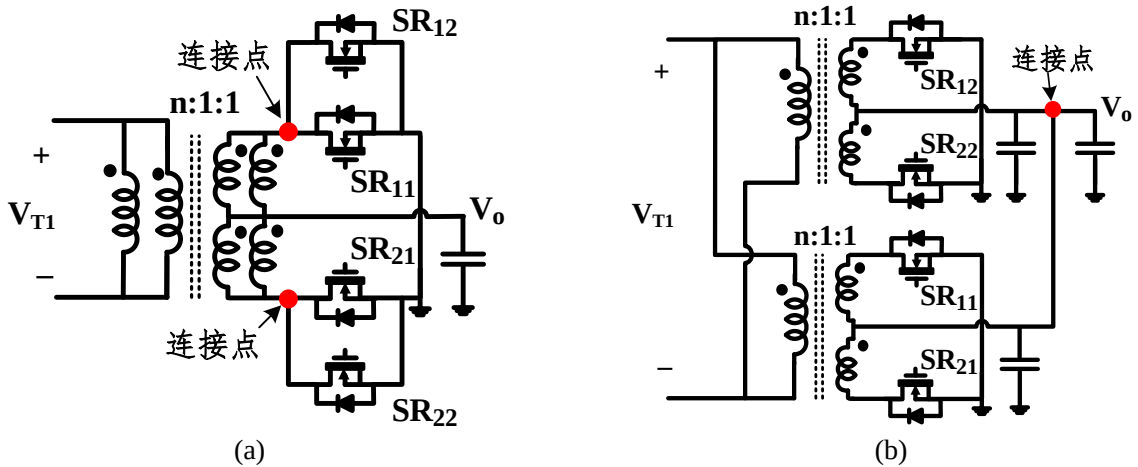


图 3.14 变压器副边回路并联的电路结构

另外, 副边 SR 和绕组有两种并接方式, 如图 3.14 所示。(a)中所示为绕组相互并联, 同时 SR 也相互并联, 在交流回路中存在并联的连接点。而(b)中所示为绕组和 SR 作为一个整体, 回路的并联点在输出电容端。在高频交流回路中由于趋肤效应和邻近效应, 会在绕组中产生很大的损耗, 尤其是在交流回路中的通孔等部分, 存在很大的损耗。故采用图 3.14(b)中的结构。

B. 变压器绕组的布局设计

由于涡流效应的存在, 变压器的绕组损耗随着频率的升高明显增加。涡流损耗包括趋肤效应和邻近效应两大部分, 这两部分所带来的损耗会严重影响变压器的效率优化, 两者都会造成电流在导体中的不均匀分布, 从而使得绕组的等效交流阻抗增大。文献^[160]对多层环形线圈由于趋肤效应和邻近效应造成的交流阻抗进行了模型分析, 可以表达为(3.17)式。

$$\frac{R_{ac.m}}{R_{dc.m}} = \frac{\xi}{2} \left[\frac{\sinh \xi + \sin \xi}{\cosh \xi + \cos \xi} + (2m-1)^2 \cdot \frac{\sinh \xi - \sin \xi}{\cosh \xi + \cos \xi} \right] \quad (3.17)$$

其中 $\xi = h/\delta$, h 为每一层线圈的厚度, δ 为绕组的趋肤深度, m 的定义如(3.18)所示:

$$m = \frac{F(h)}{F(h) - F(0)} \quad (3.18)$$

其中 $F(0)$ 和 $F(h)$ 分别表示一层线圈中上下边界处的磁动势。

(3.17)中的损耗包括两个部分相加, 其中第一部分体现了交流电流在导体中的趋肤效应, 第二部分则代表了邻近效应带来的阻抗。在一个多层线圈中邻近效应的损耗跟 m 值有关, 当 m 值较大时, 邻近效应的损耗所占的比例要远大于由趋肤效应带来的损耗。其中 m 值的大小和交错并联的布局有着很大的关联。

以变压器原副边绕组 4:1 为例。为了减小高频工作时临近效应带来的损耗, 减小漏感, 原副边需要采用交错并联布局^[161]。由于原边匝数较多, 可以分为两层相互串联, 而副边各占据一层。利用 Maxwell 3D 有限元仿真软件对几种原副边绕组的绕法进行比较。常用的几种交错并联的结构如图 3.15 所示。其中 P 代表原边绕组, S 代表副边绕组, PCB 采用 4 层板结构, 两层板叠板, 共有 8 层。图 3.15(a)代表不进行交错并联控制, 上

四层为原边绕组，下四层为副边绕组；图 3. 15(b)为一层原边一层副边的交错方式；图 3. 15(c)为每层 PCB 均是副边在外层，原边在内层的结构。

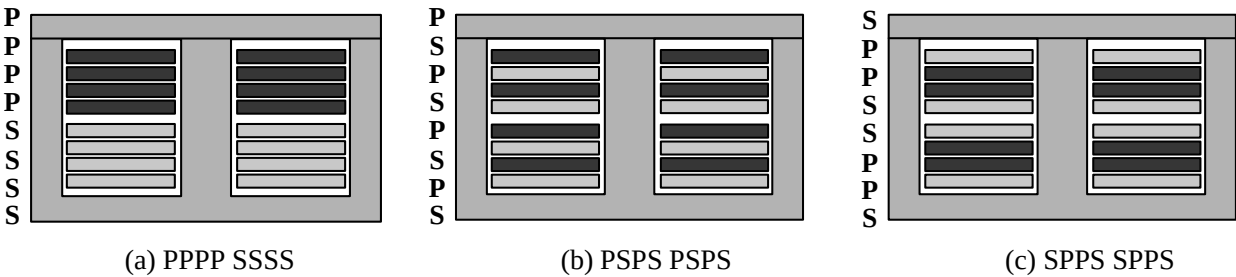


图 3. 15 几种绕组交错并联结构示意图

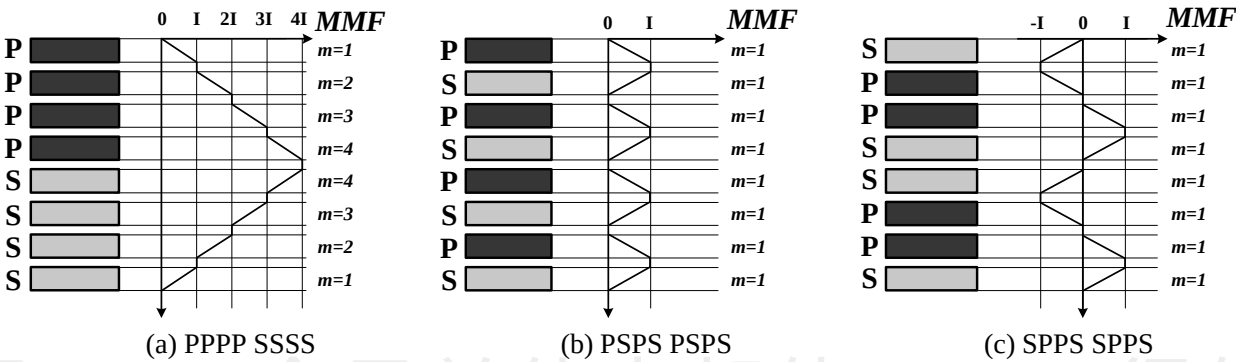


图 3. 16 MMF 分布图

根据(3.18)可以计算出不同绕制方法下的 MMF 分布和每一层的 m 值，如图 3. 16 所示。从图中可以看出，交错并联结构(b)和(c)的 m 值远小于没有交错并联的(a)中的绕制方法，故邻近效益所带来的损耗也比(a)结构要小得多。

表 3. 1 变压器仿真参数对比

结构	PPPP SSSS	PSPS PSPS	SPPS SPPS
漏感/ μH	0.391	0.143	0.157
$R_{ac}/R_{dc}/\text{m}\Omega$	23.5/3.52	12.0/3.38	11.7/3.54
绕组铜损/W	2.35	1.20	1.17
副边元件布局	较简单	复杂	简单

对表 3. 1 为几种交错布局结构的仿真参数对比，仿真过程中原边绕组 4 匝，副边两个中心抽头绕组各 1 匝，两层并联绕制，故原边占 4 层，副边也占 4 层，仿真工作频率 1MHz。根据仿真的数据来看，交错并联后的漏感和等效电阻都得到了明显的减小，但是两种交错方式相比，第二种结构（PSPSPSPS）的参数略小于第三种结构（SPPSSPPS）的参数。从而在损耗上也更优。但是综合考虑到布局的角度，由于变压器原边有 4 匝，

副边绕组为 1 匝，且副边绕组流过大电流，应该尽量减少回路通孔，将副边置于 PCB 的上下两层，以消除副边回路通孔并且使得交流回路尽量小。对于副边结构在中间两层的布局，需要通过通孔的连接，反而增加了损耗。综上所述，本文采用 SPPSSPPS 的原副边布局，即通过交错并联减小了损耗，也利于副边布局的优化设计。

C. 变压器结构

根据上述的分析，可得平面变压器的 PCB 布线的分层结构如图 3.17 所示。原副边绕组匝比为 4:1:1，绕组由两块四层 PCB 板并联而成。根据上述的分析，采用 SPPSSPPS 的绕组交错方式，即每一块四层依次为副边绕组 1、原边绕组、原边绕组和副边绕组 2。两个原边绕组通过 PCB 中的通孔相串联。副边的 SR 和输出电容尽量靠近绕组以减小交流回路。PCB1 和 PCB2 的布局 and 结构相同，两板之间的连接处设在整流和输出电容后端的直流侧，并通过包边连接以减小接触损耗，连接处可使用外加铜皮或焊锡将两板相连。

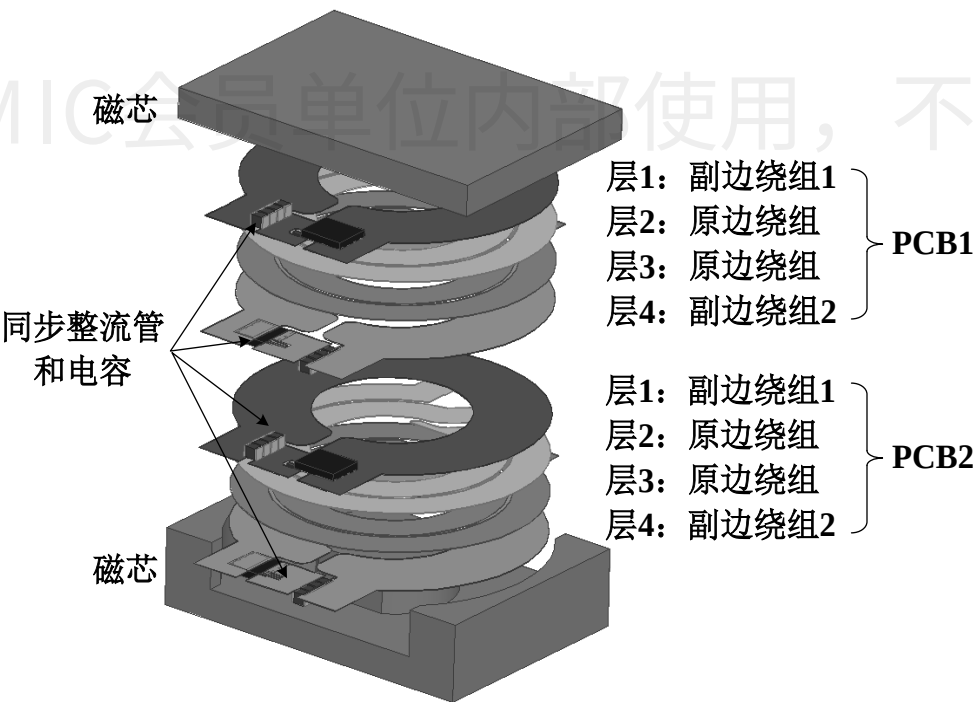


图 3.17 平面变压器 PCB 布线分层图

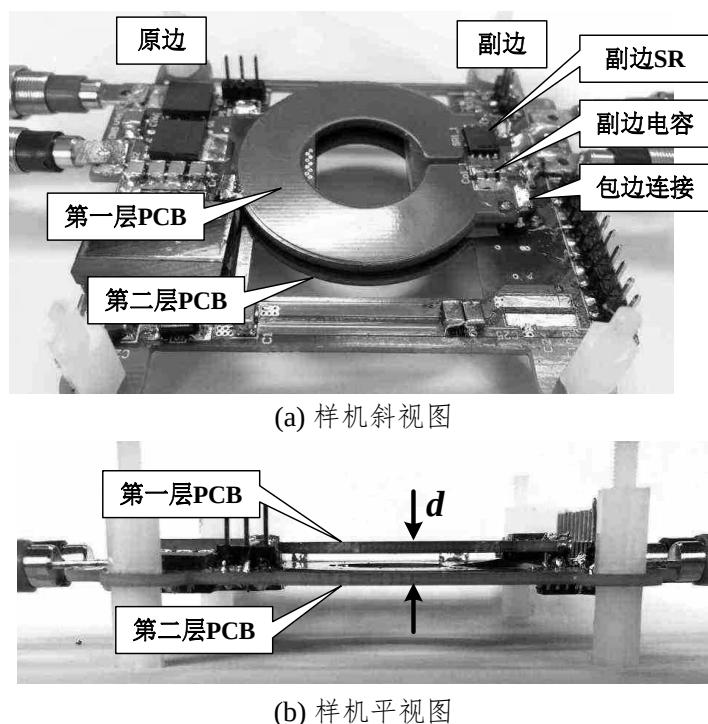


图 3.18 变压器 T1 绕组实物样机图

根据图 3.17 制作的变压器样机实物图如图 3.18 所示，其中图 3.18 (a)为斜视图，图 3.18 (b)为平视图。实物中对应结构设计图中的各个部分已经在图中标明，值得注意的一点是两层 PCB 板最外层之间的距离 d 由 PCB 的板厚和副边 SR 与副边电容的厚度共同决定。在设计的过程中需要保证 d 要小于磁芯的窗口高度。

3.4 软启动问题分析

3.4.1 LLC-RDCT 的等效启动过程

前文分析了 LLC-RDCT 的工作原理、设计方法和变压器的优化设计来实现一个高效率大功率密度的高频 RDCT 电路。如何实现 RDCT 的启动控制也是一个需要考虑的问题。

对于半桥 LLC 电路，由于上下开关管 Q_1 和 Q_2 为 50%占空比互补工作，所以桥臂中点电压的直流偏置电压为 $0.5V_{in}$ 。在稳定工作时，该直流偏置电压加在谐振电容两端，即在谐振电容电压中包含一个 $0.5V_{in}$ 的直流偏置电压。另外，在稳态工作点时，输出电容上的电压也包含一个 V_o 的直流电压分量和交流的输出电压纹波分量。所以在稳态工作点时，加在谐振电感两侧的电压为输入电压减去谐振电容的直流偏置电压，再减去输出电

压折算到原边的等效电压，即谐振电感两侧的电压约为谐振电容的纹波电压，所以在稳态工作点，原边谐振电感两端电压较小，电流变化不大。

但是在电路初始启动的过程中，谐振电容的直流偏置电压和输出电容的直流电压分量都尚未建立，为零电压，所以在初始阶段，桥臂上管 Q_1 开通时，相当于输入电压直接加在谐振腔上，会造成谐振腔电流很大的过冲，从而使得开关器件由于过流而损坏。所以软启动的过程可以理解为在保证谐振腔电流的情况下，实现谐振电容和输出电容的偏置电压建立的过程。

图 3.19(a)为 LLC-RDCT 的简化电路图，在启动的过程中，由于输出电压还没有完全建立，均低于稳态电压，在 V_c 和 V_o 电压逐渐建立的过程中，由于输出电压 V_o 和 V_c 点电压为相应的电容电压，可以将其等效为两个电压源，忽略整流管的导通损耗，可化简为图 3.19(b)的结构。将两个电压源折算到原边，可以化简合并为一个等效电压源 $V_{eq}(t)$ ，其中有：

$$V_{eq}(t) = nV_o + mV_c \quad (3.19)$$

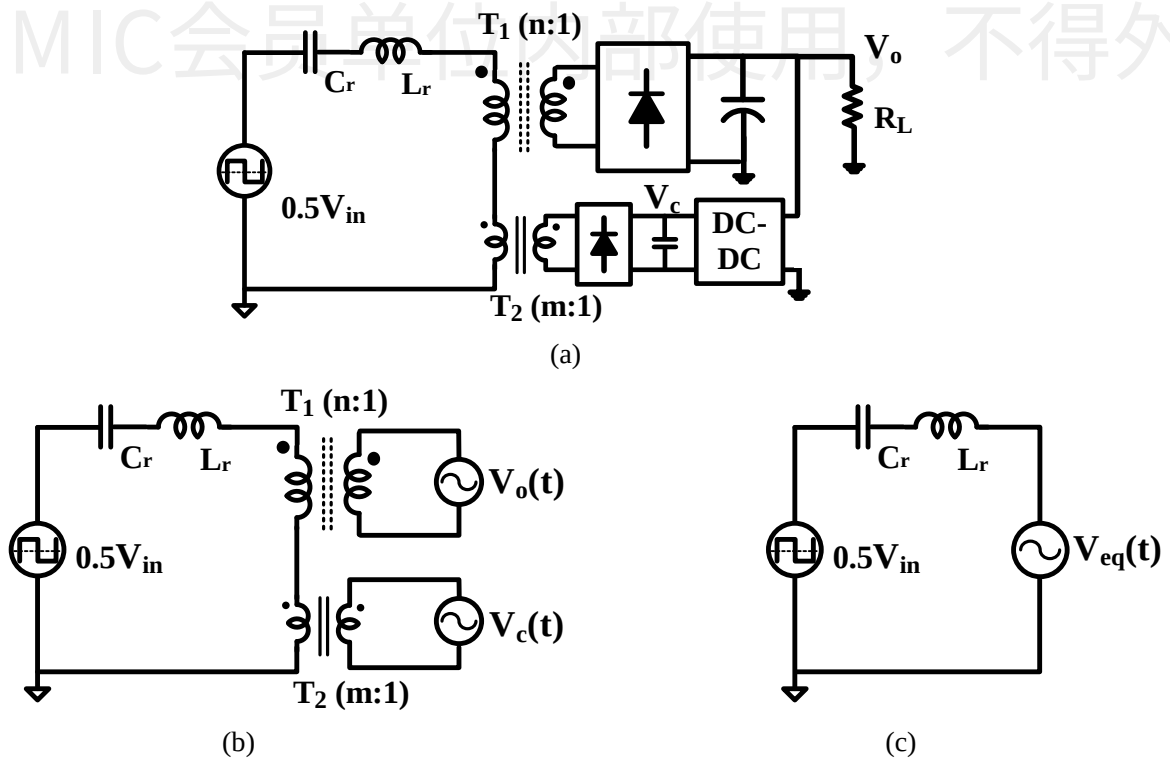


图 3.19 RDCT 启动等效化简

经过化简后，可以将图 3.19(b)的电路化简为(c)中所示的结构。即启动的过程就是输入的 $0.5V_{in}$ 的方波电源经过 L_r 和 C_r 的谐振网络给等效的输出电压 V_{eq} 充电的过程。当

$V_{eq}(t)$ 电压达到额定的输出电压值，启动过程结束。从原边谐振腔结构的角度来看，图 3.19(c) 中所示的等效电路结构与传统的 LLC 电路的启动等效化简电路是相同的。也就是说，RDCT 的启动过程和 LLC 的启动过程可以进行类似的分析。故以下先对 LLC-DCT 的启动方式进行分析，由于 RDCT 的启动过程和 LLC-DCT 的启动过程模型是一致的，所以 LLC-DCT 的启动方式也适用于 RDCT。

3.4.2 LLC 电路的常用启动方法

对于 LLC-DCT，在启动时由于输出电容和谐振电容的电压都尚未建立，在开始启动时可以将输出看做短路。如果直接从谐振频率固定 0.5 占空比启动，则谐振腔也相当于短路，在谐振回路会产生很大的短路电流，导致开关器件的过流而损坏。所以在启动时，需要采取不同的控制策略来实现电路的软启动。

图 3.20 为半桥 LLC 的电路结构图，各个关键点电流和电压的正方向如图所示。以下对 LLC 谐振电路的几种启动方法进行讨论，从而寻找适合高频 RDCT 的启动方式。

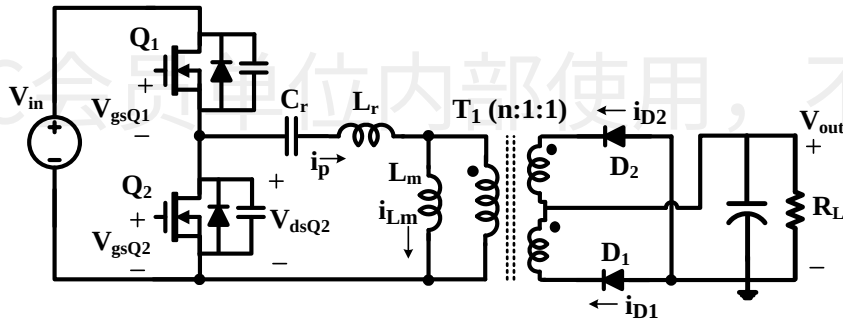


图 3.20 LLC 电路图

A. 调频启动

传统的 LLC 电路启动控制中，最常用的一种是高频启动。图 3.21 为 LLC 电路的增益曲线图，稳态时，电路工作在谐振点附近。在启动时，输出电容的初始值为零，启动时的工作频率从增益较低的高频启动点，逐渐降低至工作频率，在此过程中输出电容上的电压逐渐由零电压上升至稳态输出电压。为了不进入容性工作区，一般设计频率从高于谐振频率的工作点启动。其中实线箭头曲线表示的就是启动时的增益工作点的走向。

图 3.22 是当 LLC 的工作频率大于谐振频率时的关键波形。从图中可以看出，当开关管开通的瞬间，原边谐振腔的电流反向($i_p(t_1)$)，可以给结电容充放电来实现开关管的 ZVS 开通；但是关断的时候的电流较大($i_p(t_2)$)，开关管硬关断，故关断损耗较大。

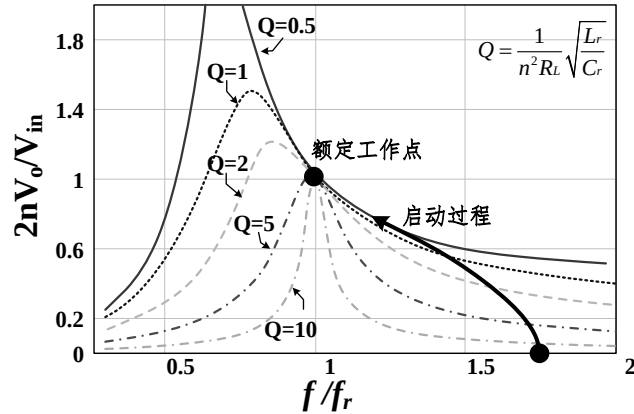


图 3.21 调频启动过程^[162]

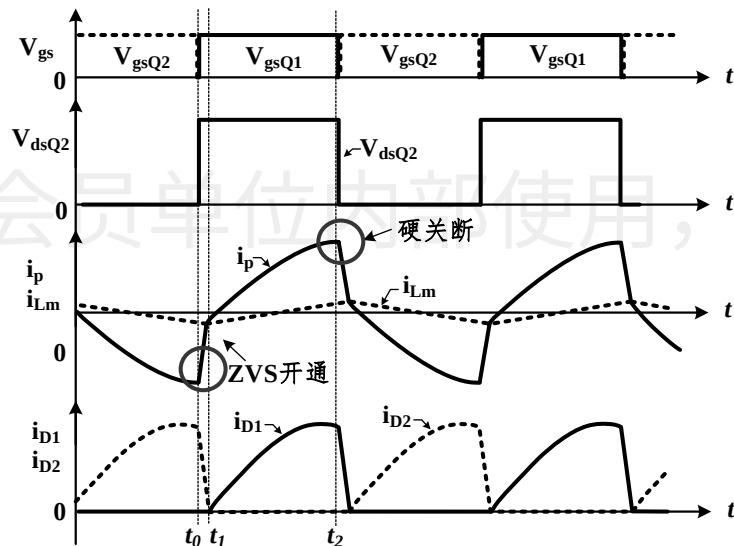


图 3.22 调频启动关键波形

除此之外，启动初由于谐振电容的直流偏置电压尚未建立，会产生很大的电流过冲。通过增加电感的感抗值可以减小电流过冲，即增大电感值或者增加启动频率。谐振电感参数的设计一般根据电路的工作范围来设计，而且电感值调节量大时需要通过外加电感来实现，增加了电路元器件的体积和损耗，故一般采用提高启动频率的方法来减小电流过冲。图 3.23 为采用调频启动的 LLC 电路的谐振腔电流和输出电压的仿真波形。图 3.23(a)为启动频率 f_{start} 为 5 倍开关频率时的波形；图 3.23(b)为启动频率 f_{start} 为 2 倍开关频率时的波形。(a)中的启动频率高，故电流过冲较小，从图中读得启动电流最大值为

15A 左右，而(b)中启动频率较低，启动电流达到 50A 左右，容易造成器件损坏。尤其是 LLC-DCT 使用集成在变压器中的漏感来作为谐振电感，故一般谐振电感值较小，在相同的电流过冲大小条件下，即实现相同的电感感抗，需要更高的启动频率。

所以在高频大功率密度的谐振 LLC 电路中，为满足软启动所需要的启动频率会高达好几 MHz，一方面对于驱动电路是一个很大的挑战。驱动损耗会随着频率的升高而明显增加，而且对于传统的硅器件由于其结电容较大，开关速度较慢，很难在很短的时间内实现快速开关。另一方面，在启动的过程中由于没有 ZCS 关断，所以关断损耗较大，加上高启动频率，在启动时的开关损耗很大，也可能由于过热而导致器件的损毁。

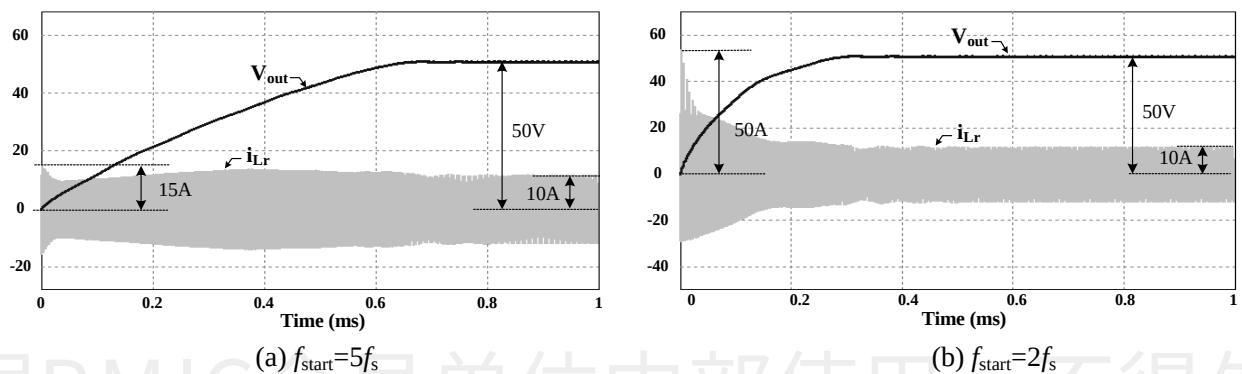


图 3.23 调频启动仿真波形

B. 调占空比启动

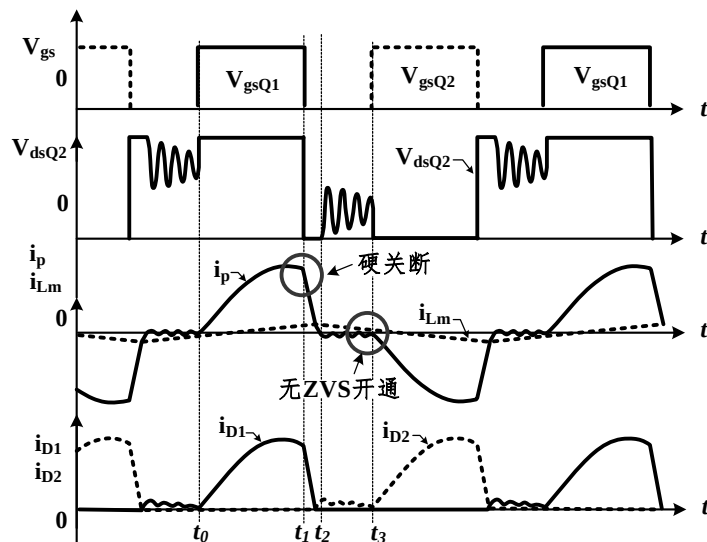


图 3.24 对称调占空比启动关键波形

另外的一种启动方式是像 PWM 电路一样，在启动时调节原边开关管的占空比，使之从零逐渐增加，从而使增益从零逐渐上升至稳定工作点。对于 LLC 半桥电路而言，有

两种调节占空比的方式，对称调节占空比和不对称互补调节占空比。其中对称控制是指在启动的过程中，上管 Q_1 和下管 Q_2 的占空比大小相同，由小逐渐增大而两者相位相差 180° ，驱动时序和关键电路波形参见图 3. 24；不对称控制是指上管 Q_1 的占空比逐步增大，而 Q_2 的驱动信号与 Q_1 互补（考虑一定死区时间），相应的驱动时序和关键电路波形参见图 3. 26。

针对图 3. 24 的对称控制，忽略死区过程，可以分为以下几个模态：

模态 1(t_0 - t_1): t_0 时刻，上管导通， L_r 和 C_r 谐振，能量通过变压器 T_1 传递到副边。

模态 2(t_1 - t_2): t_1 时刻， Q_1 管关断，原边的谐振电流迅速给 Q_1 和 Q_2 的结电容充放电，放电完全结束之后，电流从 Q_2 管的体二极管反向流通，桥臂中点电压 V_{dsQ2} 钳为零电压，谐振电感电流 i_p 在负压的作用下下降，在 t_2 时刻下降至零。此模态结束。

模态 3(t_2 - t_3): 当原边谐振腔电流下降至零之后， Q_2 管的体二极管关断，谐振电流与 Q_1 和 Q_2 的结电容发生谐振，桥臂中点电压 V_{dsQ2} 失去二极管的箝位作用，不再为零。所以到 t_3 时刻，当开关管 Q_2 开通时，开通电压不再为零，失去了零电压开通的特性。

所以，占空比对称调节的启动方式在启动过程中上下管失去了软开关的条件，会在开关管上产生较大的电压过冲和振荡，并带来较大开关损耗。

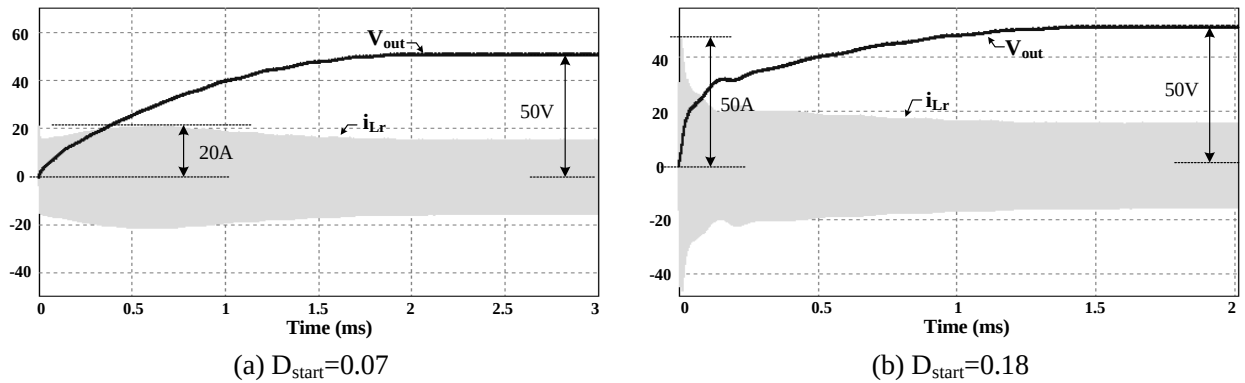


图 3. 25 对称调占空比启动仿真波形

另外，调节占空比启动的方式其启动的最小占空比影响谐振腔的电流过冲的大小。启动占空比越小，电流的过冲也越小。图 3. 25 为采用对称调节占空比启动的仿真波形，图 3. 25(a)为启动占空比 D_{start} 从 0.07 开始线性增加至 0.48(考虑死区时间)的仿真波形；图 3. 25(b)为启动占空比 D_{start} 从 0.18 开始线性增加的仿真波形。可以明显看出启动占空比小的启动过程中的电流过冲也更小。

对于半桥型拓扑，还有一种调节占空比的方式是采用不对称控制，启动时也是通过占空比逐渐增加的方式进行启动。这种方法的上下管驱动信号不是对称，而是互补，根据谐振电容需要满足的安秒平衡，变压器上励磁电感的电流会存在直流偏置。不对称启动关键波形参见图 3.26，一个开关周期可以分为以下几个模态。

模态 1(t_0 - t_1): t_0 时刻，上管导通， L_r 和 C_r 谐振，能量通过变压器 T_1 传递到副边。

模态 2(t_1 - t_2): t_1 时刻，上管 Q_1 关断， $i_p(t_1)$ 为 Q_1 管的关断电流，此处 Q_1 为硬关断。此后 i_p 电流给原边开关管的结电容迅速充放电， Q_2 管两端电压为零后开通，可以实现 Q_2 的零电压开通，此处做了简化，忽略死区时间的充放电过程。 Q_2 开通后，谐振电感电流下降，直到 t_2 时刻， i_p 电流与励磁电感电流 i_{Lm} 相等。

模态 3(t_2 - t_3): t_2 之后， i_p 的电流小于 i_{Lm} ，副边二极管 D_1 关断， D_2 导通，变压器两端电压反向，励磁电感电流开始下降，原边谐振腔反向谐振。直到 t_3 时刻谐振电流 i_p 与励磁电流 i_{Lm} 相等，副边二极管 D_2 断开。

模态 4(t_3 - t_4): 二极管 D_2 断开后，励磁电感 L_m 与谐振电感谐振电容一起谐振，但是由于励磁电感值较大，故此模态可以近似看做励磁电感电流直线下降的过程。

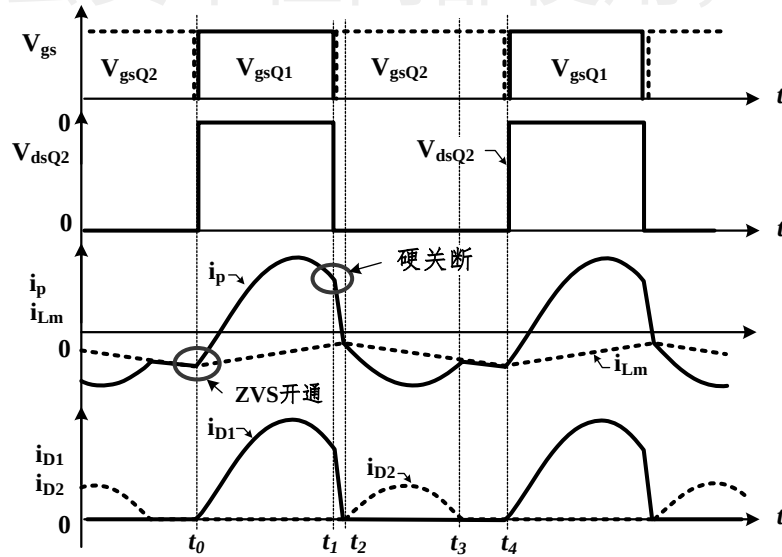


图 3.26 不对称调节占空比启动关键波形

从模态分析中可以发现，不对称控制下的上下管开关条件不同：用于实现 Q_1 零电压开通的电流为 $i_p(t_0)$ ，而用于实现 Q_2 零电压开通的电流为 $i_p(t_1)$ 两者电流大小不同，受到励

磁电流磁偏大小的影响；就关断情况而言， Q_1 管的关断电流大而 Q_2 管的关断电流小。上下管的实现软开关的情况不同，容易造成热分布的不均匀，不利于优化设计。

图 3. 27 为不对称调节占空比启动的仿真波形。从仿真波形中可以看出，上下管的不对称控制会带来变压器上励磁电感的磁偏，容易造成变压器的饱和。在小电流的场合，可以通过在副边增加一个隔直电容的方式将磁偏消除^[163]，但是针对本文大电流的输出场合，该方法并不适用。另外，其启动的初始状态，由于输出电容电压和谐振电容电压尚未建立，在较小占空比下容易造成软开关的丢失，如图 3. 27 所示，在启动初期， Q_1 管开通时电流方向为正，即 Q_1 在开通前，谐振腔电流方向为正，即流经 Q_2 的体二极管，在此状态下 Q_1 管开通，极易造成开关管桥臂的直通而损坏元器件。

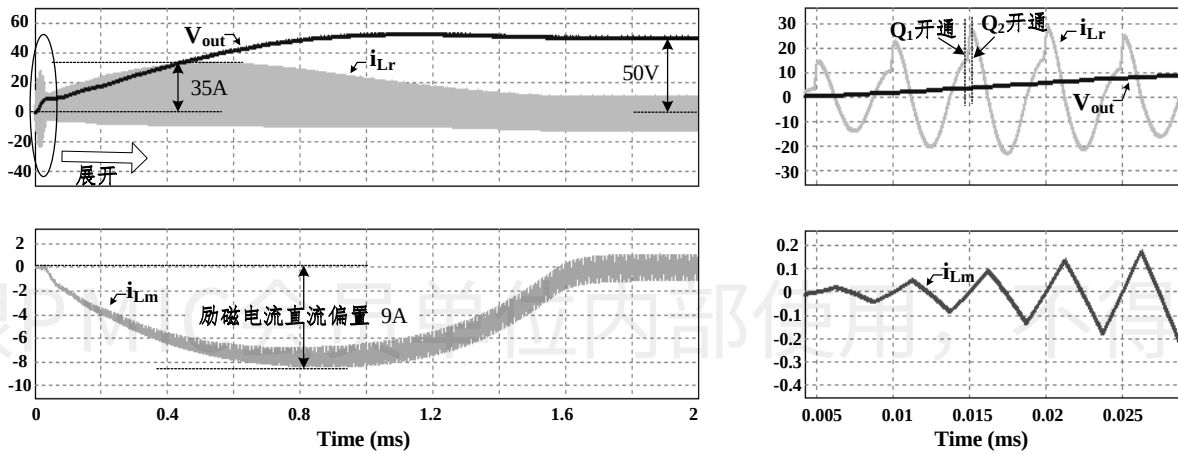


图 3. 27 不对称调节占空比启动仿真波形

C. 限流调制启动

文献^[162, 164, 165]提出了一种根据状态轨迹对启动过程进行设计分析的方法。从效果上看可以看成是结合了频率调制和占空比调制，以谐振腔的电流大小为依据，控制原边开关管的开通关断时间。该启动方法的原理示意图参见图 3. 28(a)。其中 $\pm I_{MAX}$ 分别在给输出电容充电过程中谐振腔电流的设定上限和下限，而 $-I_{LM}$ 为在给谐振电容充电过程中的电流下限。在启动时，先将电流的上限和下限分别设定为 $+I_{MAX}$ 和 $-I_{LM}$ ，以保证谐振腔电流的情况下给谐振电容建立正向偏置电压。当谐振电容电压的平均值达到稳态的 $0.5V_{in}$ 后，将电流下限更改为 $-I_{MAX}$ ，继续给输出电容充电。实验结果如参见图 3. 28(b)^[162]。这种方法有效地控制了谐振腔的电流过冲，不固定占空比或者频率，依据谐振腔电流灵活地控制驱动信号来快速地实现启动过程。

但是采用这种方法需要在启动过程的每个开关周期对谐振电容的电压进行实时采样来判断谐振电容电压是否达到 $1/2$ 的输入电压, 同时, 依据谐振电容电压、电流限定值以及相关电路参数通过复杂的计算得到下一个开关周期内原边开关管的驱动频率和占空比。由于常用的 DSP 的采样速率限制, 很难在高频启动时对电容电压进行实时反馈, 同时数字控制器进行复杂的运算也要消耗大量的时间, 要完成该种控制, 对控制器的速率和精度都提出了很高的要求。

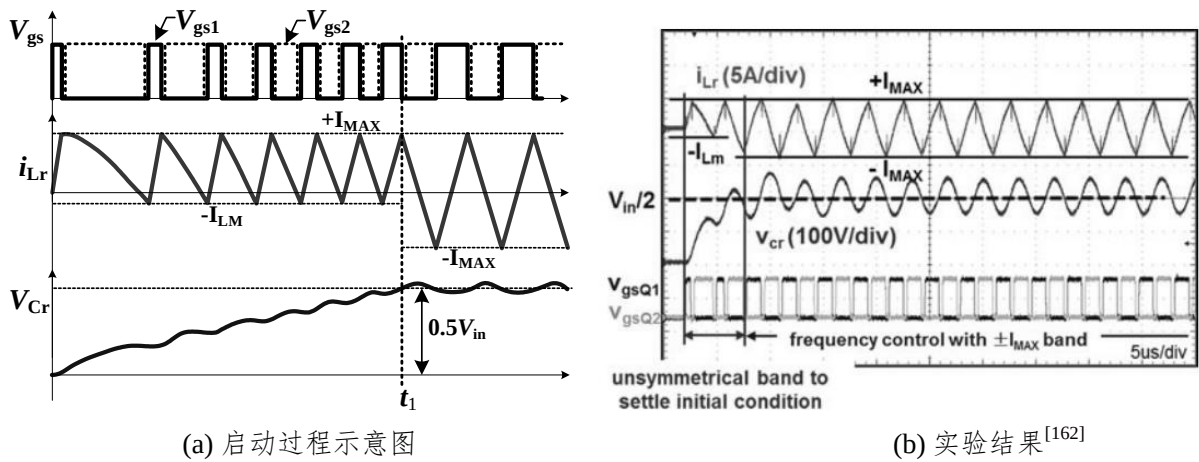


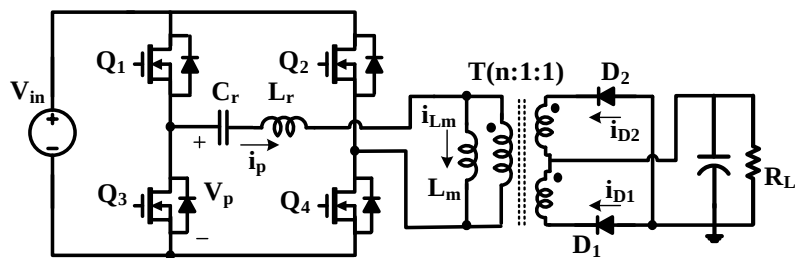
图 3.28 限流启动关键波形

D. 调节移相角实现启动

针对于全桥型 LLC 电路, 还有一种调节方式, 可以通过调节相位角的方式使得等效占空比逐渐增加, 来实现电路的启动过程^[166]。图 3.29(a)为全桥型 LLC 电路的电路结构图, 图 3.29(b)为在等效占空比较小时的关键电路波形图。

模态 1(t_0-t_1): t_0 时刻, Q_1 和 Q_4 导通, L_r 和 C_r 谐振, 能量通过变压器 T_1 传递到副边。

模态 2(t_1-t_2): t_1 时刻, Q_1 关断, Q_3 开通, Q_3 Q_4 管共通, 谐振电容的电压和变压器电压反向加在谐振电感上, 使得谐振电感电流下降。此过程中谐振腔电流仍大于励磁电流, 副边二极管 D_1 一直处于导通模式。



(a) 全桥 LLC 电路图

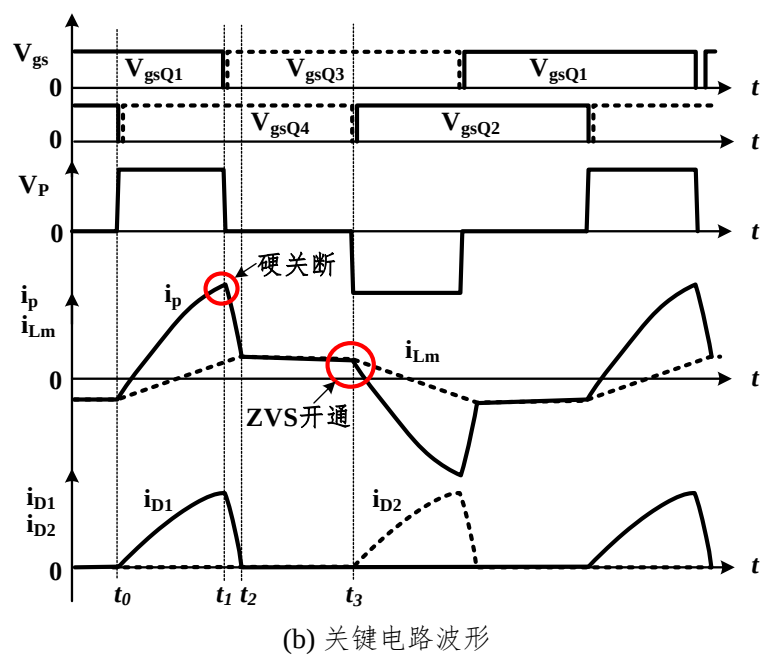


图 3.29 移相启动关键波形

模态 3(t_2 - t_3): t_2 时刻, 原边谐振电流下降至和励磁电流相等, 所以副边电流为零, 二极管 D_1 关断。所以原边等效为励磁电感、谐振电感和谐振电容相串联谐振, 由于励磁电感较大, 所以这个阶段电流下降速度较慢。在 t_3 时刻, Q_4 关断, Q_2 开通, 此模态结束。

使 Q_2 管实现 ZVS 的条件就是要求在 t_3 时刻的原边谐振腔电流仍然要能够提供结电容完全充放电的能量。只要设计合理, 在启动过程中仍然可以实现零电压开通, 但是这种方法仅适用于全桥型拓扑。

E. 几种启动方式的对比

表 3.2 为上述几种启动方式的对比总结。

表 3.2 启动方式对比总结

	PFM	PWM		限流启动	移相启动
		对称	不对称		
特征	占空比 50%, 调节开关频率, 高频启动	固定开关频率, 对称小占空比启动	固定开关频率, 不对称小占空比启动	调节占空比和频率, 保持谐振腔电流恒定	调节超前滞后臂之间相位角
优点	ZVS 开通	简单, 固定频率	ZVS 开通	电流过冲小	ZVS 开通
缺点	启动频率高, 启动电流过冲大	无 ZVS 特性	励磁电流存在磁偏, 启动时易丢失软开关	控制算法复杂	限于全桥拓扑结构

3.4.3 限流+PFM 混合启动方式

3.4.3.1 混合启动方案分析

上述的几种启动方式有各自的优缺点，尤其是在高频场合，在 1MHz 的工作频率下，传统的启动方式均存在一定局限。本节针对半桥 LLC 拓扑，提出了一种限流+降频混合启动方案，可以将上述几种启动方式相结合，保留各自的优点，回避其缺点，实现高频的启动过程。

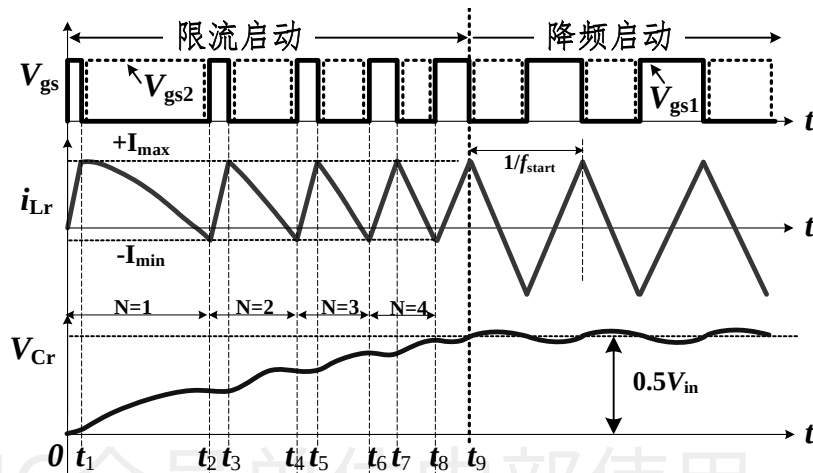


图 3.30 限流+降频混合启动方案示意图

图 3.30 为限流+降频混合启动方案的工作原理示意图。启动过程分为两个阶段：限流启动阶段和降频启动阶段。前几个开关周期采用限流启动方式，占空比和开关频率的大小根据限定的电流临界值来确定，设启动时限定的谐振腔电流的上下临界值分别为 $+I_{\max}$ 和 $-I_{\min}$ ，则当谐振电流值达到 $I_{\max}$ 时上管关闭，下管开通；当谐振电流值下降至 $-I_{\min}$ 时，下管关闭，上管开通。这种方法可以消除在启动开始阶段由于谐振腔电容电压初始值尚未建立而造成的电流过冲；当谐振电容电压达到稳态平均值之后，转为降频启动，原边开关管的驱动信号保持占空比均为 50%，开关频率由较高的启动频率 f_{start} 下降至正常的开关频率 f_s 。从充放电的角度来看，在限流模式下先对谐振电容进行充电，之后转换至降频模式主要对输出电容进行充电，从而实现电路的软启动。这样的混合启动方式保留了传统降频启动的 ZVS 开通的特性，同时消除其在启动初的电流过冲，可实现很好的软启动性能，并且电流过冲小，工作的可靠性高。

实现限流+降频混合启动方案的关键是对前几个周期的驱动时序和降频启动的启动频率的设计。

针对零电压启动的情况，由于在启动的瞬间输出电容的电压为零，所以可以将副边看做是短路的情况。忽略开关管的死区时间，上下管互补开通，则启动过程可以分为两个模态， Q_1 导通和 Q_2 导通。图 3.31 为两个模态的电路图和等效电路模型。

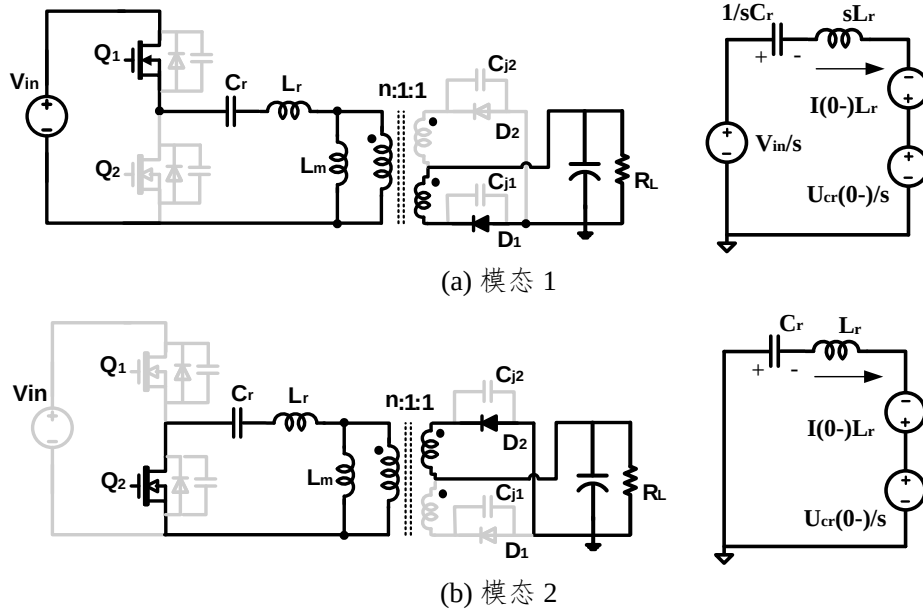


图 3.31 启动过程的电路等效模态

模态 1 中上管 Q_1 开通，桥臂中点电压为输入电压 V_{in} ，输出电容电压很低，近似为短路，则其等效电路和拉普拉斯变换后的 s 域等效模型如图 3.31(a)所示。计算化简后通过拉普拉斯反变换，可以得到该模态谐振腔电流 $i_{mode1}(t)$ 和谐振电容电压 $u_{mode1}(t)$ 的时域表达式如(3.20)所示。

$$\begin{cases} i_{mode1}(t) = \frac{[V_{in} - U_{Cr0}] \cdot \sin(\omega_r t) + I_{Lr0} \cdot \omega_r \cdot L_r \cdot \cos(\omega_r t)}{\omega_r \cdot L_r} \\ u_{mode1}(t) = \frac{I_{Lr0} \cdot \sin(\omega_r t) + \omega_r \cdot C_r \cdot (V_{in} - U_{Cr0}) \cdot [1 - \cos(\omega_r t)]}{\omega_r \cdot C_r} + U_{Cr0} \end{cases} \quad (3.20)$$

其中 $\omega_r = 1/\sqrt{L_r \cdot C_r}$ ， U_{Cr0} 为此模态开始瞬间的电容电压初始值， I_{Lr0} 为此模态开始瞬间的电感电流初始值。

模态 2 中下管 Q_2 导通，桥臂中点电压为零，则其等效电路和拉普拉斯变换后的 s 域等效模型如图 3.31(b)所示。计算化简后通过拉普拉斯反变换，可以得到该模态谐振腔电流 $i_{mode2}(t)$ 和谐振电容电压 $u_{mode2}(t)$ 的时域表达式如(3.21)所示

$$\begin{cases} i_{mode2}(t) = \frac{-U_{Cr1} \cdot \sin(\omega_r t) + I_{Lr1} \cdot \omega_r \cdot L_r \cdot \cos(\omega_r t)}{\omega_r \cdot L_r} \\ u_{mode2}(t) = \frac{I_{Lr1} \cdot \sin(\omega_r t) - \omega_r \cdot C_r \cdot U_{Cr1} \cdot [1 - \cos(\omega_r t)]}{\omega_r \cdot C_r} + U_{Cr1} \end{cases} \quad (3.21)$$

其中 U_{Cr1} 为此模态开始瞬间的电容电压初始值, I_{Lr1} 为此模态开始瞬间的电感电流初始值。

由于输出电容容值较大, 在前几个开关周期内可以近似为输出电容电压一直为零。在限流模式中, Q_1 管首先开通, 进入模态 1。当谐振电感电流等于 $+I_{max}$ 时, Q_1 管关断, Q_2 管开通, 进入模态 2; 当谐振电感电流下降至 $-I_{min}$ 时, Q_2 管关断, Q_1 管开通, 进入模态 1, 如此周而复始, 直到谐振电容电压达到稳态电压。由于电感电流和电容电压不会突变, 所以每个模态的电感电流初始值和电容电压初始值为前一个模态结束时的值决定, 即可得到(3.22)的关系。

$$\begin{cases} i_{mode1}(t_{2N-1}) = i_{mode2}(t_{2N-1}) = +I_{max} \\ i_{mode1}(t_{2N}) = i_{mode2}(t_{2N}) = -I_{min} \\ u_{mode1}(t_{2N-1}) = u_{mode2}(t_{2N-1}) \\ u_{mode1}(t_{2N}) = u_{mode2}(t_{2N}) \end{cases} \quad (3.22)$$

则根据(3.20)-(3.22)可以计算出前几个开关周期所需要的电流上升时间和电流下降时间。

3.4.3.2 混合启动参数设计

A) 电流上下限取值

限流启动过程中的电流上限 $+I_{max}$ 和电流下限 $-I_{min}$ 决定了启动过程中的谐振腔电流大小, 同时决定了限流启动所需要的时间, 由于限流过程中是给谐振电容进行充电的过程, 所以要求电感的电流平均值应大于零, 即电流的上下限应满足 $I_{max} > I_{min}$ 。

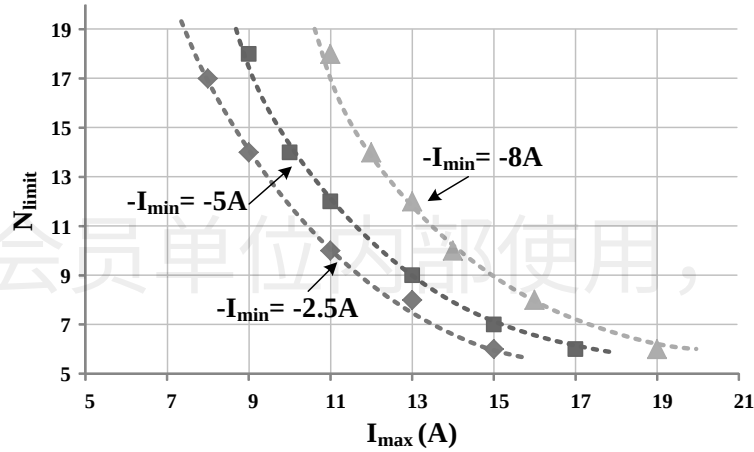
在此基础之上, I_{max} 和 I_{min} 的取值还需要保证上管 Q_1 和下管 Q_2 的 ZVS 开通过程。由于 I_{max} 大于 I_{min} , 故只需保证 I_{min} 的值能够实现在死区时间内的充放电。假设死区时间足够大, 则满足(3.23)式关系即可实现上管 Q_1 的 ZVS 开通。如果死区时间很小, I_{min} 的值还需要进一步增大来保证软开关的实现。

$$\frac{1}{2} \cdot L_r \cdot I_{\min}^2 > \frac{1}{2} \cdot 2C_Q \cdot V_{in}^2 \quad (3.23)$$

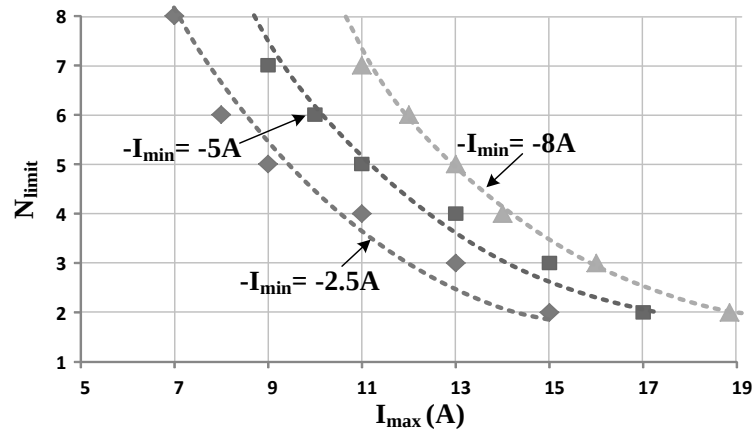
但是 $I_{\max}$ 和 $I_{\min}$ 也不是越大越好。首先要考虑开关管的电流应力，其次，在启动阶段开关管是硬关断，关断电流的增大，会使得关断损耗也随之增大，所以 $I_{\max}$ 和 $I_{\min}$ 的选择上需要折中考虑。

B) 限流启动周期数

限流模式在启动过程中所占的时间由谐振电容的直流偏置电压充至稳态电压($0.5V_{in}$)的时间所决定。完成该过程所需要的开关周期数记为 N_{limit} 。对于给定的 V_{in} 、电流上限 $+I_{\max}$ 、电流下限 $-I_{\min}$ 以及谐振参数 L_r 和 C_r ， N_{limit} 的大小可以通过(3.20)和(3.21)迭代计算求得。



(a) $L_r=0.5\mu\text{H}$, $C_r=50\text{nF}$



(b) $L_r=1\mu\text{H}$, $C_r=25\text{nF}$

图 3.32 N_{limit} 、 $I_{\max}$ 和 $I_{\min}$ 的关系曲线

图 3.32 为在不同电流上下限的情况下所需的 N_{Limit} 计算值大小关系图。其中的虚线为趋势线，由于 N_{Limit} 的值为整数，故一些数据点会与趋势线有所偏离。从图中可以看出，随着 I_{max} 的增大， N_{limit} 的数量逐渐减小；随着 $-I_{\text{min}}$ 从 -8A 减至 -2.5A， N_{limit} 的数量逐渐减小。 I_{max} 越大、 I_{min} 越小，则给谐振电容 C_r 的充电电流的平均值越大，充电的速度越快，就能通过较少的周期实现将 C_r 充电至稳态偏置电压的过程。

N_{Limit} 的大小和谐振参数也有关。在相同的谐振频率下， L_r 的值越大，相应的 C_r 的值就越小。在 $+I_{\text{max}}$ 和 $-I_{\text{min}}$ 保持不变的条件下，谐振电容 C_r 在一周内的充电平均电流是一定的，若 C_r 小，则充电速度快，达到稳态偏置电压 ($0.5V_{\text{in}}$) 所需的周期数 N_{Limit} 就越少。图 3.32(a) 中的谐振电感较小，所需要的 N_{Limit} 的周期数较多，而图 3.32(b) 中保持谐振频率不变，增大谐振电感，则所需要的达到稳态的 N_{Limit} 明显有所减小。所以增大谐振电感 L_r 可以实现较少的启动周期完成限流启动模式。

C) 降频的启动频率 f_{start}

当限流充电阶段结束后，进入降频模式。进入降频模式后，驱动信号保持在 50% 的占空比。该模式和传统的 LLC 的降频启动相同，一个关键参数为降频的初始启动频率 f_{start} 。由于开关频率大于谐振频率，又由于谐振电容电压已经达到稳态电压 $0.5V_{\text{in}}$ 而输出电容电压还近似为零，所以在假设忽略谐振电容电压的条件下，初始过程中可以近似地将电感电流的变化看做线性变化。而电感电流的初始值为 I_{max} ，电容电压达到稳态后需满足安秒平衡，所以电感电流的平均值应为零，即其电流的变化幅度可以近似为从 $+I_{\text{max}}$ 到 $-I_{\text{max}}$ 变化，可得(3.24)式。

$$\frac{V_{\text{in}} - V_{C_r}}{L_r} \cdot \frac{1}{2 f_{\text{start}}} \approx 2 I_{\text{max}} \quad (3.24)$$

其中 V_{C_r} 的平均值为 $0.5V_{\text{in}}$ 。所以可以求得启动频率 f_{start} 的表达式如(3.25)式：

$$f_{\text{start}} \approx \frac{V_{\text{in}}}{8 \cdot L_r \cdot I_{\text{max}}} \quad (3.25)$$

由于启动频率受到 I_{max} 和 L_r 的影响，而且由于原边开关管在启动过程中为硬关断， I_{max} 的值不宜太大，所以 L_r 的取值直接影响了启动频率的大小。由于在高频应用下，受到开关速度以及器件参数的限制，很难实现很高工作频率下的可靠工作，所以为了实现高频的可靠启动，在保持谐振频率相同的情况下，需要适当地增大 L_r 的电感值，减小 C_r

的电容值, 以避免启动频率过高。针对平面变压器结构, 可以通过平面线圈布局上的设计, 例如减小交错并联的紧密程度或者增大 PCB 的层间距来适当地增加漏感, 或者通过外加电感的方式来调节谐振电感的大小。

综上所述, 混合启动方案可以消除传统直接降频启动的启动电流过冲的问题, 同时保证了在启动过程中原边开关管的零电压开通。而在启动的过程中, 限流模式的计算由于计算的周期较少, 不需要逐个周期进行计算, 只需对前几个周期进行电流的限定, 大大减少了计算量, 简化了控制方案的实现方式。

由于 RDCT 的启动过程中与 LLC-DCT 的启动过程相同, 所以此方法可直接应用于 RDCT 拓扑, 实现 RDCT 电路的启动过程。

3.5 实验结果

根据上述的分析, 设计了一台 350V-380V 输入, 40V 输出, 最大功率为 1kW 的实验样机, 来验证上述的理论分析。原边开关管的开关频率为 1MHz, DC-DC 变流器采用 Buck 电路。

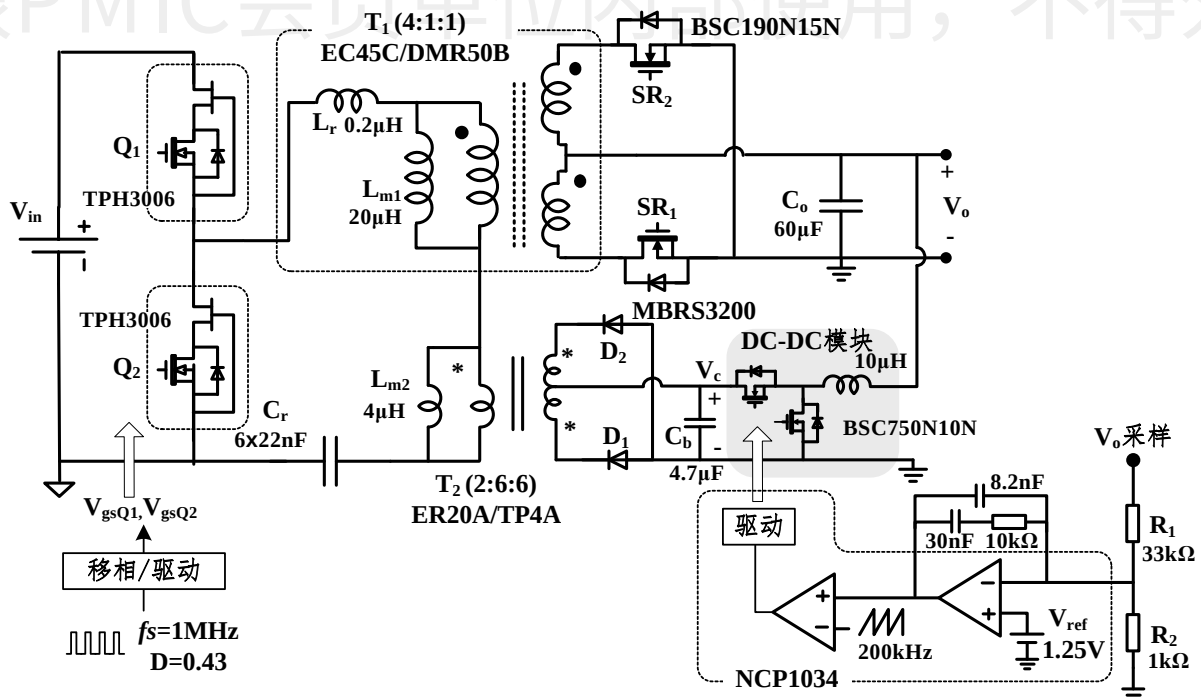
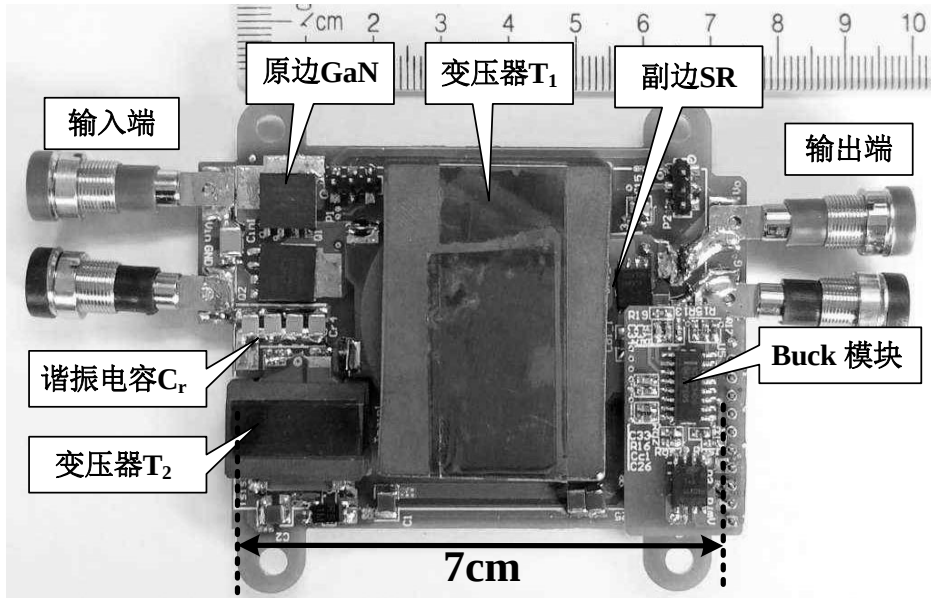


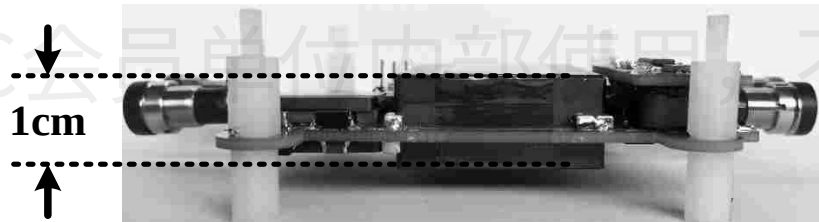
图 3.33 样机参数原理图

图 3.33 为实验样机的电路原理图, 各个元器件的型号以及参数已在图中标出, 其中为了实现高频工作, 原边开关管 Q_1 和 Q_2 采用了 Transphorm 公司级联结构的 GaN-

HEMT；谐振电感采用磁集成技术，由主变压器 T_1 的漏感实现；Buck 电路采用电压模式控制，反馈部分由控制芯片 NCP1034 实现。原边驱动信号和同步整流(SR)采用外驱，驱动信号由 DSP 给出。



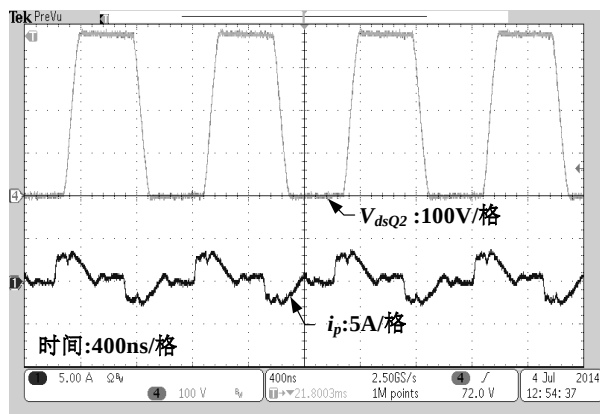
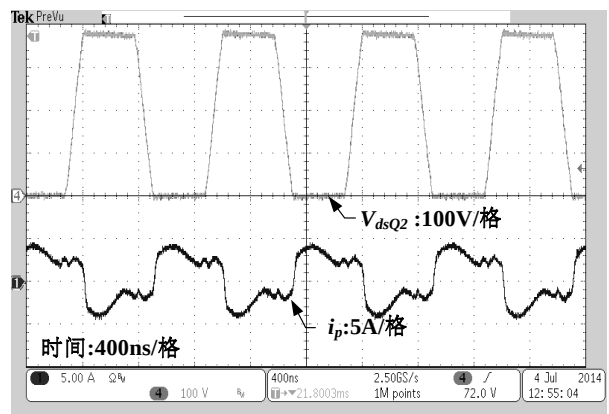
(a) 样机俯视图



(b) 样机侧视图

图 3.34 样机照片

图 3.34 为实验样机照片，各个部分的结构已在样机照片中标明。电路功率部分有效体积约为 23.5cm^3 ，其功率密度约为 700W/in^3 。

(a) $I_o=0\text{A}$ (b) $I_o=10\text{A}$

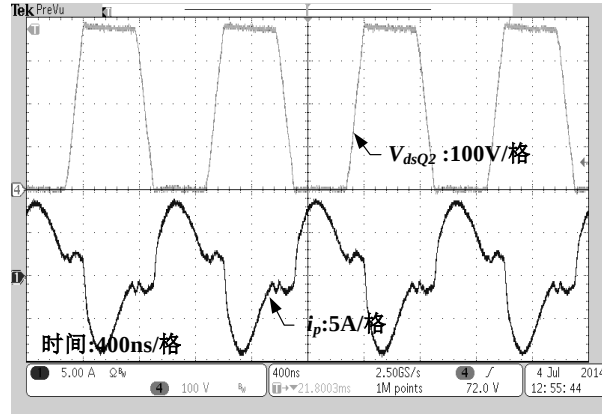
(c) $I_o=20A$

图 3.35 不同负载情况下的电路关键波形

图 3.35 为在不同负载情况下的电路关键波形，包括桥臂中点电压 V_{ds_Q2} 和变压器原边电流 i_p 。图 3.35(a)为空载时的电路波形。图 3.35(b)(c)分别是在负载电流为 10A 和 20A 的时测得。与理论分析部分的波形(图 3.8)相符合。

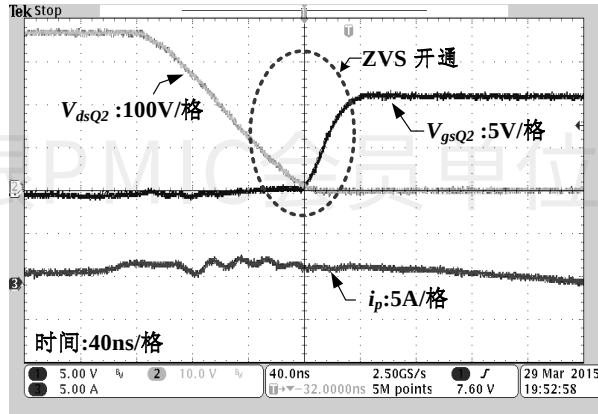
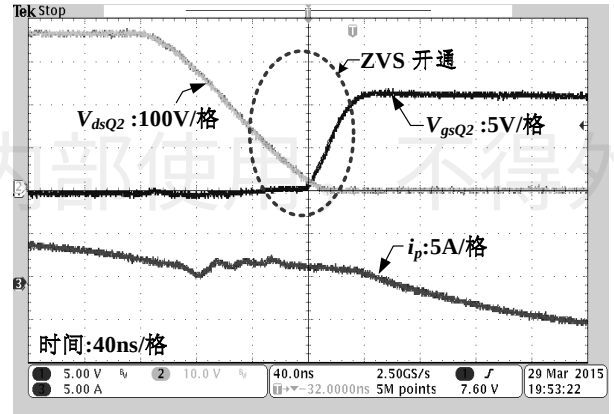
(a) $I_o=0A$ (b) $I_o=20A$

图 3.36 不同负载下的 ZVS 开通情况

图 3.36 为在不同负载情况下的原边开关管 Q_2 的 ZVS 开通情况，图中给出了 Q_2 的驱动信号 V_{gsQ2} 、漏源极电压 V_{dsQ2} 和原边谐振腔电流波形 i_p 。图 3.36(a)为在空载情况下的开关波形，可以看出驱动信号 V_{gsQ2} 在 V_{dsQ2} 电压下降至零后才开始上升，即漏源极电压下降至零后开关管 Q_2 才开通，实现了开关管的 ZVS 开通。图 3.36(b)为在满载情况下的测量波形，同样可以实现 ZVS 开通。

图 3.37 为不同输入电压下两变压器 T_1 、 T_2 的原边绕组电压波形 V_{T1P} 和 V_{T2P} 。当输入电压为 352V 时，两变压器原边绕组承担的电压分别为 160V 和 16V，如图 3.37(a)所

示。当输入电压升高至 370V 时, T_1 变压器的原边电压 V_{T1p} 保持不变, 仍为 160V, 变化的 20V 加在 T_2 变压器上, T_2 的电压升高至 25V。

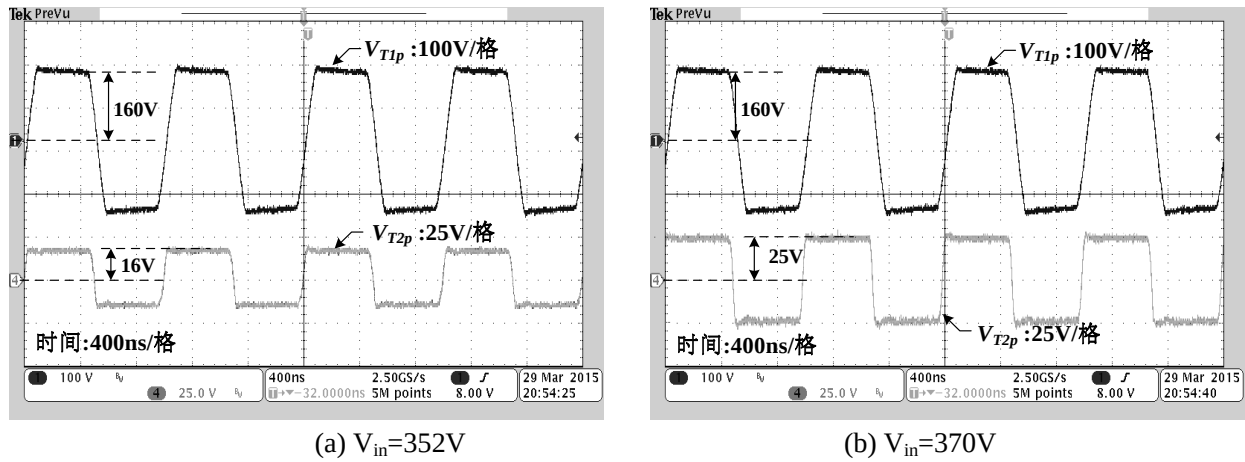


图 3.37 不同输入电压下两变压器的电压分布

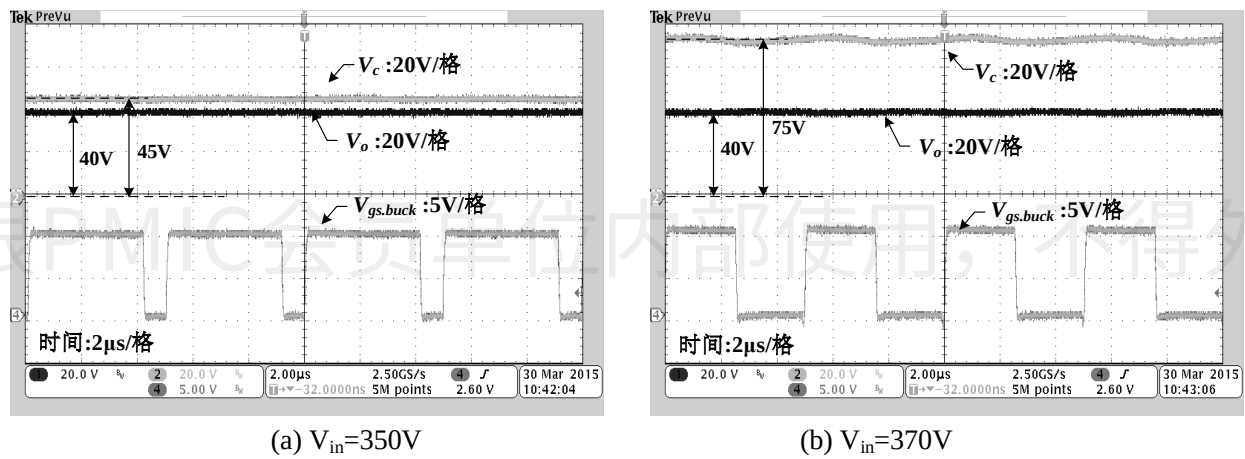


图 3.38 Buck 的调节情况

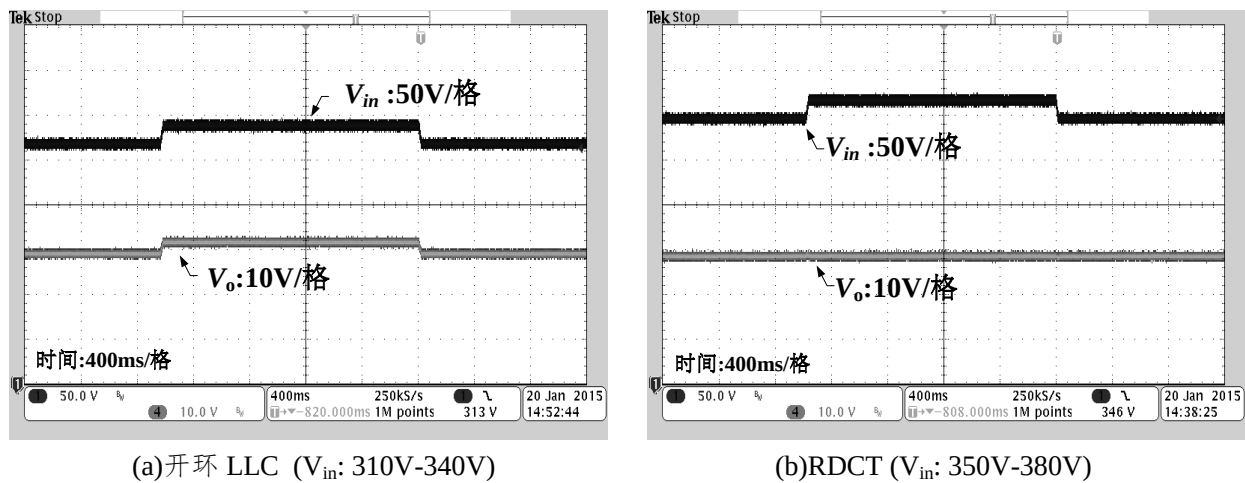


图 3.39 输入电压跳变与输出电压变化

图 3. 38 为在不同输入电压情况下 Buck 电路的输入输出电压以及占空比的调节情况。在输入电压为 350V 时, Buck 的输入电压 V_c 为 45V, 此时占空比约为 88%, 如图 3. 38(a)所示。当输入电压升高时, Buck 的输入电压也相应的升高, 于是占空比减小使得输出电压保持恒定。图 3. 38(b)为输入电压为 370V 时, V_c 电压升高至 75V, 占空比减小至 55%左右, 输出电压保持恒定。

图 3. 39 为输入电压进行切换时, 采用传统的 LLC-DCT 和本文提出的拓扑的输出电压调整波形图。图 3. 39(a)为传统的 LLC-DCT 的电压波形。当输入电压在 310V 至 340V 之间切换时, 由于 LLC-DCT 是一个等效直流变压器, 输出电压跟随输入成比例变化。图 3. 39(b)为 RDCT 的输入电压切换波形, 输入电压在 350V 至 380V 之间切换时, 输出电压稳定不变, 实现输出电压的紧调整。

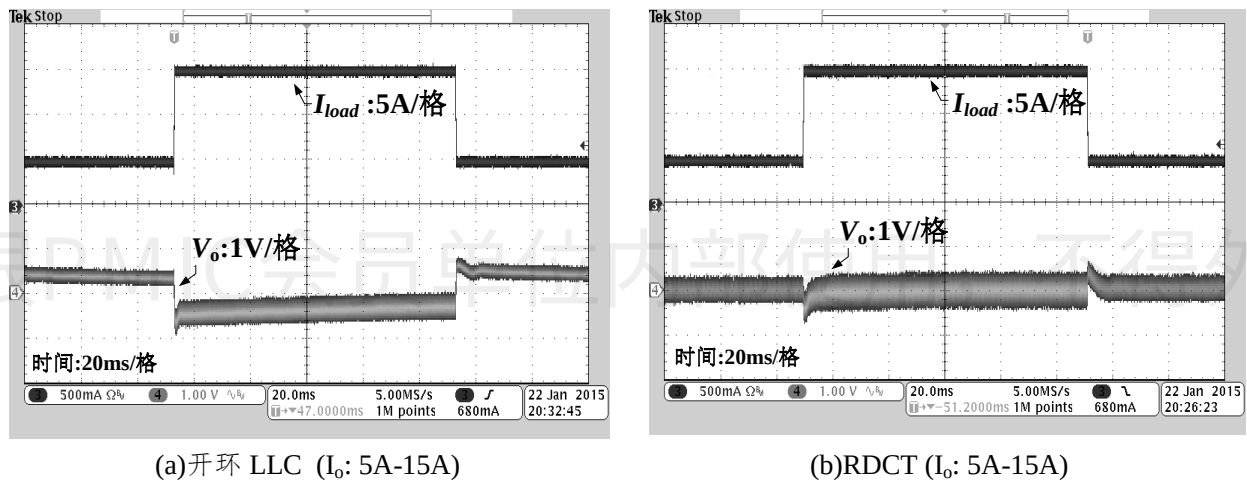


图 3. 40 负载跳变与输出电压变化

图 3. 40 为负载切换时, 采用传统的 LLC-DCT 和本文提出的拓扑的输出电压调整波形图。图 3. 40 (a)为传统的 LLC-DCT 的动态调整波形。在负载切换的时候, 输出电压没有调节功能, 负载加重输出电压下降, 当负载电流在 5A 和 15A 之间切换时, 输出电压有大约 1.7V 的电压差。图 3. 40 (b)为采用 DCT 与 PWM 控制型 DC-DC 混合拓扑在负载切换时的动态波形, 可见输出电压稳定在设定值, 电压的过冲也比较小(约为 0.5V)。具体的动态效果可以通过 DC-DC 级电路的反馈参数进行进一步的调节, 从而获得更好的动态特性。

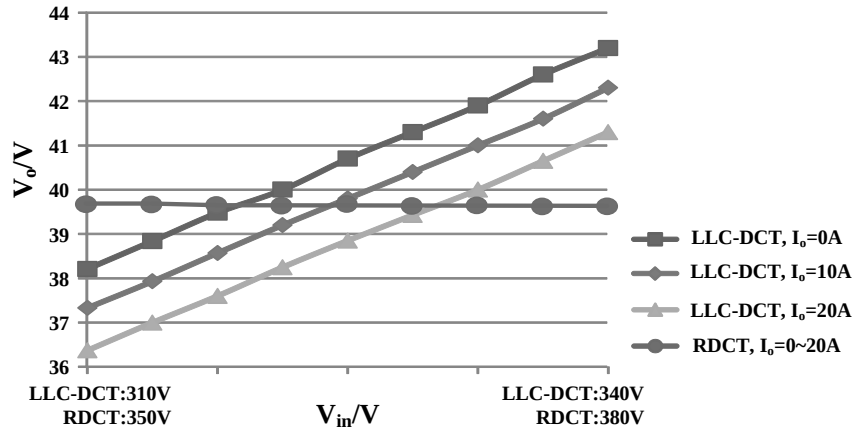


图 3.41 输出电压随输入电压变化曲线

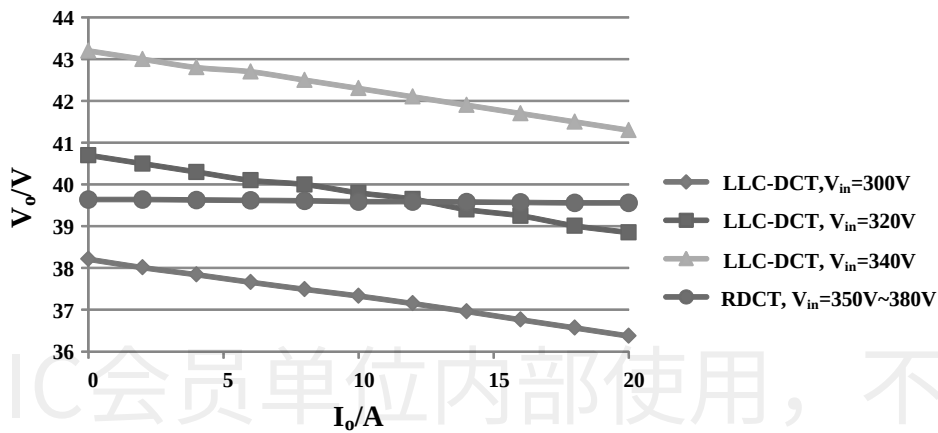


图 3.42 输出电压随负载变化曲线

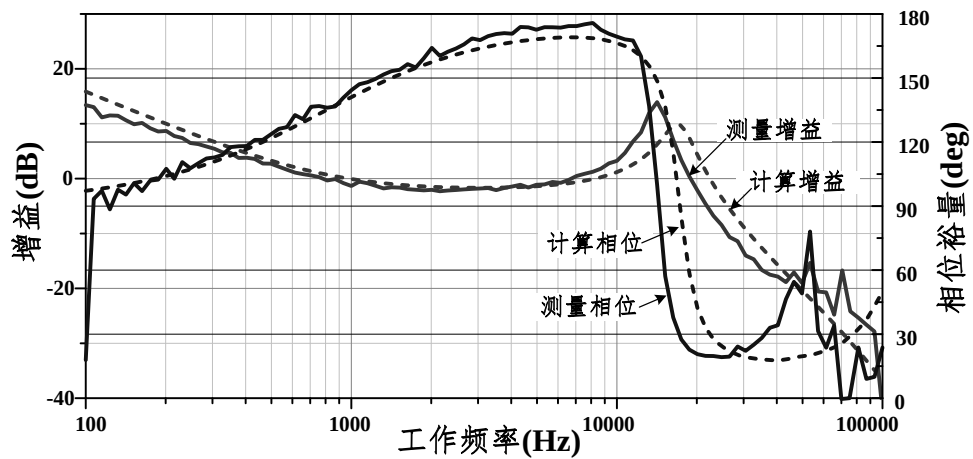


图 3.43 RDCT 回路增益的测量和计算波特图

图 3.41 和图 3.42 分别为稳态情况下 LLC-DCT 和 RDCT 在全工作范围内输入电压变化和负载变化情况下的输出电压变化。图 3.41 为输入电压变化情况下，输出电压变化曲线。LLC-DCT 的输出电压随着输入线性变化，而 RDCT 的输出电压稳定在设定的闭环电

压值。其中 LLC-DCT 的输入电压测量范围为 310-340V；RDCT 的输入电压测量范围为 350-380V。图 3.42 为输出电压随着负载的变化曲线。相比于 LLC-DCT，RDCT 可以有效地实现负载变化的输出电压调整。

图 3.43 为 RDCT 回路增益的实验测量和仿真计算波特图。从图中可知，系统的回路带宽在 1kHz 左右，相位裕量约为 130deg。根据控制理论的原理可知，该系统是稳定的。

图 3.44 为采用限流+降频混合启动策略的 RDCT 启动的实验波形，其中(a)为启动的完整波形， V_o 上升至稳定值的时间约为 2.4ms、启动过程中谐振腔电流的最大值约为 10A。图 3.44 (b) 图为(a)中前 8 μ s 的波形展开图。可以看出，前 4 个开关周期为限流模式设定 $I_{\max}$ 为 8A， $-I_{\min}$ 为 -4A，此过程中原边开关管的驱动频率和占空比根据设定的限流大小计算得到。实验中由于电路参数与理想情况有所偏差，并且考虑死区等因素的影响，针对设定限流大小而计算的频率与占空比在实际中会使得前四个周期的电流峰值有一定的偏差。但每个周期都可以实现零电压开通，并且谐振腔电流在设定范围以内，实现了限流的预期效果。第 4 个开关周期之后，开始进入降频模式，降频的初始频率为 2.5MHz。

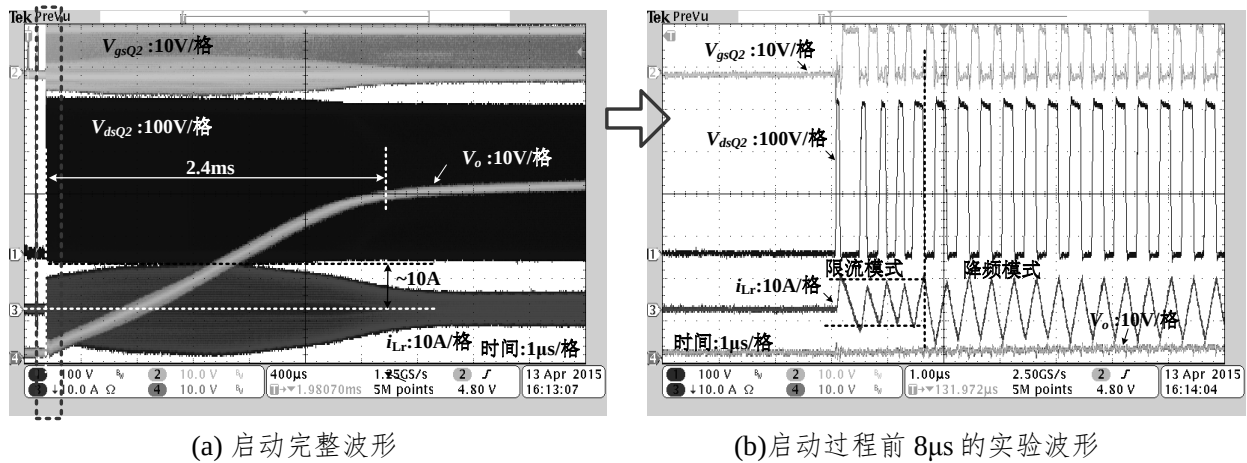


图 3.44 启动驱动信号、谐振腔电流与输出电压波形($V_{in}=360V$)

图 3.45 (a)给出了启动过程中谐振电容 C_r 的电压变化波形，图 3.45 (b)为(a)在前几个开关周期的展开图。从图中可以发现通过前 4 个周期的充电过程， C_r 的电压达到稳态电压($0.5V_{in}$)，切换至降频模式后一直保持稳态电压工作。

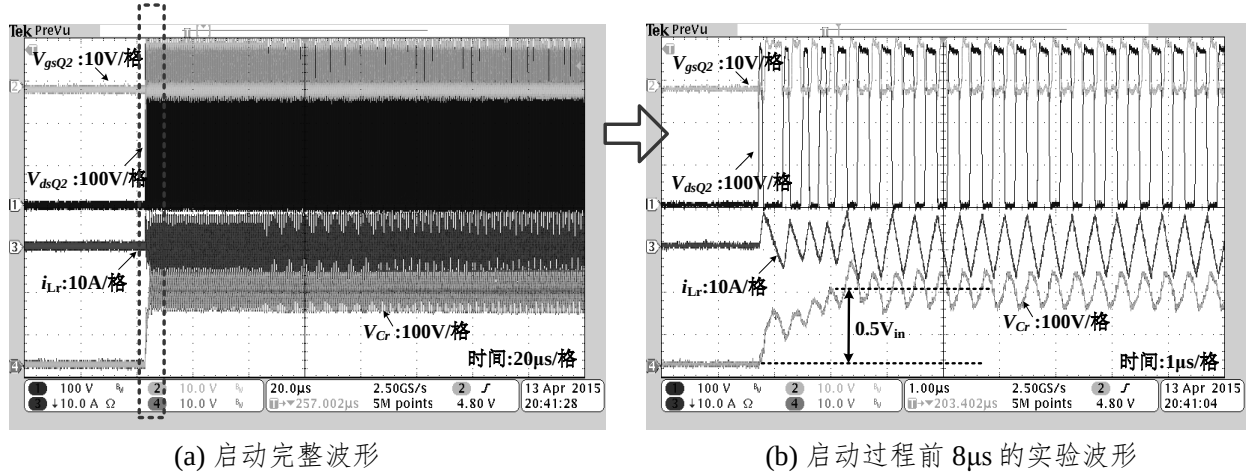
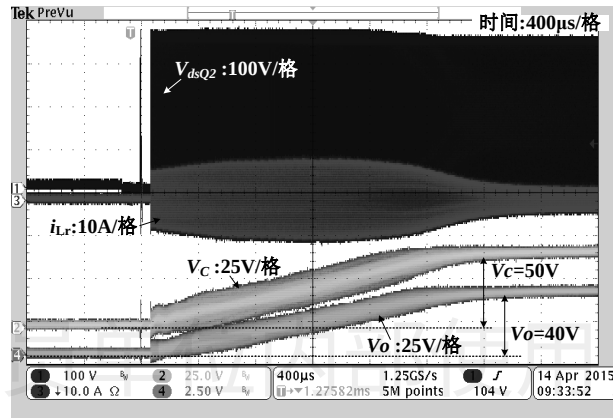
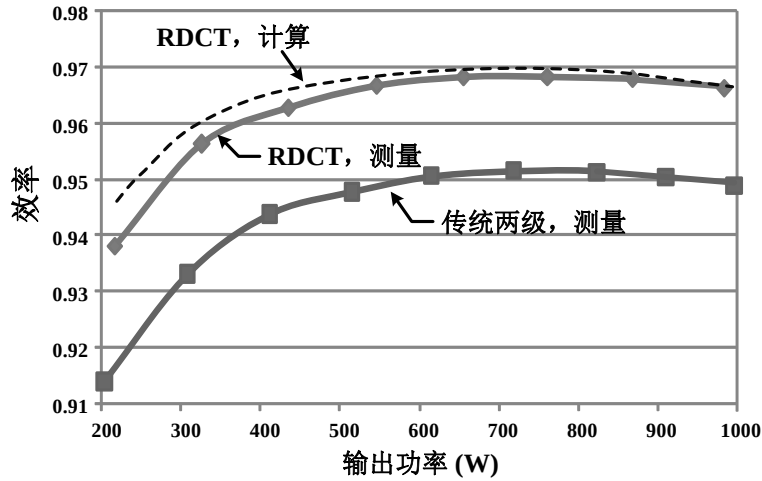
图 3.45 启动驱动信号、谐振腔电流与谐振电容电压波形($V_{in}=360V$)

图 3.46 为整个启动过程中 V_o 和 V_c 的电压关系，由于 buck 电路在其输出电压达到闭环电压前一直保持最大占空比工作，所以启动过程中 V_o 和 V_c 的电压保持固定比例（最大占空比决定），所以适用于传统 LLC 的启动方法也可以应用于 RDCT 拓扑。

图 3.47 为 RDCT 样机效率和两级方案的效率曲线对比图。其中菱形标志的实线为 RDCT 样机的实测效率、虚线为 RDCT 样机的估算效率、方形标志的实线为两级方案的实测效率。虽然 RDCT 增加了一级 buck 电路和辅助的变压器绕组，但只有部分能量是通过两级处理，所以经两级处理而亏损的损耗较小，整体效率保持在较高的水平，最高效率接近 97%。从整个负载范围看，本文中提出的 RDCT 样机较传统两级方案效率有明显提高。

图 3.47 实测样机效率曲线 ($V_{in}=360V$)

3.6 本章小结

本章提出了一种准两级的供电系统结构，只在掉电时间内进行两级处理，而在正常工作时将前级旁路以提高效率。这种结构解决了两级级联拓扑效率有所亏损的缺陷，能够在保证高功率密度、高效率的同时实现输出电压的调制功能。

文中着重针对准两级供电架构中的后级窄输入电压变化范围 DC/DC 模块，提出了一种串联可控电压源实现部分能量调整的 LLC 等效可调直流变压器（Regulated DCT, RDCT）电路。这种 RDCT 拓扑结构通过调节可控电压源的电压来实现输出电压的部分能量调整，解决了传统 LLC 电路在高工作频率下难以实现输出电压调制的问题，同时仅有部分能量通过可控电压源，经过两级转换，大部分通过一级高效直流变压器直接转换，所以整体工作效率较高。该 RDCT 拓扑结构具有原边开关管和副边同步整流的驱动简单、易于实现高频工作、高功率密度、高效率、闭环控制容易等优点。

此外，针对传统 LLC 谐振电路启动方案在高频应用下的局限，本文提出了一种限流+降频混合启动方案，该方案可以有效减小半桥 LLC 谐振电路在启动过程中电流过冲大的问题，同时保证在启动过程中的 ZVS 开通，可以应用于高频谐振电路的直接启动控制。文中介绍了关键控制参数的设计方法，并利用该方案实现了 1MHz 的 RDCT 电路在 360V 下的直接启动功能。

最后，结合搭建的 1MHz, 1kW 的 LLC-RDCT 实验样机，验证了整个电路的可行性，并通过实验对文中的模型与理论分析的正确性和参数的合理性进行了验证。

第四章 两相交错并联 RDCT 的均流控制

在大功率、大输出电流场合，多相并联可以获得较好的功率和热的分布、优化变压器的设计。在此基础上的交错并联可以有效减小输出电流纹波，减小输出电容体积。由于交错并联需要保证每一相的工作频率相同，故传统的调节频率来调节增益实现均流的方式并不适用。本章讨论谐振电路交错并联情况下的均流控制方法，并基于第三章的 RDCT 拓扑结构，提出了一种采用 PWM 控制方案调节 DC-DC 电流来实现谐振 RDCT 电路总输出电流均衡的方法，并对均流方案的实现策略、影响均流度的参数进行了分析，最后通过实验样机对该方法进行了验证。

4.1 谐振电路的交错并联技术

4.1.1 谐振电路的均流问题

DC-DC 模块在大功率大电流场合下，一般采用多路并联工作来获得较大的输出功率和较优的功率和热的分布。单个模块分担的功率减小，易于进行变压器的优化设计，实现高功率密度高效率的要求。另外，由于工业应用中出于可靠性的要求，还需要保证多路 $N+1$ 并联冗余工作，所以电路模块的并联工作也是一个重要方面。

多模块并联的一个关键目标是实现每个模块平均地分担总输出电流。但是在实际中电路参数存在差异，模块之间不可能做到真正的电流平均分配^[167]，所以一般都要采取均流措施来保证每个模块之间的电流平衡。

其次，对于谐振电路，以 LLC 电路为例，虽然其具有原副边开关管的 ZVS 和 ZCS 特性、无输出滤波电感、磁集成易于实现等优点，但是由于其 ZCS 的特性，副边的电流是断续的，所以输出电流和电压纹波很大。但是许多场合，用电负载对电压的纹波有一定的要求。尤其是随着功率的增大，在低压大电流的情况下，如果直接用增加电容的方法来减小输出纹波，就会需要占用非常大体积的输出电容，不利于实现高功率密度的要求。

多相交错并联技术通过相位之间的错相，可以有效减小输出电流纹波，缩小输出滤波器的体积。除了这个优点以外，交错并联技术还具有传统并联的优势：可以优化热分布和功率分布。另外，在大电流的情况下，变压器绕组需使用较粗的导线，需要较大变

压器体积。而且很粗的绕组使得原副边无法紧密耦合，粗的出线端在连接处会产生较大的损耗，不利于变压器的优化。交错并联由于每一相处理的功率减小，可以缓解以上问题，有利于变压器的优化设计。另外在轻载时，可以采用切相控制（Phase Shedding）的方法提高轻载效率。

以一个 N 相 LLC 谐振电路为例，电路拓扑结构如图 4.1 所示，每相邻两相的驱动信号相差 $180^\circ/N$ 的相位差。在理想情况下，假设每一相的电路参数都一致，每一相电路分到的电流为 I_o/N 。

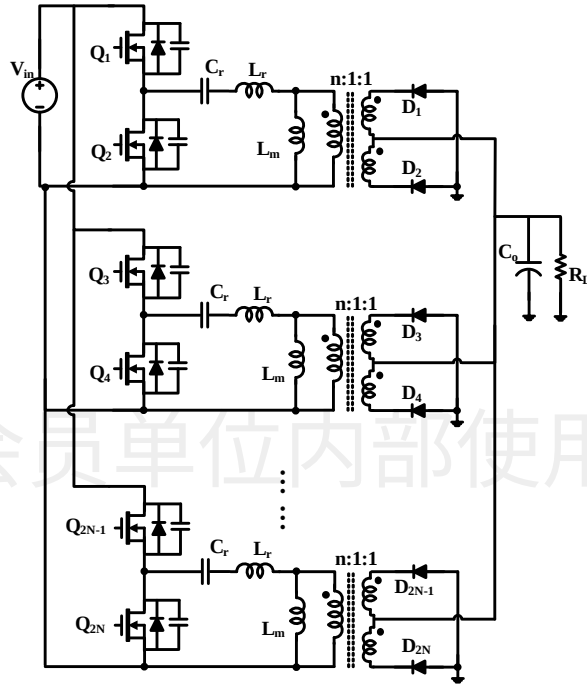


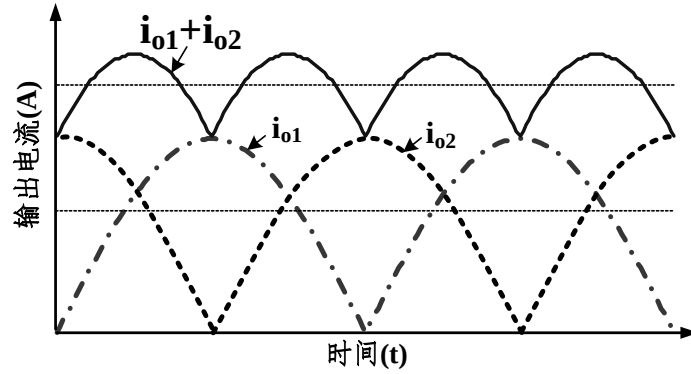
图 4.1 多相并联的 LLC 谐振电路拓扑结构

假设每一相 LLC 的励磁电感足够大，且电路工作在谐振频率附近，可以将 LLC 的原边电流近似为一个正弦波形，从而可以写出总电流的时域的方程如(4.1)所示。

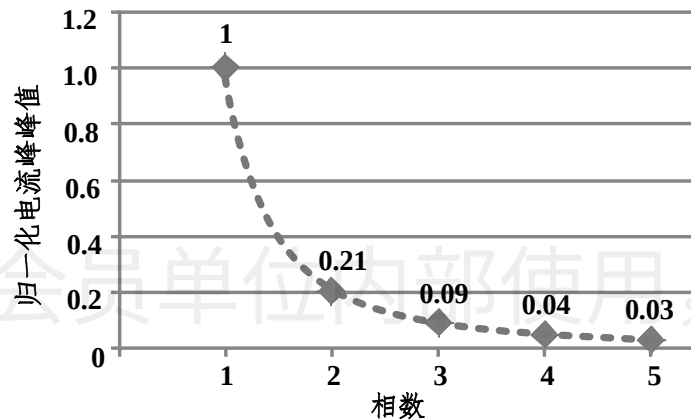
$$i_o(t) = \frac{I_o}{N} \cdot \left[\sin(\omega t) + \sin\left(\omega t + \frac{2\pi}{N}\right) + \sin\left(\omega t + 2 \cdot \frac{2\pi}{N}\right) + \dots + \sin\left(\omega t + (N-1) \cdot \frac{2\pi}{N}\right) \right] \quad (4.1)$$

根据(4.1)式可以绘制出一个开关周期内在时域上的归一化输出电流波形，从而求得输出电流纹波的大小。图 4.2(a)为交错并联的相数为 2 时的输出电流波形。从图中可以明显看出，由于错相的关系，电流纹波可以相互抵消，所以随着交错相数的增加，电流纹波会明显减小。图 4.2(b)是在(a)的基础上，将电流的峰峰值进行归一化标示，并且将相数进一步扩展至 5 时的电流纹波峰峰值大小。在理想情况下，从单相增加到两相，电

流纹波近似减小到接近原来的 $1/5$ ，增加至三相时纹波接近为单相时的 $1/10$ 。随着相数的增加，电流纹波越来越小，但是电路的复杂程度也增加，考虑到成本和控制的易于实现等因素，本文选择以两相交错并联为例进行分析和优化设计。



(a) 两相交错并联电流波形图



(b) 并联相数与输出电流纹波峰峰值

图 4.2 并联相数与输出电流纹波大小关系图

根据图 4.2(a)的输出电流和总输出电流的理想波形可知，对于一个两相的交错并联谐振电路，只需相位差 90° ，即可实现很好的交错并联效果，减小电流纹波的大小。

但是在现实中，由于谐振参数的偏差（C0G 材质谐振电容常选用容差为 5%），会造成每一相在相同频率下的增益有所不同，进而使得输出电流分布不均匀。图 4.3 为两路 LLC 的增益曲线，其中谐振频率 $f_r = 1/(2\pi\sqrt{L_r \cdot C_r})$ 。虚线为谐振电感和谐振电容均为额定值，在谐振点处增益为 1；实线为谐振电感或谐振电容参数存在偏差时的增益曲线。可以发现当谐振参数（谐振电感或谐振电容）发生偏差时，在谐振频率点处的归一化增益也偏离了 1，假设电路工作频率为谐振频率，将两相谐振电路直接并联的情况下，由于增益不同，造成两相的电流分布不均匀。极端的情况绝大部分的电流只流过其中一相，从而会造成某一相过热乃至发生损坏等情况。

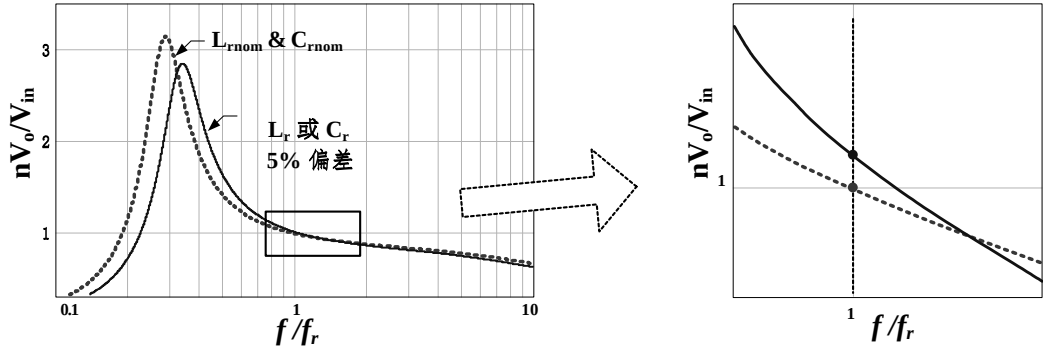
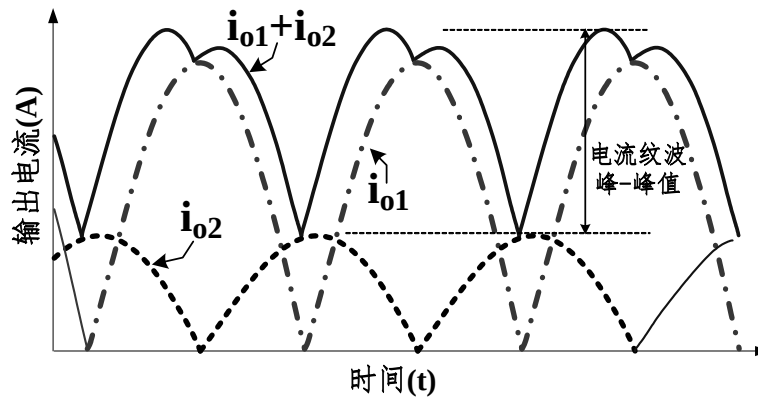
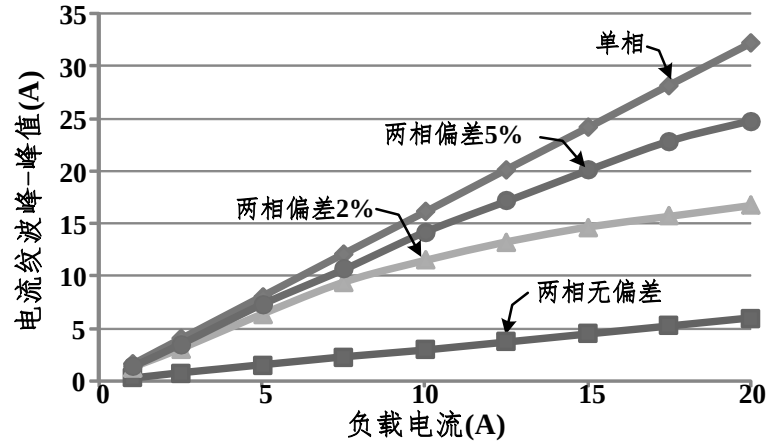


图 4.3 谐振参数偏差下的增益曲线

另外，电流的偏差会使得输出电流的纹波增大。以两相交错并联电路为例，由于输出电流为两相电流之和，当两路输出电流不相等的时候，电流纹波的抵消作用减弱，故其输出电流的纹波也会明显的增加。图 4.4(a)为当两路输出电流不平衡时的每一路电流波形和总的输出电流波形（ $f_{s1}=f_{s2}$ ），可以发现输出电流的纹波峰峰值相比于图 4.2(a)明显增大，而且两路电流差异越大，总纹波也越大。图 4.4(b)为根据仿真结果绘制的不同谐振参数偏差在不同输出电流下对输出电流纹波的峰峰值的影响曲线。当两相谐振参数毫无偏差时，两路电流纹波的大小与图 4.2 中分析一致，大约为单相的 1/5 左右，但是随着谐振参数的偏差增大，两电流的纹波明显增加，而当偏差达到 $\pm 5\%$ 时，电流纹波的减小作用已经不太明显了。所以当多相谐振电路进行交错并联的时候，需要采取一定的均流措施，才能保证每一路模块电流的均衡，达到交错并联的目的。

(a) 两相交错并联输出电流不平衡时的电流波形图 ($f_{s1} \approx f_{s2}$)



(b) 输出电流纹波峰-峰值随谐振参数偏差的变化

图 4.4 输出电流不平衡时的电流纹波

4.1.2 谐振电路均流控制方法

由于 LLC 电路的常用调制方式是调节开关频率，所以可以通过分别调节两相的频率使得两路的工作点增益相同来实现两路输出电流的均衡^[168]。这种方法可以实现输出电流的均衡，但是由于交错并联是通过错相使得纹波相互抵消，所以必须使得每一相工作在相同的工作频率，所以用频率调节来矫正谐振参数的偏差无法实现输出电流纹波的减小，还会由于差频带来输出电流的低频纹波。

所以针对交错并联的谐振电路，需要保证每一相开关频率相同的情况下实现输出电流的均衡。根据现有文献针对谐振电路的交错并联均流提出的一些均流控制方法^[66, 68, 169, 170]，大致可以归为以下三类：谐振阻抗匹配、输入级解耦和相位调节。

A. 谐振阻抗匹配

由于不均流是由于谐振参数的一致导致的，所以最直接的一种方式就是串联一个可调的谐振元件，通过外加谐振参数的调整，使得两相之间的谐振阻抗在设定的工作点达到一致。电路结构图如图 4.5 所示，其中的 Z_{adj} 即为可调的谐振阻抗。由于谐振参数包括电感和电容，分别可以进行匹配来实现均流的控制。

可调的谐振电感和谐振电容的实现方法参见图 4.6。其中图(a)为可调电感的实现方式。在一个绕组中加直流偏置电流 i_{sat} ，利用 B-H 曲线在不同工作点的斜率不同的特性，通过工作点的调节，可以使得另一路绕组的电感值 L_{adj} 发生改变^[68]。所以通过采用副边输出电流的大小，对 L_{adj} 的电流进行调节，可以使得两相的增益达到一致、实现均流。

相对应地，可以用可调电容来矫正谐振参数的偏差，图 4.6(b)为一种可调电容的实现方法^[69]。可以通过双向开关并联一个电容来构建一个可以用占空比调整的等效电容。该等效电容的电容值与双向开关导通的时间有关，可以通过两开关管的导通移相角进行调节。在双向开关的方案的基础上还可以做进一步简化，可以用一个开关并联一个电容即可实现类似的功能。

这两种方法可以实现较好的均流效果，实现方法也并不复杂，在工作频率不高的场合可以进行较好的均流控制，但是在高开关频率模块的均流上，这种方式存在局限。饱和电感通过注入电流利用磁元件的特性进行电感值的调节，所以调节的速度较慢；而可调电容的方案需要对外加谐振电容 C_a 的电压值进行实时采样，在电压过零点处进行开关管的开关切换，由于需要每个开关周期实时采样，在开关频率很高的场合，普通的数字处理器很难达到这么高的采样速率和处理速度。故这种调节谐振阻抗的方式在工作频率较低的场合较适用。

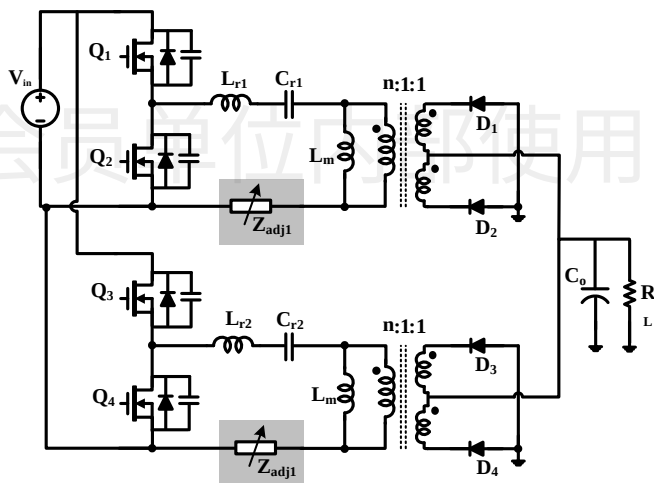


图 4.5 谐振阻抗匹配结构图

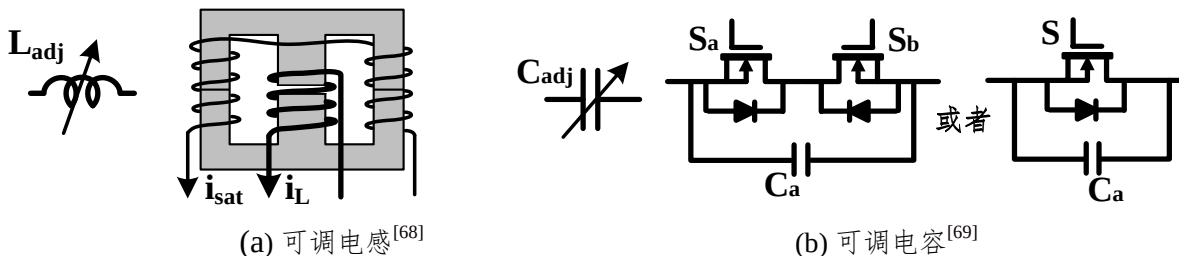


图 4.6 可调电感和可调电容实现方法

B. 输入级解耦

由于谐振参数不同,造成了两路增益不同,如果直接并联,必然会造成电流不均。另外一种方法将输入电压在输入端进行解耦,在输入端串联一级可调的变流器,使得两相谐振电路的输入电压可以根据增益进行调整,使得输入级乘以谐振电路级总增益达到一致,也可以使得两相的电流相平衡^[171],电路结构如图 4.7 所示。每一相的 LLC 电路前端串联一级功率变流器,调节每一相的前段输入功率变流器的增益,使得每一相的总增益相同,从而实现均流。

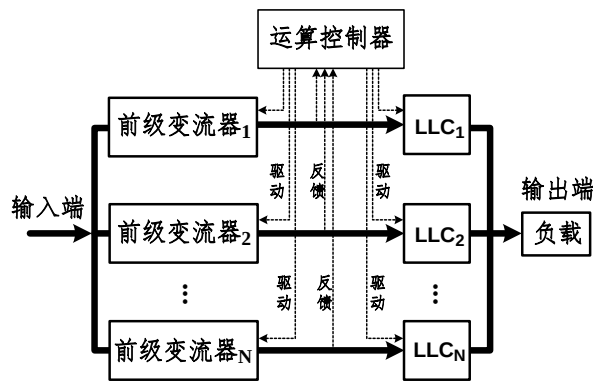


图 4.7 前级串联变流器实现均流

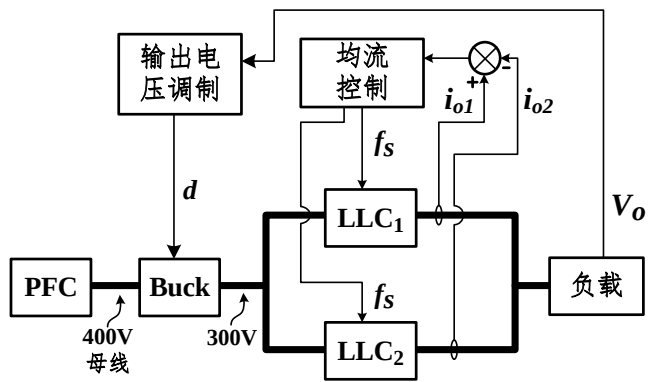


图 4.8 利用增益曲线交点实现均流

但是上述由于每一个谐振电路前端变流器的增益都要进行调整,在电路的结构和控制上都增加了复杂度,利用 LLC 增益曲线的特点,可以将多个前级变流器进行简化,采用单个变流器来实现,控制电路结构图如图 4.8 所示^[66]。由于两路 LLC 的谐振参数偏差,使得两路增益相同的点发生了偏移,但是两条曲线总是存在一个交点,在该交点处,两路 LLC 的增益相同,如图 4.9 所示。可以通过控制算法来实现交点的自动跟踪,让两路 LLC 工作在该增益交点。但是由于该交点的增益不一定符合输入输出的要求,所以前级需要增加一级 Buck 电路使得总的增益符合输入输出的电压增益要求。该方法很巧妙地利用了增益曲线的特性,实现两路 LLC 电路的均流,但是该方法比较适合于两相电路的情况,扩展至多路后增益曲线会存在多个交点,该方法难以直接适用,故其扩展性较差。另外,输入级解耦都需要在前段增加一级变流器,由于所有的功率都经过两级处理,效率也有所牺牲。

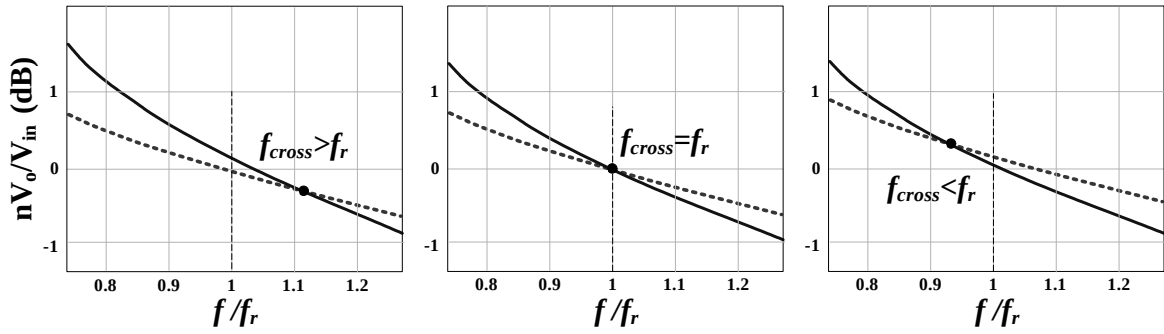


图 4.9 两相谐振电路增益曲线交点分布情况

C. 相位调节

相位调节是指固定驱动信号的占空比和频率，只对桥臂之间的信号进行移相来实现调节的方法。对于全桥型的谐振电路，可以直接通过超前臂和滞后臂之间的移相角的调节实现对传递函数增益的调节，两相的全桥型 LLC 谐振电路拓扑结构参见图 4.10(a)。对移相角的控制直接调节了输出的等效占空比，所以可以实现增益的直接调节。当谐振参数有偏差时，调节移相角使得增益较小的一相的等效占空比增大，可实现两相之间的增益平衡而达到电流的均衡^[170]。这种方法不需要增加额外的元器件，调节方式灵活，但是这种方法仅限于全桥型的 LLC 拓扑。对于半桥型的拓扑，直接调节占空比会失去软开关特性，对于多相的半桥型 LLC 电路，文献^[172]将 LLC 原边变压器原本接地端接到一起，形成“Y”型接法后，也可以通过移相控制实现多相的均流。由于中点 Y 点的电压会根据三相电路的增益情况进行调节，本身就可以对增益的偏差有一定的调节作用，再配合相位角的控制，可以实现较好的均流方式。但是这种自调节作用在三相电路中最有优势，另外，模块之间有直接的相互连接，不利于实现模块化的设计。

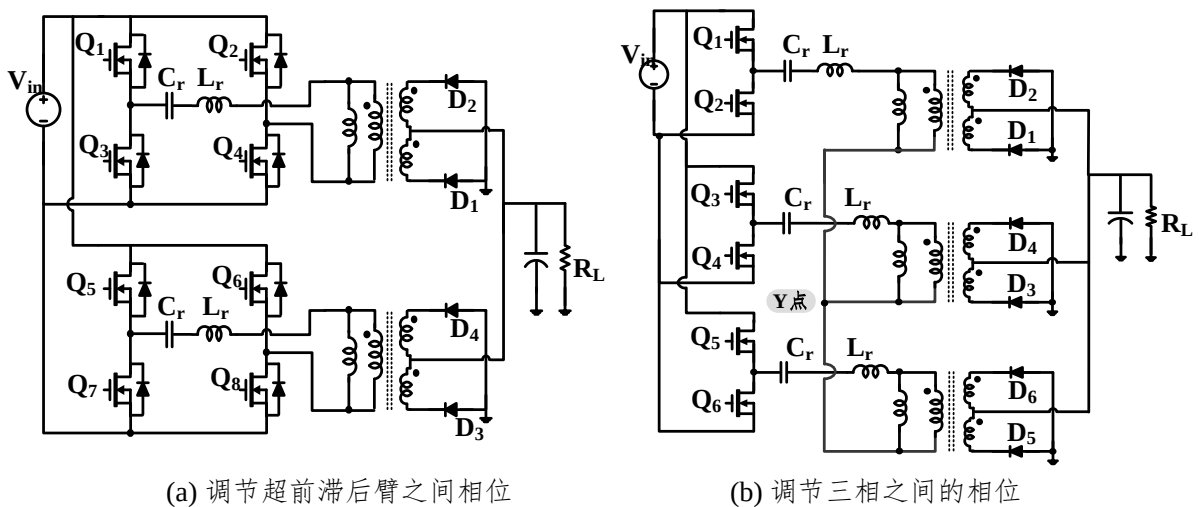


图 4.10 调节相位均流

上述三类应用于交错并联谐振电路的均流方法，每种方法都有一定的优点和局限性，但是针对模块化高功率密度高频的谐振电路的均流控制来说，输入解耦采用两级串联和相位调节法较为适用，但是两级串联的方案增加了控制的复杂性同时也使得效率有所下降，而相位调节法在拓扑结构上有一定的局限性。

4.2 多相 RDCT 谐振拓扑的均流控制

利用 RDCT 拓扑的功率成比例分配调节的特性，可以便捷地实现多相模块化并联，解决传统谐振电路并联时存在的谐振参数的离散性与频率调节所带来的均流问题^[173]，以下针对两相交错并联的 RDCT 拓扑的均流控制方案进行详细的分析讨论。

4.2.1 RDCT 拓扑均流原理分析

为了简化分析，先作三点假设：

1. 两相电路工作于谐振频率点附近，故谐振参数的等效阻抗很小，可近似忽略；
2. 励磁电感值较大，可以忽略励磁电流偏差对输出电流的影响；
3. 各电路元件为理想元件，在原理分析中不考虑寄生参数的影响。

基于以上的假设条件，以下对两相交错并联的 RDCT 拓扑的均流控制方案原理进行详细分析。图 4.11 为两相均流原理的框图。针对每一相电路来说，由于两个变压器原边绕组是相互串联的，所以忽略励磁电感电流的差异的情况下，流过两变压器绕组的电流大小相等，所以通过两变压器各自传递到副边的功率大小之比等于两变压器原边电压之比。在忽略电路损耗的情况下，DC-DC 的输出功率等于 DC-DC 的输出电流 I_{ODC-DC} 乘以总的输出电压；而通过 T_1 输出的功率等于 T_1 的输出电流 I_{ODCT} 乘以输出电压。由于 T_1 变压器整流后的输出端和 DC-DC 的输出端直接相连，所以输出电压相等， I_{ODC-DC} 和 I_{ODCT} 之比就等于两变压器所处理的功率之比。根据第三章的内容，将 k 定义为单相电路中通过 DC-DC 级处理功率与总输出功率的比例，所以可以得到 I_{ODC-DC} 和 I_{ODCT} 之比如(4.2)式所示：

$$\frac{I_{ODC-DC}}{I_{ODCT}} = \frac{P_{T2}}{P_{T1}} = \frac{V_{in}/2 - n \cdot V_o}{n \cdot V_o} = \frac{k}{1-k} \quad (4.2)$$

可见 I_{ODC-DC} 和 I_{ODCT} 之比为由 k 所决定，而 k 的值又由两个变压器的匝比 m 、 n 以及输入输出电压所决定。对于多相的 RDCT 电路而言，可以假定每一相的变压器的匝数相同，由于输入和输出是并联的，所以对于每一相电路而言 k 相等，所以有(4.3)式成立。也就是说，对于一个结构相同的多相 RDCT 而言，通过 DCT 和通过 DC-DC 的电流总是成相同比例的。

$$\frac{I_{ODC-DC1}}{I_{ODCT1}} = \frac{I_{ODC-DC2}}{I_{ODCT2}} = \dots = \frac{I_{ODC-DCn}}{I_{ODCTn}} = \frac{k}{1-k} \quad (4.3)$$

根据(4.3)可知，为了实现每一相总输出电流的均分，只需要实现每一路 DC-DC 的输出电流相同即可保证 DCT 的输出电流相同，也就实现了总的每一相的均流。由于 DC-DC 变流器是采用 PWM 控制，可以通过电流环控制或主从均流等方式实现多相之间的负载均分，进而解决了传统谐振变流器多相交错并联时不可调和的矛盾。

根据上述原理，只要使得 $I_{ODC-DC1}$ 与 $I_{ODC-DC2}$ 相等，即可使 I_{O1} 与 I_{O2} 相等。而 DC-DC 是采用 PWM 控制的不隔离型变流器，这样就将多相调频谐振电路的均流问题转化为多相 PWM 调制的 DC-DC 电路的调制问题。

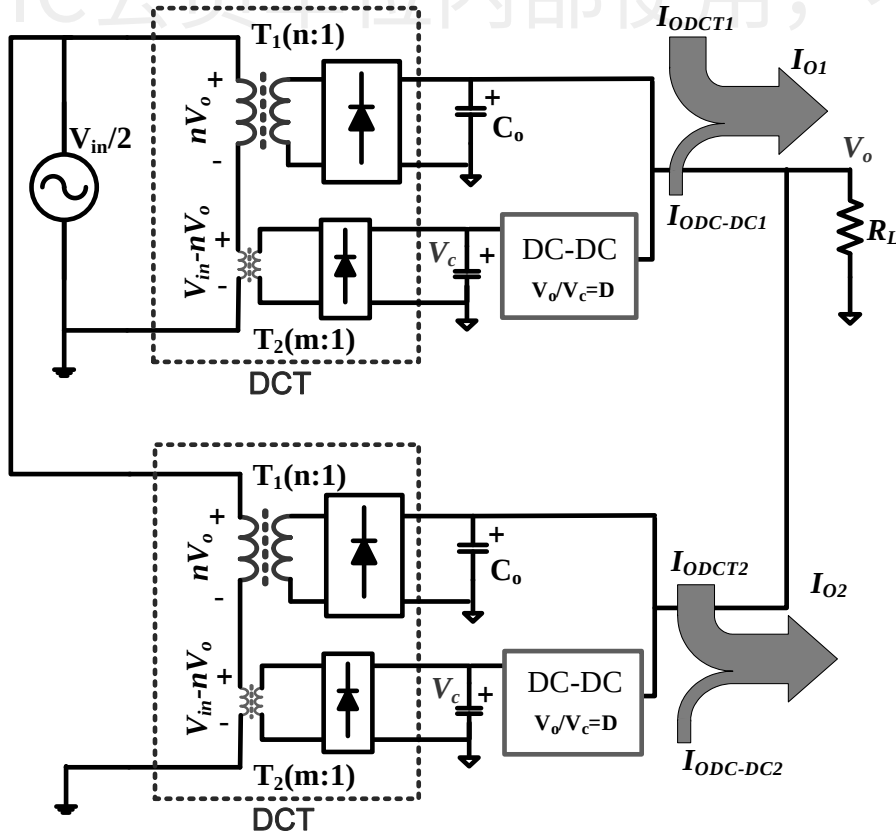


图 4.11 均流原理框图

4.2.2 DC-DC 的均流控制

PWM 型变流器的均流控制由于仅需要对占空比进行调节, 不存在交错并联与频率调节上的矛盾, 故其均流控制的方法比交错并联型谐振电路来得更加容易。PWM 型变流器的均流控制有多种方案可以实现。无源的可以使用下垂法, 利用自身的阻抗进行均流, 有源的均流方式又可以就环路控制法及均流母线的形成进行分类, 文献^[167, 174]对几种控制策略进行了详细的比较, 此处不再赘述。

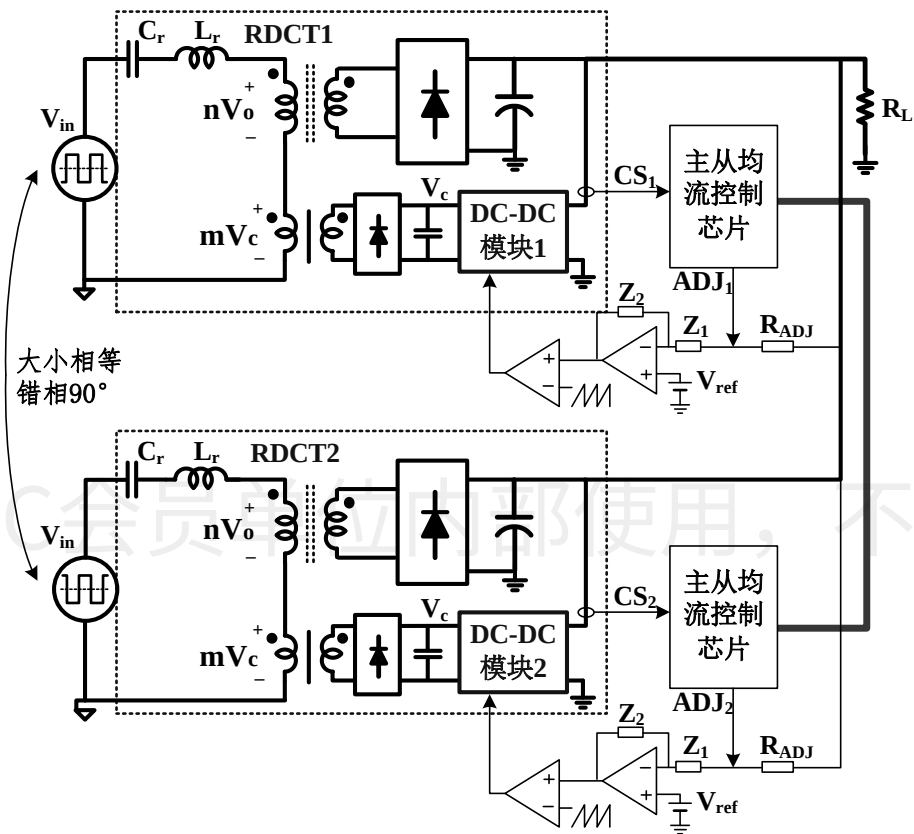


图 4.12 双相 RDCT 样机结构图

其中电流外环控制加主从均流形成均流母线的方法有较好的容错性和稳定性, 并且有很多商用的控制芯片可以直接简单可靠地实现多模块的均流控制, 故实验中采用了主从均流芯片 UCC39002 来实现电流均流外环以及均流母线的形成, 实现两相 Buck 电路的均流控制。两相 RDCT 的均流控制框图参见图 4.12。图中将 RDCT 拓扑的原边和副边整流等结构进行了简化, 着重针对 DC-DC 模块的均流结构进行介绍。文中 DC-DC 模块采用 Buck 拓扑, 其中 CS 为 Buck 电路的输出电流采样信号; ADJ 为主从均流控制芯片输出的电流与均流母线的差值所决定的注入的电流信号; 该电流通过 R_{ADJ} 对反馈的电压信

号进行调节,进而调节 Buck 电路的占空比,最终使得 CS 的采样信号与均流母线相等来实现两路电流的均衡。

4.2.3 双相 RDCT 的均流度分析

实际电路中,参数的离散性和精度会对最终两路输出电流的均流效果产生影响,以下对几个与均流度相关的因素进行分析。

A. 电流分配比例的偏差

通过占空比的调节进行均流,其本质上是调节电压增益使得两相电路的电压增益相同来实现电流的平均分配。根据图 4.11 的模型,可以得到单相 RDCT 满足(4.4)式:

$$nV_o + mV_c = nV_o + m \frac{V_o}{D} = 0.5V_{in} \quad (4.4)$$

基于第三章的样机参数,采用 n 等于 4、 m 等于 0.35,于是可以求得电路的归一化增益表达式如(4.5)所示,相应的增益曲线参见图 4.13。

$$G = \frac{nV_o}{0.5V_{in}} = \frac{nD}{nD + m} \quad (4.5)$$

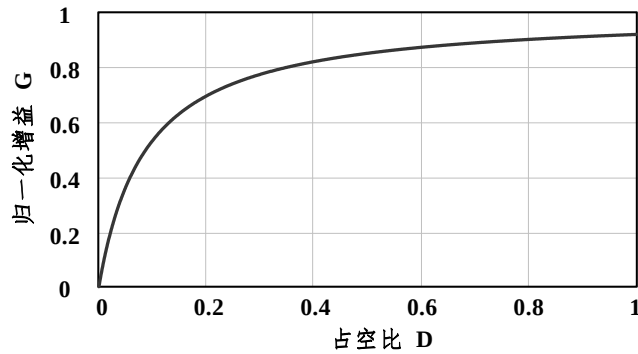


图 4.13 RDCT 的归一化增益曲线 ($n=4, m=0.35$)

也就是说,该电路拓扑中 Buck 电路通过调节占空比 D ,来改变 V_c 和 V_o 之间的电压关系,从而对整个 RDCT 电路的增益进行调节。所以当多路并联时,由于电路元器件参数造成的增益偏差可以通过占空比调节进行补偿,从而实现多路间电流的均衡。

但是在占空比进行调节的同时,RDCT 中通过 DCT 部分的电流和通过 DC-DC 的电流之间的比例也随之发生改变,两者的关系参见(4.6)。

$$\frac{i_{ODCT}}{i_{ODC-DC}} = \frac{P_{T1}}{P_{T2}} = \frac{nV_o}{mV_c} = \frac{nD}{m} \quad (4.6)$$

所以通过 DC-DC 的电流均衡实现总输出电流均衡的方式在理论上是会存在一定偏差的, 这部分的偏差会随着两相之间增益的差距增大而增大, 由于两相之间的阻抗偏差越大, 需要调节的占空比 D 的偏差也就会随之增大, 从而使得两相 V_c 电压偏差增大。所以当 i_{ODC-DC} 电流完全相等时, i_{ODCT} 的相差会随着 V_c 的偏差而发生相应改变, 从而使得总输出电流无法完全均衡。

当然, 变压器匝比的偏差对均流效果也有很大影响, 但是一般变压器的匝数一致性是比较容易保证的, 尤其是当在高频应用时采用平面变压器, 匝数和寄生参数具有良好的的一致性, 故匝数比对总均流度的偏差影响此处忽略不计。

B. 谐振参数和导通阻抗偏差

均流度的偏差直接受到电路稳态增益偏差的影响。谐振参数的偏差和电路导通阻抗的偏差都会对电路的稳态增益产生影响。

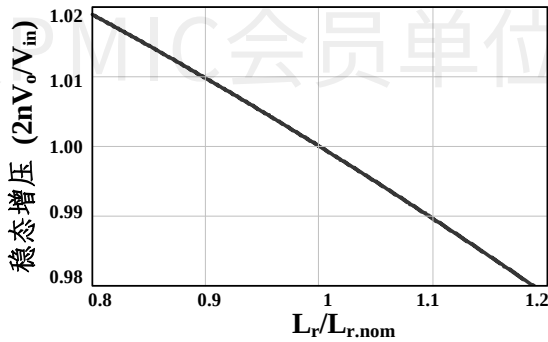


图 4.14 谐振电感值与稳态增益关系曲线

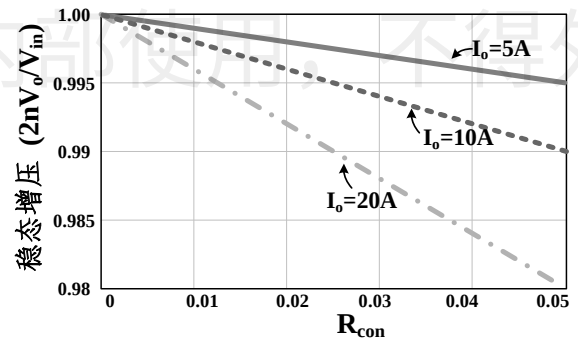


图 4.15 导通阻抗与稳态增益关系曲线

图 4.14 是根据 LLC 基波等效后的电路模型求得的谐振电感值与稳态增益的曲线, 其中 $L_{r,nom}$ 为额定电感值, L_r 为实际电感值。当 L_r 为额定值时, 电路的稳态增益为理想值 1, 而当 L_r 发生变化时, 对于的稳态增益也发生变化, 电路工作点也偏离了设定的谐振点。谐振电容值 C_r 对电路增益也有类似的影响, 此处不再赘述。

图 4.15 为导通阻抗与稳态增益的关系, 导通阻抗对稳态增益的影响可以通过(4.7)式来说明。

$$V_o = \frac{V_{in}}{2n} - I_o \cdot R_{con} \quad (4.7)$$

其中 R_{con} 为折算到副边的等效输出阻抗, 包括回路中开关元件的导通阻抗、变压器绕组阻抗和 PCB 回路阻抗等。导通阻抗和负载电流越大都会使得稳态增益下降越严重。

稳态增益偏差越大、为了实现稳态增益一致而需要对 V_c 电压的调节偏差就越大, 导致两路电路的功率分配比例偏差也随之增大, 故总输出电流的偏差也会有所增加。

C. Buck 采样精度偏差

由于两路输出均流是通过两路 Buck 电路的均流来实现的, 所以两相 Buck 的均流效果直接影响到总输出电流的均流精度。由于采样电阻或者电流互感器等采样设备之间存在一定的偏差值, 会导致两相采样的电流有一定程度的偏差, 用 δ 表示, 则两路 DC-DC 的输出电流满足(4.8)式的关系:

$$I_{DCDC1} = (1 + \delta) \cdot I_{DCDC2} \quad (4.8)$$

又因为假设 DCT 部分的各项参数均一致, 可得以下关系:

$$\begin{cases} I_{O1} = I_{DCDC1} / k \\ I_{O2} = I_{DCDC2} / k \end{cases} \quad (4.9)$$

可以得到 $\frac{I_{O1}}{I_{O2}} = 1 + \delta$ 。由于输出的电流是 DC-DC 的输出电流的 $1/k$ 倍, 所以 DC-DC 输出电流的差值会使得输出总电流的差值得到 $1/k$ 倍的放大。

D. 励磁电感偏差

由于实验中磁芯的偏差以及气隙等原因, 很难保证两路变压器的励磁电感完全相同, 励磁电感的偏差对采用上述的均流控制方案的均流度也存在一定影响。图 4.16 为考虑励磁电感后的 RDCT 的简化电路模型。其中 i_p 为原边谐振腔电流, i_{Lm1} 和 i_{Lm2} 分别为两励磁电感电流。通过 T_1 变压器流出的电流标为 i_{ODCT} 、通过 DC-DC 的输出电流标为 i_{ODC-DC} 。忽略 DC-DC 部分以及变压器部分的损耗, 由于副边直接相连至共同的输出电压, 可以得到 i_{ODCT} 和 i_{ODC-DC} 之比即为 T_1 和 T_2 的输出功率之比。电流比表达式参见(4.10)。

$$\frac{i_{ODCT}}{i_{OD2D}} = \frac{P_{T1}}{P_{T2}} = \frac{nV_o \cdot (i_p - i_{Lm1})}{mV_c \cdot (i_p - i_{Lm2})} = \frac{nD \cdot (i_p - i_{Lm1})}{m \cdot (i_p - i_{Lm2})} \quad (4.10)$$

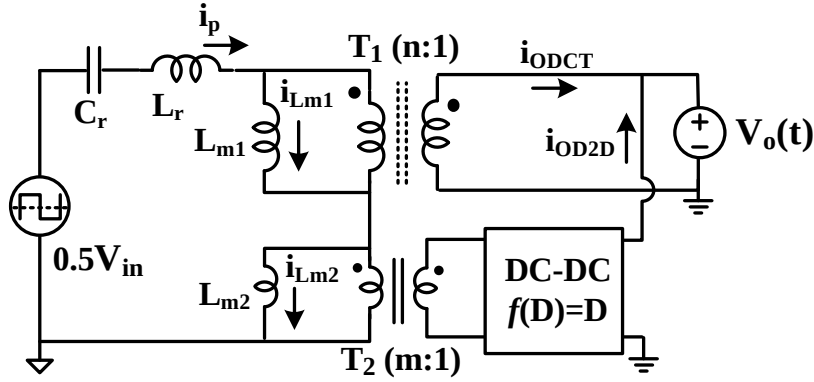


图 4.16 考虑励磁电感的简化电路模型

当忽略励磁电感电流的偏差时，这部分即可化简为(4.2)和(4.6)式。但是考虑这部分偏差时，就会对输出电流的均流度产生影响。在负载较重时，由于 i_{Lm1} 和 i_{Lm2} 相比于 i_p 电流要小很多，励磁电感的电流所造成的比例的偏差几乎可以忽略不计，故这部分的偏差对总的均流结果几乎没有影响。但是随着负载的减轻，励磁电感电流较总电流的比重越来越大，会导致其对电流偏差的影响越来越大。

所以在设计变压器参数的时候，对于单相 RDCT 而言，对于励磁电感的设计，除了要保证原边开关管的软开关之外，尽量使得两励磁电流的大小接近，可获得更好的均流效果，另外两相之间的参数一致性也有利于两相均流精度的提高。由于采用平面变压器和 PCB 的绕组设计，故在参数设计上可以实现更好的一致性，也更容易进行精确的设计和

E. 电流采样点的影响

电流采样点的位置直接影响到总输出电流的均流效果。前文所描述的通过 DC-DC 的均流来实现总电流的平衡，其采样点在 DC-DC 的输出端，电路结构如图 4.17(a)所示。该均流策略通过对 DC-DC 的输出电流进行均流来实现总电流的均衡，是间接均流，所以存在总均流度受各个参数影响的问题。一种可以将这个电流分配的偏差消除的方式是直接采样总输出电流进行均流，如图 4.17(b)所示，直接采样总输出电流进行均流，其采样点在总输出端。虽然(b)中直接采样总电流的方法受参数偏差影响较小，但是由于采样直流电流，一般采用测量采样电阻电压的方式，所以(a)中的采样电流远小于(b)中的采样电流，在采样电阻上的损耗也更小。这个优势在低压大电流场合尤其明显。仅考虑谐振参数的偏差($\pm 5\%$)所需要矫正的占空比的变化也较小，所以对输出电流的均流效果的影响

不大，在均流误差允许范围内，同时为了减小大电流时的采样损耗，仍采用 4.14(a) 中的采样点实现本章的均流控制。

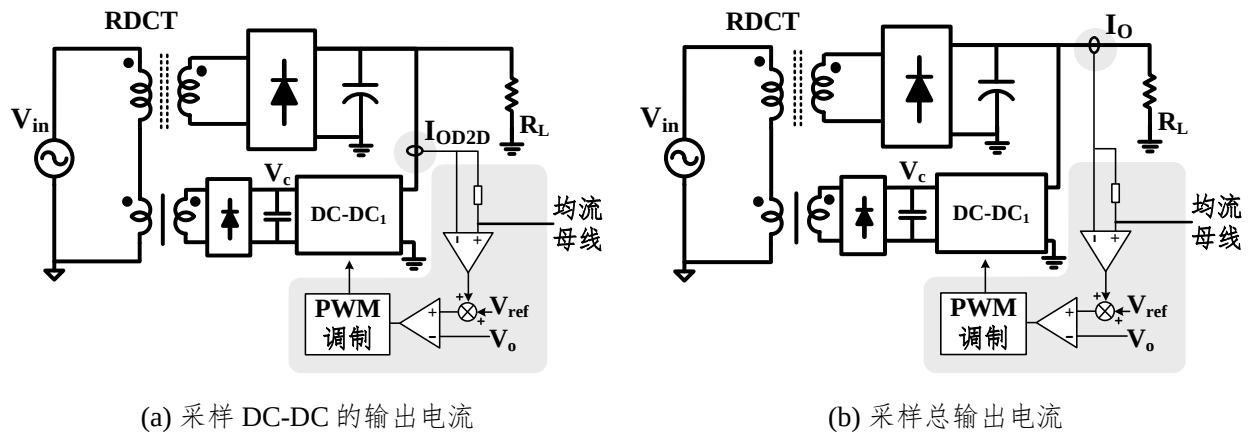


图 4.17 两种电流采样点示意图

4.2.4 高频下的输出电流纹波与电压纹波

两相交错并联能够有效地减小输出电流纹波和输出电压纹波，常用的对输出电容纹波的分析是将输出电流等效为理想的正弦波形对输出电容的电压和电流进行分析，但是在高频工作场合，由于原边开关管的结电容充放电对死区时间的要求，通常等效占空比较小，并非 0.5，另外，在高频场合，由于开关周期较短，为了保证软开关的实现，励磁电感一般设计得比较小，使得励磁电感电流在死区时间能够完全实现结电容的充放电，保证 ZVS 开通的实现。故高频场合下，励磁电流和等效占空比对输出电压纹波的影响较大，对这部分内容的分析有着实际的意义。

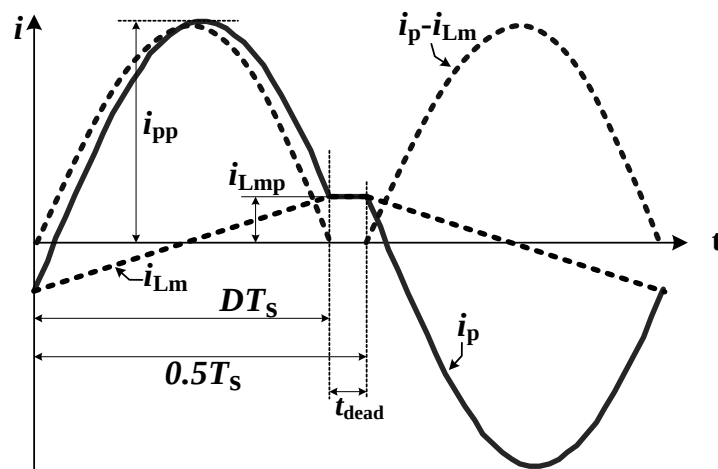


图 4.18 LLC 纹波分析模型

对输出纹波的分析基于的模型参见图 4.18。其中 i_p 为原边谐振腔电流波形， i_{Lm} 为励磁电流， $i_p - i_{Lm}$ 即为传递到副边的电流波形，此电流乘以变压器匝比 n ，即为实际副边的电流波形，它的平均值即输出电流。此处以原边等效值进行分析。由于高频情况下的死区较大，故考虑死区 t_{dead} ，等效占空比为 D 。

在谐振过程中，将原边谐振电流波形等效为理想正弦波形，而励磁电感电流是一条以固定斜率变化的斜线。在死区过程中，假设励磁电感和原边电流波形为直线，输出电流为零。在计算过程中保证输出电流平均值和开关周期保持不变，单相和两相交错并联的输出电容值相同。

$$\begin{cases} i_p(t) = i_{pp} \cdot \sin(\omega t + \theta) \\ i_{Lm}(t) = -i_{Lmp} + k \cdot t \end{cases} \quad (4.11)$$

$$\text{其中在 } DT_s \text{ 内有 } k = \frac{2i_{Lmp}}{0.5T_s} = \frac{nV_o}{L_m}, \quad \omega = \frac{\omega_0}{2D} = \frac{\pi}{DT_s}。$$

当两相电路交错并联时，假设两路电流均流，则每一路的整流后的输出电流的时域表达式如(4.12)所示。

$$\begin{cases} i_1(t) = n \cdot [i_p(t) - i_{Lm}(t)] \\ i_2(t) = n \cdot [i_p(t + \pi/2) - i_{Lm}(t + \pi/2)] \end{cases} \quad (4.12)$$

交错并联电路的输出电流为两路电流的平均值之和，即为(4.13)式。

$$i_o = \text{avg}[i_1(t) + i_2(t)] = \frac{1}{T_s} \int_0^{T_s} [i_1(t) + i_2(t)] dt \quad (4.13)$$

输出电容的电压纹波波形为电流的交流分量在电容上产生的电压变化，故输出电压的波形 $v_o(t)$ 以及输出纹波的峰峰值 V_{ripple} 其表达式参见(4.14)。

$$\begin{cases} v_o(t) = \frac{1}{C_o} \int_0^t [i_1(t) + i_2(t) - i_o] dt \\ V_{\text{ripple}} = v_o(t)_{\max} - v_o(t)_{\min} \end{cases} \quad (4.14)$$

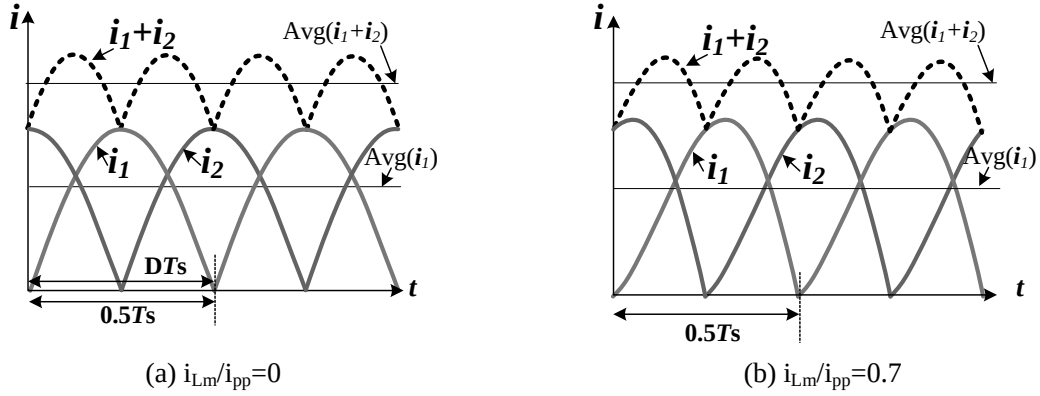


图 4.19 不同励磁电感下的输出电流纹波

根据图 4.18 的模型，可以求解出不同励磁电感大小和占空比下的输出电流纹波和输出电压纹波的关系。

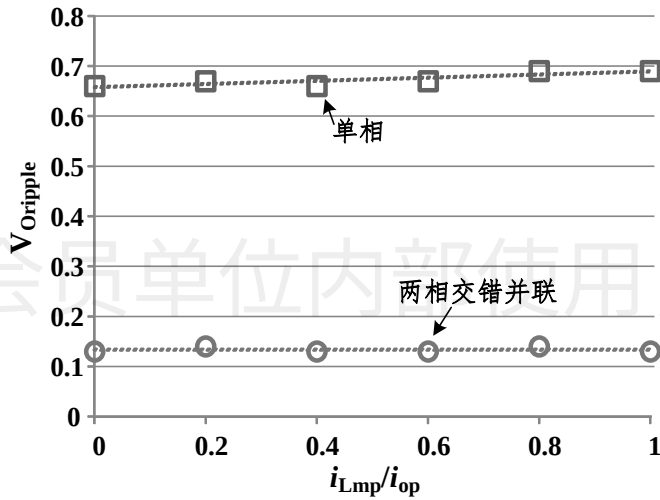


图 4.20 输出电压纹波与励磁电流 ($D=0.5, f_s=1\text{MHz}, C_o=25\mu\text{H}, i_o=20\text{A}$)

在保持占空比和输出平均电流不变的情况下改变励磁电流的斜率，则副边输出电流的波形会有所倾斜，图 4.19 为在不同励磁电流下的分别两相的电流波形和交错并联后的总输出电流纹波。其中图 4.19(a)为励磁电感无穷大，励磁电流为零的理想情况下的电流波形而图 4.19(b)为励磁电感电流最大值为原边正弦电流最大值的 0.7 倍时的输出电流波形，由于励磁电感电流的存在，相比于(a)中的波形，明显向右侧偏斜，但是总的交错并联后的输出电流纹波大小相差不大。根据(4.14)式对电压纹波求解，两相交错并联后的输出电压纹波和单相的输出电压纹波大小参见图 4.20，其中 i_{op} 为 i_p-i_{Lm} 的平均值。在计算过程中保持 $i_{op}=1\text{A}$ 。从曲线上看，单相的纹波较大，经过交错并联后，纹波明显减小，大约为单相时电压纹波的五分之一左右。但是单相和两相交错并联后的电压纹波随励磁

电流的大小变化很小，励磁电流从小到大变化，交错后的电压纹波几乎没有变化。所以，励磁电流对于交错并联的电压纹波大小影响较小。

图 4.21 为两相交错并联的电流与其电流纹波示意图。其中(a)(b)(c)分别为占空比为 0.5、0.38 和 0.25 时的情况。结合图 4.22 可以看出，当占空比在 0.35-0.4 左右时，两相交错并联的纹波抵消效果最明显，其电流纹波值最小，相应的输出电压纹波也最小。所以针对高频 LLC 的应用来说，等效的占空比变小并不一定会使得输出纹波变大，相反地，在适当程度的死区时间，反而能够更有效地减小输出电压纹波。

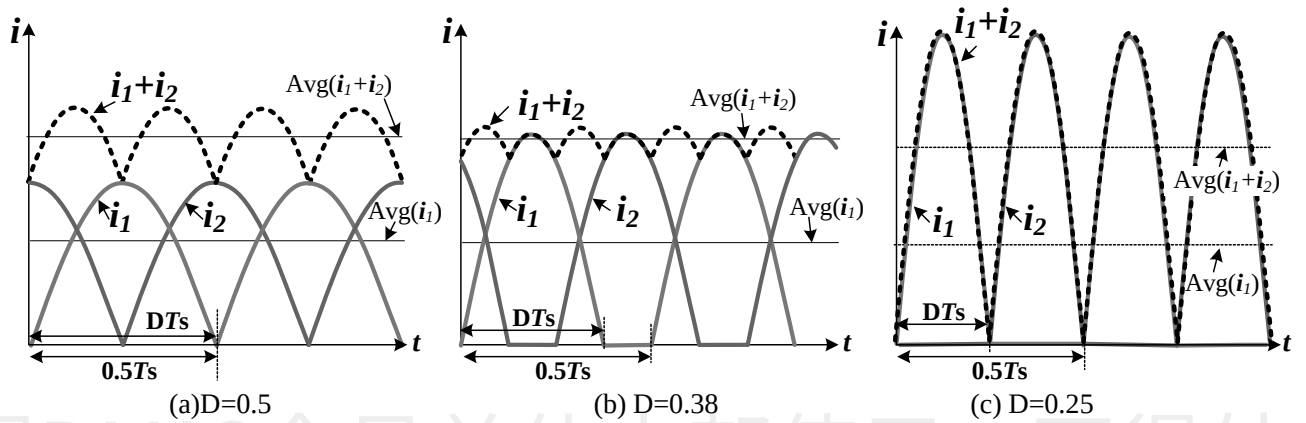


图 4.21 不同占空比下的输出电流纹波

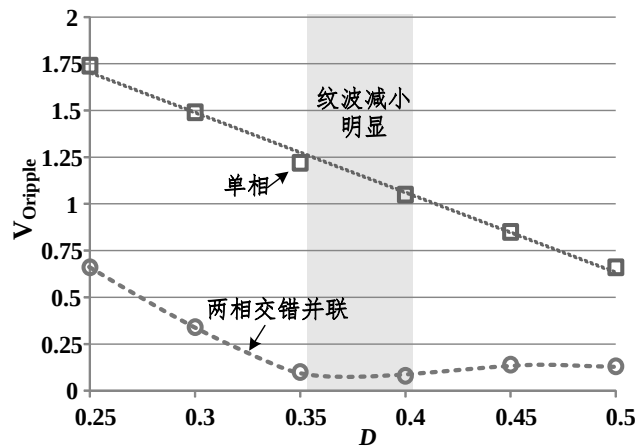


图 4.22 输出电压纹波与占空比 ($L_m=\infty$, $f_s=1\text{MHz}$, $i_o=20\text{A}$, $C_o=25\mu\text{H}$)

图 4.22 为输出电压纹波在不同占空比下的变化曲线。其中方形数据代表单相 LLC 在不同占空比下的输出电压纹波，而圆形数据代表两相交错并联 LLC 在不同占空比下的输出电压纹波。针对单相电路，随着占空比从 0.25 增加至 0.5，电压纹波随之减小。这是因为占空比越小，也就意味着死区时间段越长，这段时间内由输出电容给负载提供能

量，电压下降，这个时间越长，相对的纹波也会越大。对于两相交错并联的波形，其电压纹波随着占空比的增大先减小，后增大。

4.2.5 轻载效率优化

多相交错并联除了减小输出的电压和电流纹波外，另外一个好处是可以通过轻载时的切相控制（Phase Shedding）来优化轻载效率。

所谓的切相控制就是当负载较轻时，可以关闭某几相电路，即减少工作的相数来提高轻载时的效率。图 4.23 为切相控制提高效率的一个效率曲线的示意图。其中虚线为一个典型的单相 LLC 电路的效率曲线。一般负载较轻时，开关损耗驱动损耗等占主导，负载越轻效率越低；而负载较重时，导通损耗占主导，由于导通损耗随输出电流呈平方的关系增加，所以效率曲线在负载较重时也会下降。假设每一路的工作情况完全相同，也就是说每一路处理相同的功率时效率相同。则当两相两路同时工作时，效率曲线可以等效看做在横轴方向扩展了两倍，如图 4.23 中实线所示。对于两相电路来说，输出功率为 P_o 时的效率与单相电路输出 $0.5P_o$ 时的效率相同。

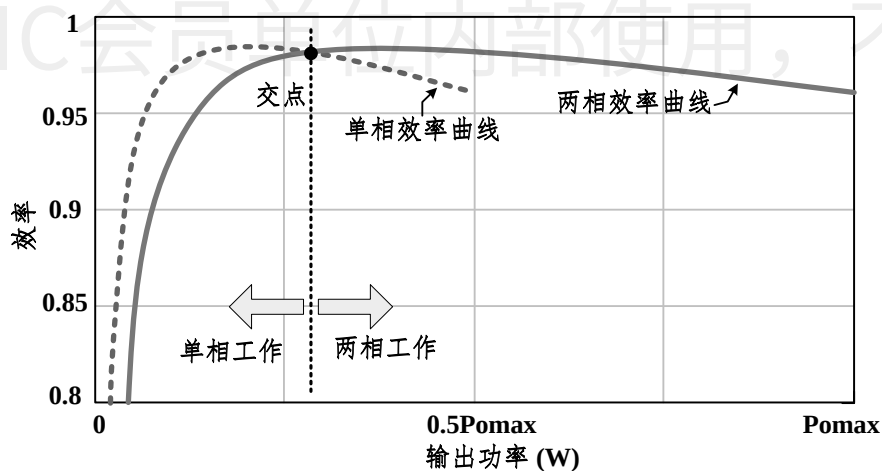


图 4.23 切相控制提高轻载效率

由于曲线在重载时下降，所以两者通常会存在一个交点，如图 4.23 所示。即此时的输出功率为 P_{cross} 。当输出功率小于 P_{cross} 时，单相工作效率较高，而当输出功率大于 P_{cross} 时，两相共同工作效率较高。

故采用切相控制即正常情况下两相交错并联共同工作，而当输出功率小于 P_{cross} 时，关闭其中一相电路，只单相工作，来获得较高的轻载效率。

4.2.6 仿真结果与实验验证

为了验证原理的可行性, 利用仿真软件对两相传统的 LLC-DCT 和采用主从均流控制模式的两相 RDCT 拓扑进行仿真, 比较其两相的均流效果。

图 4.24 为两相传统的 LLC-DCT 的仿真结构框图, 谐振参数 L_r 和 C_r 存在 5% 以内的偏差, 其余参数两相完全一致, 原边同频移相 90° 驱动。图 4.25 为采用均流母线控制的两相 RDCT 仿真结构框图。均流母线由两路的输出电流信号采用平均法获得, 每一路的输出电流与均流母线比较, 得到的误差信号来调节电压的参考信号, 直到输出电流的大小与均流母线的大小相一致。

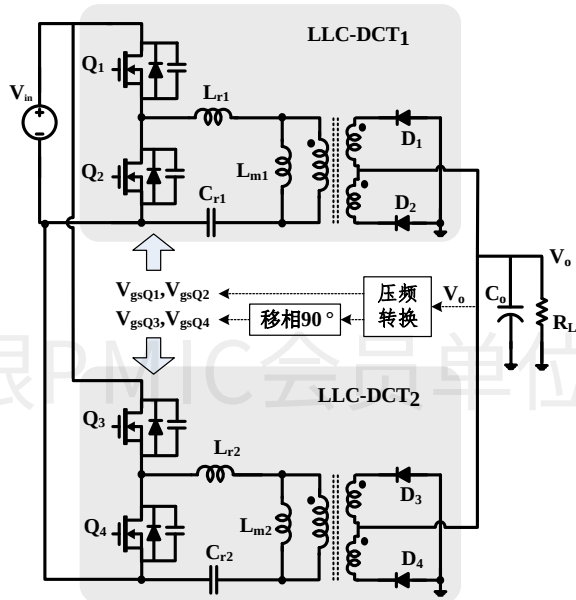


图 4.24 两相 LLC-DCT 仿真结构框图

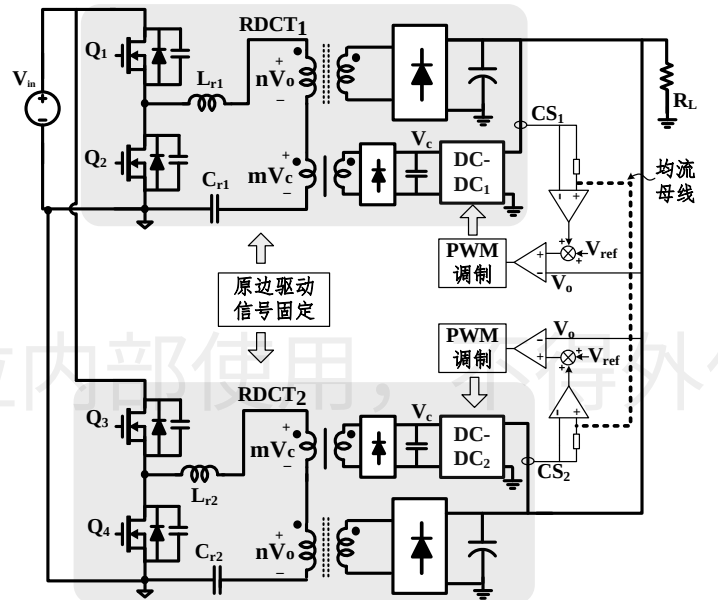


图 4.25 两相 RDCT 仿真结构框图

仿真过程中以第一相为基准, 谐振参数保持为额定值, 分别调节第二相电路的谐振参数 L_r 和 C_r 的值, 定义两相的偏差值为:

$$Tolerance = \frac{L_{r2}}{L_{r1}} - 1 \text{ or } \frac{C_{r2}}{C_{r1}} - 1 \quad (4.15)$$

其中 $L_{r1}=L_{r,nom}$, $C_{r1}=C_{r,nom}$ 。

图 4.26 为在谐振电容偏差 5%, 输出电流为 20A 时的仿真输出波形, 没有采用任何均流控制的两相 LLC-DCT 电路的输出电流验证不均, 两路电流稳定时分别为 3A 和 17A

左右(图 4. 26(a))。在对 RDCT 电路中的 buck 电路采用了均流控制后, 两路输出电流相等, 平均值都约为 10A, 如图 4. 26(b)所示。

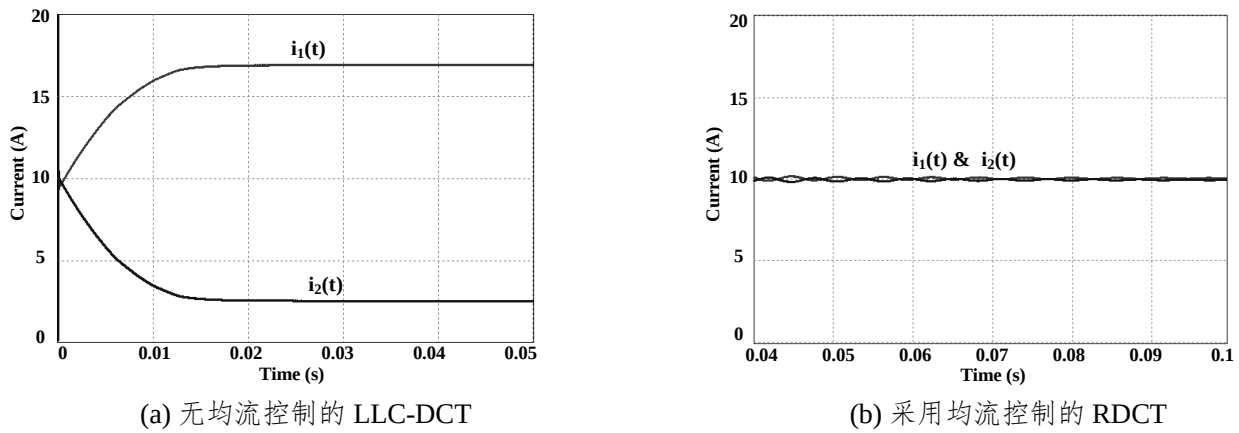


图 4. 26 均流仿真波形

逐步改变谐振参数的偏差, 还可以绘制出两相输出电流平均值的差和谐振参数偏差的关系曲线, 如图 4. 27 所示。负载电流为 20A。图中虚线为两相 LLC-DCT, 实线为提出的 RDCT 的仿真结果。具体曲线对应的变量已在图中标出。

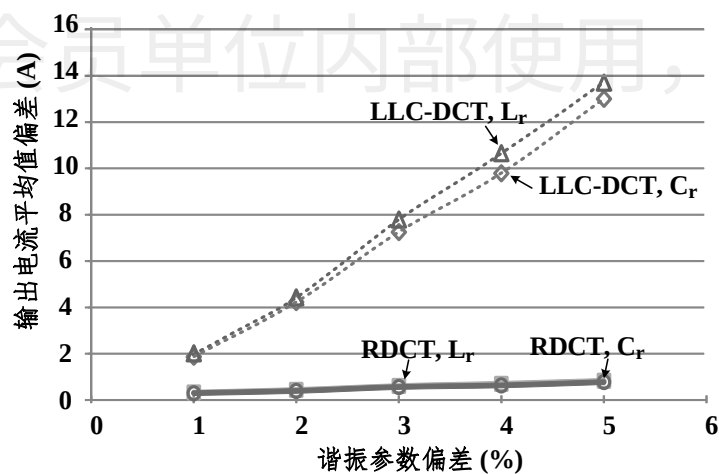


图 4. 27 不同谐振参数下的均流度仿真结果

从图 4. 27 可以看出, 传统的两相 LLC-DCT 的均流程度对谐振参数的偏差非常敏感, 5%的偏差已经使得两路的负载电流达到接近 14A 的电流偏差(负载 20A), 也就是一路 3A, 另一路 17A。但是采用 RDCT 拓扑并采用了均流控制之后, 两路的电流偏差基本得到了消除, 电路达到了良好的均流效果。虽然随着谐振参数偏差的增大, 需要调节的程度随之增大, 两相电路 V_c 电压的偏差逐渐增大, 但在理想情况下, 这部分的影响较小, 在仿真结果中, 在 5%偏差时的输出电流偏差在 0.7A 左右。

RDCX 拓扑采用均流控制后, 在偏差允许范围内可实现较好的均流控制, 以下就各参数对均流度的影响进行仿真验证。

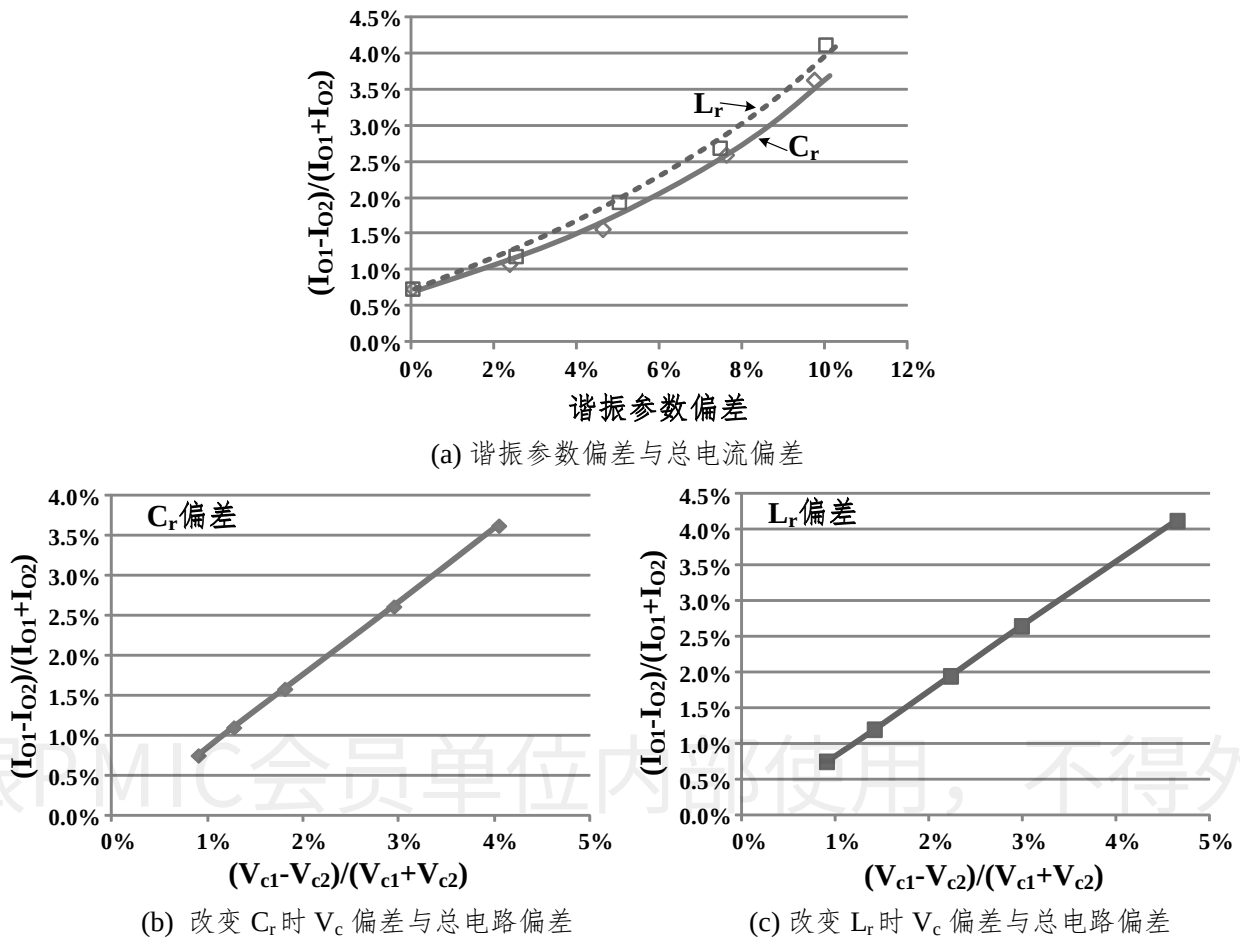


图 4.28 谐振参数偏差对均流度的影响($V_{in}=400V, V_o=45V, I_o=40A$)

图 4.28(a)为不同谐振参数偏差对两相 RDCT 输出电流均流度的影响(数据参见附录一), 其中虚线为谐振电感值存在偏差时的仿真结果; 实线为谐振电容值存在偏差时的仿真结果。可见随着谐振参数偏差的逐步增大, 两相 RDCT 输出电流偏差也会随之有所增加。这是由于随着谐振参数偏差的增加, 两相电路的增益偏差也随着增大, 为了实现两相电路增益的一致, 需要的占空比变化也随之增大。占空比的变化体现在两相的 Buck 输入电压 V_c 的电压差上。图 4.28(b)和(c)分别为谐振电容和电感值发生偏差时的两相输出电流偏差和 V_c 电压偏差的关系图, 其中的数据和(a)中的各个测试点相对应。从图中可知, 输出电流的偏差和 V_c 电压偏差线性相关, 这也证明了两路 V_c 电压不同是造成两路 RDCT 中的功率分配比例发生偏差而使得总输出电流发生偏差的原因。

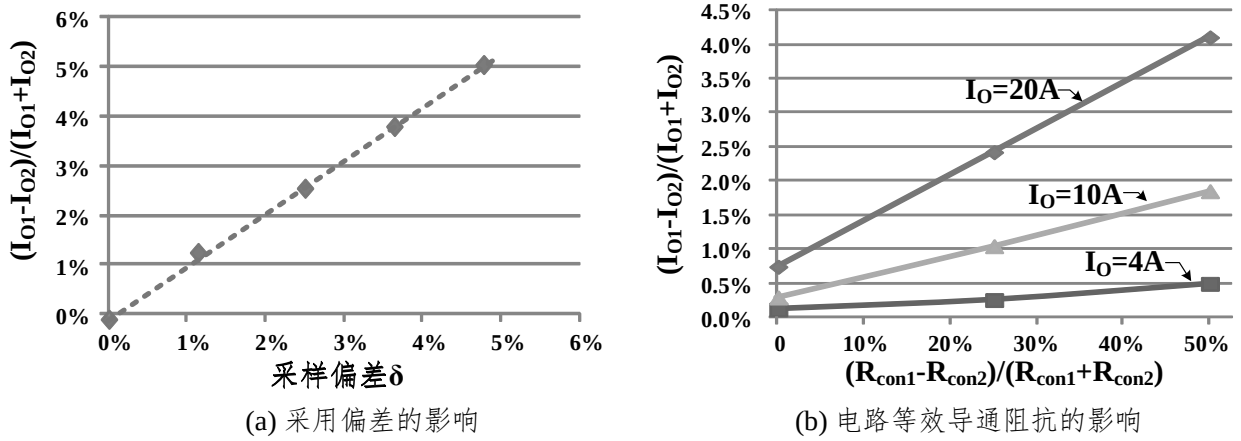


图 4.29 采用偏差和电路等效阻抗偏差对均流度的影响($V_{in}=400V, V_o=45V, I_o=40A$)

图 4.29(a)为采样偏差对输出总电流均流度的影响（数据参见附录二）。在仿真过程中通过改变采样倍率来模拟实际中的采样偏差。从图中可知，随着采样偏差的增加，使得两路 buck 的电流存在偏差，总电流与 buck 的输出电流存在比例关系，随着两路 Buck 输出电流的偏差增大，输出总电流的偏差也随着增大。图 4.29(b)为电路中等效阻抗对输出均流度的影响（数据参见附录三）。此等效阻抗包括电路中开关器件的导通阻抗、变压器绕组阻抗以及线路 PCB 阻抗。从图中的曲线可以看出，随着偏差的增大，总输出电流的偏差也会变大，但是一般两路之间的阻抗偏差不会超过 5%，故该偏差对总均流度的影响较小。此外，随着负载电流的增大，偏差也会增加。这是由于随着电流增大，等效阻抗上的电压差随之变大，所以需要更大的 V_c 电压偏差来纠正增益的不同，从而也使得功率分配比例发生改变。

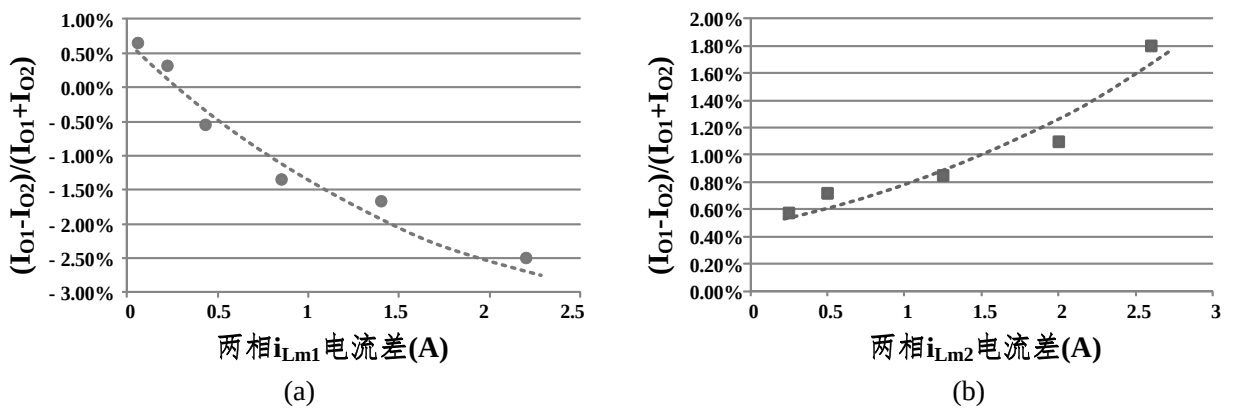


图 4.30 励磁电流对均流度的影响($V_{in}=400V, V_o=45V, I_o=40A$)

图 4.30 为励磁电感电流偏差对两路 RDCT 电路均流度影响的仿真结果（数据参见附录四），仿真过程中调节第一相电路中 i_{Lm1} 和 i_{Lm2} 的电流，而保持第二相中的参数不

变。图 4.30(a)表明随着第一相中 i_{Lm1} 电流的增大, I_{o1} 减小而 I_{o2} 增大, 两输出电流的相对偏差随着励磁电流偏差的增加而增大, 该结论与(4.10)式中对输出电流与 i_{Lm1} 关系的描述相一致。图 4.30(b)为随着第一相中 i_{Lm2} 电流的增大, I_{o1} 增大而 I_{o2} 减小, 也验证了(4.10)中 i_{Lm2} 与输出电流正相关的关系。

根据上述的分析搭建了两相 RDCT 的样机来对均流效果进行验证。主功率部分结构和第三章的分析相一致, 单相模块的参数和结构参见图 4.31, 另外一相参数与之相同, 两相之间输入输出直接并联, 均流母线相连接。DC-DC 采用 buck 电路实现, 此处不再赘述。主要增加了两相 Buck 的均流电路, 采用负载均分芯片 UCC39002 实现, 主要实验电路原理如图 4.12 所示。其中两路 RDCT 原边驱动频率相同, 但是错相 90° 交错并联控制, 副边采用二极管整流, Buck 的驱动和控制采用芯片 NCP1034 实现。

样机照片参见图 4.32。

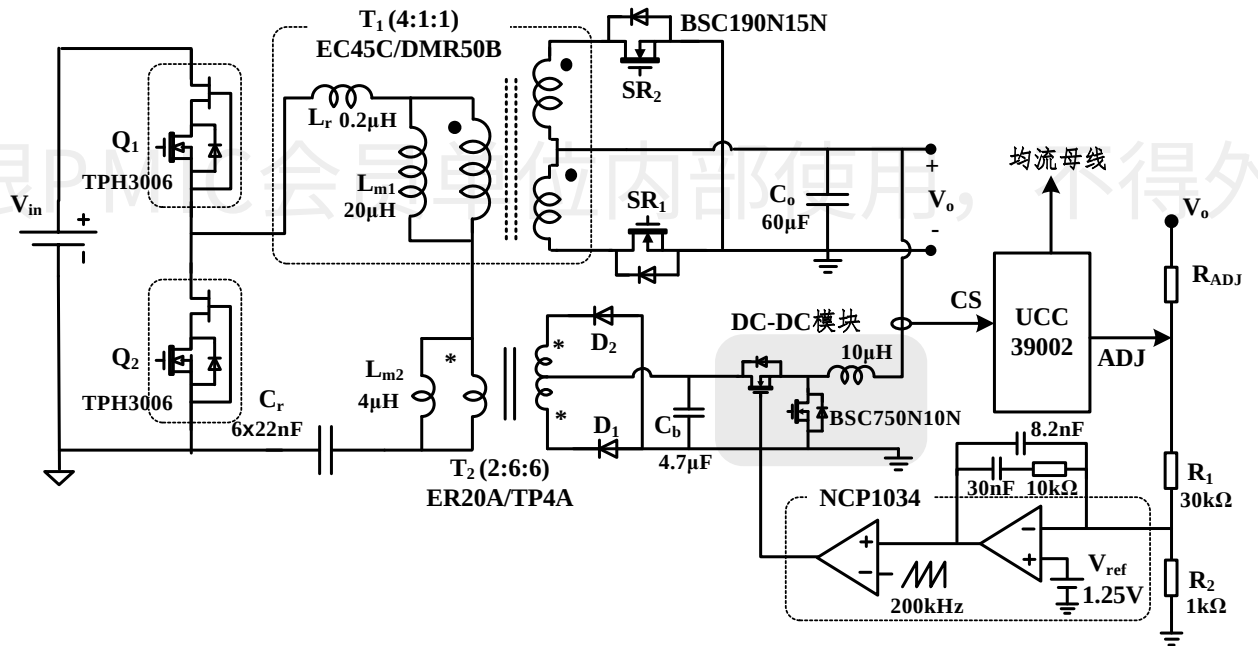


图 4.31 单相 RDCT 均流控制结构与电路参数

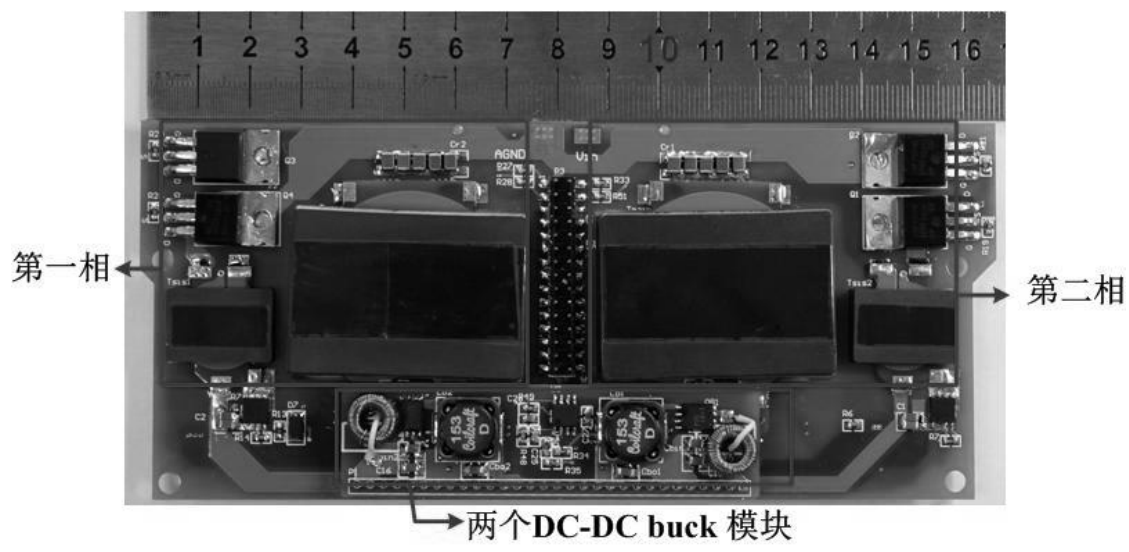
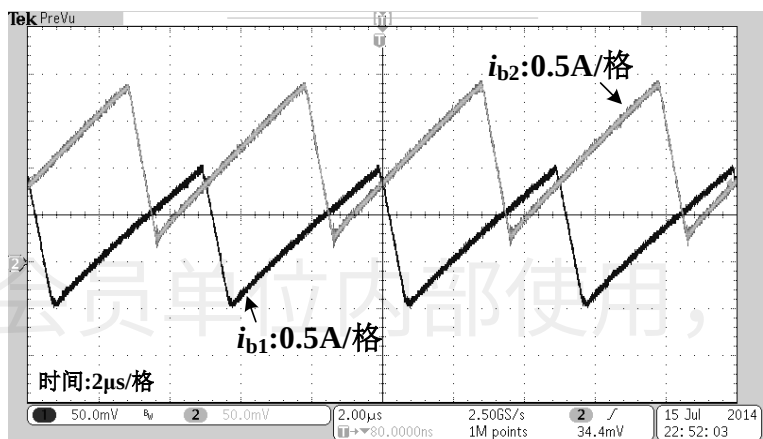
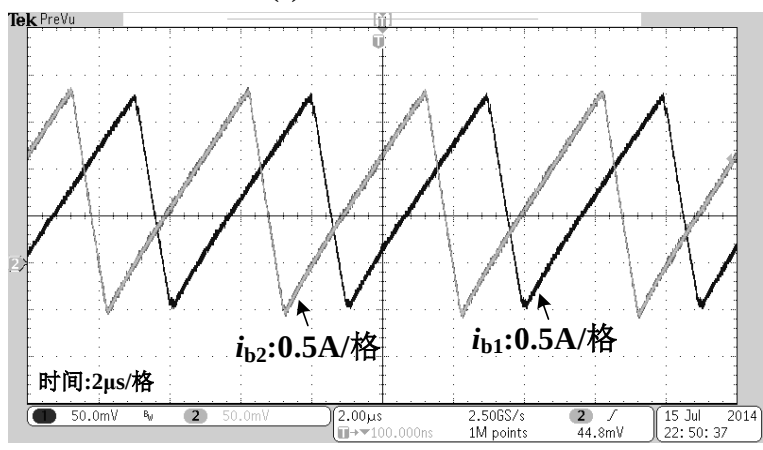


图 4.32 试验样机照片



(a) 无均流控制

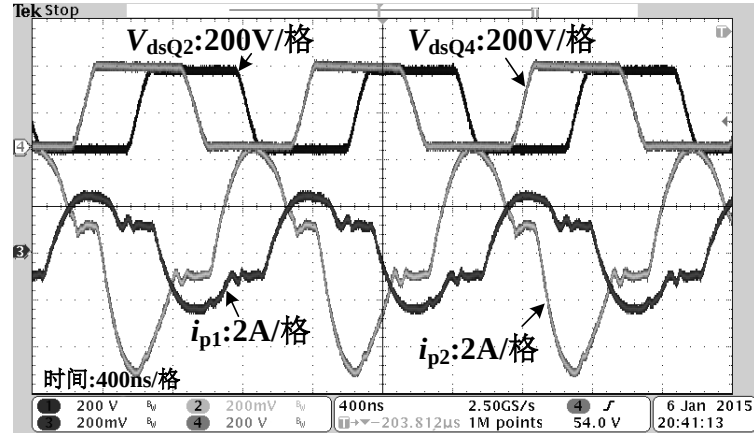


(b) 采用均流控制

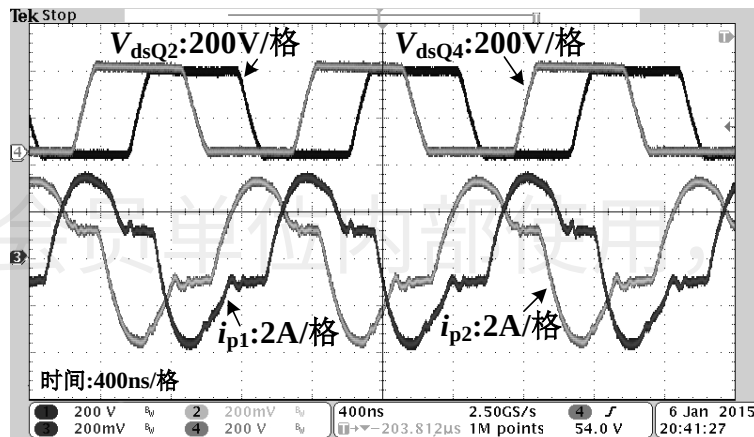
图 4.33 两路 RDCT 的原边电流波形

图 4.33 为两路 buck 的输出电流波形，其中图 4.33 (a)是输入电压略低于闭环点时，电路仍然工作在开环情况下，两路 buck 分别以最大占空比驱动时的两路输出电感上的电

流波形,可以发现,由于两路的参数差异,使得两路的电流明显不均,随着参数差异的增大,电流的差异也会更加明显。图 4.33 (b)是电路工作在闭环状态下,由于 UCC39002 调节两路负载电流,使得两路输出电流基本相同。



(a) 无均流控制



(b) 采用均流控制

图 4.34 两路 RDCT 的桥臂中点电压和原边谐振腔电流波形

图 4.34 为两路 RDCT 的原边桥臂中点电压和原边电流波形。图 4.34 (a)为开环时无均流调节作用的原边电流波形,即使在两路的谐振参数差异不大的情况下,两路的输出电流也存在明显的差异。均流度的差异随着两路谐振参数等的差异的增大而增加。从原边桥臂中点电压的上升和下降过程看,电压平缓上升下降,基本实现了 ZVS 开通。图 4.34 (b)为闭环后的两路 RDCT 原边电流波形,可以看出,两路的电流差异相比开环时得到了明显的减小,基本实现了均流,但是从电流的幅度上,可以看出两路之间还是存在一些轻微的差异,这部分的差异主要来自于该均流方法的固有特性,另外两相电路的参数非一致性也对均流结果有一定的影响。

图 4.35 为在不同谐振电容偏差的情况下测量得到的均流曲线图。图中采用方形标注的线条为两相 LLC-DCT 直接并联, 在没有采用任何均流控制时测得; 采用三角形标注的线条为两相 LLC-RDCT, 对 Buck 电路采用了均流控制后测得。由于谐振电容的差别通过人为地增加并联电容的个数进行调节。从图中可以看出, 当没有采用任何均流控制时, 由于谐振参数的偏差直接造成电压增益的变化, 使得输出电流的偏差随着谐振参数的偏差增大而增大; 而增加了本文提出的均流控制之后, 输出电流的偏差得到明显的减小, 虽然随着谐振电容偏差的增大, 使得调节占空比的变化增大, 从而 RDCT 中两部分处理的电流比例发生改变而两路输出电流的偏差有所增大, 但是总电流偏差仍小于 3%。故在误差允许范围内, 实现了两路输出电流的均流。

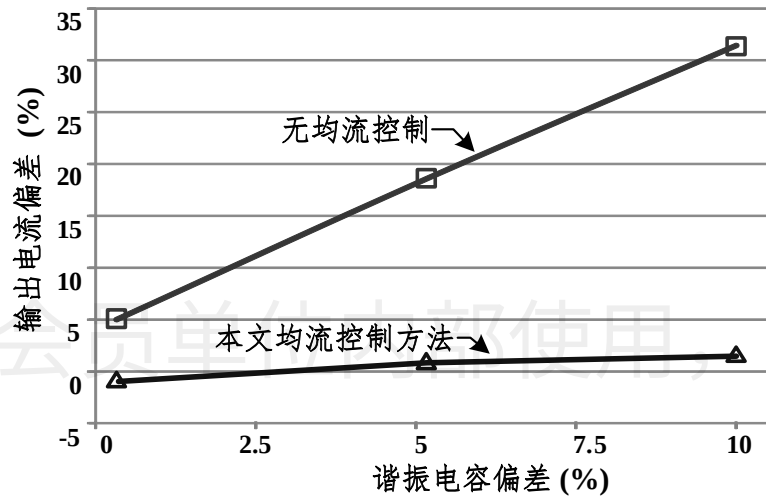
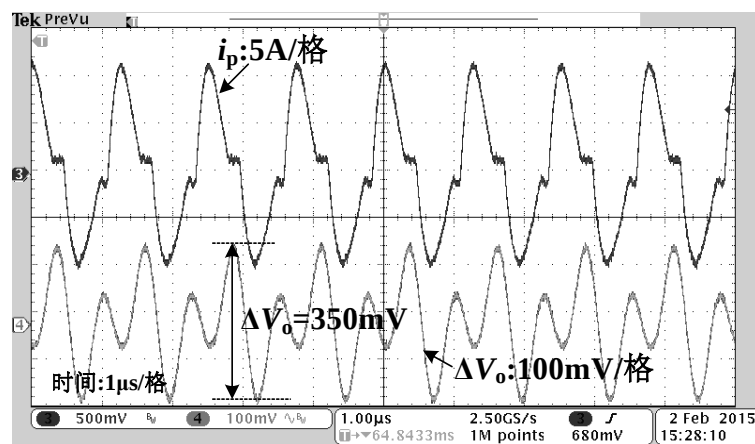
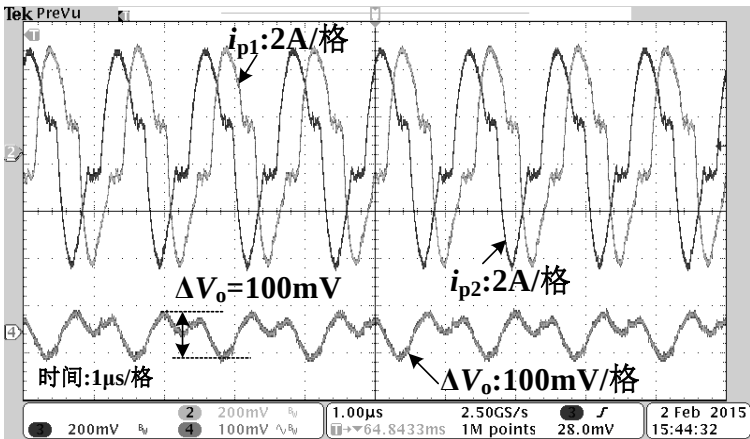


图 4.35 不同谐振电容偏差程度下的均流度



(a) 单相 LLC-DCT



(b) 均流的两相交错并联 LLC-RDCT

图 4.36 单路和两路交错并联的原边电流波形和输出电容纹波

图 4.36 为单路和两路交错并联 RDCT 在满载时的原边谐振腔电流波形和输出电容电压纹波。图 4.36(a)为在负载电流为 20A 时测得的单相 LLC 原边电流波形和输出电容电压纹波波形。不过由于高频的谐振参数较小，对寄生参数较敏感，所以正负半周的波形有一些不对称。测得的输出纹波单相约为 350mV。图 4.36(b)为两相交错并联 RDCT 在负载电流为 20A 时的原边电流波形和输出电容电压纹波波形，测得的输出纹波单相约为 100mV。

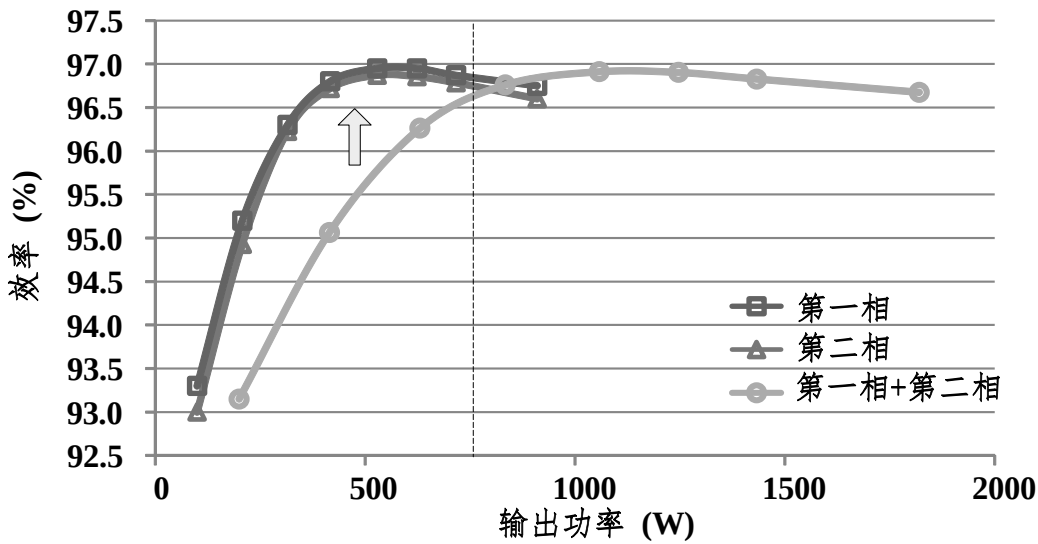


图 4.37 样机测量效率

图 4.37 为实测的两相样机的效率曲线，其中红色方形和蓝色三角形曲线分别为单相运行时的效率曲线。圆形绿色曲线为两相共同工作时的样机效率曲线。两曲线的交点大

约为 700W，故当输出功率大于 750W 时采用两相共同工作，而当输出功率小于 750W 时单相工作，从而使得样机的轻载效率有明显的提升。

4.3 本章小结

本章主要研究多相交错并联谐振拓扑的均流方式。本文对谐振电路交错并联工作时的输出电压纹波以及传统谐振电路并联时存在的谐振参数的离散性与频率调节所带来的均流问题进行了分析，并对现有的谐振电路交错并联时的均流方案进行了归纳和分类。

针对现有均流方案的局限，本文提出了一种多相交错并联 RDCT 谐振拓扑的均流控制方法。利用 RDCT 拓扑结构的功率按比例分配调节的特性，通过对 Buck 模块的均流控制，可以巧妙地实现多相交错并联时的均流，解决传统谐振电路并联时存在的谐振参数的离散性与频率调节所带来的矛盾。这种均流方法可以简单地实现高频下的多路模块的均流控制；由于电路的工作频率恒定，交错并联的控制方式可以有效地减小输出电流纹波和输出电压纹波；部分能量调整使得电路的整体转换效率较高，轻载效率也可以通过切相控制技术得以优化和提升。

在此基础上，本章对各个电路参数对均流度的影响和高频下占空比以及励磁电感对输出电流和输出电压纹波的影响进行了分析，并针对轻载情况下的效率通过切相控制的方式进行了优化设计。最后，搭建了两相 2kW, 1MHz 的实验样机，验证了该均流方案的可行性和理论分析的正确性。

第五章 总结与展望

5.1 本文工作总结

随着计算机和信息技术的发展, 数据中心的规模和能耗都在迅速增加。为了实现高效节能的绿色数据中心, 采用直流母线供电并直接将 DC/DC 电源集成化嵌入到服务器主板上, 能够有效提高服务器系统的功率密度和供电效率。实现集成化对 DC/DC 电源提出了高效率、高功率密度和输出电压紧调整的要求。然而在这样的应用场合下, 传统的母线变流器对这三方面的要求难以同时兼顾。本文主要针对 PWM 电路中的移相全桥电路和 LLC 型谐振电路两种广泛应用的拓扑结构, 从拓扑结构和控制策略上进行研究和探讨, 研究内容和创新点包括以下几个方面:

- 针对 PWM 型的移相全桥变流器, 本文提出了一种新型副边绕组串并联自调整的混合整流拓扑结构, 扩展了电路增益、优化了开关元件的电压应力并减小了滤波电感上的电流纹波, 提高了电路工作效率。

针对传统的副边整流结构存在的局限性, 本文第二章提出了一种基于半波整流的串并联自调整的整流单元, 使得变流器在全工作范围内具有更高的工作效率并减小了开关管的电流电压应力, 同时, 该拓扑减小了输出滤波器的体积以提升系统的功率密度。

针对变压器绕组电流双向流动的电路拓扑, 基于拓扑的对称和对偶特性, 本文第二章提出了一种串并联自调整的倍流整流结构。由于移相全桥电路其软开关特性和简单的拓扑结构使其能够实现较高的效率和较宽的工作范围, 故本文将串并联自调整的倍流整流结构与移相全桥电路相结合, 减少了副边元器件数量的同时, 有效地降低了整流器件的电压应力, 有利于同步整流技术的应用, 降低导通损耗, 大幅提高效率; 而且在全工作范围内减小了总输出电流纹波, 使得在相同纹波要求下滤波器的体积得以减小, 进一步降低电感的损耗, 提高效率。

- 针对谐振型 DCT 模块的两级级联结构, 本文提出了一种串联可控电压源实现部分能量调整的 RDCT 拓扑结构, 简化了变流器的原边开关管和副边同步整流的驱动控制, 并在实现输出电压调整的同时保证很高的电路转换效率。

谐振型的 DCT 虽然具备较高的功率密度和效率, 但是不具备输出电压的调整能力。目前较多的做法是采用两级级联的结构来调整输出电压, 但是两级级联的结构使得整体

效率有所亏损。故针对两级结构的缺陷,本文提出了一种准两级的方案,只在掉电时间内进行两级处理,而在正常工作时将前级旁路以提高效率。

本文着重针对后级窄范围调整的 DC/DC 模块进行分析,其需要能够实现高频率下的输出电压调整,同时具备较高的工作效率。基于这样的要求,本文提出了一种串联可控电压源实现部分能量调整的电路拓扑,这种 RDCT 拓扑结构通过调节串联的可控电压源的电压实现输出电压调整,使得变流器的原边开关管和副边同步整流的驱动控制得以大大简化,具备实现高频高功率密度的可能性。另一方面,由于仅有部分能量通过可控电压源进行调节,即经过两级转换,而大部分通过一级高效直流变压器直接转换,所以整体工作效率较高。

此外,本文针对 LLC 型谐振电路的高频启动提出了一种限流+降频混合控制方案,该启动方案可以有效减小半桥 LLC 谐振电路在启动过程中电流过冲大的问题,同时保证在启动过程中的 ZVS 开通,可以应用于高频谐振电路的直接启动控制。文中介绍了关键控制参数的设计方法,并利用该方案实现了 1MHz 的 RDCT 电路在 360V 下的直接启动功能。

- 针对多相交错并联谐振电路的均流控制问题,本文基于 RDCT 拓扑结构,提出了一种通过对 RDCT 中的 DC-DC 模块进行 PWM 控制均流来实现总输出电流均衡控制的方法,实现了高频率高功率密度模块的多路交错并联的均流控制。

为保证大输出电流场合下模块化电源并联时的正常工作、减小输出电容体积和提高系统的功率密度,需要实现多路模块的均流控制。但是传统谐振变流器采用频率调制,所以在多相交错并联时在均流控制和电压调制之间存在不可调和的矛盾。本文基于串联可控电压源实现部分能量调整的 RDCT 拓扑结构,提出了一种能够应用于高工作频率下的新型多相谐振电路交错并联的均流控制策略。通过对电路中的 DC-DC 模块进行 PWM 调节的均流控制,结合 RDCT 结构的功率比例分配的关系,从而实现总输出电流的平衡。该方法适用于高开关频率、大电流输出的多相交错并联谐振 RDCT 电路,仅对小部分输出电流进行采样,有效地减小了大电流场合采样电阻上的导通损耗,巧妙地通过 PWM 控制的方法解决了谐振电路均流时频率调节的矛盾。

5.2 后续研究展望

应用于高压服务器电源的高效率、高功率密度和输出紧调整的母线变流器是一个涉及拓扑结构、控制方法、磁元件设计等多方面问题的研究方向，对未来实现高效节能的集成化供电架构有着重要的意义。虽然本文已经完成了一部分的研究工作，但就该课题而言，未来还有许多问题和后续工作还有待进一步探索研究。其中包括：

- PWM 型电路由于无法实现零电流关断，所以在高频工作时其开关损耗较大，另外，由于硬关断也给电路的 EMI 干扰等带来许多问题，目前主要还是应用于 500kHz 以下的工作频率范围内。但是新型宽禁带器件（如 GaN、SiC）的出现，给传统的电路拓扑带来了新的契机，结合新型材料器件和软开关技术，也可以将开关频率进一步提高，能否在效率和功率密度上达到新的水平，还值得进一步探索。
- 基于本文提出的 LLC-RDCT 拓扑，可以进行进一步的扩展，从而在不同的应用场合得以应用。主要可以分为两个方面进行考虑：首先，是 DCT 的拓扑结构优化，文中选用的是 LLC 拓扑，采用不同的拓扑结构是否会给电路带来不同的特性，有待进一步的思考；其次，文中的串联的可控电压源的构造方式，也可以是多样化的。基于这种串联结构实现部分能量回馈的概念，可以从拓扑原理上推导出系列其他的结构。这部分工作也是未来可以进行尝试和探索的一个方向。
- 本文提出的 RDCT 拓扑概念能够实现高功率密度高效率的变换，但是电路结构的复杂程度有所增加，增加了电路的成本，离真正产业化应用还有一定距离。
- 本文目前实现了开关频率为 1MHz、最高效率约为 97% 的高频高功率密度的 DC/DC 变换，其中电路的开关频率还有进一步提升的空间，电路的工作效率通过合理的优化设计还可以有所提高。

参考文献

- [1] 中国idc圈. 能耗弥巨已成数据中心发展瓶颈[N/OL]. <http://dc.idcquan.com/jfjs/65392.shtml>
- [2] 张紫. 第33次中国互联网络发展状况统计报告 [J]. 计算机与网络, 2014: 5
- [3] Ups应用. 数据中心UPS供电系统的需求与挑战[N/OL]. <http://www.upsapp.com/newsdetail.asp?id=21828>
- [4] 中国idc圈. 2013年国内IDC市场规模[N/OL]. <http://news.idcquan.com/news/58043.shtml>
- [5] Liu Shirley. 数据中心能耗和能效现状[N/OL]. <http://www.cloudgoing.com/news/sjzxnxzz.html>
- [6] 中国通信网. 智能管理与协同构筑绿色数据中心[N/OL]. <http://www.c114.net/news/16/a865399.html>
- [7] Ikebe H. Power systems for telecommunications in the IT age [C]. Telecommunications Energy Conference (INTELEC), 2003: 1-8
- [8] 吴知. 数据中心设计要点简析 [J]. 建筑电气, 2011, 30(9): 60-64
- [9] 百度百科. PUE [N/OL]. <http://baike.baidu.com>
- [10] 钟景华, 朱利伟, 曹播. 绿色数据中心节能设计与建设初探 [J]. 智能建筑与城市信息, 2009, (10): 21-30
- [11] Ikebe H, Yamashita N, Nishii R. Green energy for telecommunications [C]. Telecommunications Energy Conference (INTELEC), 2007: 750-755
- [12] 谷立静, 周伏秋, 孟辉. 我国数据中心能耗及能效水平研究 [J]. 中国能源, 2010, 32(11): 42-45, 29
- [13] 移动labs. 我国数据中心PUE偏高, 均值在2.2-3.0之间[N/OL]. http://labs.chinamobile.com/news/56646_p1
- [14] 黄亦明, 杨晓平. 绿色数据中心的建设——绿色数据中心建设中针对PUE指标的面面观 [J]. 智能建筑, 2014, (7): 27-28
- [15] Pratt A, Kumar P. Evaluation of Direct Current Distribution in Data Centers to Improve Energy Efficiency [J]. INTEL Corporate Technology Group, 2007
- [16] Pratt A, Kumar P, Aldridge T V. Evaluation of 400V DC distribution in telco and data centers to improve energy efficiency [C]. Telecommunications Energy Conference (INTELEC), 2007: 32-39
- [17] Rasmussen N. Increasing data center efficiency by using improved high density power distribution [J]. APC White Paper, 2006, 128
- [18] Fukui A, Takeda T, Hirose K, et al. HVDC power distribution systems for telecom sites and data centers [C]. Power Electronics Conference (IPEC), 2010 International, 2010: 874-880
- [19] Karve S. Three of a kind [UPS topologies, IEC standard] [J]. IEE Review, 2000, 46(2): 27-31
- [20] Bekiarov S B, Nasiri A, Emadi A. A new reduced parts on-line single-phase UPS system [C]. Annual Conference of the IEEE Industrial Electronics Society (IECON), 2003: 688-693
- [21] 郑强. 大型数据中心双总线系统设计方案 [J]. 电源世界, 2012, (4): 45-46
- [22] 王钢, 丁茂生, 李晓华, 等. UPS供电系统可靠性与经济性综合研究 [J]. 中国电机工程学报, 2005, 25(12): 73-77
- [23] Bodi F, Ee H L. 380/400V DC powering option [C]. Telecommunications Energy Conference (INTELEC), 2011 IEEE 33rd International, 2011: 1-8
- [24] Bodi F. "DC-grade"reliability for UPS in telecommunications data centers [C]. Telecommunications Energy Conference (INTELEC), 2007: 595-602
- [25] Marquet D, Kervarrec G. New Flexible Powering Architecture for Integrated Service Operators [C]. Telecommunications Conference (INTELEC), 2005: 575-580
- [26] Meah K, Ula S. Comparative Evaluation of HVDC and HVAC Transmission Systems [C]. Power Engineering Society General Meeting, 2007: 1-5
- [27] Bodi F. "DC grade"reliability Part 2 - ultra reliable, green UPS for telecommunications data centers

- [C]. Telecommunications Energy Conference (INTELEC), 2008: 1-6
- [28] Matsumoto A, Fukui A, Takeda T, et al. Development of 400 Vdc power distribution system and 400 Vdc output rectifier [C]. Telecommunications Energy Conference (INTELEC), 2009: 1-5
- [29] Matsumoto A, Fukui A, Takeda T, et al. Development of 400-Vdc output rectifier for 400-Vdc power distribution system in telecom sites and data centers [C]. Telecommunications Energy Conference (INTELEC), 2010: 1-6
- [30] Noritake M, Hirose K, Yamasaki M, et al. Evaluation results of power supply to ICT equipment using HVDC distribution system [C]. Telecommunications Energy Conference (INTELEC), 2010: 1-8
- [31] Carlsson U, Flodin M, Akerlund J, et al. Powering the internet-broadband equipment in all facilities-the need for a 300 v dc powering and universal current option [C]. Telecommunications Energy Conference (INTELEC), 2003: 164-169
- [32] Fortenbery B, Epril E C, Tschudi W. DC power for improved data center efficiency, 2008
- [33] Hirose K. Consideration of voltage range of a 380 VDC distribution system for international standardization [C]. Telecommunications Energy Conference 'Smart Power and Efficiency' (INTELEC), 2013: 1-6
- [34] Noritake M, Iino T, Fukui A, et al. A study of the safety of the DC 400 V distribution system [C]. Telecommunications Energy Conference (INTELEC), 2009: 1-6
- [35] Abe S, Nomura K, Fukushima K, et al. Study on malfunction mechanism of semiconductor circuit breaker in 400V DC power supply system [C]. Power Electronics Conference (IPEC), 2010 International, 2010: 2644-2649
- [36] Babasaki T, Tanaka T, Asakura K, et al. Development of power distribution cabinet for higher-voltage direct-current power feeding system [C]. Telecommunications Energy Conference (INTELEC), 32nd International, 2010: 1-5
- [37] 彭广香, 张瑜. 高压直流供电替代 UPS 应用中的问题分析 [J]. 通信电源新技术论坛 2011 通信电源学术研讨会论文集, 2011,
- [38] White R V. Emerging on-board power architectures [C]. Applied Power Electronics Conference and Exposition (APEC), 2003: 799-804
- [39] Brush L. Distributed power architecture demand characteristics [C]. Applied Power Electronics Conference and Exposition (APEC), 2004: 342-345
- [40] Miles F M. An alternative power architecture for next generation systems [C]. International Power Electronics and Motion Control Conference (IPEMC), 2004: 67-72
- [41] White R V. Using on-board power systems [C]. International Telecommunications Energy Conference (INTELEC), 2004: 234-240
- [42] Luo S. A review of distributed power systems [J]. IEEE Aerospace and Electronic Systems Magazine, 2006, 21(6): 5-14
- [43] Tan D F D. A Review of Immediate Bus Architecture: A System Perspective [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2014, 2(3): 363-373
- [44] Tschudi W, Ton M, Fortenbery B. DC Power for Improved Data Center Efficiency [J]. Report of High-Performance High-Tech Buildings Project, 2008
- [45] Wang X, Tian F, Batarseh I. High Efficiency Parallel Post Regulator for Wide Range Input DC/DC Converter [J]. IEEE Transactions on Power Electronics, 2008, 23(2): 852-858
- [46] Fu D, Lu B, Lee F C. 1MHz high efficiency LLC resonant converters with synchronous rectifier [C]. Power Electronics Specialists Conference (PESC), 2007: 2404-2410
- [47] Perreault D J, Hu J, Rivas J M, et al. Opportunities and Challenges in Very High Frequency Power Conversion [C]. Applied Power Electronics Conference and Exposition (APEC), 2009: 1-14
- [48] Rivas J M, Leitermann O, Han Y, et al. A Very High Frequency DC-DC Converter Based on a Class Φ 2 Resonant Inverter [J]. IEEE Transactions on Power Electronics, 2011, 26(10): 2980-2992
- [49] Han Y, Cheung G, Li A, et al. Evaluation of Magnetic Materials for Very High Frequency Power Applications [J]. IEEE Transactions on Power Electronics, 2012, 27(1): 425-435
- [50] Hu J, Sagneri A D, Rivas J M, et al. High-Frequency Resonant SEPIC Converter With Wide Input and Output Voltage Ranges [J]. IEEE Transactions on Power Electronics, 2012, 27(1): 189-200

- [51] Long Y, Zhang W, Blalock B, et al. A 10-MHz resonant gate driver design for LLC resonant DC-DC converters using GaN devices [C]. Applied Power Electronics Conference and Exposition (APEC), 2014: 2093-2097
- [52] Bor-Ren L, Chien-Lan H, Jin-Fa W. Analysis, Design, and Implementation of a Parallel ZVS Converter [J]. Industrial Electronics, IEEE Transactions on, 2008, 55(4): 1586-1594
- [53] Lin B, Dong J. ZVS Resonant Converter With Parallel - Series Transformer Connection [J]. IEEE Transactions on Industrial Electronics, 2011, 58(7): 2972-2979
- [54] Witulski A F, Hernandez A F, Erickson R W. Small signal equivalent circuit modeling of resonant converters [J]. IEEE Transactions on Power Electronics, 1991, 6(1): 11-27
- [55] Tian J, Petzoldt S J, Reimann T, et al. Envelope model for resonant converters and application in LLC converters [C]. European Conference on Power Electronics and Applications, 2007: 1-7
- [56] Vorperian V. Approximate small-signal analysis of the series and the parallel resonant converters [J]. Power Electronics, IEEE Transactions on, 1989, 4(1): 15-24
- [57] Yang E X, Lee F C, Jovanovic M M. Small-signal modeling of series and parallel resonant converters [C]. Applied Power Electronics Conference and Exposition, 1992. APEC '92. Conference Proceedings 1992., Seventh Annual, 1992: 785-792
- [58] Forsyth A J, Ho Y K E, Ong H M. Comparison of small-signal modelling techniques for the series-parallel resonant converter [C]. Power Electronics and Variable-Speed Drives, 1994. Fifth International Conference on, 1994: 268-273
- [59] Zhao Z, Prodic A. Continuous-Time Digital Controller for High-Frequency DC-DC Converters [J]. IEEE Transactions on Power Electronics, 2008, 23(2): 564-573
- [60] Salato M. Datacenter power architecture: IBA versus FPA [C]. Telecommunications Energy Conference (INTELEC), 2011: 1-4
- [61] Zhang M T, Jovanovic M M, Lee F C Y. Analysis and evaluation of interleaving techniques in forward converters [J]. IEEE Transactions on Power Electronics, 1998, 13(4): 690-698
- [62] Zhao J, Sekine M, Ushiki S, et al. An improved interleaved forward converter [C]. Power Electronics Specialists Conference (PESC), 2006: 1-5
- [63] Lo Y, Kao T, Lin J. Analysis and Design of an Interleaved Active-Clamping Forward Converter [J]. IEEE Transactions on Industrial Electronics, 2007, 54(4): 2323-2332
- [64] Wang D, He X, Shi J. Design and Analysis of an Interleaved Flyback-Forward Boost Converter With the Current Autobalance Characteristic [J]. IEEE Transactions on Power Electronics, 2010, 25(2): 489-498
- [65] Bong-Chul K, Ki-Bum P, Chong-Eun K, et al. Load sharing characteristic of two-phase interleaved LLC resonant converter with parallel and series input structure [C]. Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE, 2009: 750-753
- [66] Figge H, Grote T, Froehleke N, et al. Paralleling of LLC resonant converters using frequency controlled current balancing [C]. Power Electronics Specialists Conference(PESC), 2008: 1080-1085
- [67] Orietti E, Mattavelli P, Spiazzi G, et al. Analysis of multi-phase LLC resonant converters [C]. Power Electronics Conference, 2009. COBEP '09. Brazilian, 2009: 464-471
- [68] Orietti E, Mattavelli P, Spiazzi G, et al. Two-phase interleaved LLC resonant converter with current-controlled inductor [C]. Power Electronics Conference(COBEP), 2009: 298-304
- [69] Hu Z, Qiu Y, Wang L, et al. An Interleaved LLC Resonant Converter Operating at Constant Switching Frequency [J]. IEEE Transactions on Power Electronics, 2014, 29(6): 2931-2943
- [70] Hu Z, Qiu Y, Liu Y, et al. A Control Strategy and Design Method for Interleaved LLC Converters Operating at Variable Switching Frequency [J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4426-4437
- [71] Kim J, Kim D, Kim C, et al. A Simple Switching Control Technique for Improving Light Load Efficiency in a Phase-Shifted Full-Bridge Converter with a Server Power System [J]. IEEE Transactions on Power Electronics, 2014, 29(4): 1562-1566
- [72] Chen Z, Liu S, Shi L. A Soft Switching Full Bridge Converter With Reduced Parasitic Oscillation in a Wide Load Range [J]. IEEE Transactions on Power Electronics, 2014, 29(2): 801-811

- [73] Pahlevaninezhad M, Das P, Drobnik J, et al. A Novel ZVZCS Full-Bridge DC/DC Converter Used for Electric Vehicles [J]. IEEE Transactions on Power Electronics, 2012, 27(6): 2752-2769
- [74] Cho I, Cho K, Kim J, et al. A New Phase-Shifted Full-Bridge Converter With Maximum Duty Operation for Server Power System [J]. IEEE Transactions on Power Electronics, 2011, 26(12): 3491-3500
- [75] Lin B, Huang C, Wan J. Analysis, Design, and Implementation of a Parallel ZVS Converter [J]. IEEE Transactions on Industrial Electronics, 2008, 55(4): 1586-1594
- [76] Eberle W, Liu Y. A zero voltage switching asymmetrical half-bridge DC/DC converter with unbalanced secondary windings for improved bandwidth [C]. Power Electronics Specialists Conference (PESC), 2002: 1829-1834
- [77] Lee I, Moon G. A New Asymmetrical Half-Bridge Converter With Zero DC-Offset Current in Transformer [J]. IEEE Transactions on Power Electronics, 2013, 28(5): 2297-2306
- [78] Xu X, Khambadkone A M, Leong T M, et al. A 1-MHz Zero-Voltage-Switching Asymmetrical Half-Bridge DC/DC Converter: Analysis and Design [J]. IEEE Transactions on Power Electronics, 2006, 21(1): 105-113
- [79] Ruan X, Yan Y. A novel zero-voltage and zero-current-switching PWM full-bridge converter using two diodes in series with the lagging leg [J]. IEEE Transactions on Industrial Electronics, 2001, 48(4): 777-785
- [80] Zhang J, Zhang F, Xie X, et al. A novel ZVS DC/DC converter for high power applications [J]. IEEE Transactions on Power Electronics, 2004, 19(2): 420-429
- [81] Borage M, Tiwari S, Bhardwaj S, et al. A Full-Bridge DC/DC Converter With Zero-Voltage-Switching Over the Entire Conversion Range [J]. Power Electronics, IEEE Transactions on, 2008, 23(4): 1743-1750
- [82] Mason A J, Tschirhart D J, Jain P K. New ZVS Phase Shift Modulated Full-Bridge Converter Topologies With Adaptive Energy Storage for SOFC Application [J]. Power Electronics, IEEE Transactions on, 2008, 23(1): 332-342
- [83] Xinke W, Xiaogao X, Chen Z, et al. Low Voltage and Current Stress ZVZCS Full Bridge DC-DC Converter Using Center Tapped Rectifier Reset [J]. Industrial Electronics, IEEE Transactions on, 2008, 55(3): 1470-1477
- [84] Huang D. Investigation of Topology and Integration for Multi-Element Resonant Converters [D]. Virginia Polytechnic Institute and State University, 2013
- [85] Hyun-Ki Y, Sang-Kyoo H, Eun-Seok C, et al. Zero-Voltage Switching and Soft-Commutating Two-Transformer Full-Bridge PWM Converter Using the Voltage-Ripple [J]. Industrial Electronics, IEEE Transactions on, 2008, 55(3): 1478-1488
- [86] Kim Y, Cho K, Kim D, et al. Wide-Range ZVS Phase-Shift Full-Bridge Converter With Reduced Conduction Loss Caused by Circulating Current [J]. IEEE Transactions on Power Electronics, 2013, 28(7): 3308-3316
- [87] Sung-Sae L, Gun-Woo M. Full ZVS-Range Transient Current Buildup Half-Bridge Converter With Different ZVS Operations to Load Variation [J]. Industrial Electronics, IEEE Transactions on, 2008, 55(6): 2557-2559
- [88] Wu C, Xinbo R, Rongrong Z. A Novel Zero-Voltage-Switching PWM Full Bridge Converter [J]. Power Electronics, IEEE Transactions on, 2008, 23(2): 793-801
- [89] Wu X, Xie X, Zhang J, et al. Soft Switched Full Bridge DC - DC Converter With Reduced Circulating Loss and Filter Requirement [J]. IEEE Transactions on Power Electronics, 2007, 22(5): 1949-1955
- [90] Xinke W, Wei L, Junming Z, et al. Extra Wide Input Voltage Range and High Efficiency DC-DC Converter Using Hybrid Modulation [C]. Industry Applications Conference, 2006. 41st IAS Annual Meeting. Conference Record of the 2006 IEEE, 2006: 588-594
- [91] Zhang J, Xie X, Wu X. A novel zero-current-transition full-bridge DC-DC converter [J]. IEEE Transactions on Power Electronics, 2006, 21(2): 354-360
- [92] Zhong Y. Dual-bridge DC/DC converter with wide-range ZVS and zero circulating current [C]. Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE, 2009: 1353-1361

- [93] Bo-Yuan C, Yen-Shin L. Switching Control Technique of Phase-Shift-Controlled Full-Bridge Converter to Improve Efficiency Under Light-Load and Standby Conditions Without Additional Auxiliary Components [J]. *Power Electronics, IEEE Transactions on*, 2010, 25(4): 1001-1012
- [94] Mishima T, Nakaoka M. Practical Evaluations of a ZVS-PWM DC/DC Converter With Secondary-Side Phase-Shifting Active Rectifier [J]. *Power Electronics, IEEE Transactions on*, 2011, 26(12): 3896-3907
- [95] Pahlevaninezhad M, Drobnik J, Jain P K, et al. A Load Adaptive Control Approach for a Zero-Voltage-Switching DC/DC Converter Used for Electric Vehicles [J]. *Industrial Electronics, IEEE Transactions on*, 2012, 59(2): 920-933
- [96] Cho J, Sabate J A, Hua G, et al. Zero-voltage and zero-current-switching full bridge PWM converter for high-power applications [J]. *IEEE Transactions on Power Electronics*, 1996, 11(4): 622-628
- [97] Koo G B, Moon G W, Youn M J. New Zero-Voltage-Switching Phase-Shift Full-Bridge Converter With Low Conduction Losses [J]. *IEEE Transactions on Industrial Electronics*, 2005, 52(1): 228-235
- [98] Ting-Ting S, Huai W, Chung H S H, et al. A High-Voltage ZVZCS DC-DC Converter With Low Voltage Stress [J]. *Power Electronics, IEEE Transactions on*, 2008, 23(6): 2630-2647
- [99] Gu Y, Lu Z, Hang L, et al. Three-Level LLC Series Resonant DC/DC Converter [J]. *IEEE Transactions on Power Electronics*, 2005, 20(4): 781-789
- [100] Canales F, Barbosa P, Lee F C. A wide input voltage and load output variations fixed-frequency ZVS DC/DC LLC resonant converter for high-power applications [C]. *Conference Record of the Industry Applications Conference (IAS)*, 2002: 2306-2313
- [101] Mengyuan Y, Deshang S, Xiaozhong L. Hybrid phase shifted full bridge and LLC half bridge DC-DC converter for low-voltage and high-current output applications [J]. *Power Electronics, IET*, 2014, 7(7): 1832-1840
- [102] Ke J, Xinbo R, Mengxiong Y, et al. A Novel Hybrid Fuel Cell Power System [C]. *Power Electronics Specialists Conference (PESC)*, 2006: 1-7
- [103] Jin K, Ruan X. Hybrid Full-Bridge Three-Level LLC Resonant Converter: A Novel DC/DC Converter Suitable for Fuel-Cell Power System [J]. *IEEE Transactions on Industrial Electronics*, 2006, 53(5): 1492-1503
- [104] Canales F, Tin H L, Aggeler D. Novel modulation method of a three-level isolated full-bridge LLC resonant DC-DC converter for wide-output voltage application [C]. *Power Electronics and Motion Control Conference (EPE/PEMC)*, 2012 15th International, 2012: S2b-S11b
- [105] Lee C Q, Siri K. Analysis and Design of Series Resonant Converter by State-Plane Diagram [J]. *IEEE Transactions on Aerospace and Electronic Systems*, 1986, AES-22(6): 757-763
- [106] Carrasco J M, Galvan E, Valderrama G E, et al. Analysis and experimentation of nonlinear adaptive controllers for the series resonant converter [J]. *IEEE Transactions on Power Electronics*, 2000, 15(3): 536-544
- [107] Steigerwald R L. A comparison of half-bridge resonant converter topologies [J]. *IEEE Transactions on Power Electronics*, 1988, 3(2): 174-182
- [108] Villegas P J, Diaz J, Martin-Ramos J A, et al. A High-Voltage AC/DC Resonant Converter Based on PRC with Single Capacitor as an Output Filter [C]. *Industry Applications Society Annual Meeting*, 2009: 1-8
- [109] Jeyalakshmi A, Jeyalakshmi A, Prabhakar M. Effect of leakage inductance on the performance of parallel resonant converter [C]. *International Symposium on Power Electronics, Electrical Drives, Automation and Motion(SPEEDAM)*, 2006: 1338-1341
- [110] Johnson S D, Erickson R W. Steady-state analysis and design of the parallel resonant converter [J]. *IEEE Transactions on Power Electronics*, 1988, 3(1): 93-104
- [111] Tsai M C. Analysis and implementation of a full-bridge constant-frequency LCC-type parallel resonant converter [J]. *IEEE Proceedings - Electric Power Applications*, 1994, 141(3): 121
- [112] Liu J, Sheng L, Shi J, et al. Design of High Voltage, High Power and High Frequency Transformer in LCC Resonant Converter [C]. *Applied Power Electronics Conference and Exposition (APEC)*, 2009: 1034-1038
- [113] Cho K A, Ahn S H, Ok S B, et al. Design of LCC resonant converter for renewable energy systems

- with wide-range input voltage [C]. International Power Electronics and Motion Control Conference (IPEMC), 2012: 1221-1228
- [114] Youssef M Z, Jain P K. Series-Parallel Resonant Converter in Self-Sustained Oscillation Mode With the High-Frequency Transformer-Leakage-Inductance Effect: Analysis, Modeling, and Design [J]. IEEE Transactions on Industrial Electronics, 2007, 54(3): 1329-1341
- [115] Batarseh I, Liu R, Lee C Q, et al. Theoretical and experimental studies of the LCC-type parallel resonant converter [J]. IEEE Transactions on Power Electronics, 1990, 5(2): 140-150
- [116] Forsyth A J, Ward G A, Mollov S V. Extended fundamental frequency analysis of the lcc resonant converter [J]. IEEE Transactions on Power Electronics, 2003, 18(6): 1286-1292
- [117] Gilbert A J, Bingham C M, Stone D A, et al. Normalized Analysis and Design of LCC Resonant Converters [J]. IEEE Transactions on Power Electronics, 2007, 22(6): 2386-2402
- [118] Lazar J F, Martinelli R. Steady-state analysis of the LLC series resonant converter [C]. Applied Power Electronics Conference and Exposition (APEC), 2001: 728-735
- [119] Lee I, Moon G. Letters The k-Q Analysis for an LLC Series Resonant Converter [J]. IEEE Transactions on Power Electronics, 2014, 29(1): 13-16
- [120] Huang D, Lee F C, Fu D. Classification and selection methodology for multi-element resonant converters [C]. Applied Power Electronics Conference and Exposition (APEC), 2011: 558-565
- [121] Huang D, Kong P, Lee F C, et al. A novel integrated multi-elements resonant converter [C]. Energy Conversion Congress and Exposition (ECCE), 2011: 3808-3815
- [122] Ren Y, Xu M, Sun J, et al. A family of high power density unregulated bus converters [J]. IEEE Transactions on Power Electronics, 2005, 20(5): 1045-1054
- [123] Ouyang Z, Andersen M A E. Overview of Planar Magnetic Technology: Fundamental Properties [J]. IEEE Transactions on Power Electronics, 2014, 29(9): 4888-4900
- [124] Oshiro O, Tsujimoto H, Shirae K. A novel miniature planar inductor [J]. IEEE Transactions on Magnetics, 1987, 23(5): 3759-3761
- [125] Van der Linde D, Boon C A M, Klaassens J B. Design of a high-frequency planar power transformer in multilayer technology [J]. IEEE Transactions on Industrial Electronics, 1991, 38(2): 135-141
- [126] Dai N, Lofti A W, Skutt G, et al. A comparative study of high-frequency, low-profile planar transformer technologies [C]. Applied Power Electronics Conference and Exposition(APEC), 1994: 226-232
- [127] 钱照明, 张军明, 盛况. 电力电子器件及其应用的现状和发展 [J]. 中国电机工程学报, 2014, (29): 5149-5161
- [128] Hayashi Y. Power density design of SiC and GaN DC-DC converters for 380 V DC distribution system based on series-parallel circuit topology [C]. Applied Power Electronics Conference and Exposition (APEC), 2013: 1601-1606
- [129] Huang X, Liu Z, Li Q, et al. Evaluation and application of 600V GaN HEMT in cascode structure [J]. IEEE Transactions on Power Electronics, 2013, 29(5): 2453-2461
- [130] Liu Z, Huang X, Zhang W, et al. Evaluation of high-voltage cascode GaN HEMT in different packages [C]. Applied Power Electronics Conference and Exposition (APEC), 2014: 168-173
- [131] Pereira A, Parker A, Dunleavy L. Pulsed IV characterization of GaN HEMTs for high frequency, high efficiency integrated power converters [C]. Applied Power Electronics Conference and Exposition (APEC), 2014: 2874-2879
- [132] Seeman M D, Bahl S R, Anderson D I, et al. Advantages of GaN in a high-voltage resonant LLC converter [C]. Applied Power Electronics Conference and Exposition (APEC), 2014: 476-483
- [133] Xu Z, Zhang W, Xu F, et al. Investigation of 600 V GaN HEMTs for high efficiency and high temperature applications [C]. Applied Power Electronics Conference and Exposition (APEC), 2014: 131-136
- [134] Zhang W, Huang X, Lee F C, et al. Gate drive design considerations for high voltage cascode GaN HEMT [C]. Applied Power Electronics Conference and Exposition (APEC), 2014: 1484-1489
- [135] Zhang W, Long Y, Cui Y, et al. Impact of planar transformer winding capacitance on Si-based and GaN-based LLC resonant converter [C]. Applied Power Electronics Conference and Exposition (APEC), 2013: 1668-1674

- [136] Kaminski N. State of the art and the future of wide band-gap devices [C]. European Conference on Power Electronics and Applications (EPE), 2009: 1-9
- [137] Lee F C, Wang S, Xu M, et al. Optimized Design of Distributed Power Systems for High Efficiency, High Power Density and Low EMI Noise [C]. International Telecommunications Energy Conference (INTELEC), 2006: 1-12
- [138] Niu H, Pei Y, Yang X, et al. Design of high power density DC Bus Converter based on LLC resonant converter with synchronous rectifier [C]. Power Electronics and Motion Control Conference (IPEMC), 2009: 540-543
- [139] Reusch D, Lee F C, Gilham D, et al. Optimization of a high density gallium nitride based non-isolated point of load module [C]. Energy Conversion Congress and Exposition (ECCE), 2012: 2914-2920
- [140] Vicor官网 [N/OL]. <http://www.vicorpower.com/>
- [141] Wu X, Chen H. Two-Phase Hybrid Forward Convertor with Series-Parallel Auto-Regulated Transformer Windings and a Common Output Inductor [J]. Journal of Power Electronics, 2013, 13(5): 757-765
- [142] 吴新科, 张国兴, 赵荣祥, 等. 二次侧绕组串-并联自调整的交错并联正激变流器 [J]. 电工技术学报, 2010, 25(8): 66-71
- [143] Hu C, Wu X, Peng F Z. A hybrid ZVZCS phase-shift full-bridge converter with series/parallel auto-regulated transformer windings [C]. Applied Power Electronics Conference and Exposition (APEC), 2012: 329-334
- [144] Wu X, Chen H, Zhang J, et al. Interleaved Phase-Shift Full-Bridge Converter With Transformer Winding Series-Parallel Autoregulated (SPAR) Current Doubler Rectifier [J]. IEEE Transactions on Power Electronics, 2015, 30(9): 4864-4873
- [145] Zhang J, Zhang F, Xie X, et al. A novel ZVS DC/DC converter for high power applications [J]. IEEE Transactions on Power Electronics, 2004, 19(2): 420-429
- [146] Gu B, Lai J, Kees N, et al. Hybrid-Switching Full-Bridge DC/DC Converter With Minimal Voltage Stress of Bridge Rectifier, Reduced Circulating Losses, and Filter Requirement for Electric Vehicle Battery Chargers [J]. IEEE Transactions on Power Electronics, 2013, 28(3): 1132-1144
- [147] Zhang X, Chung H S H, Ruan X, et al. A ZCS Full-Bridge Converter Without Voltage Overstress on the Switches [J]. IEEE Transactions on Power Electronics, 2010, 25(3): 686-698
- [148] Shi J, Luo J, He X. Common-Duty-Ratio Control of Input-Series Output-Parallel Connected Phase-shift Full-Bridge DC/DC/Converter Modules [J]. IEEE Transactions on Power Electronics, 2011, 26(11): 3318-3329
- [149] Wang L, Zhang T. System performance analysis of the input-parallel and output-series full-bridge converters considering parameter difference [C]. Electronics Computer Technology (ICECT), 2011: 177-181
- [150] Do H. Improved ZVS DC-DC Converter With a High Voltage Gain and a Ripple-Free Input Current [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2012, 59(4): 846-853
- [151] Jain R, Mohan N, Ayyanar R, et al. A Comprehensive Analysis of Hybrid Phase-Modulated Converter With Current-Doubler Rectifier and Comparison With Its Center-Tapped Counterpart [J]. IEEE Transactions on Industrial Electronics, 2006, 53(6): 1870-1880
- [152] Vithayasrichareon P, Macgill I, Nakawiro T. Sustainability Challenges for Electricity Industries in ASEAN Newly Industrializing Countries [C]. IASTED Asian Conference on Power and Energy Systems, AsiaPES, 2010:
- [153] Chen H, Wu X. LLC resonant DC transformer (DCX) with parallel PWM output tight regulation [C]. Energy Conversion Congress and Exposition (ECCE), 2014: 4742-4747
- [154] Huang D, Ji S, Lee F C. LLC Resonant Converter With Matrix Transformer [J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4339-4347
- [155] Cove S R, Ordonez M, Luchino F, et al. Applying Response Surface Methodology to Small Planar Transformer Winding Design [J]. IEEE Transactions on Industrial Electronics, 2013, 60(2): 483-493
- [156] Djuric S, Stojanovic G, Damnjanovic M, et al. Design, Modeling, and Analysis of a Compact Planar Transformer [J]. IEEE Transactions on Magnetics, 2012, 48(11): 4135-4138

- [157] De Nardo A, Di Capua G, Femia N. Transformer Design for Isolated Switching Converters Based on Geometric Form Factors of Magnetic Cores [J]. IEEE Transactions on Industrial Electronics, 2013, 60(6): 2158-2166
- [158] Quinn C, Rinne K, O'Donnell T, et al. A review of planar magnetic techniques and technologies [C]. Applied Power Electronics Conference and Exposition (APEC), 2001: 1175-1183
- [159] Fu D. Topology Investigation and System Optimization of Resonant Converters [D]. Virginia Polytechnic Institute and State University, 2010
- [160] Nan X, Sullivan C R. An improved calculation of proximity-effect loss in high-frequency windings of round conductors [C]. Power Electronics Specialist Conference(PESC), 2003: 853-860
- [161] 廖家文. LLC变流器优化设计及其同步整流技术研究 [D]. 浙江大学, 2011
- [162] Feng W, Lee F C. Optimal Trajectory Control of LLC Resonant Converters for Soft Start-Up [J]. IEEE Transactions on Power Electronics, 2014, 29(3): 1461-1468
- [163] Wu X, Hu C, Zhang J, et al. Analysis and Design Considerations of LLCC Resonant Multioutput DC/DC LED Driver With Charge Balancing and Exchanging of Secondary Series Resonant Capacitors [J]. IEEE Transactions on Power Electronics, 2015, 30(2): 780-789
- [164] Feng W, Lee F C, Mattavelli P. Optimal Trajectory Control of Burst Mode for LLC Resonant Converter [J]. IEEE Transactions on Power Electronics, 2013, 28(1): 457-466
- [165] Feng W, Lee F C, Mattavelli P. Simplified Optimal Trajectory Control (SOTC) for LLC Resonant Converters [J]. IEEE Transactions on Power Electronics, 2013, 28(5): 2415-2426
- [166] McDonald B, Fan W. LLC performance enhancements with frequency and phase shift modulation control [C]. Applied Power Electronics Conference and Exposition (APEC), 2014: 2036-2040
- [167] 张军明. 中功率DC/DC变流器模块标准化若干关键问题研究 [D]. 浙江大学, 2004
- [168] Yang G, Dubus P, Sadarnac D. Double-Phase High-Efficiency, Wide Load Range High-Voltage/Low-Voltage LLC DC/DC Converter for Electric/Hybrid Vehicles [J]. IEEE Transactions on Power Electronics, 2015, 30(4): 1876-1886
- [169] Hu Z, Qiu Y, Liu Y, et al. A Control Strategy and Design Method for Interleaved LLC Converters Operating at Variable Switching Frequency [J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4426-4437
- [170] Murata K, Kurokawa F. A novel interleaved LLC resonant converter with phase shift modulation [C]. Energy Conversion Congress and Exposition (ECCE), 2014: 2051-2056
- [171] Barnett R L, Reddy R. Interleaved llc converter employing active balancing [P]. US20120153730, 2011
- [172] Orietti E, Mattavelli P, Spiazzi G, et al. Current sharing in three-phase LLC interleaved resonant converter [C]. Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE, 2009: 1145-1152
- [173] Chen H, Wu X, Peng F, et al. Current balance method for the two-phase interleaved LLC-RDCX with parallel PWM output regulation [C]. Electronics and Application Conference and Exposition (PEAC), 2014: 136-141
- [174] Luo S, Ye Z, Lin R, et al. A classification and evaluation of paralleling methods for power supply modules [C]. Power Electronics Specialists Conference (PESC), 1999: 901-908

附录

附表一. 谐振参数偏差对输出电流均流度影响

$L_r(\mu H)$	$C_r(nF)$	$I_{o1}(A)$	$I_{o2}(A)$	$I_{b1}(A)$	$I_{b2}(A)$	$V_{c1}(V)$	$V_{c2}(V)$	I_{o1}/I_{b1}	I_{o2}/I_{b2}	k_1	k_2
127	5.000	20.15	19.85	2.20	2.20	64.77	65.94	9.147	9.010	9.152	9.007
130	5.000	20.22	19.78	2.20	2.19	64.30	65.95	9.212	9.011	9.212	9.006
133	5.000	20.32	19.68	2.19	2.19	63.66	65.99	9.289	9.000	9.295	9.001
137	5.000	20.52	19.48	2.17	2.17	62.34	66.12	9.465	8.983	9.470	8.985
140	5.000	20.72	19.27	2.15	2.15	61.19	66.34	9.619	8.954	9.629	8.959
127	5.000	20.15	19.85	2.20	2.20	64.77	65.94	9.147	9.010	9.152	9.007
127	5.125	20.24	19.76	2.19	2.19	64.13	65.96	9.234	9.015	9.233	9.005
127	5.250	20.39	19.61	2.18	2.18	63.14	66.01	9.362	9.004	9.362	8.999
127	5.375	20.53	19.47	2.17	2.17	62.29	66.12	9.478	8.985	9.477	8.985
127	5.500	20.82	19.17	2.14	2.14	60.50	66.40	9.715	8.954	9.727	8.952

注： k_1 、 k_2 为根据(4.6)式计算的总输出功率与 Buck 处理的功率之比

附表二. 采样偏差对输出电流均流度影响

δ	$I_{o1}(A)$	$I_{o2}(A)$	$I_{b1}(A)$	$I_{b2}(A)$	$V_{c1}(V)$	$V_{c2}(V)$	I_{o1}/I_{b1}	I_{o2}/I_{b2}	k_1	k_2
1.000	20.15	19.85	2.20	2.20	64.77	65.94	9.147	9.010	9.152	9.007
1.025	19.88	20.12	2.18	2.23	64.85	65.87	9.119	9.022	9.142	9.016
1.050	19.62	20.38	2.15	2.26	64.90	65.80	9.126	9.018	9.136	9.024
1.075	19.37	20.63	2.12	2.28	64.97	65.74	9.124	9.036	9.127	9.032

附表三. 导通阻抗 R_{con} 参数偏差对输出电流均流度影响

$R_{con} (\Omega)$	$I_{o1} (A)$	$I_{o2} (A)$	$I_{b1} (A)$	$I_{b2} (A)$	$V_{c1} (V)$	$V_{c2} (V)$	I_{o1}/I_{b1}	I_{o2}/I_{b2}	k_1	k_2
0.1	20.15	19.85	2.20	2.20	64.77	65.94	9.147	9.010	9.152	9.007
0.2	20.48	19.51	2.17	2.17	62.53	66.07	9.433	8.987	9.444	8.992
0.3	20.82	19.18	2.14	2.14	60.41	66.37	9.723	8.964	9.740	8.955
0.1	4.00	3.99	0.47	0.47	70.18	70.33	8.547	8.526	8.524	8.507
0.2	4.01	3.99	0.47	0.47	69.80	70.34	8.587	8.542	8.565	8.506
0.3	4.02	3.98	0.47	0.47	69.40	70.30	8.627	8.541	8.608	8.511
0.1	10.03	9.97	1.15	1.15	68.18	68.68	8.760	8.707	8.744	8.688
0.2	10.10	9.89	1.14	1.14	67.10	68.77	8.860	8.675	8.869	8.678
0.3	10.19	9.81	1.13	1.13	65.94	68.82	9.013	8.677	9.007	8.672

附表四. 励磁电流偏差对输出电流均流度影响

$i_{Lm1} (A)$	$i_{Lm2} (A)$	$I_{o1} (A)$	$I_{o2} (A)$	$I_{b1} (A)$	$I_{b2} (A)$	$V_{c1} (V)$	$V_{c2} (V)$	I_{o1}/I_{b1}	I_{o2}/I_{b2}	k_1	k_2
0.06	0.06	20.15	19.85	2.20	2.20	64.77	65.94	9.147	9.010	9.152	9.007
0.22	0.06	20.10	19.90	2.21	2.21	64.86	65.89	9.112	9.020	9.141	9.013
0.43	0.06	19.89	20.11	2.23	2.23	66.25	66.19	8.919	9.018	8.970	8.977
0.85	0.06	19.73	20.27	2.24	2.24	66.74	65.85	8.808	9.049	8.911	9.018
1.40	0.06	19.71	20.29	2.24	2.24	66.70	66.00	8.799	9.058	8.916	9.000
2.20	0.06	19.50	20.50	2.26	2.26	67.40	65.58	8.644	9.087	8.834	9.051
0.06	0.25	20.11	19.88	2.20	2.24	65.00	65.90	9.124	8.875	9.123	9.012
0.06	0.50	20.15	19.85	2.21	2.21	65.00	66.00	9.118	8.982	9.123	9.000
0.06	1.25	20.17	19.83	2.20	2.20	64.90	65.90	9.168	9.014	9.136	9.012
0.06	2.00	20.21	19.80	2.20	2.20	64.80	65.90	9.199	9.012	9.148	9.012
0.06	2.60	20.36	19.64	2.18	2.18	65.20	66.20	9.339	9.009	9.098	8.976

攻读博士学位期间的科研成果

学术论文:

第一作者:

1. **Chen Hui**, Wu Xinke, Peng Fangzheng, Qian Zhaoming, Hu Changsheng. Current balance method for the two-phase interleaved LLC-RDCX with parallel PWM output regulation [C]. Electronics and Application Conference and Exposition (PEAC), 2014: 136-141. (EI收录)
2. **Chen Hui**, Wu Xinke. Analysis on the influence of the secondary parasitic capacitance to ZVS transient in LLC resonant converter [C]. Energy Conversion Congress and Exposition (ECCE), 2014: 4755-4760. (EI收录)
3. **Chen Hui**, Wu Xinke. LLC resonant DC transformer (DCX) with parallel PWM output tight regulation [C]. Energy Conversion Congress and Exposition (ECCE), 2014: 4742-4747.(EI收录)
4. **Chen Hui**, Wu Xinke, Hu Chen, Chen Min, Peng Fangzheng. A hybrid ZVS full-bridge converter with transformer winding series-parallel auto regulated current doubler rectifier [C]. Energy Conversion Congress and Exposition (ECCE), 2012: 2209-2214.(EI收录)
5. **Chen Hui**, Wu Xinke, Peng Fangzheng. A hybrid push-pull converter with series-parallel structure in the primary windings [C]. International Symposium on Industrial Electronics (ISIE), 2012: 58-63. (EI收录)
6. **Chen Hui**, Wu Xinke, Peng Fangzheng. Small signal modeling and analysis of interleaved active-clamp forward converter with parallel input and series-parallel output [C]. International Symposium on Industrial Electronics (ISIE), 2012: 515-520. (EI收录)
7. 陈慧, 吴新科, 彭方正, 具有串并联自调整型倍流整流结构的交错并联移相全桥变流器[J], 电机工程学报. (EI源, 已录用)
8. 陈慧, 吴新科, 彭方正, 原边绕组串-并联调整的电流源输入型组合推挽变流器[J], 电工技术学报. (EI源, 已录用)

第二作者:

9. Wu Xinke, **Chen Hui**, Zhang Junming, Peng Fangzheng, Qian Zhaoming. Interleaved Phase-Shift Full-Bridge Converter With Transformer Winding Series-Parallel Autoregulated (SPAR) Current Doubler Rectifier [J]. IEEE Transactions on Power Electronics, 2015, 30(9): 4864-4873. (SCI源, 已录用, 导师第一作者)
10. Wu Xinke, **Chen Hui**. Two-Phase Hybrid Forward Convertor with Series-Parallel Auto-Regulated Transformer Windings and a Common Output Inductor [J]. Journal of Power Electronics, 2013, 13(5): 757-765 (SCI收录, 导师第一作者)
11. Wu Xinke, **Chen Hui**, Qian Zhaoming. 1MHz LLC Resonant DC Transformer (DCX) with Regulating Capability [J]. IEEE Transactions on Industrial Electronics. (SCI源, 已录用, 导师第一作者)