

分类号: TM46

单位代码: 10335

密 级: _____

学 号: 21310027

浙江大学

硕士学位论文



中文论文题目: 单相软开关高效率半桥功率因数校正器研究

英文论文题目: Research on High Efficiency Single Phase ZVS

Half Bridge Power Factor Correction Rectifier

申请人姓名: 严 阳

指导教师: 盛 况 教授

合作指导教师: 吴新科 教授

专业名称: 电气工程

所在学院: 电气工程学院

论文提交日期 2016 年 3 月

**A Dissertation submitted to Zhejiang University in partial fulfillment of the requirements
for the degree of Master of Engineering**

**Research on High Efficiency Single Phase ZVS
Half Bridge Power Factor Correction Rectifier**

Candidate: Yan Yang

Supervisor: Prof. Sheng Kuang

Co-supervisor: Prof. Wu Xinke



Zhejiang University, Hang Zhou, P. R. China, 310027

March, 2016

独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的
研究成果。据我所知，除了文中特别加以标注和致谢的地方外，论文中不包含其
他人已经发表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机
构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献
均已在论文中作了明确的说明并表示谢意。

学位论文作者签名： 平阳

签字日期： 2016 年 3 月 8 日

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有关保留、使用学位论文的规定，
有权保留并向国家有关部门或机构送交论文的复印件和磁盘，允许论文被查阅和
借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库
进行检索，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名： 平阳

导师签名： 王

签字日期： 2016 年 3 月 8 日

签字日期： 2016 年 3 月 8 日

学位论文作者毕业后去向： 工作

工作单位： 上海华为技术有限公司

电话：

通讯地址： 华为上海研究院

邮编

单相软开关高效率半桥功率因数校正器研究



论文作者签名: 严阳

指导教师签名: 王

论文评阅人 1: 张军明

评阅人 2: 董伯藩

评阅人 3: 杭丽君

评阅人 4: _____

评阅人 5: _____

答辩委员会主席: 谢小高

委员 1: 吴新科

委员 2: 张军明

委员 3: 陈敏

委员 4: 盛况

委员 5: _____

答辩日期: 2016.03.07

摘要

传统的功率因数校正(Power Factor Correction-PFC)拓扑由二极管整流桥与 Boost 电路级联组成。该级联拓扑的电流回路中器件数较多,导致导通损耗大,限制了效率的提高。无桥 PFC 拓扑能够减少电流回路中的器件数,降低导通损耗,其中半桥 PFC 拓扑中电流回路器件数最少,因而导通损耗更小。但是,该拓扑中开关器件电压应力较大,因此如果选用高压的 IGBT 作为开关器件,则开关损耗大,效率低。新型的碳化硅基 MOSFET 兼顾了高耐压与低通态电阻,因而导通损耗较小。且由于其开关速度快,所以开关损耗较小,可以极大提高半桥 PFC 的整体效率。但是,由于高频工作时其开通损耗比重仍然较大,严重制约变换器效率的提高。

本文利用碳化硅基 MOSFET 优良的关断特性,采用让电感电流反向的零电压(Zero Voltage Switching-ZVS)控制策略,利用反向电感电流实现上下管的自然换流,使需要开通的开关器件的体二极管导通,让器件工作在零电压开通状态下,消除开通损耗,降低开关损耗,提升效率。

针对这种电感电流反向的零电压(Zero Voltage Switching-ZVS)控制方式,论文给出了各个关键参数与关键控制电路的设计,分析建立了小信号与控制回路的数学模型,并介绍了数字控制的实现方案,搭建了一台数字控制的输出功率为 1100W 的实验样机,通过实验验证了碳化硅基 MOSFET 应用于半桥 PFC 能达到较高的效率。同时,针对数字控制半桥 PFC 电路的高频效率优化,本文进行了实验以及分析,提出了几种解决方案。

关键词: 高效率 软开关控制策略 碳化硅

Abstract

The traditional power factor correction (PFC) topology consists of a diode bridge rectifier and a boost converter, due to its large component count in the current loop, the circuit conduction loss is high, limiting its efficiency. In order to improve the PFC efficiency, a series of bridgeless topology have been proposed. In this paper, a more detailed comparism of the bridgeless topology has been conducted, found that the half bridge PFC topology is the simplest structure. The circuit only has one device in the current loop, leading to a high efficiency.

However, the voltage stress on the device is relatively high in this kind of topology. If the silicon IGBT is used in this topology, it will be hard to improve the efficiency because of its high switching loss. The silicon carbide MOSFET can give low on state resistance at a high blocking voltage while keeping a low switching loss. As a results a high efficiency can be obtained when the silicon carbide MOSFET is used in the half bridge PFC.

Because the turn-off loss of the silicon carbide MOSFET is far less than the turn-on loss. In this paper, the silicon carbide MOSFET is used in a zero voltage switching mode to further reduce the switching loss. All key parameters of the circuit are calculated in detail. An 1100W prototype with high efficiency is built. Meanwhile, this paper describes the influence to the control strategy when the switching frequency is increasing. Furthermore, efficiency optimazations are carried out based on digital control strategy at high frequencies.

Key words: High efficiency, zero voltage switching, silicon carbide devices

目录

摘要I

Abstract II

第 1 章 绪论 1

 1.1 论文研究背景及意义 1

 1.2 本论文主要研究内容 2

第 2 章 功率因数校正（PFC）技术 3

 2.1 PFC 技术简介 3

 2.2 无桥 PFC 拓扑分析 9

 2.2.1 基本无桥 PFC 拓扑 9

 2.2.2 其他无桥 PFC 拓扑对比 10

 2.2.3 半桥 PFC 电流滞环控制模式 15

 2.3 本章小结 21

第 3 章 半桥 PFC 零电压(ZVS)控制策略 22

 3.1 电感电流反向 ZVS 控制模式 22

 3.2 主要参数设计 24

 3.3 本章小结 27

第 4 章 ZVS 软开关半桥 PFC 的数字控制 28

 4.1 控制模型 28

 4.1.1 小信号建模 28

 4.1.2 控制回路建模 30

 4.2 控制电路与参数设计 34

 4.2.1 驱动电路设计 34

 4.2.2 采样电路设计 37

 4.2.3 系统总体框图 39

 4.3 数字控制实现与实验 39

 4.3.1 数字控制器选取 39

 4.3.2 MCU 最小系统设计 40

 4.3.3 控制算法介绍 42

仅限PMIC会员单位内部使用，不得外传

4.4 实验结果与分析 44

4.5 软开关数字控制的高频优化与实验分析 47

4.6 本章小结 52

第 5 章 总结与展望 53

参考文献 54

攻读硕士学位期间所发表的论文 58

致谢 59

仅限PMIC会员单位内部使用，不得外传

第1章 绪论

1.1 论文研究背景及意义

随着人类社会全面进入电气化时代,电能已经成为最为普遍的二次能源,相比起其他能源,电能具有清洁、易转化、易控制、易存储等特点,被广泛地应用于人类生活生产中,例如照明、机车、工业生产、通信等等。电能由生产到传输,再到最终被使用,其中要经过多级转化。传统的电能转化装置以大型的无源变压器为主,这类设备工作于工频下,通常体积大,损耗大。

新型的电力电子转换电源采用功率开关器件,让转换器工作于高频状态,提高了功率密度以及效率水平。由于这类电源的优良特性,其被广泛应用于各类场合中,如在信息与通信场合中,由于各类设备的工作电压等级通常不同,需要大量使用电力电子装置转换电压等级;在工业自动化以及电力传动系统中,电机的调频调速也需要靠电力电子装置来完成;在新能源以及分布式能源系统中,电力电子技术也被广泛的应用于电能的转换、存储以及电能质量的管理中。目前,超过 80%的电能应用通过电力电子变换装置实现,并且这个比重还在不断增大。因此,提高电力电子变换器的效率具有重大的意义,这对于节约能源、减少排放、保护环境,对于改善和便利人们的生活,对于人类社会的可持续发展等方面都会产生深远的影响。为了减少电能转化过程中的损耗,各国对电能转化设备相应提出了一些列标准,如美国的美国能源署提出的能源之星^[1]、80PLUS^[2]等认证,用来鼓励和支持高能效的电源产品。

传统的整流电源是包含前级功率因数校正(Power Factor Correction-PFC)以及后级 DC/DC 的两级结构,其中前级作用是满足谐波抑制以及功率因数校正,由于通过 PFC 整流后的直流电压包含很大的工频纹波,后级 DC/DC 的主要作用是将其转化为电压纹波较小的直流电,并提供功率隔离的功能,同时满足系统的相关要求^[3]。

针对 PFC 的效率问题,已有许多学者展开了一系列研究工作,并提出了一系列提升效率的方案,其中大致可以分为以下三类:第一种是通过减小导通损耗以达到提升效率的目的,这类方法包括研究新型拓扑以减少电流回路中器件数,研究新型低通态电阻器件来达到减小导通损耗的目的;第二种是通过减小器件的开关损耗以达到提升效率的目的,这类方法主要包括研究多电平技术降低器件电压应力以减小开关损耗,研究软开关技术以减小开关损耗;第三种是通过改变传统电源架构,提出新型电源架构,以达到整体效率的提升。

目前已有的较为常用的无桥拓扑以双 Boost 型以及图腾柱型为主, 这些无桥拓扑均能达到较高的效率。例如文献[4]报导了一台效率高达 99.3% 的双 Boost 型无桥 PFC 样机, 虽然效率较高, 但是由于开关频率较低, 电感体积较大, 导致功率密度较低。文献[5]报导的图腾柱式 PFC 电路, 效率也能达到 98.3%。可以发现, 这些无桥拓扑所采用的器件数较多, 为了达到更高的效率往往需要将二极管更换为同步整流管, 这大大增加了系统的复杂程度以及成本。如何能进一步提升效率, 同时减小系统复杂程度, 成为 PFC 研究工作的热点。

随着新器件的发展, 为电力电子技术的发展提供了新的契机。以碳化硅与氮化镓为代表的新器件, 相比起传统硅基器件具有更大的禁带宽度, 能实现较高耐压下的低导通电阻, 降低导通损耗, 并且具有较快的开关速度, 极大地减小了开关损耗。这些特性如果应用于 PFC 拓扑中, 能进一步提升效率。同时, 由于碳化硅材料优良的热性能, 使其能工作在较高的温度下, 减小了散热环节的大小, 达到了提升功率密度的目的。

1.2 本论文主要研究内容

针对传统整流电源, 本文主要工作在对前级 PFC 电路的相关研究。对如何提高前级 PFC 的效率以及功率密度进行了相关研究, 包括不同拓扑以及不同控制策略的比较、开关频率提升的影响等方面。针对这些问题, 本文做出了一系列计算设计并进行了相关实验论证, 本文的主要内容包括:

第一章, 绪论, 介绍论文研究的相关背景, 包括传统整流电源的架构、前级 PFC 的研究现状以及碳化硅基新器件的优势。

第二章, 详细介绍 PFC 的原理, 分析比较了各种 PFC 拓扑, 介绍了半桥 PFC 的传统控制策略, 并进行了硅基 IGBT 与碳化硅基 MOSFET 的损耗分析对比。

第三章, 介绍 ZVS 控制策略, 分析了其实现 ZVS 的原理。并对其相关参数进行了设计。

第四章, 针对数字控制的半桥 PFC 拓扑进行了 ZVS 控制策略的建模, 对关键电路进行了设计, 并简要介绍了数字控制算法。同时搭建了实验样机并对其进行了相关测试, 并对 ZVS 数字控制半桥 PFC 高频效率进行了优化。

第五章, 总结与展望。

第2章 功率因数校正（PFC）技术

2.1 PFC 技术简介

传统的不控式整流设备为二极管整流桥后直接接一个大电容的结构，其结构简单，不需要控制，其电路及其工作波形如图 2-1 所示，可以看出，当输入电压高于电容 C_o 上的电压时二极管导通，交流电源给电容充电，并给负载提供能量，电容上的电压相应地上升；而当输入电压低于电容上的电压时，二极管不导通，由电容给负载提供能量。所以输入电流会呈现一个个相对较窄的脉冲波形，如图 2-1(a)所示。这个较大的电流尖峰会产生很大的电流谐波^{[3][6]}，而较大的谐波电流会带来一系列问题。

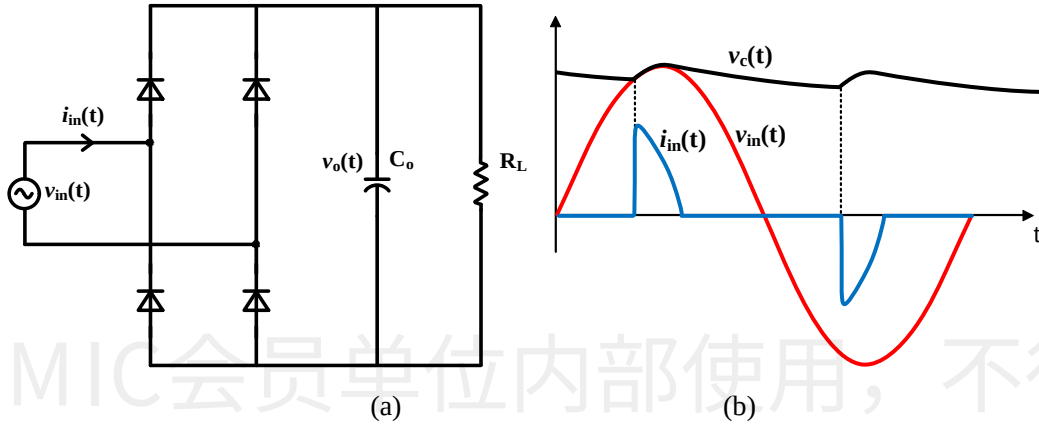


图 2-1 单相不控整流电路及其工作波形

整流设备的功率因数（Power Factor, PF）定义为电路有功功率与视在功率的比值，对于输入电压为单相正弦波的电路（ $v_{in}(t) = \sqrt{2}U_1 \sin \omega t$ ），PF 的表达式为：

$$PF = \frac{P}{S} = \frac{U_1 I_1 \cos \varphi_1}{U_1 \sqrt{I_1^2 + I_2^2 + I_3^2 + \dots}} = \xi \cos \varphi_1 \quad (2-1)$$

其中 U_1 为输入电压有效值， I_1 为电流基波有效值， I_2 、 I_3 等分别为二、三次等各次谐波电流的有效值， φ_1 表示输入电流基波分量与输入电压之间的相移， ξ 可以表达为：

$$\xi = \frac{I_1}{\sqrt{I_1^2 + I_2^2 + I_3^2 + \dots}} = \frac{1}{\sqrt{1 + \sum_{n=2}^{\infty} \left(\frac{I_n}{I_1}\right)^2}} = \frac{1}{\sqrt{1 + THD^2}} \quad (2-2)$$

式中 $THD = \sqrt{\sum_{n=2}^{\infty} \left(\frac{I_n}{I_1}\right)^2}$ 表示电流总谐波含量。

根据以上分析可以知道，电路的功率因数主要由电流总谐波含量(THD)以及电流基波分量与输入电压的相移所决定。从图 2-1(b)中的电流波形图可以看出，虽然其电流基波相

位能大致跟随输入电压相位，但其各次谐波含量较大，导致其整体功率因数较低。较低的功率因数导致了整流器将产生较大的无功功率，对于系统来说较大的无功功率会增加线路损耗以及相关设备的系统容量。同时，较大含量的电流谐波会形成较大的干扰源，干扰线路上的其他电子设备。为了限制电力电子设备的谐波含量，国际上相应的有针对不同设备的谐波含量标准，如 IEC61000-3-2，其把用电设备分为 4 类，如表 2 - 1 所示。对不同类别的设备，相应的有各次谐波含量的限制标准，如针对 A 类设备来说，其限制标准如表 2 - 2 所示。从图 2 - 2 中可以看出，传统桥式整流电路产生的各次谐波含量远远超过了 IEC61000-3-2 的相关设备谐波标准^[6]，其中为方便比较将 Class A 标准表示为输入电流 16A 时的百分比形式。

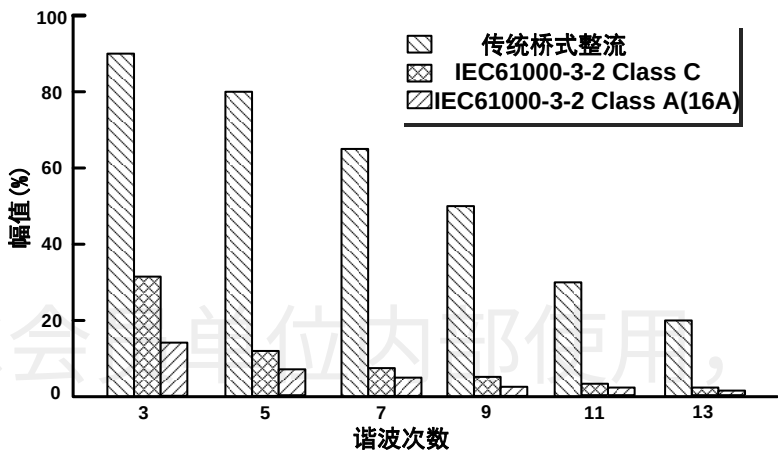


图 2 - 2 传统整流设备的各次谐波含量

表 2 - 1 IEC61000-3-2 的设备分类

A 类	➤ 三相平衡设备
	➤ 除 D 类外的家用电器设备
	➤ 白炽灯调光器
	➤ 音频设备
	➤ 其它不属于 B、C、D 类的设备
B 类	➤ 便携式工具
	➤ 非专用弧焊设备
C 类	➤ 照明设备
D 类	➤ 个人计算机及其显示器
	➤ 电视接收器

表 2 - 2 A 类设备谐波限定标准

谐波次数	最大允许谐波电流/A
奇数次谐波	
3	2.30
5	1.14
7	0.77
9	0.40
11	0.33
13	0.21
$15\leq n\leq 39$	$0.15\cdot\frac{15}{n}$
偶数次谐波	
2	1.08
4	0.43
6	0.30
$8\leq n\leq 40$	$0.23\cdot\frac{8}{n}$

为了解决谐波以及功率因数的问题，相应的有一系列应对方案。按照是否采用功率开关器件可以分为两类：无源方案与有源方案。其中无源方案是指采用电感电容等无源器件，对输入电流的特定谐波含量进行滤波以及相位补偿等相关措施。这种方案虽然简单可靠，但是由于功率等级较大时无源器件的体积较大，损耗较大，增加了成本，难以满足提高功率密度与效率的要求，并且由于无源滤波只能针对特定次谐波进行滤除，难以达到较高的功率因数水平；有源方案主要是利用功率开关器件对谐波进行被动式补偿或主动式消除，由于其采用了功率开关器件，能极大地提高功率密度，很好地实现功率因数校正以及谐波抑制的目的。而有源方案按照其不同的工作原理又可以分为有源滤波技术(Active Power Filter, APF)与有源功率校正技术(Active Power Factor Correction, APFC)。

有源滤波技术(APF)主要是将有源滤波器并联在非线性负载旁，如图 2 - 3 所示，其通过不控二极管整流，通过前文的分析可以知道，这种方式会产生严重的谐波问题，针对其所产生的各次主要谐波，有源滤波器会产生对应幅值相位相反的电流，抵消相应的谐波电流，这样各次谐波就不会传导至交流电网侧，从而抑制了谐波的影响。相比起无源滤波技术，有源滤波技术由于采用了功率开关器件，能实现较高的功率密度以及效率水平，同时能有效地补偿各次谐波以及无功功率，达到较高的功率因数水平。但是这种方案属于一种

被动式的方案,是针对已经产生的谐波问题进行治理,而且有源滤波器通常造价较高,限制了系统成本的降低^[7]。

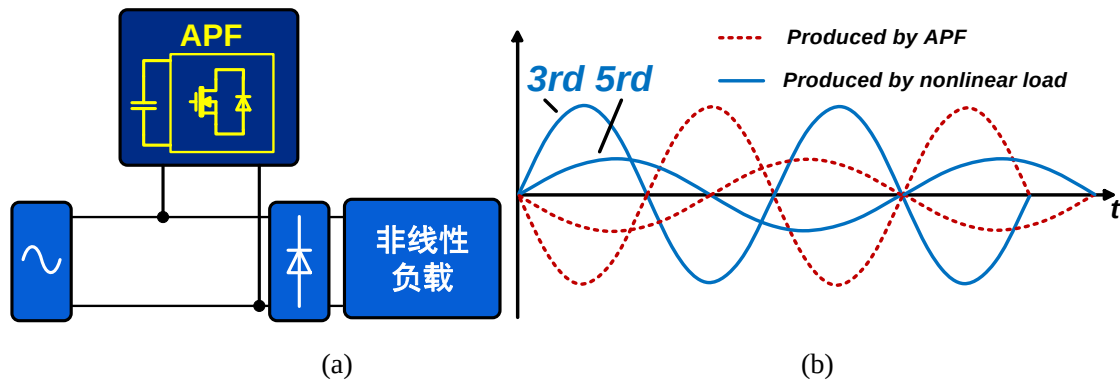


图 2-3 有源滤波原理图

有源功率因数校正技术(APFC)是指利用串联的有源功率因数校正器主动地使输入电流的相位能跟随输入电压,达到功率因数为 1 的目的并同时解决相关谐波干扰问题,其原理如图 2-4 所示。APFC 通常为各种不同拓扑的 AC/DC 整流器,通过对功率开关器件的控制,在完成整流效果的同时控制输入电流的波形,达到功率因数校正的目的。由于通过 APFC 后的电压通常包含了较大的工频纹波分量,为了滤除这个分量,同时隔离负载与电网,后级会接一级隔离的 DC/DC 变换器。由于 APFC 技术能达到接近 1 的功率因数,同时实现很高的效率与功率密度,但是受限于功率开关器件的电压电流等级,其被大量用于中小功率场合,如通信、照明等等。这里本文主要针对有源功率因数校正技术进行相关研究工作。

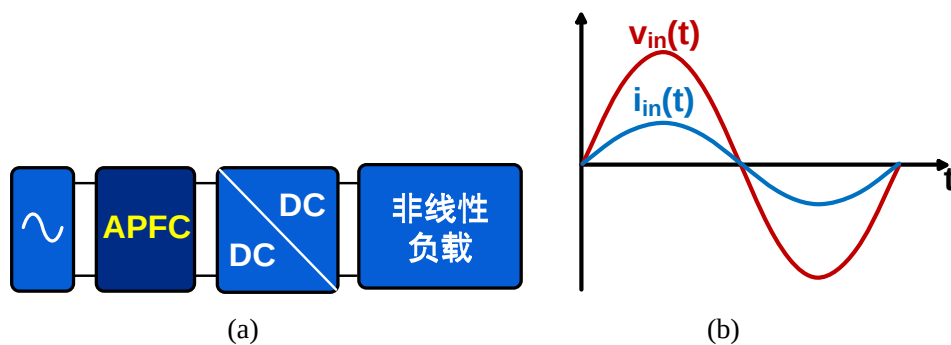


图 2-4 有源功率因数校正原理

传统的有源功率因数校正电路为带有二极管整流桥的 Boost 型 PFC 电路,如图 2-5 所示。其主要包含两大部分:前级二极管整流桥与后级 Boost 升压电路。前级整流桥将交流电压整流成馒头波,后级 Boost 电路通过控制开关管的通断,将馒头波整流成直流电压,并控制输入电流相位能跟随输入电压,以达到功率因数校正的目的。对于这种拓扑结构的 PFC,只有一个需要控制的开关管,控制相对简单,可靠性高^{[8]-[11]}。

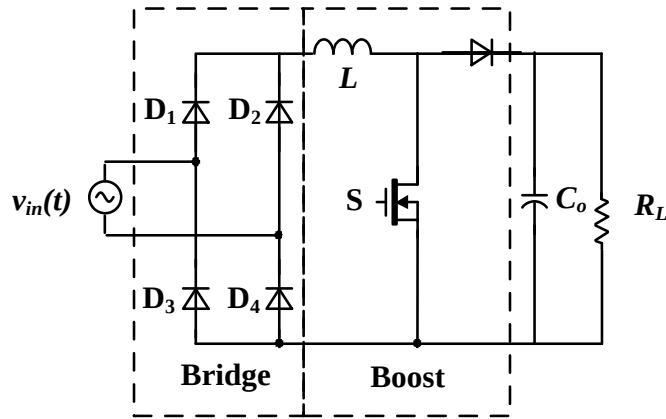


图 2-5 传统整流桥 Boost 型 PFC 电路拓扑

针对传统整流桥 Boost 型 PFC 电路，具有多种不同的控制方式，根据电感电流是否连续可以分为三类：连续电流控制模式(Continuous Current Mode-CCM)、零界连续电流控制模式(Critical Current Mode-CRM)、断续电流控制模式(Discontinuous Current Mode-DCM)。各种不同的控制方式各有其特点，其中 CCM 输入电流纹波较小，EMI 滤波器体积相对较小，功率器件的电流应力相对较小，但是由于开关器件处于硬开关状态下，导致较大的开关损耗，并且其存在着较严重的二极管反向恢复问题，限制了效率的提高，同时在相同开关频率下，相比起其他两种控制方式，CCM 的电感体积较大，限制了功率密度的提高；DCM 与 CRM 虽然输入电流纹波较大，但是能实现零电压开通，开关损耗较小，能有效减小二极管反向回复的损耗，有利于效率的提升，同时由于其电感值相对较小，能极大地提升功率密度。考虑到后文所述的半桥电路的控制方式，这里以电流模式的 CRM 控制下的传统整流桥 Boost 型 PFC 电路对 PFC 原理进行分析。

电流模式 CRM 控制的 Boost 型 PFC 电路控制原理如图 2-6 所示，其控制主要由电压外环与电流内环构成。电压外环作用是使得输出电压能稳定在设定的参考电压上，参考电压通常要高于输入电压峰值，而电流内环的作用是使电感电流峰值的包络线为正弦波，且相位能跟随输入电网电压的相位，这样通过 EMI 滤波后的输入电流波形能呈现正弦化，达到功率因数校正的目的。电压外环通过采样输出电压，将其与参考电压 V_{ref} 送入电压 PI 调节器 VA，同时通过对经过整流桥后的输入电压进行采样，得到包含输入电压相位信息的馒头波，将其与 VA 输出相乘得到电流内环参考值 i_{ref} ，其是一个随负载变化的馒头波。电压外环速度较慢，通常设为 10-20Hz 左右，在一个开关周期内可以认定电压外环得到的参考值不变。电流内环采用峰值电流控制，通过检测开关管电流值，当其达到电流内环参考值 i_{ref} 时，触发器清零，关闭开关管，此时电感电流在输入输出电压的作用下开始下降。

当电流下降到零时，通过过零检测电路(ZCD)检测过零信号，将触发器置 1，开通开关管，此时电感电流在输入电压的作用下开始上升，完成一个开关周期。从分析可以知道，其电流内环能控制电感电流峰值的包络线为电流内环参考值 i_{ref} ，而 i_{ref} 是能跟随输入电压相位的馒头波，所以电感电流峰值的包络线相位能较好的跟随输入电压，通过滤波后能达到输入电流相位跟随输入电压相位的目的。同时，通过电压调节器 VA 的调节，能使输出电压稳定在参考值。

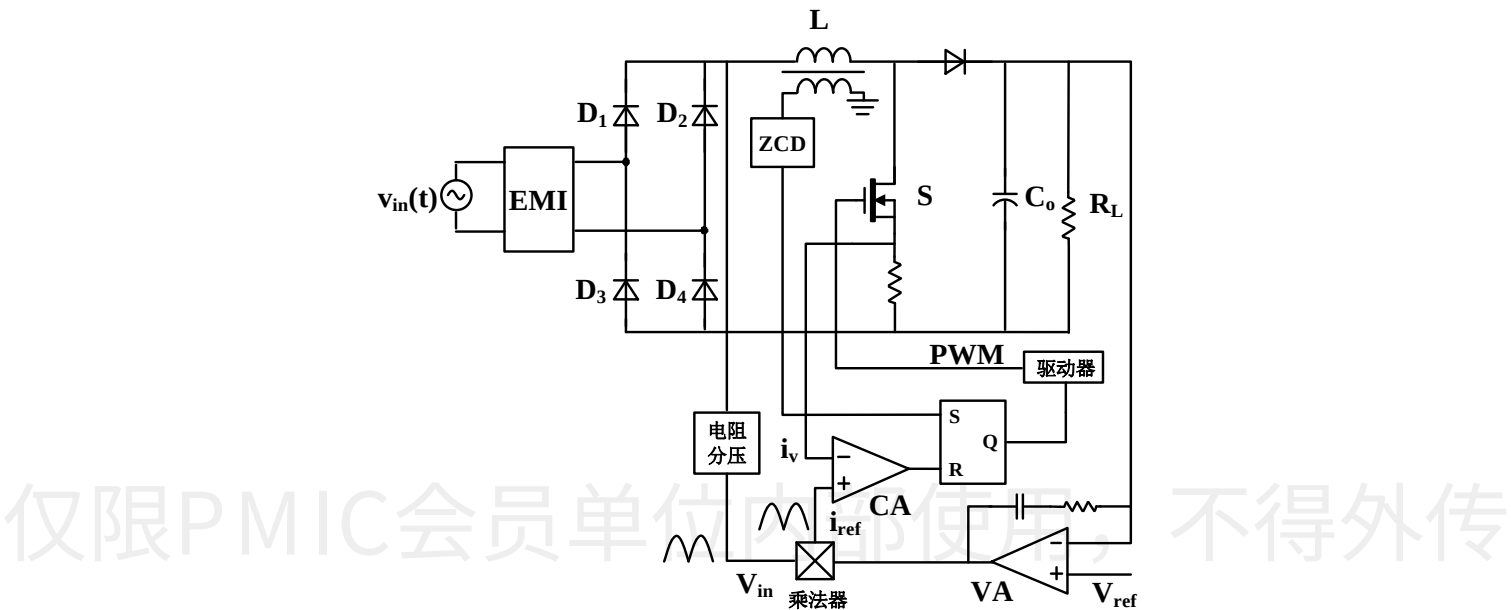


图 2 - 6 CRM 控制的 Boost PFC 电路控制原理图

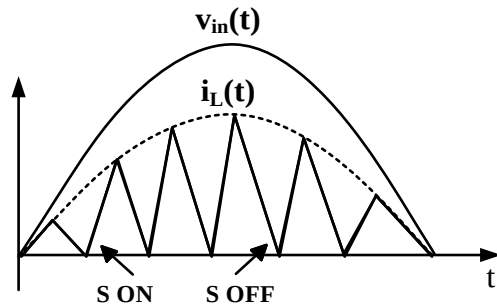


图 2 - 7 CRM 控制的 Boost PFC 电路电流波形

通过分析可以知道，有源功率因数校正技术就是通过控制开关管的开关动作，相应控制电感电流的波形，使其峰值包络线或者平均值能呈现正弦化，相位跟随输入电压，使得经过 EMI 滤波后的输入电流也能呈现正弦化，以达到功率因数校正的目的。

可以看出传统桥式 Boost PFC 拓扑拥有较多的半导体器件，其一个开关周期中电流流经回路上流经的器件数为 3 个：整流桥(2 个)，Boost(1 个)。由于半导体器件并非理想的开关，都拥有一定的通态电阻值，这会导致较大的导通损耗。这里针对输出功率为 1500W，

输入电压为 $220V_{rms}$ ，输出电压为 $400V$ 时的情况进行损耗计算分析可以得到图 2-8 的损耗柱状图，其中主开关管采用英飞凌 CoolMOS 管，Boost 二极管采用碳化硅(SiC)二极管。图 2-8 中，工频续流管表示前级整流桥，而开关频率续流管表示后级 Boost 二极管，从中可以看出工频续流管上的导通损耗所占比重较大，达到了 30%左右。并且，在低输入电压的情况下，这一比重会继续增加，这是因为同样负载下，当输入电压降低时，随着输入电流的增大，前级桥堆上会产生很大导通损耗，这成为制约 PFC 效率提高的重要因素。为了减少前级桥堆上的损耗，相继有学者提出了一系列减少桥堆损耗的拓扑结构——无桥拓扑结构^[11]。

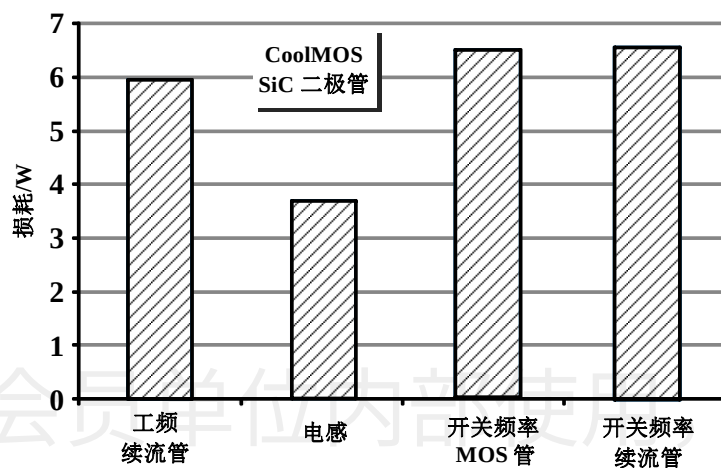


图 2-8 传统 Boost PFC 损耗分析

2.2 无桥 PFC 拓扑分析

2.2.1 基本无桥 PFC 拓扑

由前文的分析可以知道，传统桥式 Boost 型 PFC 电路由于前级桥堆的存在，会导致很大的导通损耗^{[11][12]}，制约了 PFC 效率的提高，为了提高 PFC 的效率，学者们相继提出了一系列无桥拓扑结构，最早提出的无桥拓扑结构如图 2-9 所示^[13]。

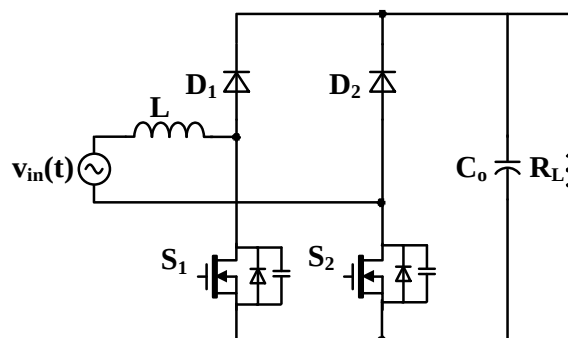


图 2-9 基本无桥 PFC 电路

为方便理解现以工频正半周分析其工作原理，其工频正半周开关模态如图 2-10 所示。从图中可以看出，在工频正半周时，开关管 S_2 管是一直导通的，充当工频续流管的作用。而 S_1 开关管与 D_1 二极管互补导通。当 S_1 开关管导通时，电感电流在输入电压的作用下不断上升；而当 S_1 管关断时，由于电感电流不能突变， S_1 管中的电流会换流至 D_1 管，此时在输入电压与输出电压的作用下，电感电流开始下降。这样通过控制 S_1 管的通断，可以控制电感电流波形，达到控制输入电流波形的目的。通过对其模态分析可以知道，相比起传统桥式 PFC 拓扑结构，这种基本的无桥 PFC 电流回路上的器件数减少为两个，其中充当工频续流作用的只有一个，整体效率会有所提高^[13]。

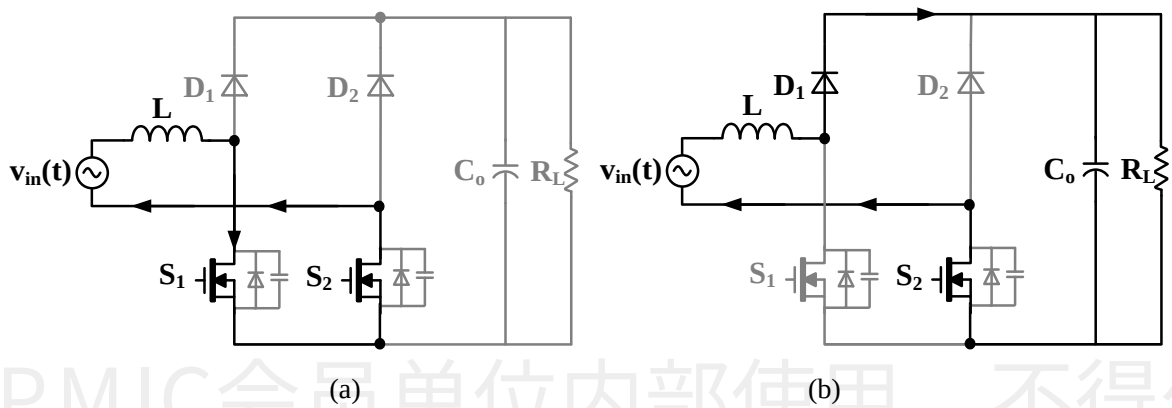


图 2-10 基本无桥 PFC 电路工频正半周开关模态图

但是，对于这种基本的无桥拓扑结构，相比起传统桥式 Boost PFC 电路具有较大的共模噪声问题。具体原因是：在工频负半周时， S_1 开关管是一直导通的，充当工频续流管的作用，而 S_2 开关管与 D_2 二极管是互补导通的，这样 S_2 管的漏极电压会在母线电压与零之间来回变化，导致输入电压的一端会产生一个较大电压的高频脉动，其电压幅值等于输出母线电压，这个高频高压脉动电压源会不断给交流输入地与直流输出地之间的寄生电容充放电，产生很严重的共模噪声问题。一些文献也相继提出了一些解决方案，如采用耦合电感的方案，这里不再赘述。

2.2.2 其他无桥 PFC 拓扑对比

从前文的分析可以知道，基本的无桥拓扑 PFC 结构由于其存在很大的共模噪声问题，为了解决这个问题，在此基础上一些学者提出了一些新的无桥拓扑。图 2-11 为一种带双向开关的 H-PFC 拓扑结构^[14]，其中 S_1 管与 S_2 管是一对反串联的开关管，同时开关，充当一个双向开关的作用。以工频正半周为例分析其开关模态，如图 2-12 所示。当 S_1 管与 S_2 管同开开通时，电感电流在输入电压的作用下不断上升；当 S_1 管与 S_2 管同时关断时，由于电感电流不能突变，此时电感电流会由 D_1 与 D_4 二极管续流，并在输入电压输

出电压的作用下不断下降，负半周有着相似的工作模式。

通过分析可以知道，这种拓扑结构当双向开关开通时，电感电流通过双向开关储存能量，四个二极管都不会导通，此时输入交流电源的一端的电压为输出母线电压的一半；而当双向开关关断时，电感电流会通过二极管续流，此时输入交流电源的一端在工频正半周时通过 D_4 接输出的地，而在工频负半周时通过 D_2 接输出母线电压。这样其输入交流电源的一端会存在一个幅值为输出电压一半的高频震荡，相比起基本的无桥拓扑，共模性能有所改善。针对这种拓扑为了进一步改善其共模性能，有学者提出了一些解决办法，例如将 D_2 与 D_4 二极管替换成开关管，分别在工频负半周与工频正半周控制其导通，这样在半个工频周期内其输入电压的一端电压都是恒定的，共模性能大大提升。但是如果采取这种措施，会采用额外的开关器件，成本增加。同时，由于双向开关管的驱动存在浮地驱动，导致驱动困难。

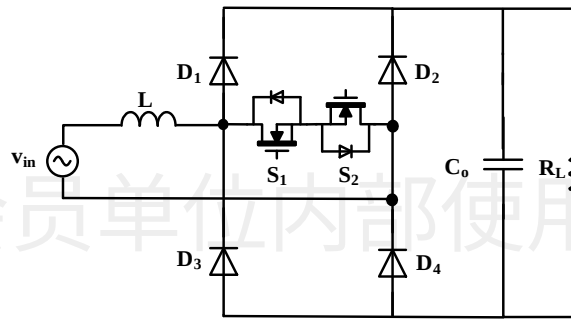


图 2-11 带双向开关的 H-PFC 拓扑

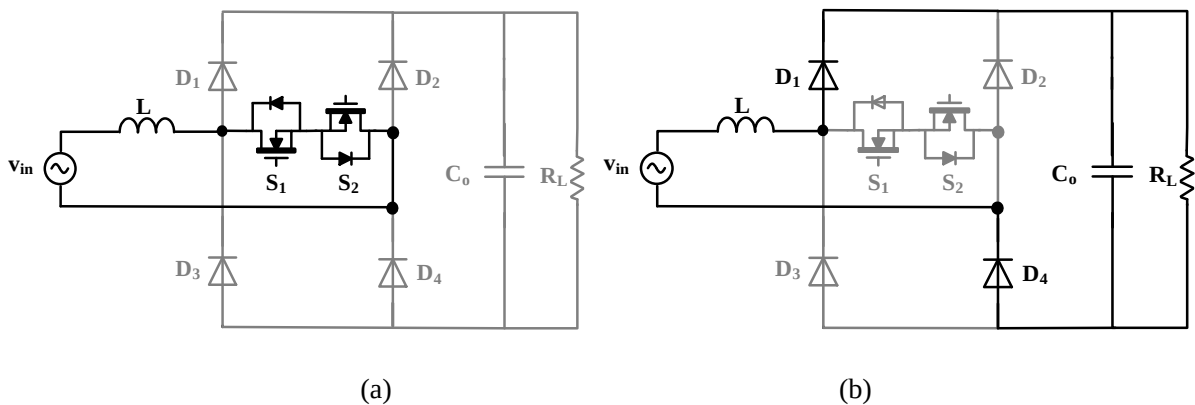


图 2-12 工频正半周开关模式图

相比基本无桥拓扑，H-PFC 拓扑结构的共模性能虽然有所提升，但是整个电路的半导体器件数有所增加，为了在不增加系统成本的前提下同时达到降低基本无桥拓扑共模干扰问题，文献[15]提出了图腾柱式无桥拓扑结构(Totem Pole PFC)，其结构如图 2-13 所示。从图中可以看出其相比起基本无桥拓扑半导体器件数相当，同时其共模性能又能大大提升。

同样以工频正半周为例，其开关模态如图 2-14 所示。工频正半周时 D_2 充当工频续流管的作用一直导通，当 S_2 管开通时，电感电流在输入电压的作用下不断上升，输入电源给电感储能；当 S_2 关断时，电感电流不能突变，所以会通过 S_1 管的体二极管续流，此时 D_2 二极管依然导通。而当工频负半周时， D_1 二极管会一直导通， S_1 管开关动作。

通过分析可以知道，对于图腾柱式拓扑， D_2 与 D_1 二极管分别在工频正负半周内持续导通，充当工频整流管的作用。这使得输入电源的一端电压在半个工频周期内稳定，没有高频震荡，相比其基本无桥拓扑，共模性能大大提升。同时从其开关模态图中可以看出，其电流回路上的器件数与基本无桥拓扑一样，都为两个。

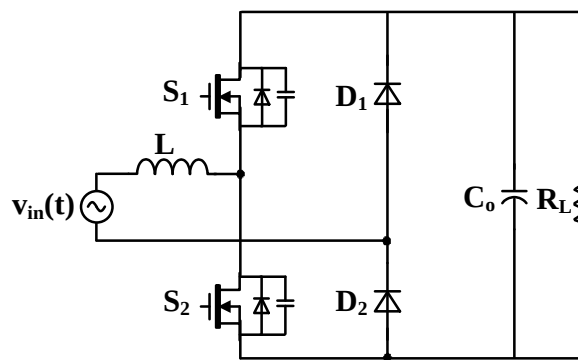


图 2-13 图腾柱式无桥拓扑结构

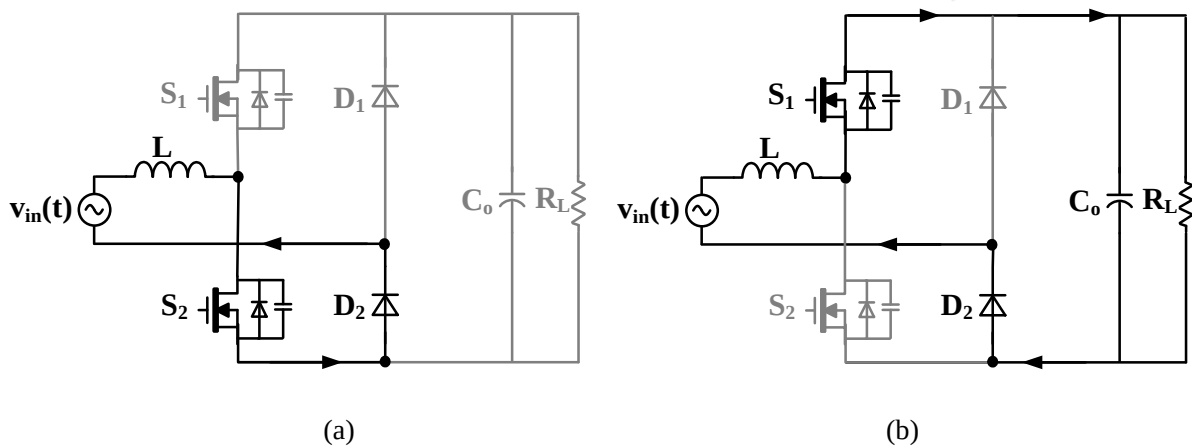


图 2-14 图腾柱式无桥拓扑工频正半周模态图

由于以上所提到的三种无桥拓扑电流回路器件数相同，同时开关模态基本类似，损耗差别不大，这里以图腾柱式拓扑结构进行损耗分析，用以与传统桥式 Boost PFC 进行对比。

这里按照图 2-8 对传统桥式 Boost PFC 损耗的分类方法，同样可以将图腾柱式 PFC 的损耗分为工频续流管损耗、电感损耗、开关频率功率管损耗、开关频率续流管损耗，反映到具体电路中，以工频正半周为例，分别为图 2-14 中的 D_2 二极管损耗、电感 L 损耗、 S_2 开关管损耗、 S_1 续流体二极管损耗。当都工作在电感电流零界连续模式(CRM)时，相

比起传统桥式 Boost PFC，图腾柱式拓扑的电感损耗、开关频率功率管损耗、开关频率续流管损耗并没有什么变化；但是由于其电流回路上工频续流管由两个减少到了一个，导致其工频续流管上的损耗能减少一半，如图 2-15 所示，整体效率能有所提高，特别是当输入电压降低时，效率将得到大幅度提升。

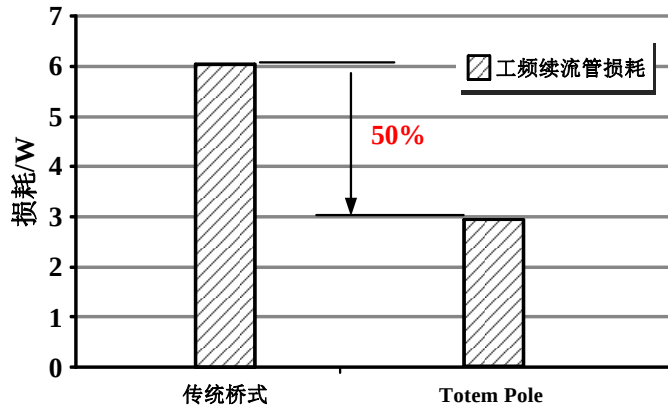


图 2-15 图腾柱式 PFC 损耗对比图

从前文对几种无桥拓扑结构的分析可以看出，通过采用无桥拓扑结构，能减少一半左右工频续流管上的损耗。随着器件与磁性材料的发展，开关频率功率管以及电感上的损耗能极大降低，此时工频续流管上的损耗就成了很大的问题，如果能完全消除工频续流管上的损耗，这将极大地提升 PFC 的效率，特别是低输入电压下的效率。如果采用半桥型结构，则能达到这一目的。

半桥型 PFC 拓扑结构如图 2-16 所示^[16]，从图中可以看出，其相当于将原图腾柱式拓扑的两个二极管换成了电容。同样可以以工频正半周为例分析其开关模态，如图 2-17，其 S1 管与 S2 管互补导通，当 S2 管开通时，电感电流在输入电压与输出电容的作用下不断上升，电感储能；当 S2 管关断时，电感通过 S1 管给 C1 以及负载提供能量。可以看出其电流回路上的器件数只有一个，这将极大地减少电流导通损耗，提升整体效率。同时由于其输入电压的一端直接接在了母线中点上，电压保持恒定值，共模性能较好。

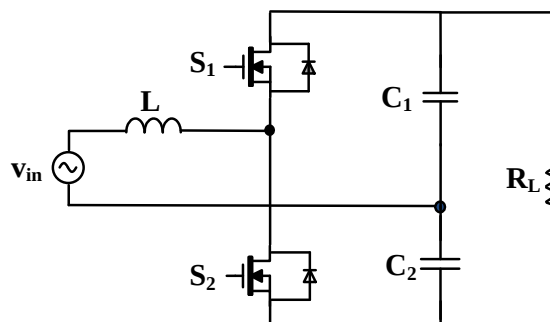


图 2-16 半桥式 PFC 拓扑结构

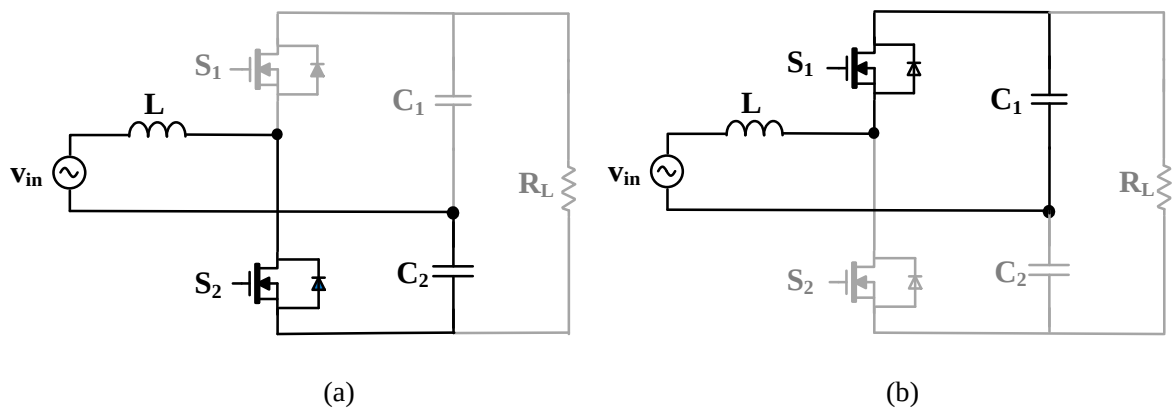


图 2 - 17 半桥式 PFC 开关模式图

对比以上提到的相关 PFC 拓扑，如表 2 - 3 所示。相比传统 Boost PFC，所列的四种无桥拓扑均减少了电流回路上的器件数，在效率上都高于传统 Boost PFC。而在这四种无桥拓扑结构中，又以半桥型 PFC 拓扑最为简单，且电流回路数最少，只有一个，并能保持良好的共模性能。

表 2 - 3 PFC 拓扑比较

拓扑	功率开关 器件	快恢复 二极管	慢恢复 二极管	电流回路 器件数	共模 噪声
传统 Boost PFC	1	1	4	3	小
基本无桥 PFC	2	2	0	2	大
H-PFC	2	2	2	2	中
图腾柱式 PFC	2	2	0	2	小
半桥式 PFC	2	0	0	1	小

但是，由于半桥拓扑属于倍压式整流拓扑，对于交流 220V 输入，其输出电压为 800V 左右，这导致这种拓扑的功率器件将承受较大的电压应力，考虑到电压过冲，应选择耐压等级为 1200V 的功率器件。对比市面上已有的不同类型功率器件，如图 2 - 18 所示，图中横轴为器件的栅极总充电电荷，表征这器件的开关速度能力，而纵轴为器件的导通电阻，表征器件的导通损耗大小，对于硅基 IGBT 一般以 V_{ce} 表征通态电阻，这里为方便比较，均转化为等效导通电阻表示。可以看出。对于传统硅基功率器件，MOSFET 具有较大导通电阻值，这将导致较大的导通损耗，而 IGBT 虽然能保持较小的通态压降，但是由于其关断时拖尾电流的存在，开关损耗较大，且开关速度较慢，限制了其频率的提高，这成为制约半桥 PFC 电路效率以及功率密度提高的瓶颈。

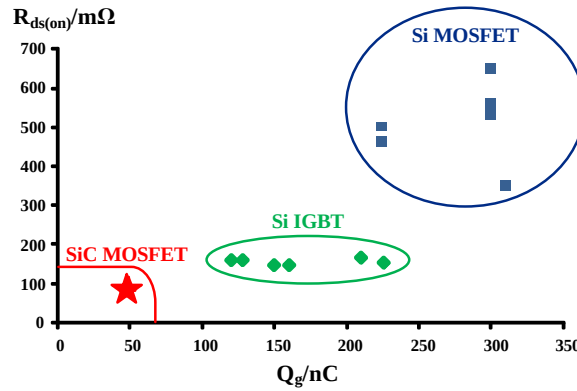
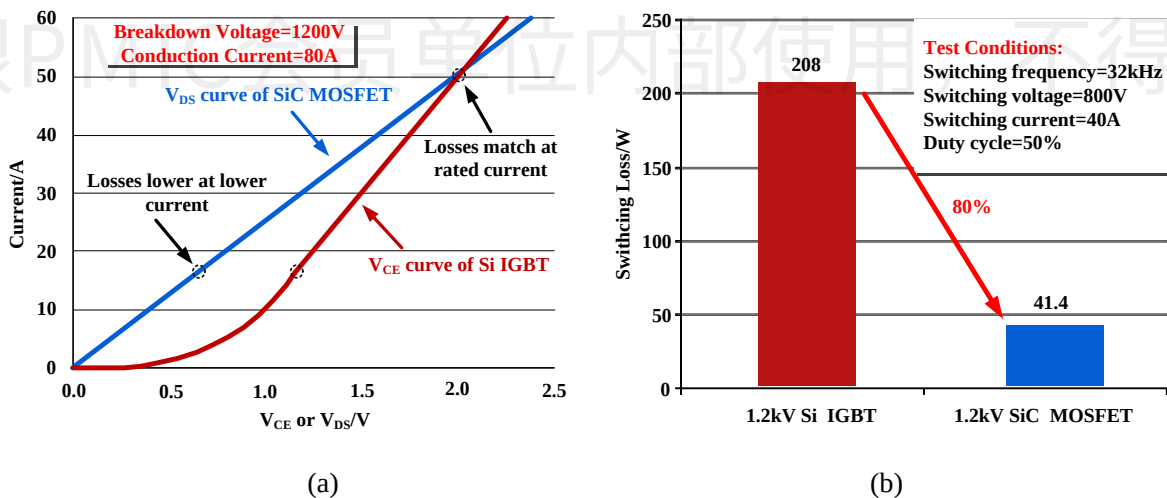


图 2-18 1200V 电压等级功率器件对比

随着新器件的发展，为半桥 PFC 效率以及功率密度的提升带来了希望。相比起同样电压电流等级的硅基 IGBT，碳化硅基 MOSFET 能保持相当的通态电阻能力，同时由于不存在拖尾电流的限制，具有较小的开关损耗以及极快的开关速度。对比其静态输出特性曲线，如图 2-19(a)，可以看在一定导通电流以下，碳化硅基 MOSFET 的通态压降要略小于硅基 IGBT。同时，从图 2-19(b)中可以看出，当采用碳化硅基 MOSFET 后，开关损耗大大下降，极大地提升了效率^[51]。

图 2-19 碳化硅 MOSFET 与硅基 IGBT 比较^[51]

2.2.3 半桥 PFC 电流滞环控制模式

针对半桥型 PFC 拓扑，文献[16]提出了一种电流滞环控制模式(Hysteresis Current Control-HCC)的控制策略，其电感电流波形如图 2-20 所示。从图 2-21 的控制框图可以知道，其包含两个控制环路：电压外环与电流内环。主要工作原理为：采样输出电压值 V_o ，将其与一个电压基准值 $V_{o.ref}$ 进行比较并通过 PI 计算得到一个能反映输出电压变化的参考值 V_c ，采样输入电压 V_{in} ，并与 V_c 相乘得到电流内环参考电压 i_{ref} ，这样 i_{ref} 为一个正弦波，其幅值大小反映了输出负载，当负载变大时，输出电压下降，通过 PI 计算得到的

V_c 变大, 导致 i_{ref} 的幅值变大, 输入功率随之增大以提高输出电压值; 而当负载变轻时, 反之, i_{ref} 幅值会变小, 输入功率随之变小以减小输出电压值, 达到稳定输出电压的作用。同时 i_{ref} 的相位反映了输入电压的相位, 通过电流内环的作用, 能使电感在以 UB 为上限 LB 为下限的滞环内运动, 经过滤波后的输入电压近似为 i_{ref} , 其电流相位跟随输入电压相位, 达到功率因数校正的目的^{[20]-[23]}。

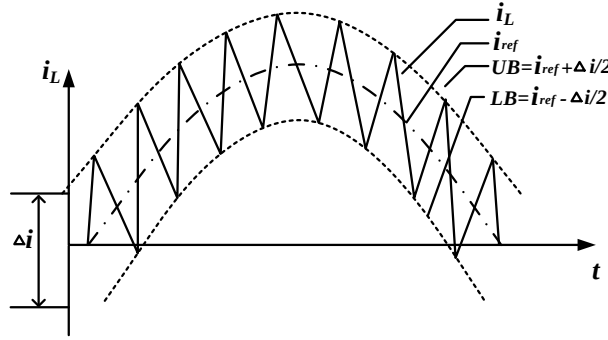
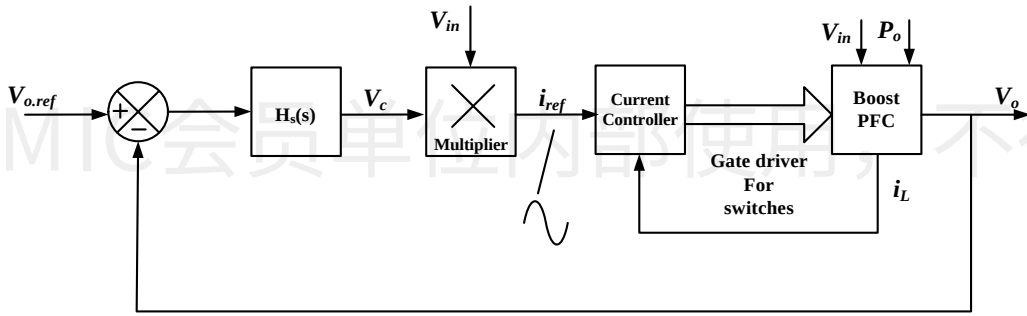


图 2-20 电流滞环控制模式电感电流波形


 图 2-21 电流滞环控制模式控制框图^[20]

采用这种控制方式有着电感电流纹波小, 功率因数高的优点, 但是从图 2-20 中可以看出, 这种控制方式使电感电流工作在连续模式, 开关管的开通与关断都属于硬开关, 这将导致很大的开关损耗, 可以通过分析计算得到这种控制模式下的损耗分布。

考虑到分析的方便, 这里只考虑电路主要功率损耗器件上的损耗, 并将总损耗分为: 电感损耗(磁芯损耗与铜损)、功率管的开关损耗、功率管的导通损耗四个部分。

电感电流计算:

输入电流值可以根据输入电压与输入功率求得, 如下:

$$I_{in_rms} = \frac{P_{in}}{V_{in}} \quad (2-3)$$

则输入电流瞬时值为:

$$i_{in}(\theta) = \sqrt{2} \cdot I_{in_rms} \cdot \sin(\theta) \quad (2-4)$$

通常功率因数校正的电感电流为高频三角波电流,为了使输入电流波形呈现光滑的正弦波,一般会在 PFC 前级增加滤波电路,经过滤波后的输入电流可以认为等于电感电流的平均值,则可以知道,图 2-20 中的电感电流滞环带的上限电流值为:

$$UB(\theta) = i_{in}(\theta) + \Delta i \quad (2-5)$$

而电感电流滞环带下限电流值为:

$$LB(\theta) = i_{in}(\theta) - \Delta i \quad (2-6)$$

通过电感电流滞环带上下限 可以知道工频半周内每点的开通时间 t_{on} 与关断时间 t_{off} :

$$t_{on}(\theta) = \frac{UB(\theta) - LB(\theta)}{V_o + \sqrt{2} \cdot V_{in} \cdot \sin(\theta)} \cdot L \quad (2-7)$$

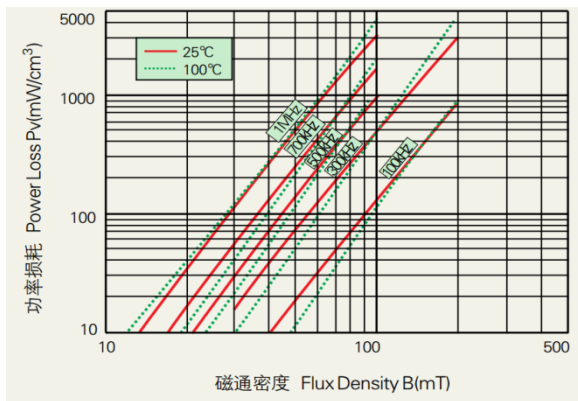
$$t_{off}(\theta) = \frac{UB(\theta) - LB(\theta)}{V_o - \sqrt{2} \cdot V_{in} \cdot \sin(\theta)} \cdot L \quad (2-8)$$

电感磁芯损耗:

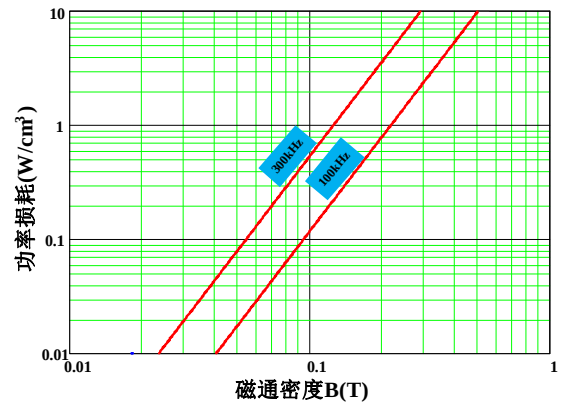
电感磁芯损耗是随着电感电流高频变化,由于磁芯反复磁化过程中产生磁滞现象而消耗的能量。其大小主要与频率 f 以及磁感应强度 B 有关^{[24]-[27]}:

$$P_{core_sw} = C_m \cdot f^x \cdot B^y \cdot V_e \quad (2-9)$$

其中 C_m 、 x 、 y 为特定的系数值,根据不同材料的磁芯有所变化,而 V_e 为磁芯的体积。这里 C_m 、 x 、 y 值的确定办法可以通过拟合磁芯损耗曲线得出来。例如,针对 DMR50B 这种材质的磁芯,其损耗特性曲线如图 2-22(a)所示,对其进行拟合可以得到图 2-22(b)的拟合曲线,其中 $C_m=0.6$, $x=1.38$, $y=2.75$ 。



(a) 厂商给出的损耗曲线



(b) 拟合出的损耗曲线

图 2-22 DMR50B 磁芯损耗曲线

当确定这几个系数后,磁芯的体积 V_e 可以根据厂商给出的参数得到,而频率 f 可以由公式(2-7)与公式(2-8)得到,磁感应强度 B 可以根据下式得到:

$$B(\theta) = \frac{L \cdot UB(\theta)}{N \cdot A_e} \quad (2-10)$$

其中 N 为电感所绕匝数,而 A_e 为有效磁通面积。根据以上几个公式可以求出单次开关的磁芯损耗,对其进行半波积分平均可得到磁芯损耗,如下式:

$$P_{core} = \pi \int_0^\pi P_{core_sw} d\theta \quad (2-11)$$

电感铜损:

电感铜损是指电感铜线上的导通损耗部分,一般需要考虑集肤效应的影响,对与高频电流,需要乘以一个交流损耗系数 k_{ac} , 如下式:

$$P_{cu} = I_{in_rms}^2 \cdot R_{dc} \cdot k_{ac} \quad (2-12)$$

其中 R_{dc} 为导线直流电阻值。

功率管导通损耗:

功率器件的导通损耗通过拟合器件 Datasheet 上的输出特性曲线,得到不同电流下的导通压降,对一个开关周期中器件电流与导通压降乘积积分得到一个开关周期下的导通损耗,如公式(2-13):

$$E_{con.sw}(\theta) = \int_0^T i(\theta) \cdot v_{ce}(i(\theta)) d\theta \quad (2-13)$$

其中 $i(\theta)$ 为器件电流、 T 为开关周期时间、 $V_{ce}(i)$ 为由拟合的输出特性曲线所导出的导通压降与电流关系式。对公式(2-13)进行半波积分平均可以得到工频周期内的导通损耗,如公式(2-14):

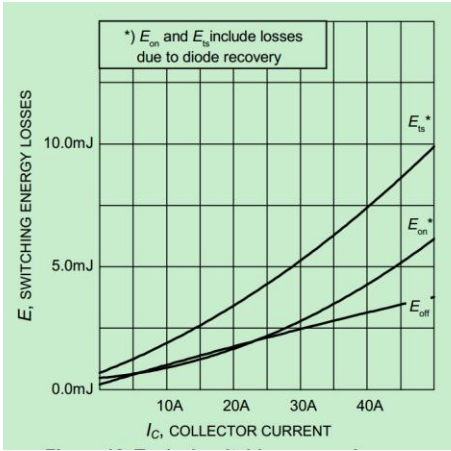
$$P_{con} = \frac{1}{\pi} \cdot \int_0^\pi E_{con.sw}(\theta) d\theta \quad (2-14)$$

功率管的开关损耗:

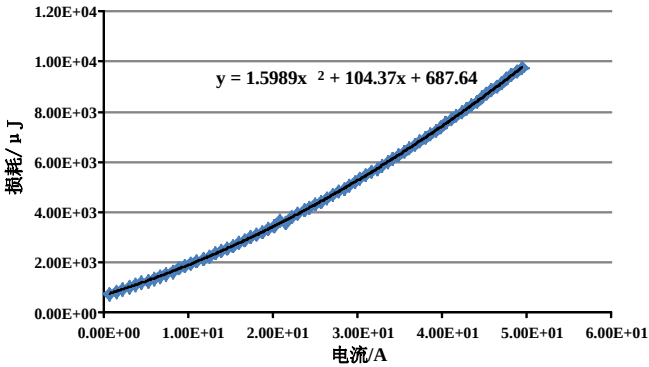
功率器件的开关损耗也可以通过拟合器件 datasheet 上开关能量相关曲线,得到开通能量随电流变化关系 $E_{on}(i)$ 以及关断能量随电流变化关系 $E_{off}(i)$, 如图 2-23(a) 为某种型号的 IGBT 的开关能量曲线,通过拟合得到图 2-23(b) 的开关能量随电流关系式。同样进行半波积分平均得到开关损耗,如公式(2-15), 其中 $i_{ref}(\theta)$ 为图 2-20 中的参考电流值, Δi 为滞环带宽度。

$$P_{sw} = \frac{1}{\pi} \cdot \int_0^{\pi} \left[E_{sw}(i_{ref}(\theta) + \frac{1}{2} \cdot \Delta i) + E_{sw}(i_{ref}(\theta) - \frac{1}{2} \cdot \Delta i) \right] d\theta$$

(2-15)



(a)Datasheet 开关损耗曲线



(b)拟合曲线

图 2 - 23 IGBT 开关损耗特新曲线

根据以上所给出的详细损耗计算方法可以针对电流滞环控制方式，对比使用不同器件的效率。这里考虑到工作电压等级为 1200V 时，传统硅基 MOSFET 的导通损耗较大，只比较这一电压等级下的硅基 IGBT 与碳化硅基 MOSFET，选用表 2 - 4 所示器件。对比相关特性可以发现，碳化硅基 MOSFET 具有较小的导通电阻值，同时开关能量远远小于同等电压等级的硅基 IGBT^{[28]-[31]}。

表 2 - 4 器件参数对比表

器件类型	产品编号	阻断电压 /V	导通电流 /A(100℃)	导通电阻	开通能	关断能
				R _{ds(on)} /mΩ(20A) (通态压降 V _{ce(sat)} /V (25A))	量/μJ (25℃)	量/μJ (25℃)
Si IGBT	IKW25N120T2	1200	25	1.7	1550 (25A)	1350 (25A)
SiC MOSFET	C2M0080120D	1200	20	80	280 (20A)	140 (20A)

通过计算可以得到 HCC 工作模式下的损耗以及效率图，如图 2 - 24 所示，其中工作频率为 20kHz 到 50kHz,输入电压为交流 220V_{rms},输出电压为 800V,输出功率为 1100W。可以发现当采用硅基 IGBT 时,虽然 IGBT 的导通损耗能保持在较低的水平,但是由于 IGBT 关断时拖尾电流的存在，会产生较大的开关损耗，占总损耗的 90%以上，整体效率也只

有 96%。但是当采用碳化硅基 MOSFET 后，功率器件的开关损耗将下降 70%左右，整体效率提高两个百分点，达到 98.3%左右。这是由于碳化硅基 MOSFET 不会产生拖尾电流，并且开关速度很快，开关损耗较小，能极大的降低开关损耗，提升整体效率。

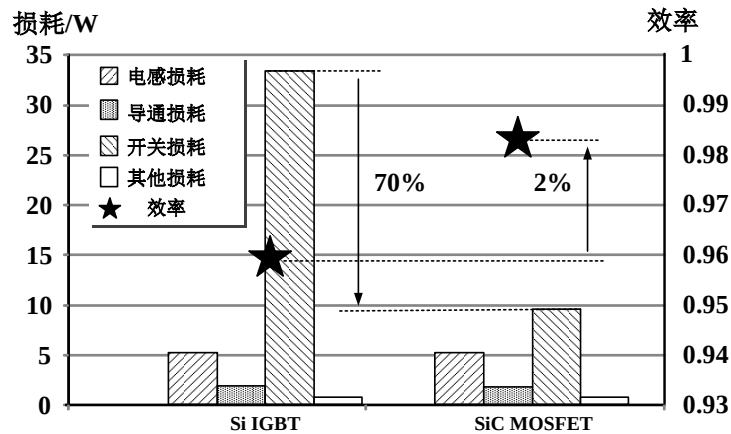


图 2-24 损耗分析图

但是，从图 2-24 碳化硅基 MOSFET 的损耗柱状图可以看出，虽然开关损耗得到了较大的降低，但是其开关损耗仍然所占比重仍然较大，占总损耗的 60%以上，而且整体效率仍然不够高。为了进一步提高整体效率，继续减少开关损耗是一个直接有效的办法。文献[32]针对碳化硅基 MOSFET 的开关损耗进行了相应的分析，其利用碳化硅基 MOSFET 搭建了一台输入电压为 200V，输出电压为 800V 的 Boost DC/DC 电路，分别使其工作在电感电流连续模式(Continue Current Mode-CCM)与电感电流零界连续模式(Critical Current Mode-CRM)，如图 2-25 所示。当工作在 CCM 模式时，功率器件的开通和关断都属于硬开关；而当其工作在 CRM 模式，并使电感电流反向，这样反向的电流会使 MOSFET 的体二极管导通而将其正向压降箝位在零伏，此时开通管子属于零电压开通而没有开通损耗^[33]。

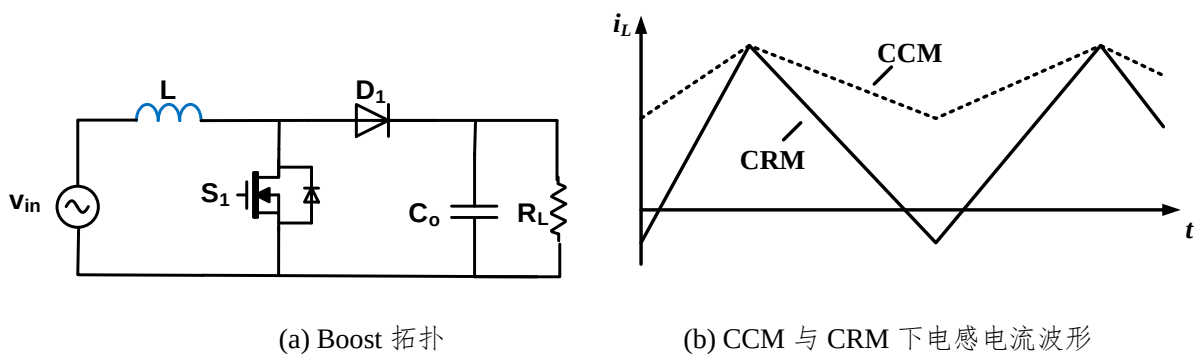


图 2-25 Boost 电路以及工作电流

对比这两种模式下的开关损耗可以得出图 2-26 的开关损耗图，从中可以看出，碳化

硅基 MOSFET 的开关损耗中关断损耗所占的比重远远低于开通损耗，并且这种趋势会随着开关频率的增加而变大。文献[34]也提出了碳化硅器件工作在软开通状态下的关断损耗要远远小于其工作在硬开关状态下的关断损耗的结论。对于半桥功率因数校正电路，如果能降低器件的开通损耗，还能够大幅度提高效率。

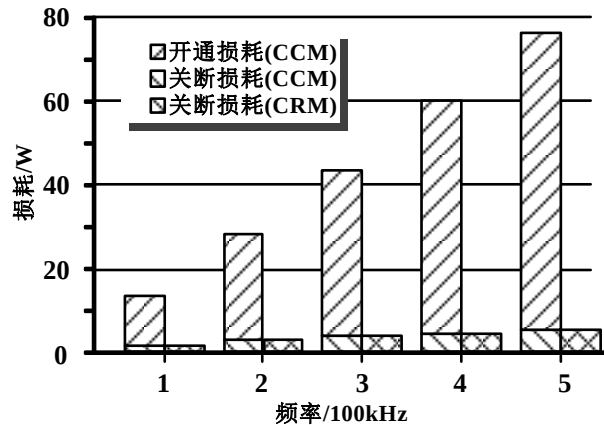


图 2-26 开关损耗对比图

2.3 本章小结

本章介绍了传统 Boost 型功率因数校正相关原理，分析对比了几种典型的无桥拓扑结构，其中半桥型拓扑结构最为简单，电流回路器件数最少，同时能保持良好的共模性能。但是，对于这种拓扑，高电压应力成为制约其应用的瓶颈。通过对比同等电压等级的硅基 IGBT 与碳化硅基 MOSFET，发现如果将碳化硅基 MOSFET 应用于半桥 PFC 拓扑中，能极大地提高效率。但是高频工作下，较大的碳化硅基 MOSFET 开通损耗制约了效率的提升，为了进一步提升效率，必须减小其开通损耗。

第3章 半桥 PFC 零电压(ZVS)控制策略

3.1 电感电流反向 ZVS 控制模式

从第二章的分析可以知道, 针对电流滞环控制模式, 当采用碳化硅基 MOSFET 后虽然能极大地提升效率, 但是其开关损耗比重仍然较大, 为了进一步提高效率, 必须减小开关损耗。由于碳化硅基 MOSFET 的开通损耗远远大于关断损耗, 如果能消去开通损耗, 将进一步提升效率。本文提出了一种针对半桥 PFC 的零电压软开关控制策略(电感电流反向 ZVS 控制模式), 让功率器件工作在零电压开通的状态而消去开通损耗, 极大地降低了开关损耗, 提升了变换器的效率。

相比起电流滞环模式, 电感电流反向 ZVS 控制模式是通过控制电感电流的峰值包络线跟随输入电压相位以达到功率因数校正的目的^{[35]-[36]}, 现以这种控制模式下的传统 Boost PFC 对控制原理做简要说明, 如图 3-1 所示:

从 Boost PFC 的结构可以知道, 工频正半周 MOSFET 导通时, 电感电流在输入电压的作用下会不断增加, 电感电流峰值为:

$$I_{pk}(\theta) = \frac{T_{on} \cdot \sqrt{2} \cdot V_{in_rms} \cdot \sin(\theta)}{L} \quad (3-1)$$

可以发现, 当 T_{on} 为恒定值时, $I_{pk}(\theta)$ 为正弦量, 其与输入电压同相位。通过滤波器滤波后的输入电流可以认为电感电流峰值的平均:

$$I_{in}(\theta) = \frac{1}{2} \cdot I_{pk}(\theta) = \frac{T_{on} \cdot \sqrt{2} \cdot V_{in_rms} \cdot \sin(\theta)}{2L} \quad (3-2)$$

当 T_{on} 恒定时, 输入电流为与输入电压同相位的正弦量, 能达到功率因数校正的目的。

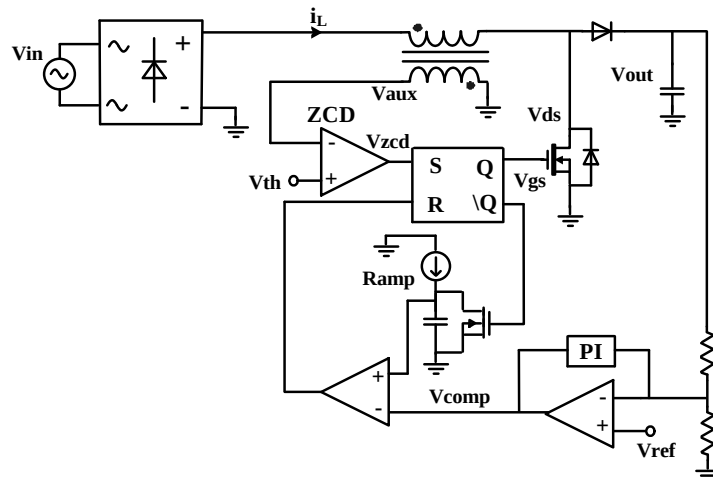


图 3-1 电压模式控制的 Boost PFC 电路

MOSFET 的开通时刻由电流过零检测 (ZCD) 电路决定, 当 MOSFET 开通后, 恒流源开始给电容充电, 实现计时功能, 当电容电压达到电压环的 PI 输出值 V_{comp} 后, RS 触发器受触发从而关断 MOSFET。对于 PFC 电路, 电压环速度需要设置地比较慢, 带宽通常为 $10\text{Hz}\sim 20\text{Hz}$, 所以 V_{comp} 在工频周期内可以视为恒定值, 因此 MOSFET 的开通时间在工频周期内也为恒定值。可以看出, 这种控制方式相比起前文提到的电流模式来说, 其并不需要电流内环, 大大减小了系统的复杂程度, 同时, 通过控制电感电流反向过零, 实现零电压开通, 减小开通损耗。如图 3-2(a) 中所示, 该控制方式通过控制电感电流的峰值跟随输入电压以达到功率因数校正的目的, 同时通过控制开关时间使电感电流反向过零, 保证所有开关在关断时沟道电流从漏极流向源极, 使桥臂中两个开关管的结电容都能够同时获得自然的充放电。通过采用桥臂的互补控制, 从而使所有开关器件实现零电压的软开通, 消除开通损耗, 提高效率^{[37]-[40]}。软开关过程如图 3-2 所示。

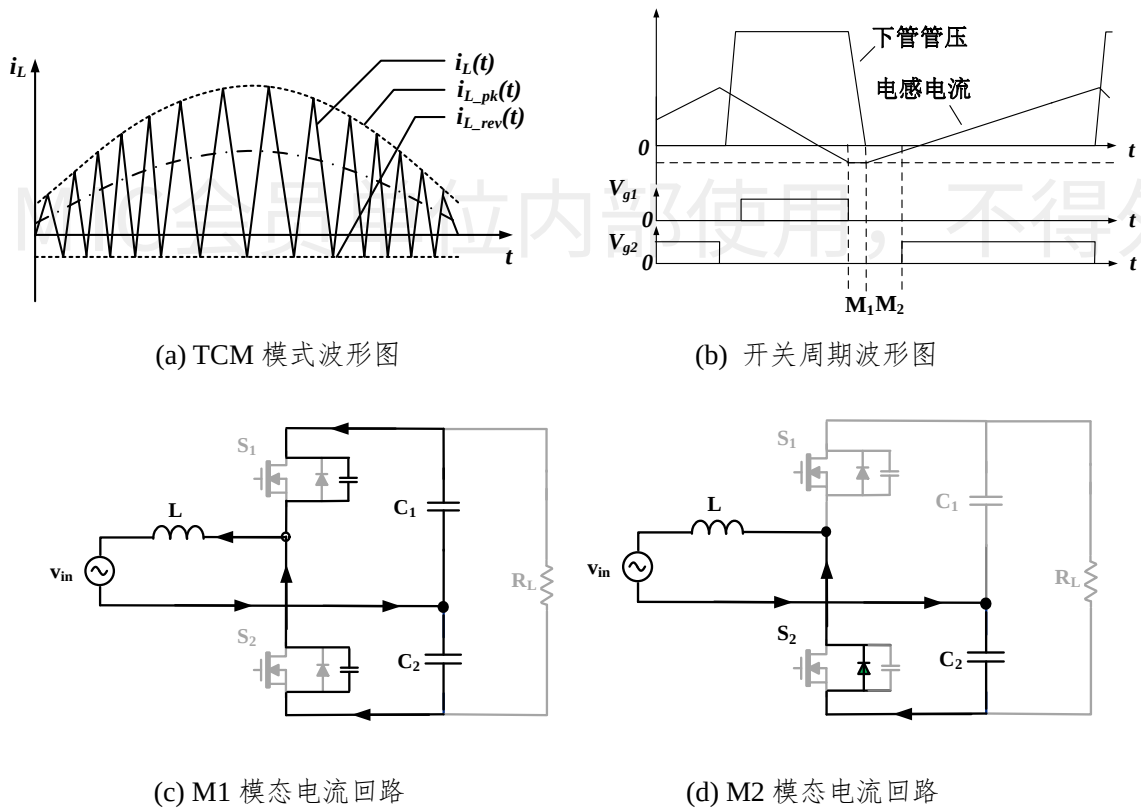


图 3-2 软开关模式图

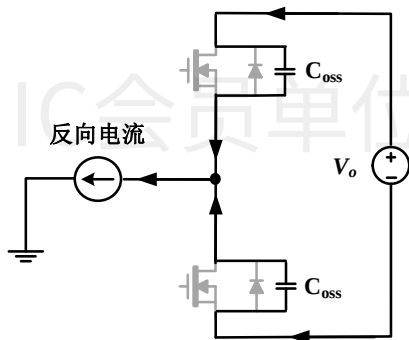
以工频正半周的开关周期为例, 当电感反向过零时, 控制上管 S_1 持续导通, 电感电流反向增大, 控制 S_1 导通一定时间后关断 S_1 管, 电路进入 M_1 模态, 如图 3-2(c), 此时电感电流开始与 S_1 与 S_2 的结电容谐振, S_2 管所承受的电压开始下降。当 S_2 管压下降到零时, S_2 的体二极管开始导通, 此时电路进入 M_2 模态, 如图 3-2(d), S_2 管的所承受的电压

由于其体二极管的导通而被箝位在零伏，若在这个模态内开通 S_2 管，则 S_2 管的开通过程为零电压开通，而没有开通损耗。 M_2 模态电流主要由 MOSFET 体二极管续流，考虑到体二极管上会有一定的导通压降，存在一定的损耗，所以 M_2 模态应尽量小。从分析可以知道 M_1 模态时间的长短为上下管互补导通死区时间的最小值。

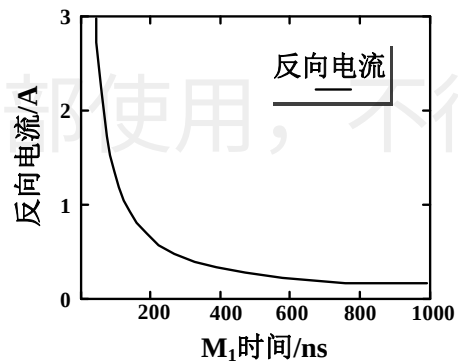
3.2 主要参数设计

反向电感电流值设计：

从图 3-2 所述软开关过程可以知道，反向电感电流值的大小决定了其给上下管结电容充放电速度的快慢，从而影响到 M_1 模态持续时间的长短，而 M_1 模态时间为上下管互补导通的最小死区时间，为了在希望的死区时间内完成 M_1 模态过程，则必须根据结电容的大小来设计电感中反向电流值的最小值。因为 M_1 模态较短且当电感值较大时，可以将电感电流视为一个电流源，并将输出电容视为一个电压源， M_1 模态电路可简化为图 3-3(a)。



(a) M_1 模态简化电路图



(b) 反向电流值与 M_1 时间关系曲线

图 3-3 反向电流的设计

计算可得到模态 M_1 时间为：

$$t_{M_1} = \frac{2V_o \times C_{oss}}{|i_{reverse}|} \quad (3-3)$$

其中 V_o 为输出电压， C_{oss} 为 MOSFET 的输出电容值， $i_{reverse}$ 为反向电流值，根据所需死区时间值可以由公式(3-3)得到反向电流值,如图 3-3(b)所示。

主电感值计算：

以工频正半周为例，当上管 S_1 关断而下管 S_2 管导通时，电感电流峰值为：

$$i_{L_pk}(\theta) = \frac{\frac{V_o}{2} - \sqrt{2} \cdot V_{in_rms} \cdot \sin \theta}{L} \cdot t_{on} + i_{reverse} \quad (3-4)$$

其中 $i_{L_pk}(\theta)$ 为电感电流峰值, V_{in_rms} 为输入电压的有效值, L 为电感值, t_{on} 为 S_2 管的导通时间值, 电感电流的平均值为:

$$i_{L_avg}(\theta) = \frac{i_{L_pk}(\theta) + i_{reverse}}{2} \quad (3-5)$$

对电感电流平均值进行半波积分可以得到电感电流有效值为:

$$I_{rms} = \sqrt{\frac{1}{\pi} \cdot \int_0^{\pi} i_{L_avg}(\theta)^2 d\theta} \quad (3-6)$$

而输入电流有效值又可以通过输入功率与输入电压有效值求得, 可以得到方程式(3-7):

$$\sqrt{\frac{1}{\pi} \cdot \int_0^{\pi} i_{L_avg}(\theta)^2 d\theta} = \frac{P_{in}}{V_{in_rms}} \quad (3-7)$$

根据这个方程式可以得到导通时间与电感值的表达式:

$$t_{on}(L) = A(P_{in}, V_{in_rms}) \cdot L \quad (3-8)$$

其中 $A(P_{in}, V_{in_rms})$ 为一个与输入功率以及输入电压值有关的系数值, 而根据关断时间 t_{off} 与开通时间 t_{on} 的关系, 关断时间可以从下式求得:

$$t_{off}(\theta, L) = \frac{\frac{V_o}{2} + \sqrt{2} \cdot V_{in_rms} \sin \theta}{\frac{V_o}{2} - \sqrt{2} \cdot V_{in_rms} \sin \theta} t_{on}(L) \quad (3-9)$$

通过公式(3-8)与公式(3-9)可以求出频率与电感值的关系式如下:

$$f_s(\theta, L) = \frac{1}{t_{on}(L) + t_{off}(\theta, L)} \quad (3-10)$$

当输入功率与输入电压确定后, 根据公式(3-10)可以得出不同电感值下的频率变化曲线, 当输入功率为 1100W 而输入电压有效值为 220V 时的频率变化曲线图如图 3-4 所示。为了避免开关频率对人体的影响, 一般选择最低频率高于 20kHz, 从图中可以得出可以选择电感值为 250μH 左右。

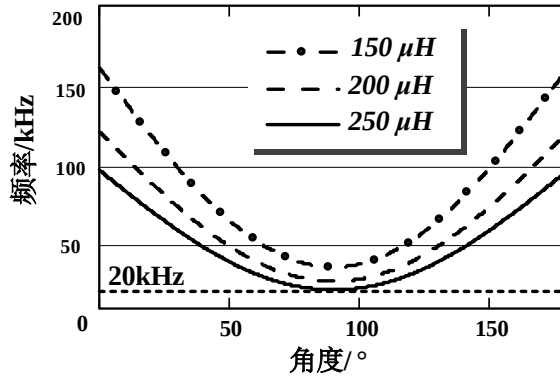


图 3-4 不同电感值下频率变化曲线图

滤波器设计:

从图 3-2(a)可以看出, 电感电流为高频三角波, 为了使输入电流呈平滑的正弦波, 需要设置滤波环节滤除电感电流高频成分, 这里可以采用 LC 低通滤波器, 考虑到最低开关频率为 20kHz, 这里设置其转折频率为 1/10 倍最低开关频率, 参考公式(3-11)可以配置滤波电感与滤波电容的大小。

$$f = \frac{1}{2\pi\sqrt{L \cdot C}} \quad (3-11)$$

输出电容值设计:

传统 AC-DC 整流器为两级结构, 前级为功率因数校正, 主要作用是使输入电流相位能跟随输入电压, 并解决谐波电流的问题, 后级为一级 DC-DC, 主要作用是消除前级的工频纹波, 并完成电压等级的变化。针对通信电源, 为了保证在断电或电压突然跌落时, 处理器能有一定的时间保证数据的保存, 前级功率因数校正输出一般会接一个大电容, 保证断电后能持续输出一段时间的能量。则输出电容的设计应能满足这个条件, 同时需考虑到纹波的要求, 本文现对考虑纹波下的输出电容值进行设计。针对半桥 PFC 拓扑, 当下管 S_2 导通时, 电容 C_2 与电源一起给电感充能, C_2 输出的电流可以通过下式计算得出:

$$i_{cap2} = i_L + i_o \quad (3-12)$$

其中 i_L 为电感电流值, i_o 为输出电流值, 而 C_1 上输出的电流为 i_o , 则可以知道, 电容上放出的总电荷量为:

$$Q_{cap_out} = \int_0^{t_{on}} (i_{cap1} + i_{cap2}) dt \quad (3-13)$$

其中 $i_{cap2} = i_o$, 而当上管 S_1 导通时, 电源与电感一起给 C_1 充电, 并给负载提供能量此时, 电容 C_1 上输入的电流为:

$$i_{cap1} = i_L - i_o \quad (3-14)$$

而电容 C_2 上的电流为输出电流 i_o ，既 $i_{cap2}=i_o$ ，则可以知道电容上输入的总电荷量为：

$$Q_{cap_in} = \int_{t_{on}}^{t_{on}+t_{off}} (i_{cap1} - i_{cap2}) dt \quad (3-15)$$

通过上面的分析可以知道电容上电荷的总变化量为 $(Q_{cap_in} + Q_{cap_out})$ ，则电容纹波大小为：

$$V_{ripple} = \frac{Q_{cap_in} + Q_{cap_out}}{\frac{C_1 \cdot C_2}{C_1 + C_2}} \quad (3-16)$$

根据所需要的纹波大小可以选择电容值大小，这里考虑到半桥结构中两个电容的均压问题， C_1 与 C_2 值大小应相近。

3.3 本章小结

本章针对半桥功率因数校正拓扑，利用碳化硅基 MOSFET 优良的关断特性，采用让电感电流反向的零电压(Zero Voltage Switching-ZVS)控制策略，利用反向电感电流实现上下管的自然换流，使需要开通的开关器件的体二极管导通，让器件工作在零电压开通状态下，消除开通损耗，降低开关损耗，提升效率。并对反向电感电流、主电感值、滤波器以及输出电容进行了详细的设计，给出了参考计算公式。

第4章 ZVS 软开关半桥 PFC 的数字控制

4.1 控制模型

4.1.1 小信号建模

针对 PFC 的小信号建模，不同于 DC/DC 变换器的建模，由于 PFC 的输入是工频周期变化的交流电压，可以用输入电压的有效值来代替其静态工作点^{[17]-[19]}。

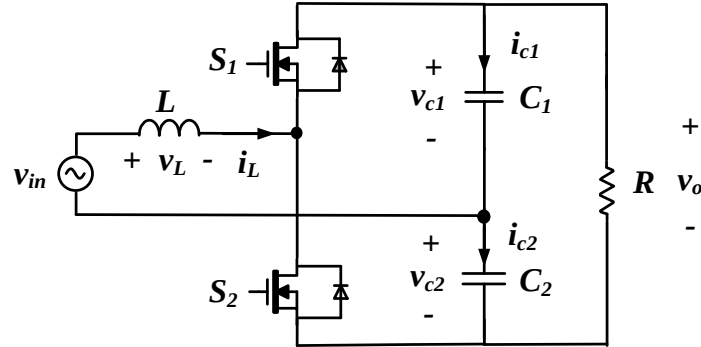


图 4-1 半桥拓扑

按照图 4-1 所定的相关电压电流方向，当下管 S_2 开通而上管 S_1 关断时，对电感电流以及两个输出电容电压列微分方程组如公式(4-1)所示：

$$\begin{aligned} v_L(t) &= L \cdot \frac{di_L(t)}{dt} = v_{in}(t) + v_{c2}(t) \\ i_{c1}(t) &= C_1 \cdot \frac{dv_{c1}(t)}{dt} = -\frac{v_o(t)}{R} \\ i_{c2}(t) &= C_2 \cdot \frac{dv_{c2}(t)}{dt} = -i_L(t) - \frac{v_o(t)}{R} \end{aligned} \quad (4-1)$$

当下管 S_2 关断而上管 S_1 开通时，同样可以列出如下方程组：

$$\begin{aligned} v_L(t) &= L \cdot \frac{di_L(t)}{dt} = v_{in}(t) - v_{c2}(t) \\ i_{c1}(t) &= C_1 \cdot \frac{dv_{c1}(t)}{dt} = i_L(t) - \frac{v_o(t)}{R} \\ i_{c2}(t) &= C_2 \cdot \frac{dv_{c2}(t)}{dt} = -\frac{v_o(t)}{R} \end{aligned} \quad (4-2)$$

对电感电压以及电容电流在一个开关周期内积分，合并公式(4-1)与公式(4-2)得到以下方程组：

$$\begin{aligned}
\langle v_L(t) \rangle_{T_s} &= \frac{1}{T_s} \left(\int_t^{t+dT_s} (v_{in}(t) + v_{c2}(t)) dt + \int_{t+dT_s}^{t+T_s} (v_{in}(t) - v_{c1}(t)) dt \right) \\
\langle i_{c1}(t) \rangle_{T_s} &= \frac{1}{T_s} \left(\int_t^{t+dT_s} -\frac{v_o(t)}{R} dt + \int_{t+dT_s}^{t+T_s} \left(i_L(t) - \frac{v_o(t)}{R} \right) dt \right) \\
\langle i_{c2}(t) \rangle_{T_s} &= \frac{1}{T_s} \left(\int_t^{t+dT_s} \left(-i_L(t) - \frac{v_o(t)}{R} \right) dt + \int_{t+dT_s}^{t+T_s} -\frac{v_o(t)}{R} dt \right) \\
\langle v_L(t) \rangle_{T_s} &= 0 \\
\langle i_{c1}(t) \rangle_{T_s} + \langle i_{c2}(t) \rangle_{T_s} &= 0
\end{aligned} \tag{4-3}$$

其中 $\langle * \rangle_{T_s}$ 代表开关周期平均值, d 代表占空比, T_s 代表开关周期。对公式(4-3)化简计算可以得到如下方程组:

$$\begin{aligned}
\langle v_L(t) \rangle_{T_s} &= L \frac{d \langle i_L(t) \rangle_{T_s}}{dt} = \langle v_{in}(t) \rangle_{T_s} + d \cdot \langle v_{c2}(t) \rangle_{T_s} - (1-d) \cdot \langle v_{c1}(t) \rangle_{T_s} \\
\langle i_{c1}(t) \rangle_{T_s} + \langle i_{c2}(t) \rangle_{T_s} &= C \frac{d(\langle v_o(t) \rangle_{T_s})}{dt} = (1-2 \cdot d) \cdot \langle i_L \rangle_{T_s} - \frac{2 \cdot \langle v_o(t) \rangle_{T_s}}{R}
\end{aligned} \tag{4-4}$$

根据电感伏秒平衡以及电容电荷在开关周期内平衡可以通过上式计算出电路的稳态工作点, 如下式:

$$\begin{aligned}
V_{in} + (D - \frac{1}{2})V_o &= 0 \\
I_L &= \frac{V_o}{R \left(\frac{1}{2} - D \right)}
\end{aligned} \tag{4-5}$$

其中 V_{in} 为输入电压的有效值, 式中各变量均为电路稳态值, 引入小信号扰动, 如下式:

$$\begin{aligned}
\langle i_L(t) \rangle_{T_s} &= I_L + \hat{i}_L \\
\langle v_o(t) \rangle_{T_s} &= V_o + \hat{v}_o \\
\langle v_{in}(t) \rangle_{T_s} &= V_{in} + \hat{v}_{in} \\
d &= D + \hat{d}
\end{aligned} \tag{4-6}$$

消去稳态分量, 并忽略掉二阶项, 可以得到如下的小信号方程组:

$$\begin{aligned}
L \frac{d\hat{i}_L}{dt} &= \hat{v}_{in} + V_o \cdot \hat{d} - \left(\frac{1}{2} - D \right) \hat{v}_o \\
\frac{C}{2} \frac{d\hat{v}_o}{dt} &= -\frac{\hat{v}_o}{R} + \left(\frac{1}{2} - D \right) \hat{i}_L - I_L \hat{d}
\end{aligned} \tag{4-7}$$

为方便理解, 可以将小信号方程组表示为电路模式, 如图 4-2 所示:

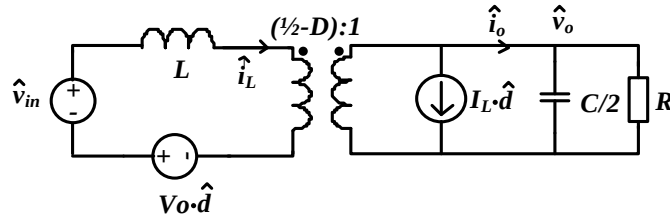


图 4-2 小信号模型等效电路

4.1.2 控制回路建模

参考图 4-2 可以得到 ZVS 控制的半桥电路控制框图, 如图 4-3。其中需要三个采集量: 输入电压、输出电压以及电感电流, 由于采用 TCM 模式控制的半桥电路, 工频正负半周的驱动模式不同, 所以需要采集输入电压以判断输入电压极性来确定驱动时序; 而电感电流的采集是用来判断电感电流过零点; 输出电压经过采样后需要经过一级 PI 控制环得到控制输出量导通时间 T_{on} , 并通过对 T_{on} 的控制来控制输出电压的稳定。

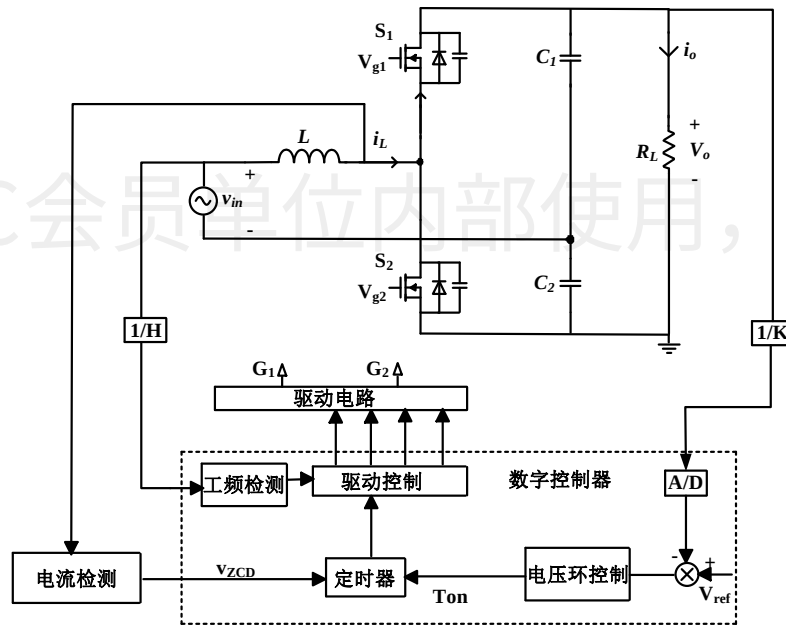


图 4-3 ZVS 控制半桥电路控制框图

从图 4-3 可以得到图 4-4 的控制环路框图, 其中需要设计的参数是 PI 控制环路参数。

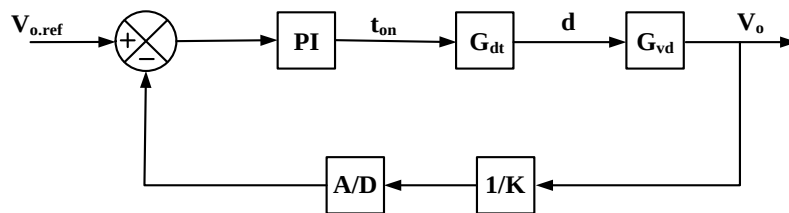


图 4-4 电压环控制框图

采用前文所介绍的半桥电路的小信号模型，见(4-8)，对其进行拉普拉斯变换，当输入不作用时可以列出如下方程式：

$$\begin{aligned}\hat{v}_o &= \frac{2R}{2+RCs} \cdot \hat{i}_o \\ \hat{i}_o &= \left(\frac{1}{2}-D\right) \cdot \hat{i}_L - I_L \cdot \hat{d} \\ \hat{i}_L &= \frac{V_o}{Ls} \cdot \hat{d} - \frac{1-2D}{Ls} \cdot \hat{v}_o\end{aligned}\quad (4-8)$$

对其求解可以得到控制到输出的传递函数 $G_{vd}(s)$ ，如下式所示：

$$G_{vd}(s) = \frac{\hat{v}_o}{\hat{d}} = \frac{\frac{2R}{2+RC} \left[\frac{0.5-D}{Ls} - \frac{V_o}{R(0.5-D)} \right]}{\frac{2R}{2+RC} (0.5-D)^2 \cdot \frac{1}{Ls} + 1} = A \quad (4-9)$$

将公式(4-9)带入公式(4-8)的第三个方程中可以得到如下的表达式：

$$\hat{i}_L = \left(\frac{V_o}{Ls} - \frac{0.5-D}{Ls} \cdot A \right) \cdot \hat{d} = B \cdot \hat{d} \quad (4-10)$$

以工频正半周为例，在一个开关周期内，电感电流波形图如图 4-5 所示，其中 m_1 、 m_2 分别代表电感电流上升和下降的斜率绝对值，表达式如下：

$$\begin{aligned}m_1 &= \frac{v_{in} + \frac{v_o}{2}}{L} \\ m_2 &= \frac{-v_{in} + \frac{v_o}{2}}{L}\end{aligned}\quad (4-11)$$

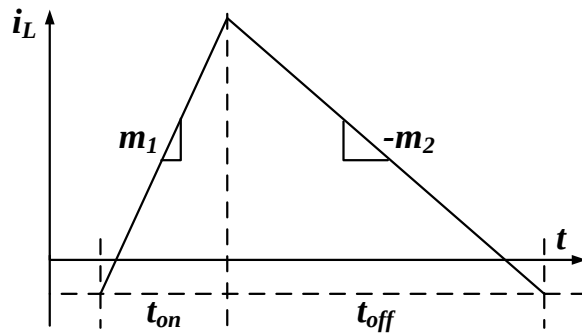


图 4-5 开关周期电感电流波形

从图 4-5 可以得到如下方程式：

$$m_1 \cdot t_{on} = m_2 \cdot t_{off} \quad (4-12)$$

由方程式(4-12)可以得到：

$$v_{in} = (0.5 - d)v_o \quad (4-13)$$

同时，对电感电流在一个开关周期内取平均，并将代入公式(4-13)可以得到：

$$\langle i_L \rangle_{T_s} = \frac{(1-d)v_o}{2L} \cdot t_{on} \quad (4-14)$$

对公式(4-14)进行小信号分析，代入小信号如下式：

$$\begin{aligned} \langle i_L \rangle_{T_s} &= I_L + \hat{i}_L \\ d &= D + \hat{d} \\ v_o &= V_o + \hat{v}_o \\ t_{on} &= T_{on} + \hat{t}_{on} \end{aligned} \quad (4-15)$$

忽略二阶项并约去稳态常量后，可以得到下式：

$$\hat{i}_L = \frac{(1-D)V_o}{2L} \cdot \hat{t}_{on} + \frac{(1-D)T_{on}}{2L} \cdot \hat{v}_o - \frac{V_o \cdot T_{on}}{2L} \cdot \hat{d} \quad (4-16)$$

将公式(4-9)与公式(4-10)代入公式(4-16)可以得到导通时间到占空比的传递函数 $G_{dt}(s)$ ，如下式：

$$G_{dt}(s) = \frac{\hat{d}}{\hat{t}_{on}} = \frac{(1-D)V_o}{2L \cdot B + V_o \cdot T_{on} - (1-D) \cdot T_{on} \cdot A} \quad (4-17)$$

从图 4-4 可以得到除去 PI 环节的回路增益函数 $G_{vt}(s)$ 如下式：

$$G_{vt}(s) = G_{vd}(s) \cdot G_{dt}(s) \cdot \frac{1}{K} \cdot K_{ad} \cdot \frac{1}{f_m} \quad (4-18)$$

其中 f_m 为数字处理器晶振频率， K 为输出电压采样比， K_{ad} 为数模转换模块的转换系数。针对某一特定工作条件，如当输入电流有效值为 220V，输出电压为 800V，电感值为 250 μH ，输出电容值为 880 μF ，输出负载为 600 Ω ，输出电压采样系数为 1/320，AD 采样转换系数为 4095/3.3，晶振频率为 90MHz 时可以根据公式(4-18)得到其闭环传递函数，可以画出其 Bode 图。

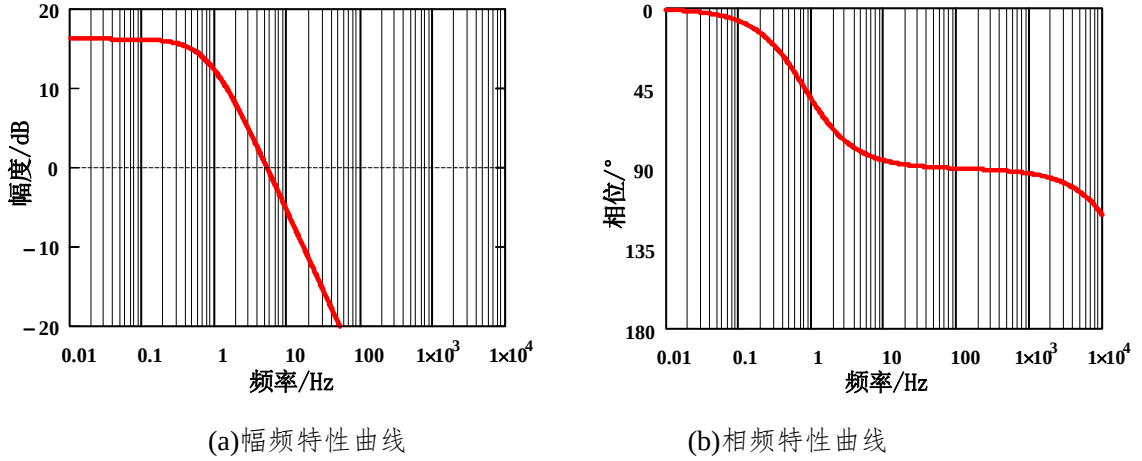


图 4-6 闭环传递函数 Bode 图(不含 PI)

从图 4-6 可以得到系统的穿越频率为 5Hz 左右，相位裕度为 88° 。PI 环节的传递函数为：

$$G_{pi}(s) = \frac{K_p s + K_i}{s} \quad (4-19)$$

当 $K_p=1$, $K_i=0.1$ 时，PI 环节传递函数的 Bode 图为：

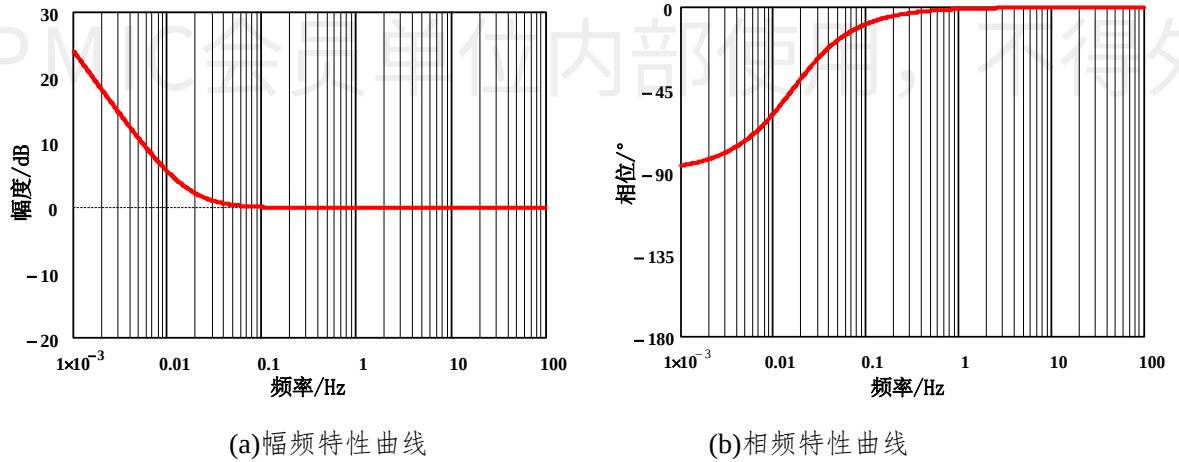


图 4-7 PI 环节传递函数 Bode 图(不含 PI)

结合公式(4-18)与公式(4-19)可以得到控制环路的总回路增益函数为：

$$G_c(s) = G_{vt}(s) \cdot G_{pi}(s) \quad (4-20)$$

其 Bode 图如图 4-8 所示，从图中可以看出其穿越频率为 6Hz 左右，相位裕度为 89° 左右。

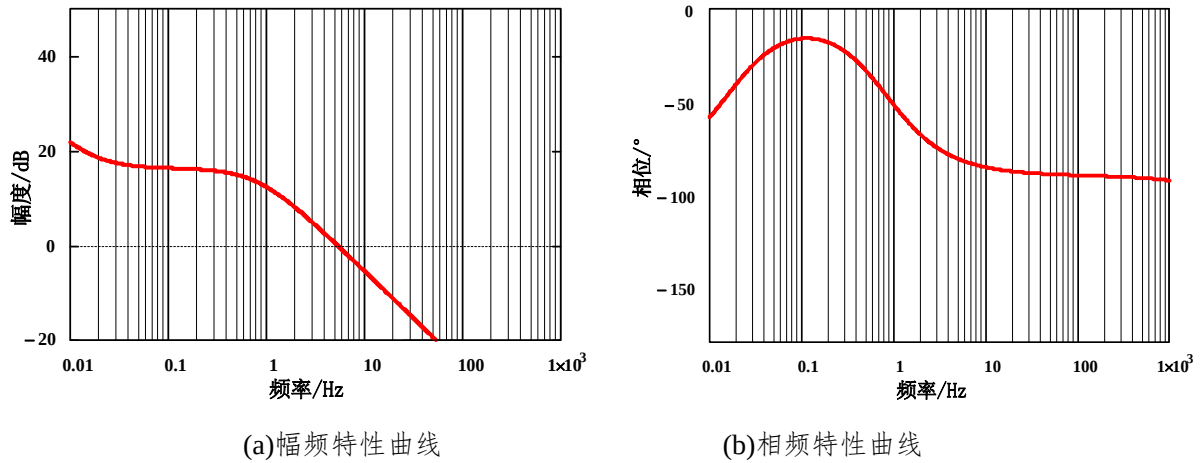


图 4-8 闭环增益函数 Bode 图

4.2 控制电路与参数设计

4.2.1 驱动电路设计

碳化硅基 MOSFET 不同于传统硅基器件，其驱动一般要求过压驱动，驱动高电平一般高于传统硅基器件，同时，由于碳化硅基 MOSFET 的阈值电压较低，为了避免门极震荡使器件误开通，需要为其提供负压关断，所以碳化硅基 MOSFET 的驱动需要可靠设计。针对半桥拓扑结构，其上桥臂的 MOSFET 的驱动需要浮地驱动，增加了驱动的复杂性。同时，考虑到碳化硅基 MOSFET 的高速开关速度，必将对桥臂上的另一开关管产生很大的干扰。综上所述，基于桥臂的碳化硅基 MOSFET 的驱动的设计是需要重点考虑的。

桥臂驱动的串扰(Crosstalk)是早已存在于硅基器件中的问题，但是由于传统硅基器件的开关速度相对较慢，并且硅基器件具有承受较大负压的能力，这使得串扰问题在硅基器件的应用中并不明显。而碳化硅基 MOSFET 由于其独有的材料特性，具有较高的耐压能力与很快的开关速度，在高压高开关速度下，这一问题必将凸显出来。这里以同一桥臂下管关断过程对上管驱动的影响来说明串扰的原理。

如图 4-9 所示，其中上桥臂的管子一直处于关闭状态，当下管由开通状态关断时，下管漏源电压开始上升，同时上管漏源电压开始下降，由于上管栅极与漏极间等效电容容值较大，会感应出一个由下往上的电流，这个电流会流经门极回路，在门极回路上感应出一个负向压降。同理，下管开通时，会在上管门极回路上感应出一个正向压降。当这个正向压降大于上管阈值电压时，会使上管误导通，而产生直通现象；而当这个负向压降超过上管门极所能承受的最大负压时，会使其门极击穿^{[41]-[43]}。

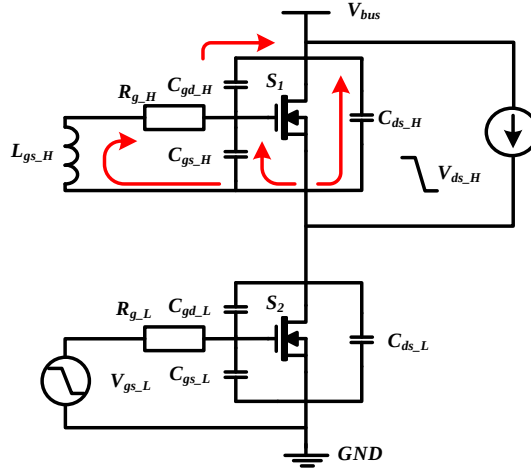


图 4-9 串扰产生原理

对图 4-9 的原理图进行简化可以得到图 4-10 的简化电路图，当不考虑门极回路电感的影响时对其分析计算可以得到如下方程组：

$$\begin{aligned}
 V_{ds_H} &= \frac{dV_{ds_H}}{dt} t = - \int \frac{i_3(t) - i_2(t)}{C_{ds_H}} dt \\
 \int \frac{i_2(t) - i_3(t)}{C_{ds_H}} dt + \int \frac{i_2(t)}{C_{gd_L}} dt + \int \frac{i_2(t) - i_1(t)}{C_{gs_H}} dt &= 0 \\
 R_{g_H} \cdot i_1(t) + \int \frac{i_1(t) - i_2(t)}{C_{gs_H}} dt &= 0
 \end{aligned} \tag{4-21}$$

通过计算可以得到门极感应电压的最大值，如下式：

$$V_{gs_H(\max)} = \alpha \cdot R_{g_H} \cdot C_{gd_H} \cdot \left(1 - e^{-\frac{V_{ds_H}}{\alpha \cdot R_{g_H} \cdot C_{iss}}} \right) \tag{4-22}$$

其中 $\alpha = \frac{dV_{ds_H}}{dt}$ 表示电压的变化率，其越大，感应电压越大，当 α 无穷大时，感应电压值最大， C_{iss} 为 MOSFET 的输出电容值。

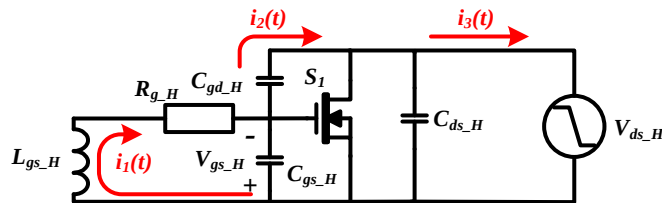


图 4-10 简化电路图

从前面的分析可以知道，下管的开通和关断分别会在上管门极回路上感应出一个正的和负的电电压，如图 4-11 所示，为了避免器件的损坏，正向感应电压必须小于门极阈值电

压 $V_{gs_H(th)}$ ，负向感应电压必须高于器件所允许的最大反向电压 $V_{gs_H(min)}$ ，即 $2V_{gs_H(max)} < DV_{gs}$ 。

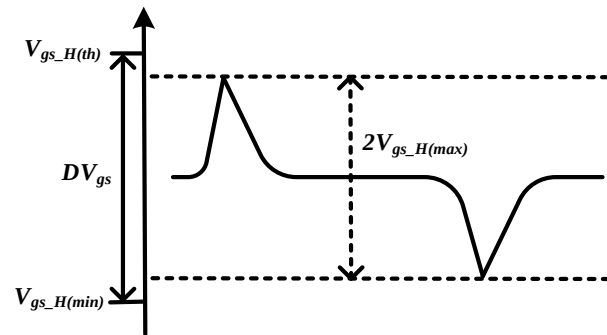


图 4-11 串扰电压示意图

这里对已有的一些碳化硅基 MOSFET 商业器件进行计算，为方便计算，驱动电阻均采用 6Ω ，得到表 4-1。可以看到串扰电压均超过了功率管所能承受的范围，为了保证器件的安全运行，必须对串扰电压加以抑制，文献[42]针对碳化硅基 MOSFET 的串扰问题进行了分析研究，其通过外加辅助电路，让串扰电流不流经门极回路以达到降低串扰电压的目的，这虽然能直接有效地解决这个问题，但是由于增加了辅助电路，大大增加了门极驱动电路的负载程度，极大地降低了可靠性。从表 4-1 中可以发现，当电压变化率 α 减小时，串扰电压也会跟着下降，当其下降到 $100V/ns$ 时 C2M0080120D 的串扰电压已达到安全范围内。则对于碳化硅基 MOSFET 可以适当限制其开关速度，以达到减小门极串扰的影响。

表 4-1 碳化硅 MOSFET 参数表

器件编号	击穿电压 /V	额定电流 /A	C_{iss} /pF	C_{oss} /pF	C_{iss} /pF	$DV_{gs(ge)}$ /V	$2V_{gs(ge)(max)}$ /V $\alpha \rightarrow \infty$	$2V_{gs(ge)(max)}$ /V $\alpha = 100V/ns$
CMF20120D	1200	31.6	1915	120	13	7.5	16.29	10.11
C2M0080120D	1200	33	950	80	6.5	11.7	16.421	6.85

考虑到电压隔离以及上下管驱动的一致性，上下管驱动均采用图 4-12 所示的电路结构。上下管驱动供电电压通过两个高频 DC/DC 隔离模块提供，并通过光耦隔离控制器与功率回路，关断所需负压通过一个 $4V$ 左右的稳压管产生。同时，考虑到串扰问题，可以在门极加一个适当大小电容，限制开关速度同时减小门极震荡。

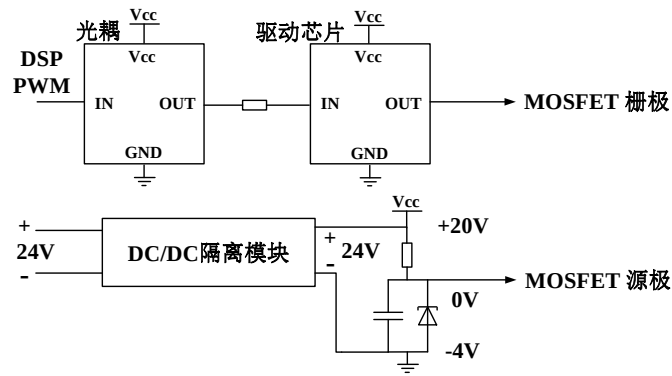


图 4-12 驱动电路图

4.2.2 采样电路设计

从图 4-3 的控制原理图可以知道，电压模式的控制方式需要三个采样电路：输出电压采样、输入电压采样以及电感电流过零检测。

输出电压检测：

通常输出电压采样可以采用电阻直接分压，也可以采用运放差分采样，这里简要说明差分采样原理。如图 4-13(a)所示，根据运放虚短虚断原理，可以知道经过采样后的电压值为：

$$V_{oadc} = V_o \cdot \frac{R \cdot (R_1 + R_3)}{R_1 \cdot (R + R_1)} \quad (4-23)$$

考虑到输出电压较高，为减小采样电阻上的损耗， R_1 一般选择阻值较大的电阻，则公式(4-23)可以简化为：

$$V_{oadc} = V_o \cdot \frac{R}{R_1} \quad (4-24)$$

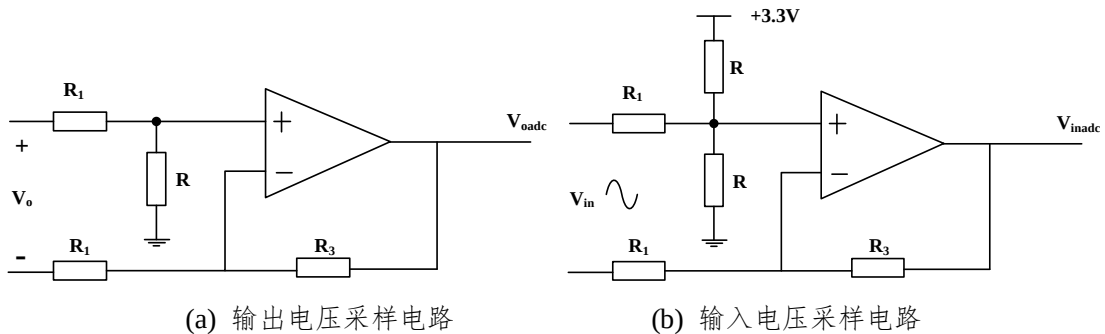


图 4-13 电压采样电路

输入电压采样：

输入电压为交流正弦波，如果采用电阻分压采样就会出现负的电圧，不能够直接输入

到数字控制器。这里采用差分采样，如图 4-13(b)所示，与输入电压采样不同，运放正输入端被抬高了 1.65V，这样输入电压通过采样后也同样被抬高了 1.65V 而没有负电压。同样根据运放虚短虚断原理，经过采样后的电压为：

$$V_{inadc} = \left(\frac{R}{R+2 \cdot R_1} \cdot V_{in} + 1.65 \right) \cdot \frac{R_1 + R_3}{R_1} \quad (4-25)$$

同样，当 R_1 选择阻值较大的电阻时，公式(4-25)可以简化为：

$$V_{inadc} = \frac{R}{R+2R_1} \cdot V_{in} + 1.65 \quad (4-26)$$

通常数字控制器的模数转换器的采样范围在 0-3.3V 之间，为了保证数字控制器的安全，需要留有一定的余量，可以选择所采样的最大值为 2.5V 左右，可以按照这个值来配比采样电阻值。

电感电流过零检测：

通过前文的分析可以知道，电感电流三角波控制模式能实现软开关的关键是需要控制电感电流能反向过零，保持一定的反向电流达到自然换流的目的。这就需要对电感电流过零时刻进行检测，相关文献提到了一系列电感电流过零检测的办法，这里可以分为两类：电阻直接采样、辅助绕组采样。电阻直接采样是直接在电感电流回路上串联一个小电阻，直接采样电阻上的电压以达到电感电流过零检测的目的。这是最直接且方便的做法，成本较低且易于实现，但是由于电感电流通常较大，会在电阻上产生较大的损耗，同时这种方法将主功率与控制回路直接连接，会存在干扰问题。辅助绕组采样法是通过在电感上外接一个辅助绕组，通过检测辅助绕组的电压来检测电感电流过零点，这种方法能够有效的隔离功率与控制回路，但是针对半桥电路，由于上下管是互补导通的，并不能通过检测辅助绕组的电压来检测到电感电流过零点^{[44]-[45]}。

这里本文采用电感电流直接采样的方式来检测电感电流，主要是通过一个高带宽的电流霍尔传感器来实现，具体电路图如图 4-14 所示。通过霍尔电流传感器将电流信号转化为电压信号，并经过一级 LC 滤波后输入到数字控制器中做相关处理。

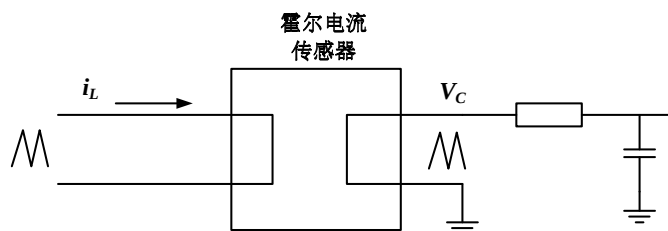


图 4-14 电感电流检测

4.2.3 系统总体框图

整体系统的实现如图 4-15 所示，从图中可看出系统主要分三个部分：主功率部分、采样与驱动电路部分、数字控制器部分。主功率部分包含了前端 EMI 滤波电路、主电感、功率开关管以及母线电容，其主要元器件的设计参考第三章的参数设计章节。采样电路主要包含输入电压采样、输出电压采样以及电感电流采样，通过对采集量的处理计算得到开关管的时序，通过驱动电路驱动开关管动作。

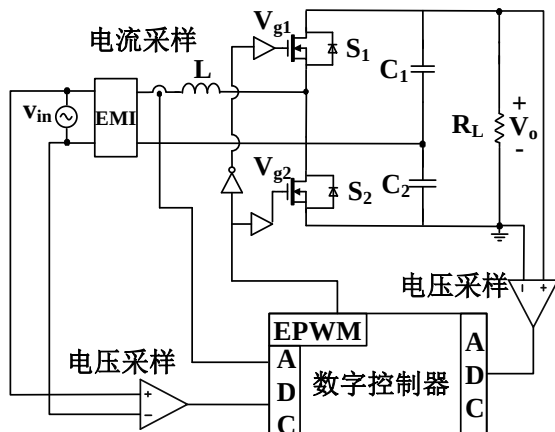


图 4-15 系统整体框图

4.3 数字控制实现与实验

对于功率因数校正拓扑，已有相当多的商业化的模拟控制芯片出现，相比起数字控制，模拟控制适合于低成本，控制简单的系统中，但是模拟控制存在着控制系统复杂，调试困难，元器件参数匹配等问题，随着数字处理器的发展，现在已经出现许多针对于电源控制的数字控制芯片。采用数字处理器能极大地简化系统的复杂程度，提高可靠性与移植性，同时不同于模拟控制，数字控制可以通过程序的变化方便地更改控制算法，降低调试难度。本节将简要介绍一些针对数字电源的处理芯片，并针对本系统中的具体数字实现进行详细的说明。

4.3.1 数字控制器选取

针对电源控制的数字控制器市面上已有不同公司，性能不一的商业芯片这里主要对德州仪器公司以及英飞凌公司的几款控制芯片进行比较，表 4-2。通过前文对电感电流过零检测的分析可以知道，本文采用电感电流直接采样的方法，为了检测电感电流过零，需要将采样后的电压信号与阈值电压进行比较，并且这个阈值电压在工频正负半周不同，如正半周为 $-1A$ 转化而来的电压；负半周则为 $1A$ 转化而来的电压。如果通过外搭模拟选择器可以实现这一功能，但是这样不仅增加了系统的负复杂程度，而且也不方便调节阈值电

压值。如果数字控制器中有内置高速比较器,这样通过比较器的配置可以完成过零检测的功能,极大地减少了外围电路,同时对阈值电压的配置也相对简单。

表 4-2 数字处理器比较

公司	芯片编号	内核	最高晶振	是否含有比较器
英飞凌	XMC 系列	ARM	90MHz	有
德州仪器	TMS320F283X 系列	DSP	150MHz	无
德州仪器	TMS320F280X 系列	DSP	120MHz	有

通过对表中的数字处理器比较,考虑到实验室已有的数字平台,选用德州仪器的 TMS320F280X 系列中的 TMS320F28069 芯片,其晶振频率高达 90MHz,拥有一个 32 位的 CPU 以及一个独立的 32 位可编程计算加速器(CLA),并针对数字电源应用场合,其包含着 16 个通用 PWM 输出通道,分辨率为系统晶振频率,其中包含 8 路高分辨率 HPWM 输出通道,分辨率能达到 150ps。并且其包含 16 路高采样速率的模数转换器(ADC),采样速率高达 3.46Msps,同时具有 3 路高速比较器,每个比较器都具有独立的数模转换器,能产生所需要的基准比较电压。

4.3.2 MCU 最小系统设计

虽然针对 TMS320F28069 芯片,市面上已有一些开发板可供使用,但是考虑到系统的集成性以及小型化,需要对 MCU 最小系统进行设计,以满足需求。对于一个完整的 DSP 硬件系统设计主要包括最小系统设计和外围电路设计,其中最小系统的设计主要包括电源电路、复位电路、时钟电路以及 JTAG 仿真接口部分,如图 4-16。外围电路则需要根据系统要求进行针对性设计。

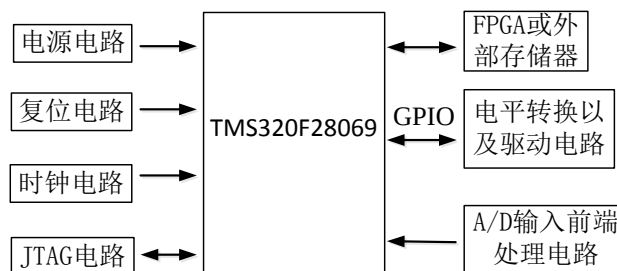


图 4-16 DSP 硬件系统基本结构

电源电路:

为了降低 DSP 的功耗, TMS320F28069 芯片采用的是双电源供电方案,即内核电压和 I/O 电压,其中内核电压为 1.65V, I/O 电压为 3.3V。可以外部分别提供这两个电压,但是考虑到这种方案需要外加一个线性稳压芯片将 3.3V 电压转为 1.65V,而本文的控制方案并

不需要占用 DSP 很多资源, 故其功耗不大, 所以可以考虑直接用单电源供电方案。TMS320F28069 可以通过配置相关引脚, 采用内置降压模块, 这样只需外部提供一个 3.3V 电压。

在配置 DSP 电源电路时, 另外一个需要重点考虑的地方是数字电源与模拟电源连接的问题。由于模拟电路通常会引入各种高频干扰信号, 如果直接用数字电源给其供电, 会对系统造成很大的干扰, 故应将数字电源与模拟电源有效的隔离, 常用的隔离方案是采用高频磁珠隔离。高频磁珠是一种对高频信号有较大阻抗的原件, 将数字电源地与模拟电源地通过高频磁珠连接起来后单点接地, 能有效屏蔽模拟电源的干扰信号, 如图 4-17。

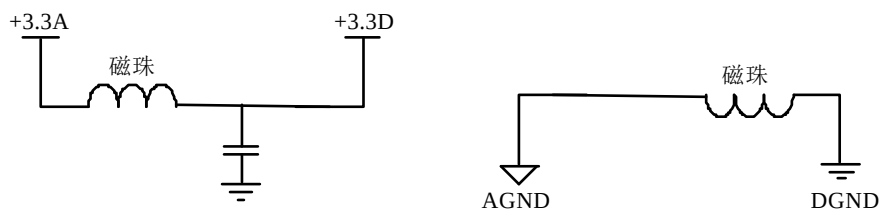


图 4-17 数字电源与模拟电源隔离电路

复位电路:

对于数字控制系统, 通常需要考虑其上电过程的顺序, 由于 TMS320F28069 具有内置的电压上电保护功能, 所以不需要对复位电路做复杂的设计, 只需为复位引脚提供一个持续一段时间的电平即可, 可以通过一个开关实现。

时钟电路:

TMS320F28069 的最高工作频率为 90MHz, 其具有多个时钟源, 分别为: 内部时钟、外部时钟序列、外接无源晶振的内部振荡器。这里采用外接无源晶振内部振荡器来产生 20MHz 的时钟信号, 通过 PLL 锁相环模块来对其分频产生 90MHz 的 DSP 工作时钟信号。

JTAG 接口电路:

JTAG 是基于 IEEE1149.1 标准的一种边界扫描测试方式, TMS320F28069 中集成了 JTAG 控制端口, 可以结合仿真器与仿真软件进行程序的烧写以及在线调试功能。针对 JTAG 接口电路, 在 TMS320F28069 的使用手册中有详细介绍, 这里不再赘述。

电平转化与驱动电路:

由于 DSP 芯片的驱动能力有限, 同时其 I/O 口输出电平为 3.3V, 为了满足输出驱动能力以及驱动电平的需要, 通常需要外接一级电平转换芯片, 现今各大芯片公司都提出了不同的电平转换解决方案, 也推出了一系列的电平转化芯片, 这里由于电路较为简单, 不再详细给出。

A/D 输入前端处理电路：

由于数字处理器能处理的模拟信号通常不高于其工作电压 3.3V，为了满足要求，需要对所采样的电压信号进行隔离以及按比例降压处理，通常可以采用差分采样。同时，为了防止输入 DSP 的电压高于 3.3V，可以通过二极管限压。

4.3.3 控制算法介绍

根据图 4 - 15 的整体系统框图可以看出，数字控制器需要处理 3 个采集量，并输出两路驱动信号。由于恒定电压模式的控制算法并不需要快速的电流环，所以可以设定一个定时器中断，隔一段时间对采集的信号进行处理并进行电压环的计算，具体实现如图 4 - 18 所示。从图中可以看出，系统包含主程序与中断子程序两个程序，其中主程序主要配置相关模块，而中断子程序主要处理相关采集量并进行电压环的计算^{[46][47]}。

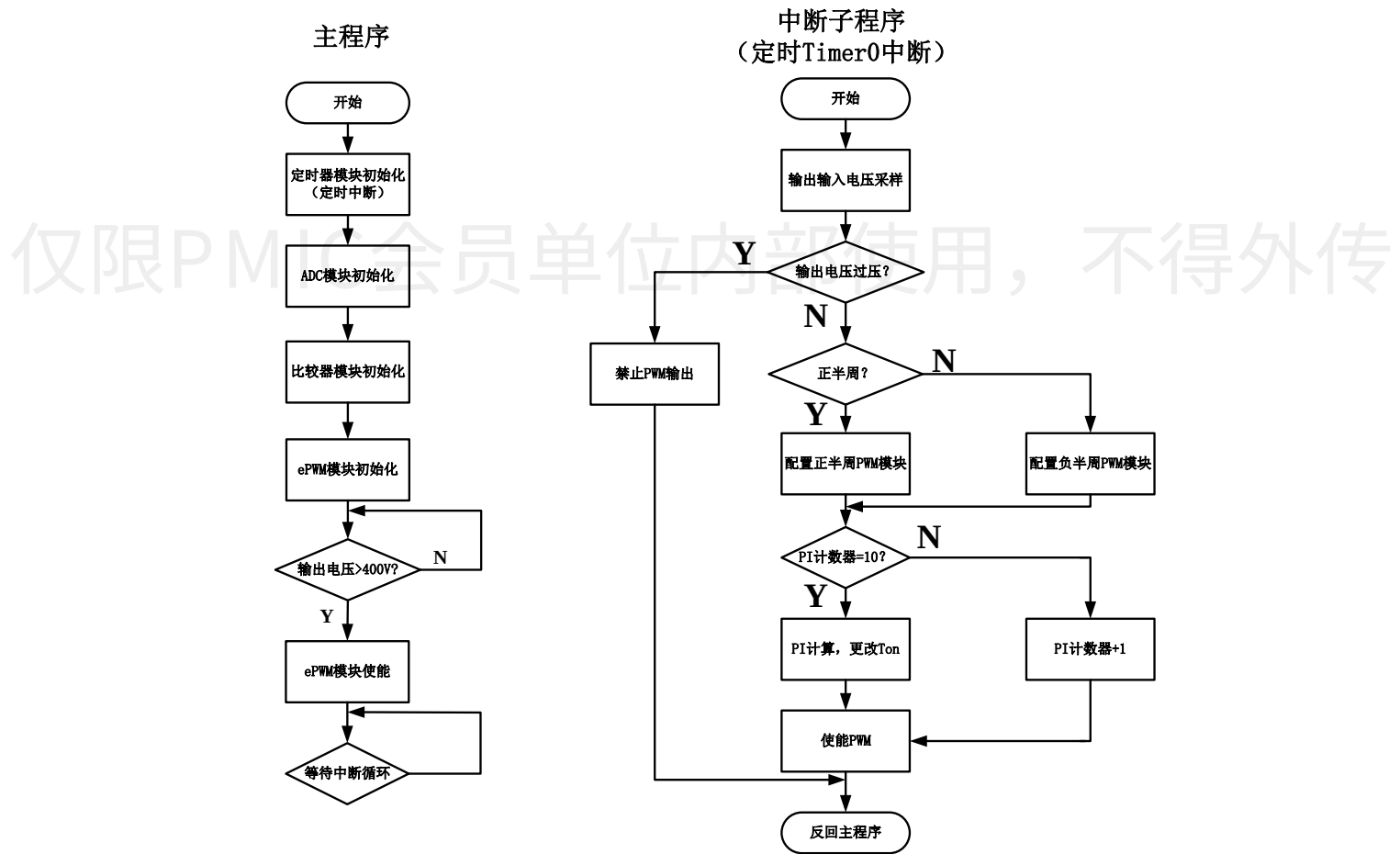


图 4 - 18 系统程序框图

主程序中需要初始化四个模块，分别是定时器模块、ADC 模块、比较器模块、ePWM 模块。其中通过配置定时器模块来产生一个定时中断信号；通过设定 ADC 模块来选择 ADC 采样通道以及采样速率等相关配置；通过比较器模块来检测电感电流过零信号，并对其做

出相应动作；而 ePWM 模块用于产生周期性的驱动时序脉冲。配置完所有模块后，系统进入软启动过程，首先关闭上下管驱动信号，当输入电压从零逐渐上升时，输入电压会经过上下管的体二极管给母线电容充电，相当于倍压整流过程。当输出电压达到启动电压时，系统开始工作。

当主程序检测到定时器中断信号时会进入中断子程序，进入中断子程序后会先对输入输出电压采样，当输出电压过高时，会触发过电压保护，将 ePWM 模块输出拉低而关闭上下管。如果输出电压正常，则会通过采样输入电压判断输入电压极性，并分别配置 PWM 模块以及比较器模块。随后通过对 PI 计数器的判断，隔一段时间进行一次 PI 计算更改一下导通时间。

ePWM 模块配置：

由于恒定导通时间控制的频率是变化的，其 T_{off} 时间是变化的，不能确定 ePWM 计数器的周期时间，所以可以将 ePWM 计数器的计数值设置为一个较大的值，如 FFFF，利用电感电流过零信号来清零计数器，如图 4-19 所示。以工频正半周为例，其中 ePWM1A 与 ePWM2B 分别驱动下管 S_2 与上管 S_1 ，具体配置如表 4-3 所示，当 ePWM1A=CMP1A 时将其输出置 1，而当 ePWM1A=CMP1B 时将其输出置 0，当 ePWM2B=CMP2B 时将 ePWM2B 输出置 1，并通过过零比较信号(ZCD)来清零计数器，将 ePWM1A 与 ePWM2B 置 0。同理，工频负半周时只用更改一下 CMP 寄存器的值，不用重新配置死区模块。同时考虑到 ePWM1 模块与 ePWM2 模块同步，可以通过配置 ZCD 信号为两个模块的同步信号实现，这样当检测到 ZCD 信号时，能同时同步两路 PWM 输出。

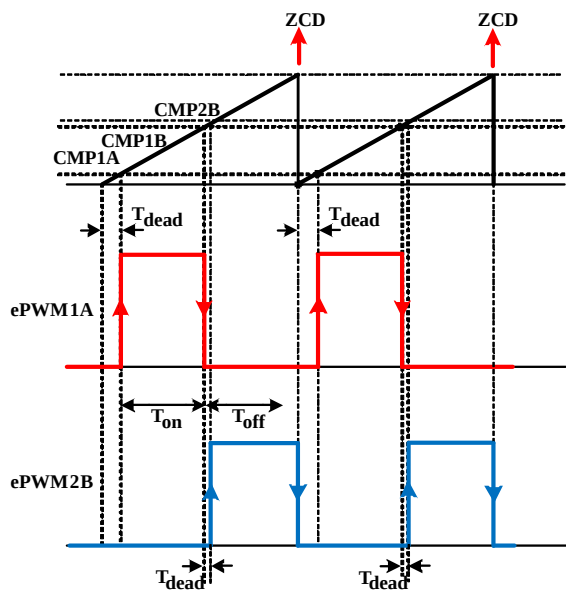


图 4-19 正半周 ePWM 模块工作示意图

表 4-3 ePWM 模块动作配置

模块	计数值等于 0	计数值等于 CMPA	计数值等于 CMPB
ePWM1A	置 0	置 1	置 0
ePWM2B	置 0	不动作	置 1

比较器模块配置：

通过图 4-14 的霍尔采样后，电感电流转化成电压信号，将其输入进 TMS320F28069 的比较器模块的输入脚，如图 4-20 所示。该模块有一个内置的 DAC 基准电压生成器，并可以通过 TZ 子模块设置触发事件源。考虑到工频正负半周的不同，正半周时需要设置电感电流过零为负电流，负半周时需要设置电感电流过零为正电流，则可以每半周更改一下 DAC 的输出 V_{ref} ，同时设置 TZ 子模块，让正半周时 $V_{iL} < V_{ref}$ 时触发，负半周时 $V_{iL} > V_{ref}$ 时触发。

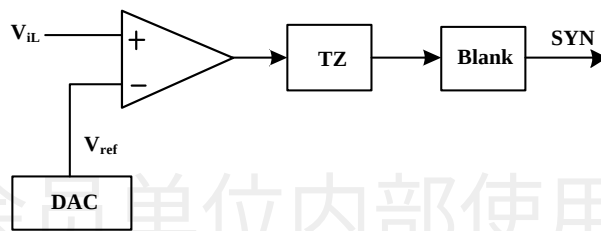


图 4-20 比较器模块框图

同时，考虑到开关管动作时会有较大的干扰，经过霍尔转化来的电压信号 V_{iL} 会有很大的震荡，如图 4-21 所示，可以看出，开关管动作时采样电压会有较大的震荡，如果不做处理，会导致比较器模块误动作。可以利用比较器模块的 Blank 功能来屏蔽噪声，其主要原理是当触发开关管动作后设置一段时间空白时间让比较器不动作，以达到消除干扰的作用。

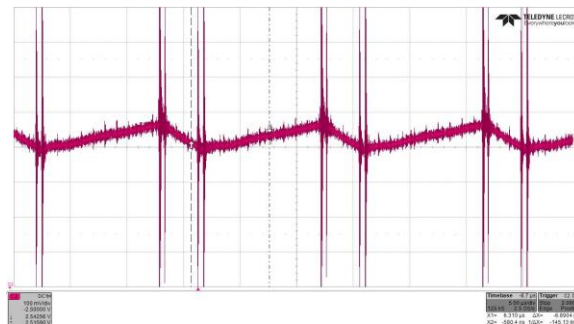


图 4-21 电感电流采样波形

4.4 实验结果与分析

本文采用电感电流三角波控制模式，利用碳化硅 MOSFET 搭建了一台输出功率为

1100W 的实验样机，如图 4-22 所示，样机参数如表 4-4 所示。其包含两个部分：主功率板与 DSP 控制板，可以看到，主功率板上有三个电感，每个电感值为 $83\mu\text{H}$ ，这是考虑到一个 $250\mu\text{H}$ 的电感体积较大，考虑到整体高度可以采用三个小电感代替。

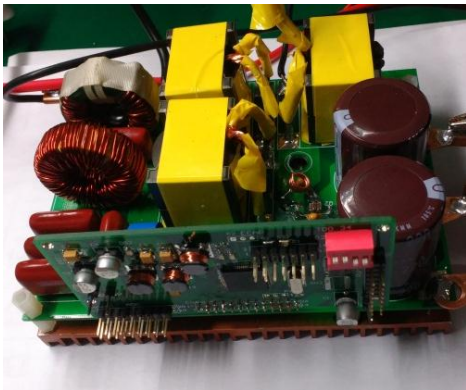
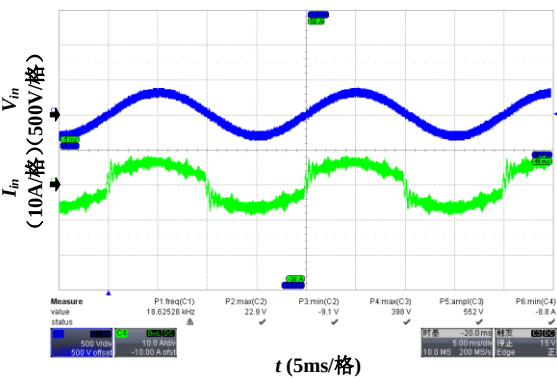


图 4-22 实验样机图

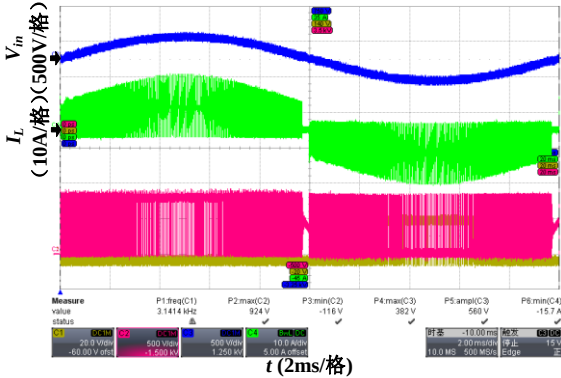
表 4-4 样机参数表

主功率管	电感值	输出电容	输入电压	输出电压	满载功率
C2M20080120D	$250\mu\text{H}$	$220\mu\text{F} \times 2$	220V_{rms}	800V	1100W

通过对样机的测试可以得到满载时波形图，如图 4-23 所示。图 4-23(a)为输入电流与电压波形图，从图中可以看出输入电流相位能较好地跟随输入电压，达到功率因数校正的目的，但是输入电流正弦度并不高。从图 4-23(b)中可以看出，电感电流都是在过零后才关断的，达到了控制效果。将工频正半周电压峰值附近的波形展开来看可以得到图 4-23(c)的波形图，其中红色代表下管的门极电压，黄色代表下管漏源间电压，可以看出下管是在其漏源电压下降到零后门极才开通的，达到了良好的零电压开关目的；同时将工频正半周电压过零点附近的波形展开得到图 4-23(c)的波形图，从中同样可以看到，下管达到了很好的零电压开通的效果。



(a) 输入电压电流波



(b) 电感电流波形

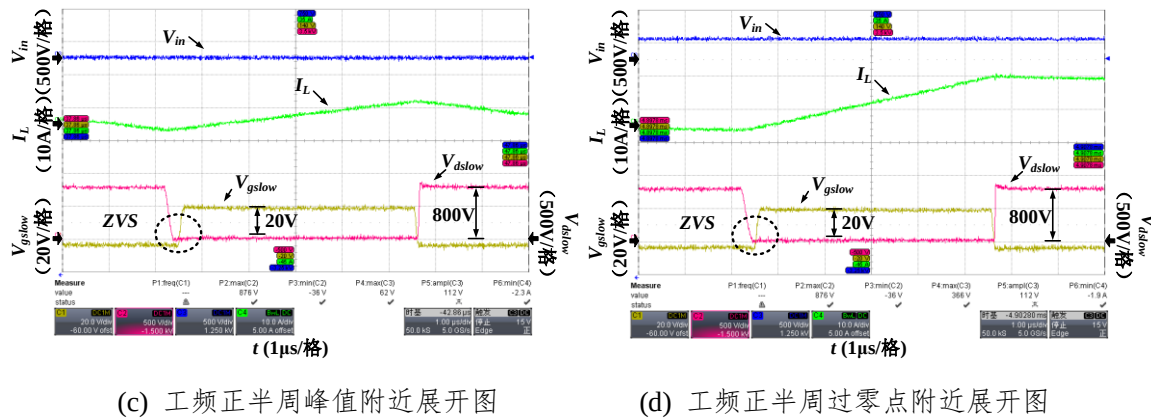


图 4-23 1100W 时相关波形图

对实验样机测试相关效率曲线得到图 4-24 的相关曲线图。从图 4-24(a)的随负载变化曲线可以看出，峰值效率出现在半载附近，达到了 99.1%左右，满载效率为 98.6%左右，都达到了较高的效率水平，证明了碳化硅 MOSFET 应用于半桥 PFC 拓扑能达到较高的效率。同时从图 4-24(b)中可以发现，同样输出功率时，随着输入电压的增大，样机整体效率会不断增大。这是因为同样功率等级下，当输入电压增加时，输入电流会相应下降，这导致整机的导通损耗下降，效率随之提高。

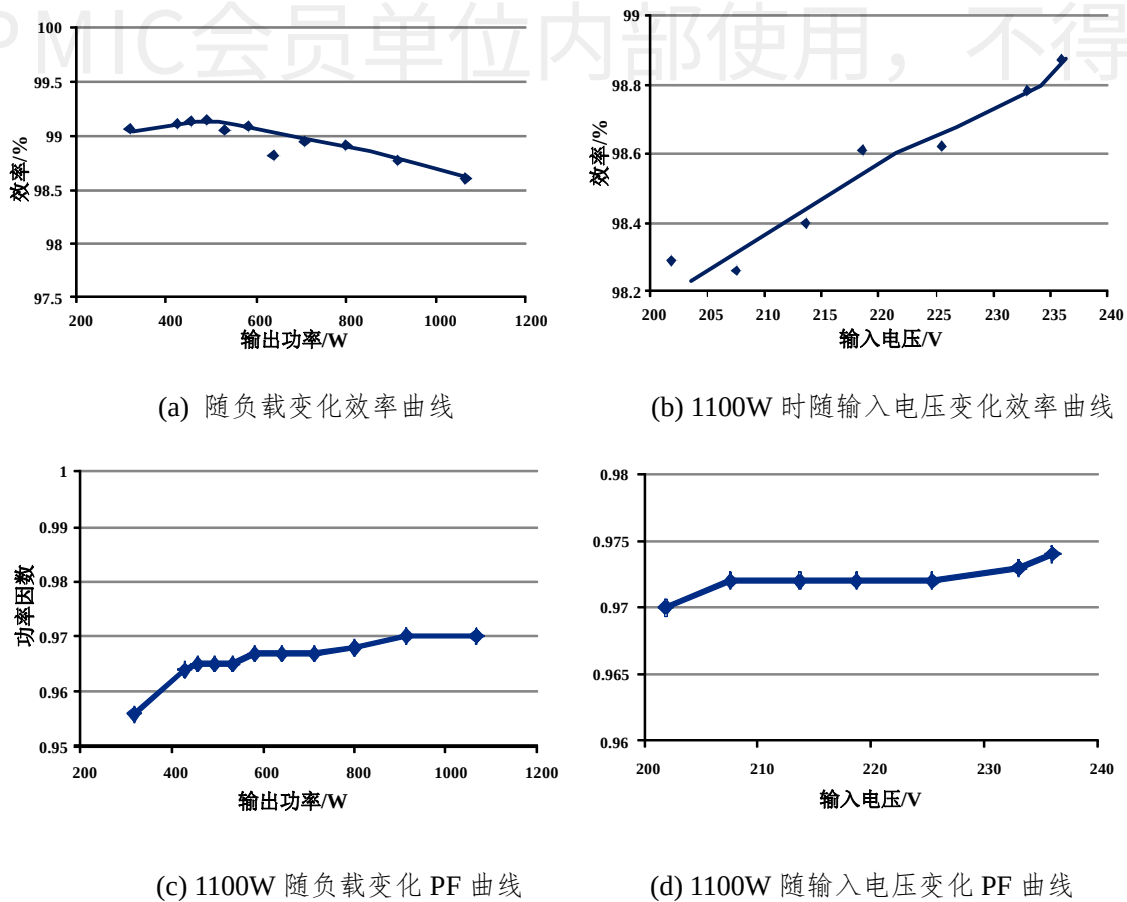


图 4-24 样机测试相关曲线图

同时从图 4-24(c)(d)中可以看出, 整机功率因数在 0.97 左右, 对于半桥功率因数校正电路, 如果采用恒定导通时间的控制方式, 功率因数值并不能完全达到 1, 这是因为与图腾柱 PFC 拓扑不同, 当导通时间恒定时, 其电感电流峰值会有一个直流分量。以工频正半周为例, 当下管导通而上管关断时, 电感电流峰值为:

$$I_{L_pk}(\theta) = \frac{\sqrt{2} \cdot V_{in} \cdot \sin(\theta) + \frac{V_o}{2}}{L} \cdot T_{on} \quad (4-27)$$

当 T_{on} 恒定时, 电感电流峰值包含了 $\frac{V_o \cdot T_{on}}{2L}$ 直流分量, 则经过滤波后的输入电流相应会有一些的直流分量。这使得其功率因数不能达到很高, 但是可以通过改变导通时间的办法解决这个问题。

4.5 软开关数字控制的高频优化与实验分析

随着电子设备往小型化的不断发展, 对电力电子技术提出了更高的要求, 电能转化设备相应向高功率密度、高效率的方向发展。随着频率的提高, 开关电源中占主要体积的无源器件体积会大幅度下降, 功率密度能极大地提高。根据前文的分析可以知道, 针对半桥功率因数校正拓扑, 如果采用传统硅基 IGBT 器件, 受到 IGBT 拖尾电流的限制, 最高开关频率通常在 50kHz 以下, 这必然会导致主电感体积较大, 限制了功率密度的提高。并且其开关损耗会随着开关频率的提高而急剧增加, 限制了变化器效率的提高。随着新器件的出现, 为传统电力电子技术带来了新的发展^{[48]-[50]}。

碳化硅基 MOSFET 相比起传统硅基 MOSFET, 其能在较高耐压下保持较小的通态电阻, 降低了器件的导通损耗; 相比起传统硅基 IGBT, 其没有拖尾电流的限制, 极大减小了开关损耗, 开关频率也得到了极大的提升。但是从图 2-26 可以看出, 如果工作在硬开关状态, 碳化硅基 MOSFET 的开关损耗会随着开关频率的升高而急剧增加, 限制了高频下变化器效率的提高。如果采用 TCM 模式控制, 让器件工作在零电压开通状态下, 减小开通损耗, 只剩下很小的关断损耗, 这样即使开关频率提高, 总的开关损耗比例也不有较大的升高, 变化器仍能保持较高的效率。

本章针对前文已经搭建好的实验样机, 进行了频率提升的相关实验, 并对实验结果做出相关的分析。

针对前文所设计搭建的实验样机, 将主电感值逐渐减小, 分别测试了电感值为原电感值 2/3、1/3 时的相关波形。从图 4-25 可以看出, 当电感值为 250μH 时, 主功率板上有三

个电感，电感占主功率板 1/3 以上的空间，前端滤波环节也占主功率板 1/3 左右的空间。随着频率的提高，电感与滤波环节的体积都会相应减小，达到了功率密度的极大提高。

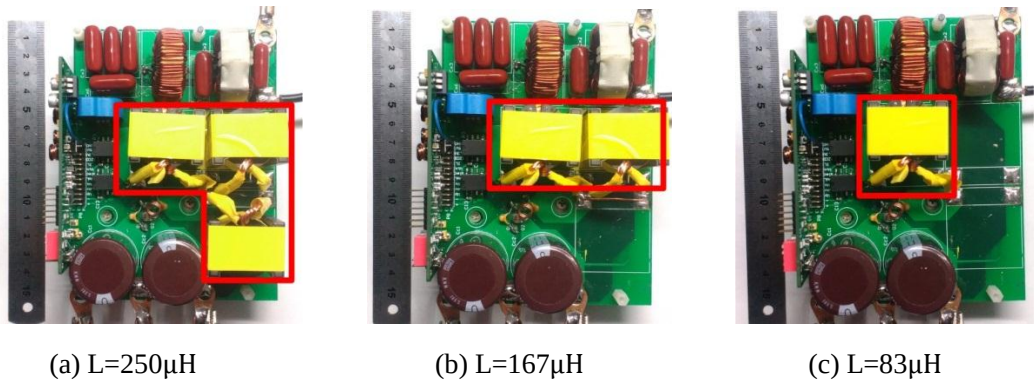


图 4 - 25 不同电感值样机图

从图 4 - 25(c)中可以看出，当电感值为 $83\mu\text{H}$ 时，电感所占主功率板体积已经很小了，这时前端滤波环节所占比重大，可以通过对滤波器继续优化设计达到进一步提升功率密度的目的。

对图 4 - 25(b)电感值情况下的电路进行测试，可以得到图 4 - 26 的相关波形图。

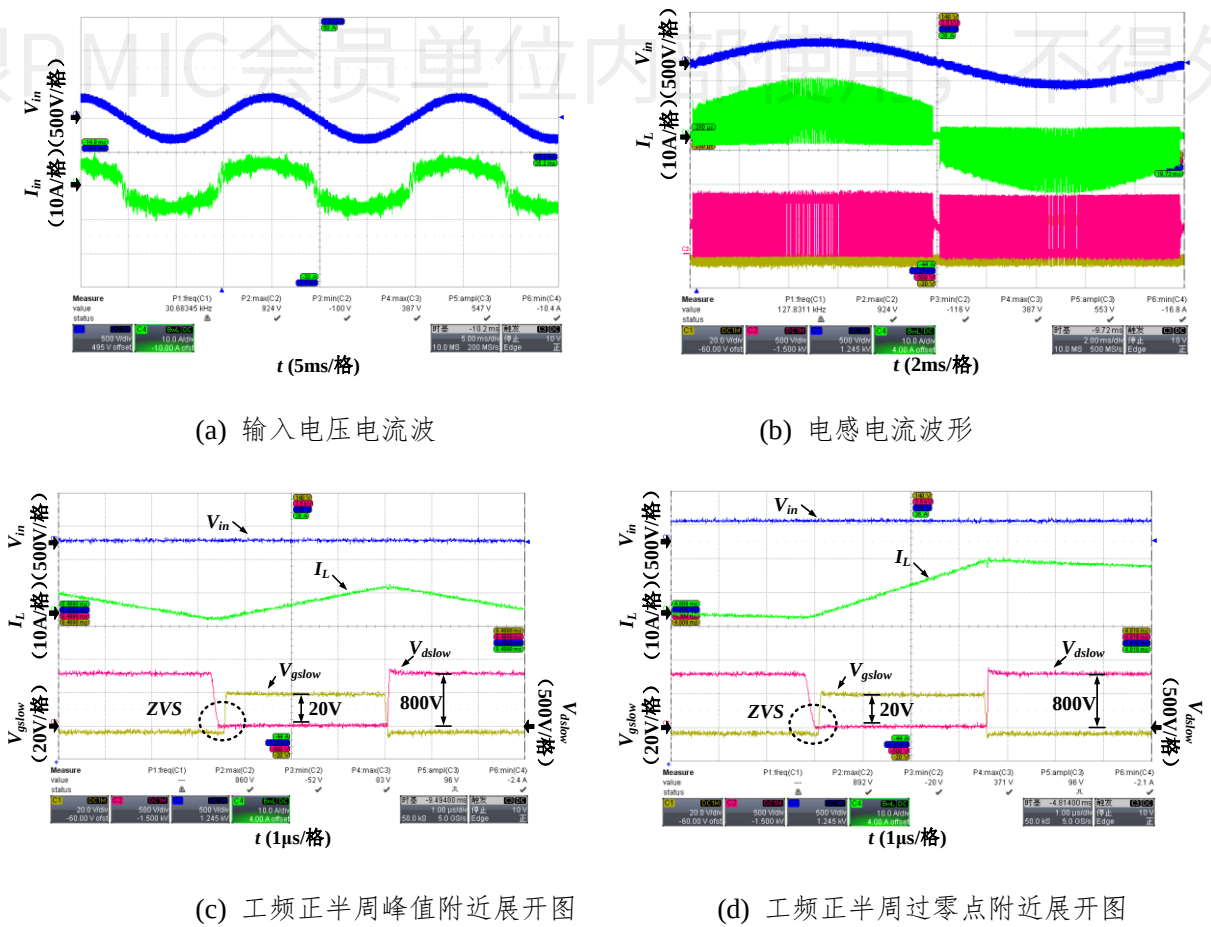


图 4 - 26 电感值为 $167\mu\text{H}$ 时波形图

从图 4-26(a)中可以看出其输入电流相位能较好地跟随输入电压。同时从图 4-26(b)中电感电流波形可以发现,电感电流都能过零,达到了控制的目的,但是相比起图 4-23(b)其反向电流的包络线呈现一个弧度,在工频两端时反向电流值较大,而在工频电压峰值附近时反向电流值较小。从图 4-26(c)(d)中可以看到,下管驱动都是在其管压下降到零后才开通的,都达到了较好的零电压开通目的。

对图 4-25(c)电感值下的电路进行测试,可以得到图 4-27 的相关波形图。

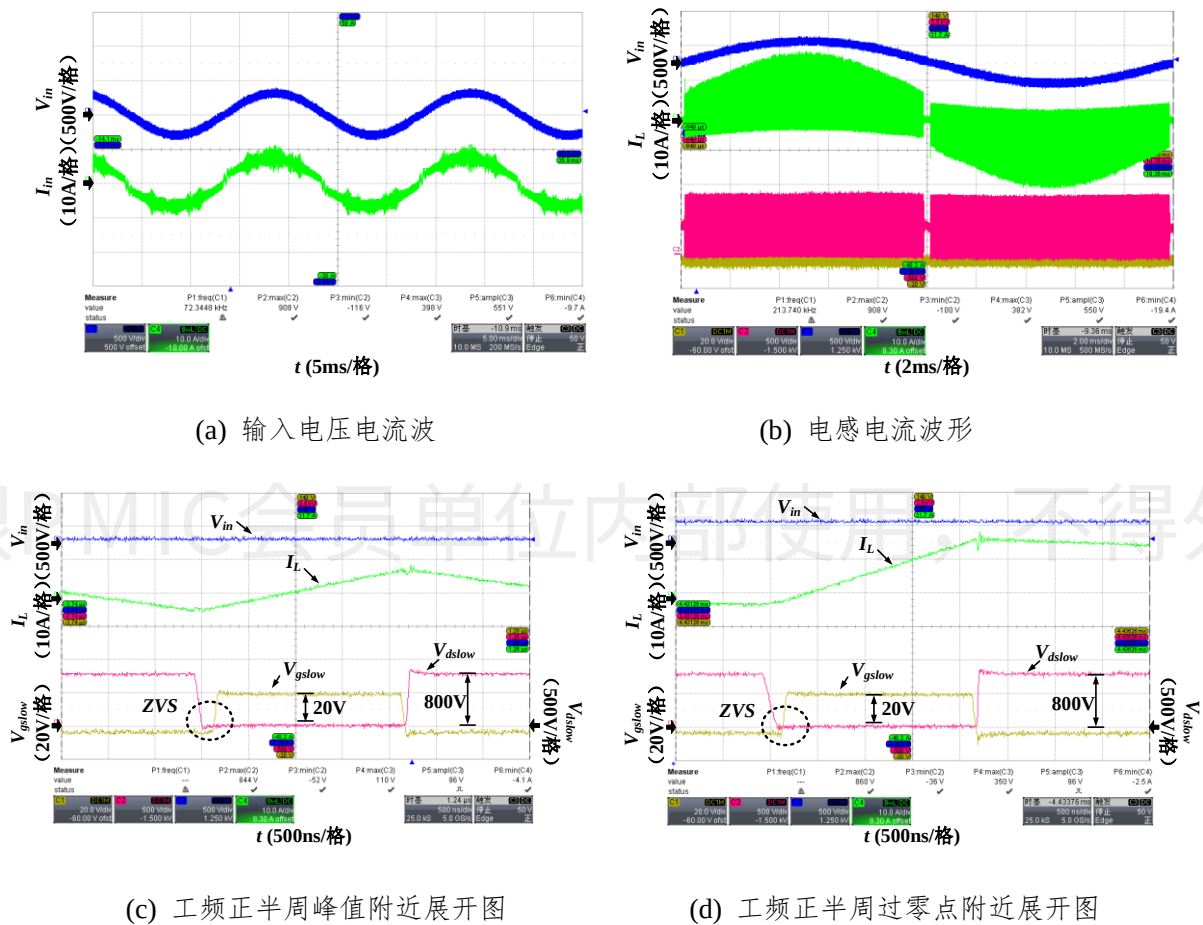


图 4-27 电感值为 83μH 时波形图

从图 4-27(a)中可以看出电感电流相位也能较好地跟随输入电压,同时正弦度好于较大电感值时。从图 4-27(b)的电感电流波形图可以看出,其电感电流都能反向过零,达到了控制的目的,但是相比起大电感值时,其反向电流较大,反向电流呈现出较大的弧度,同时电感电流峰值较大。这一方面是由于随着电感值的减小,为了保证一定的电感能量完成 M_1 模态,需要较大的反向电流值;另一方面是由电路延时所导致的,电路从检测到电感电流过零信号到 MOSFET 管执行相应动作,其中一共经过三个主要的延时单元,分别是: DSP 比较器、驱动电路、MOSFET,这三个单元导致的延时会影响到反向电流的大小。

如图 4-28 所示, 其中 I_{ZCD} 为检测到的电感电流过零点, a 、 b 、 c 分别代表不同电感值时 MOSFET 关断的时间。从中可以看出当电感值较小时, 开关频率较高, 电感电流下降的速率较快, 当延时一定时, 会使电感电流超过设定的过零点较多。同时, 输入电压瞬时值较低时, 电感电流下降速率要大于输入电压瞬时值较大时, 这使得反向电感电流的包络线呈现一个弧度, 并且随着电感值的减小而更加明显。为了降低延时环节的影响, 需要选择较低延时的驱动芯片, 由于光耦具有较大的延时, 通常为 100ns 到 200ns, 可以用较低延时的数字隔离芯片替换。从图 4-27(c)(d)中可以看出, 在整个工频周期内, MOSFET 管都能达到较好的零电压开通的效果。

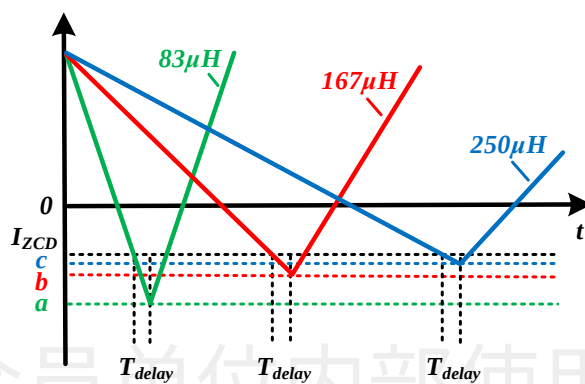


图 4-28 延时对频率提升的影响图

测试不同电感值时整机效率以及功率因数随负载变化, 可以得到图 4-29 的相关曲线图。从图 4-29 中可以看出随着电感值的降低, 效率会有所下降, 同时功率因数会有所上升。

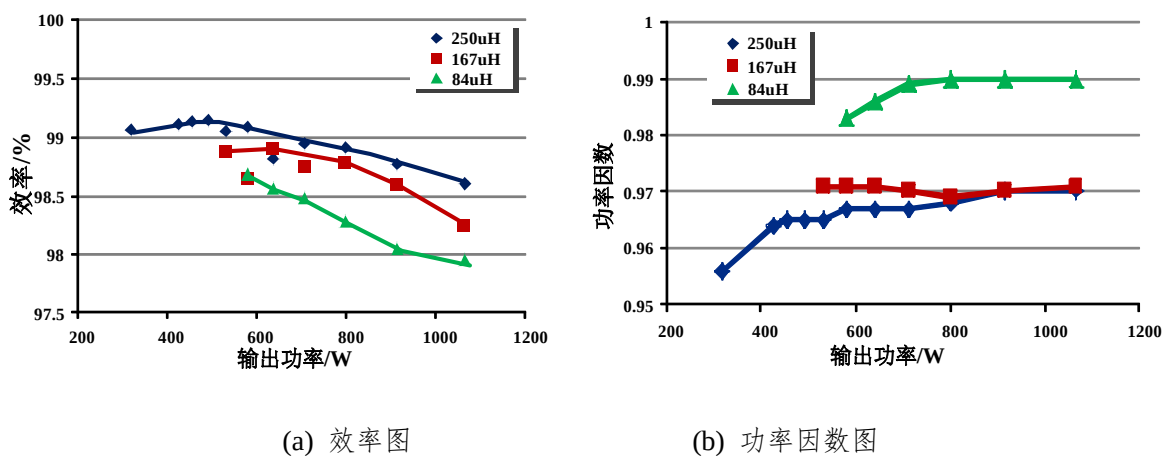


图 4-29 效率以及功率因数随负载变化图

对不同电感下的各部分损耗进行计算分析, 可以得到图 4-30 的损耗柱状图, 计算方法可以参考第三章的损耗计算部分内容。从图中可以看出, 随这电感值的减小, MOSFET

的导通损耗逐渐升高,这是由于随着电感值的降低,反向电流会逐渐增大,同等输出功率下导致电感电流峰值增大,增大了导通损耗。可以通过降低系统延时来减小反向电感电流值,达到减小导通损耗的目的。随着电感值的降低,开关频率的升高,MOSFET 的关断损耗与磁芯损耗会不断增加,由于电感值的减小,铜线长度减小,导致磁芯铜损会有所下降,同时考虑到频率提升带来的较大的集肤效应影响,铜损减小并不很明显。输出电容以及滤波环节上的损耗增加主要是由于反向电流增大导致电流有效值随之增大的缘故。

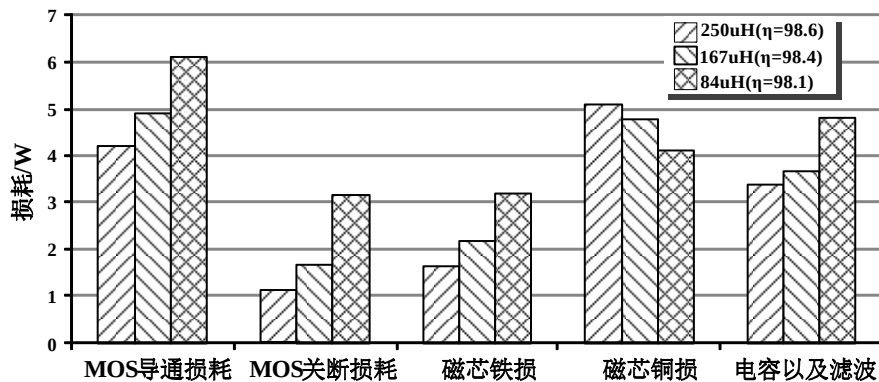


图 4-30 不同电感值下损耗柱状图

从前文的介绍可以知道,反向电流的作用是创造零电压开通的效果而减小开通损耗,而通过损耗分析可以知道,由于反向电流的增大,会导致各类损耗都有所增加,为了提高效率,可以适当减小反向电流值,让功率器件处于小电压开通,如图 4-31 所示。从图中可以看出,反向电流值为-1.7A,此时电感上的反向电流并不能使下管电压下降到零,而是一个较低的电压,此时开通下管虽然不属于完全的 ZVS,但是由于开通电压较低,开通损耗并不是较大。

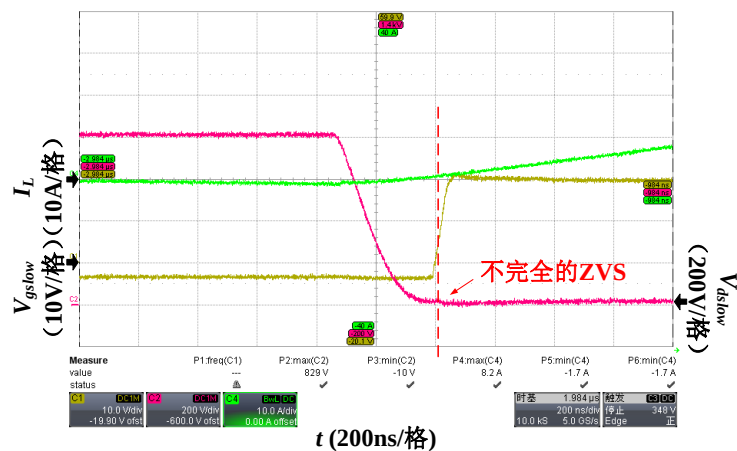


图 4-31 减小反向电流后下管开通波形

当反向电流减小后,由于电流有效值的减小,各部分元器件上的导通损耗部分也会相应减小,相应减小反向电流后对电感值为 83μH 时的效率进行测量,可以得到图 4-32 的

效率曲线对比，可以发现效率会有所提升。

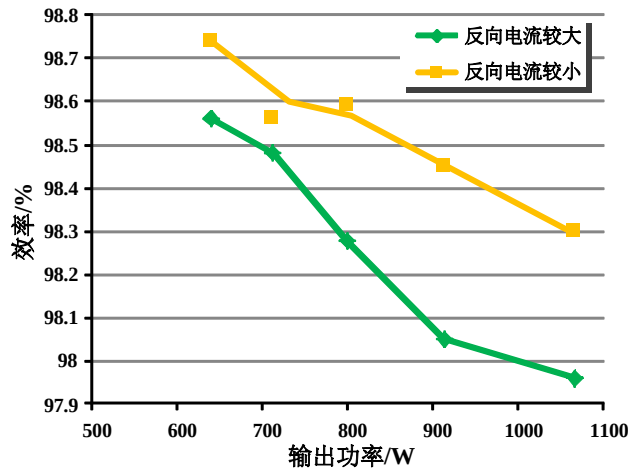


图 4-32 反向电流对效率的影响

4.6 本章小结

本章针对对 ZVS 软开关半桥 PFC 控制策略进行了小信号分析以及控制回路的数学建模，介绍了一些关键电路环节的设计以及数字控制的实现，对与数字控制，详细说明了两个重要模块的配置：ePWM 模块与比较器模块，并简要介绍了 MCU 最小系统的设计。采用前文所介绍的控制策略，利用碳化硅基 MOSFET 搭建了一台输出功率为 1100W 的实验样机，并对其进行了相关参数的测试。通过测试发现样机峰值效率达到了 99.1%，满载效率也能达到 98.6%左右，验证了前文的分析，证明了碳化硅应用与半桥功率因数校正电路能达到较高的效率水平，并对相关测试数据进行了分析。同时本章介绍了高频化的一系列优点，并针对碳化硅半桥功率因数校正电路进行了频率提升的相关实验，对比分析了频率提升带来的一些问题并提出了相关解决方法，同时对不同电感值下的损耗进行了对比分析。

第5章 总结与展望

本文主要针对无桥功率因数校正拓扑进行了相关研究工作,主要分析了各种不同无桥拓扑结构的相关性能,从中发现,半桥结构是结构最为简单的无桥拓扑。其电流流经回路上只有一个功率开关器件,具有较小的导通损耗,同时其在共模性能上与传统 Boost 型功率因数校正电路相当。但是由于其属于倍压式结构,导致其功率开关管将承受较高的电压应力,限制了半桥电路的应用。

随着新器件的出现与发展,为电力电子技术的发展带来了新的契机。碳化硅基器件相比其传统硅基器件有着较好的电气特性,针对半桥电路,如果应用碳化硅基 MOSFET,相比其传统硅基 IGBT 可以获得更小的开关损耗,达到更高的效率。同时,由于碳化硅基 MOSFET 的开通损耗远远大于关断损耗,本文利用电感电流三角波模式控制(TCM),为 MOSFET 管的开通提供零电压开通的条件,能进一步提高效率。

同时,针对 TCM 模式的半桥电路的相关参数以及关键电路的设计,本文进行了详细的说明。采用碳化硅基 MOSFET,本文搭建了一台输出功率为 1100W,输入电压为 220V,输出电压为 800V,最低开关频率为 20kHz 的 TCM 控制的半桥功率因数校正电路,并对其进行了相关参数的测试,发现其峰值效率能达到 99.1%,验证了碳化硅基 MOSFET 应用于半桥 PFC 拓扑的优势。

从实验样机可以发现,电感的体积占了较大部分,为了提高功率密度,需要将工作频率提高,本文分别测试了不同电感下的相关参数,并对开关频率提高后出现的一些问题进行了分析,有利于后续工作对高频半桥 PFC 拓扑的改进。

通过本文的相关研究,验证了碳化硅基 MOSFET 应用与半桥 PFC 拓扑的优势。为了进一步提高样机的功率密度,后续工作可以针对更高频率下的工作特性进行分析,继续提高工作频率。同时可以考虑模块化,针对半桥结构可以设计包含驱动电路部分的半桥模块,减小功率管所占的体积,同时降低寄生参数的影响,既可以进一步提高功率密度,又可以降低快速开关的桥臂串扰问题,提高可靠性。

目前,本文已经对单相的半桥 PFC 拓扑进行了研究工作,针对传统 400V 直流高压母线,对 AC/DC 的后级 DC/DC 的研究工作可以继续考虑使用碳化硅基 MOSFET 制成全碳化硅高效率 AC/DC(半桥 PFC+LLC)变流器。并且,针对如何将单相拓展到三相,以及相关交错并联工作,都是值得未来继续探讨研究的。

参考文献

- [1] United States Department of Energy. Energy star [OL]// <http://www.energystar.gov/>.
- [2] United States Department of Energy. 80 PLUS [OL]. <http://www.80plus.org/>
- [3] 林渭勋. 现代电力电子技术(研究生教学用书)[M]. 机械工业出版社, 2006.
- [4] Biela J, Kolar J W, Deboy G. Optimal Design of a Compact 99.3% Efficient Single-Phase PFC Rectifier[C]. Applied Power Electronics Conference and Exposition (APEC), 2010 Twenty-Fifth Annual IEEE. IEEE, 2010:1397-1404.
- [5] Biela J, Hassler D, Miniböck J, et al. Optimal design of a 5kW/dm³ / 98.3% efficient TCM resonant transition single-phase PFC rectifier[C]. Power Electronics Conference (IPEC), 2010 International. 2010:1709-1716.
- [6] Dugan R C, Mcgranaghan M F, Beaty H W. Electrical power systems quality[J]. New York, NY: McGraw-Hill, 1996, 8(2):119-135.
- [7] Antar R K, Saied B M, Khalil R A, et al. HVDC link power quality improvement using a modified active power filter[C]. Universities Power Engineering Conference (UPEC), 2012 47th International. IEEE, 2012:1 - 5.
- [8] Figueiredo J P M, Tofoli F L, Silva B L A. A review of single-phase PFC topologies based on the boost converter[C]. IEEE/IAS International Conference on Industry Applications. 2010:1-6.
- [9] Singh B, Singh B N, Chandra A, et al. A review of single-phase improved power quality AC-DC converters[J]. IEEE Transactions on Industrial Electronics, 2003, 50(5):962-981.
- [10] Prasad A R, Ziogas P D, Manias S. An active power factor correction technique for three-phase diode rectifier[J]. IEEE Transactions on Power Electronics, 1991, 6(1):83-92.
- [11] Huber L, Jang Y, Jovanovic M M. Performance Evaluation of Bridgeless PFC Boost Rectifiers[C]. Applied Power Electronics Conference, APEC 2007 - Twenty Second Annual IEEE. IEEE, 2007:165-171.
- [12] Lu B, Brown R, Soldano M. Bridgeless PFC implementation using one cycle control technique[J]. Ro AI, 2005, 2:812 - 817 Vol. 2.
- [13] Martinez R, Enjeti P N. A high-performance single-phase rectifier with input power factor correction[J]. IEEE Transactions on Power Electronics, 1996, 11(2):311-317.
- [14] Daniel Tollik, Andrzej Pietkiewicz, Comparative Analysis of 1-Phase Factor Correction Topologies[C]. INTELEC 1992, P517-523.

- [15] Salmon J C. Circuit topologies for PWM boost rectifiers operated from 1-phase and 3-phase AC supplies and using either single or split DC rail voltage outputs[C]. Applied Power Electronics Conference and Exposition, 1995. APEC '95. Conference Proceedings 1995., Tenth Annual. IEEE, 1995:473-479 vol.1.
- [16] Boys J T, Green A W. Current-forced single-phase reversible rectifier[J]. Electric Power Applications Iee Proceedings B, 1989, 136(5):205-211.
- [17] Choi B, Hong S S, Park H. Modeling and small-signal analysis of controlled on-time boost power-factor-correction circuit[J]. Industrial Electronics IEEE Transactions on, 2001, 48(1):136 - 142.
- [18] Yang S P, Chen S J, Huang C M. Analysis, modeling and controller design of CRM PFC boost ac/dc converter with constant on-time control IC FAN7530[C]. Industrial Electronics and Applications (ICIEA), 2014 IEEE 9th Conference on. IEEE, 2014:354-359.
- [19] Schildbach C, Kubrich D, Durbaum T. Averaged large signal model of boost power factor corrector in boundary conduction mode[C]. Power Electronics and Applications, 2009. EPE '09. 13th European Conference on. IEEE, 2009:1-9.
- [20] Srinivasan R, Oruganti R. A unity power factor converter using half-bridge boost topology[J]. Power Electronics IEEE Transactions on, 1998, 13(3):487 - 500.
- [21] Sarnago H, Lucia O, Mediano A, et al. Design and Implementation of a High-Efficiency Multiple-Output Resonant Converter for Induction Heating Applications Featuring Wide Bandgap Devices[J]. IEEE Transactions on Power Electronics, 2014, 29(5):2539-2549.
- [22] Neto R M F, Tofoli F L, De Freitas L C. A High-Power-Factor Half-Bridge Doubler Boost Converter Without Commutation Losses[J]. IEEE Transactions on Industrial Electronics, 2005, 52(5):1278-1285.
- [23] Ming W L, Zhong Q C. Single-phase half-bridge rectifiers with extended voltage ranges and reduced voltage ripples[C]. Power Electronics for Distributed Generation Systems (PEDG), 2014 IEEE 5th International Symposium on. IEEE, 2014:1-6.
- [24] Bertotti G. General properties of power losses in soft ferromagnetic materials[J]. IEEE Transactions on Magnetism, 1988, 24(1):621-630.
- [25] Mu M, Lee F C. Comparison and optimization of high frequency inductors for critical model GaN converter operating at 1MHz[C]. Electronics and Application Conference and Exposition (PEAC), 2014 International. IEEE, 2014.
- [26] Itoh Y, Kimura S, Imaoka J, et al. Inductor loss analysis of various materials in interleaved boost converters[C]. Energy Conversion Congress and Exposition (ECCE), 2014 IEEE. IEEE, 2014:980 - 987.

- [27] Emori K, Shimizu T, Bizen Y. Discussion on design optimization of inductor loss focused on copper loss and iron loss[C]. Future Energy Electronics Conference (IFEEEC), 2013 1st International. IEEE, 2013:241 - 245.
- [28] Tanabe H, Kojima T, Imakiire A, et al. Comparison performance of Si-IGBT and SiC-MOSFET used for high efficiency inverter of contactless power transfer system[C]. Power Electronics and Drive Systems (PEDS), 2015 IEEE 11th International Conference on. IEEE, 2015.
- [29] Wang G, Wang F, Magai G, et al. Performance comparison of 1200V 100A SiC MOSFET and 1200V 100A silicon IGBT[C]. Energy Conversion Congress and Exposition (ECCE), 2013 IEEE. 2013:3230-3234.
- [30] Kadavelugu A, Baliga V, Bhattacharya S, et al. Zero voltage switching performance of 1200V SiC MOSFET, 1200V silicon IGBT and 900V CoolMOS MOSFET[C]. Energy Conversion Congress and Exposition (ECCE), 2011 IEEE. IEEE, 2011:1819 - 1826.
- [31] Tanabe H, Kojima T, Imakiire A, et al. Comparison performance of Si-IGBT and SiC-MOSFET used for high efficiency inverter of contactless power transfer system[C]. Power Electronics and Drive Systems (PEDS), 2015 IEEE 11th International Conference on. IEEE, 2015.
- [32] Zhong X, Wu X, Zhou W, et al. Design and experimental analysis of a 1 kW, 800 kHz all-SiC boost DC-DC converter[C]. Applied Power Electronics Conference and Exposition (APEC), 2014 Twenty-Ninth Annual IEEE. IEEE, 2014:492-492.
- [33] Zhong X, Wu X, Zhou W, et al. An All-SiC High-Frequency Boost DC-DC Converter Operating at 320 °C Junction Temperature[J]. Power Electronics IEEE Transactions on, 2014, 29(10):5091 - 5096.
- [34] Arun Kadavelugu, Vinay Baliga, Subhashish Bhattacharya. Zero Voltage Switching Performance of 1200V SiC MOSFET, 1200V Silicon IGBT and 900V CoolMOS MOSFET[C]. Energy Conversion Congress and Exposition (ECCE), 2011 IEEE 2011:1819 – 1826.
- [35] Lai Y S, Ho K M. Novel Online Parameter Tuning Method for Digital Boost PFC With Transition Current Mode[J]. Industry Applications IEEE Transactions on, 2013, 50(4):232-237.
- [36] Marxgut C, Biela J, Kolar J W. Interleaved Triangular Current Mode (TCM) resonant transition, single phase PFC rectifier with high efficiency and high power density[C]. Power Electronics Conference (IPEC), 2010 International. IEEE, 2010:1725-1732.
- [37] Marxgut C, Krismer F, Bortis D, et al. Ultraflat Interleaved Triangular Current Mode (TCM) Single-Phase PFC Rectifier[J]. IEEE Transactions on Power Electronics, 2014, 29(2):873-882.
- [38] Kolar J W, Friedli T. The Essence of Three-Phase PFC Rectifier Systems—Part I[J]. Intelec International Telecommunications Energy Conference, 2013, 28(10):176-198.

- [39] Friedli T, Hartmann M, Kolar J W. The Essence of Three-Phase PFC Rectifier Systems—Part II[J]. Power Electronics IEEE Transactions on, 2014, 29(2):543-560.
- [40] Lachkar I, Giri F, Abouloifa A, et al. Nonlinear PWM controller for a single-phase half bridge AC-DC converters[C]. Control Conference (ECC), 2014 European. IEEE, 2014:2798 - 2803.
- [41] Zhang Z, Zhang W, Wang F, et al. Analysis of the switching speed limitation of wide band-gap devices in a phase-leg configuration[C]. Energy Conversion Congress and Exposition (ECCE), 2012 IEEE. IEEE, 2012:3950-3955.
- [42] Zhang Z, Wang F, Tolbert L M, et al. Active Gate Driver for Crosstalk Suppression of SiC Devices in a Phase-Leg Configuration[J]. IEEE Transactions on Power Electronics, 2014, 29(4):1986-1997.
- [43] Balcells J, Bogonez-Franco P. Effect of driver to gate coupling circuits on EMI produced by SiC MOSFETS[J]. Institute of Electrical & Electronics Engineers, 2013:209-214.
- [44] Su B, Zhang J, Lu Z. Totem-Pole Boost Bridgeless PFC Rectifier With Simple Zero-Current Detection and Full-Range ZVS Operating at the Boundary of DCM/CCM[J]. IEEE Transactions on Power Electronics, 2011, 26(2):427-435.
- [45] 苏斌. 单相高效率 AC/DC 变换器的研究[D]. 浙江大学, 2011.
- [46] Ye Z Z, Jovanović M M. Implementation and performance evaluation of DSP-based control for constant-frequency discontinuous-conduction-mode boost PFC front end[J]. IEEE Transactions on Industrial Electronics, 2005, 52(1):98-107.
- [47] Lai Y S, Yeh C A, Ho K M. A Family of Predictive Digital-Controlled PFC Under Boundary Current Mode Control[J]. IEEE Transactions on Industrial Informatics, 2012, 8(3):448-458.
- [48] Zhehui Guo, Xiaoyong Ren, Qianhong Chen, et al. Investigation of the MHz switching frequency PFC converter based on high-voltage GaN HEMT[C]. Future Energy Electronics Conference (IFEEC), 2015 IEEE 2nd International , vol., no., pp.1-6, 1-4 Nov. 2015
- [49] Xue L, Shen Z, Boroyevich D, et al. GaN-based high frequency totem-pole bridgeless PFC design with digital implementation[C]. Applied Power Electronics Conference and Exposition (APEC), 2015 IEEE. IEEE, 2015.
- [50] Liu Z, Huang X, Mu M, et al. Design and evaluation of GaN-based dual-phase interleaved MHz critical mode PFC converter[C]. Energy Conversion Congress and Exposition (ECCE), 2014 IEEE. IEEE, 2014:611-616.
- [51] High Frequency for High Power Smaller Cooler Better [OL]. <http://www.cree.com>

攻读硕士学位期间所发表的论文

第一作者

严阳，吴新科，盛况，“基于碳化硅 MOSFET 的 99.2%高效率功率因数校正器”，电源学报

仅限PMIC会员单位内部使用，不得外传

致谢

本论文相关研究工作是在吴新科教授的悉心指导下完成的，吴老师严谨的治学态度、扎实的理论功底、丰富的工程经验令人佩服，也是我辈学习的榜样。感谢吴老师在我读研期间给我的教育与指导，让我在这三年中学到了许多做事为人的道理以及学习工作的方法。祝吴老师工作顺利，阖家欢乐。

感谢我的导师盛况教授为我们创造了这么好的工作与学习环境，盛老师在学业与工作上给了我很大帮助与指导，盛老师深厚的理论基础、一丝不苟的治学态度、谦恭和蔼的为人风度无不令我佩服，在今后的工作与生活中，我当以盛老师为榜样，严格要求自己。祝盛老师工作顺利，阖家欢乐，桃李天下。

感谢董伯藩教授以及张军明教授在我研究生阶段给我的帮助，董老师虽然已经退休，但是仍然坚持每天到实验室，为同学们答疑解惑，董老师的敬业精神是我辈应该学习的，祝董老师身体健康，阖家欢乐。

感谢我的同学肖强、秦伟、徐晨汀、任玉虎、姜驰、杨波平、欧阳佳佳、周贺等在我研究生阶段给予我学习以及生活上的帮助，祝大家在今后的学习与工作中能事事顺心，一起努力，一起进步。

感谢周伟成、陈慧、王朝晖、江添洋、程士东、黄一哲、古桐等师兄师姐在我读研期间给我的帮助，祝各位事业有成，身体健康，万事如意。

感谢董哲政、赵臣凯、刘邵凯、吕海军等师弟，感谢王妹芳、金淼燕、周大姐等实验室的财务人员，祝大家生活开心，身体健康。

感谢我的父母以及家人在我读研期间给予我的支持与关心，家人的鼓励与支持成为我求学的强大动力，感谢我的侄子严寒给我家人带来的欢乐，祝我的父母以及家人们身体健康，万事如意。感谢我的女朋友罗依依对我的理解与支持，希望你学业进步，生活开心。