

分类号: _____

单位代码: 10335

密 级: _____

学 号: 21410049

浙江大学

硕士学位论文



中文论文题目: 堆叠输出 Buck 型高功率因数大功率 LED
驱动器研究

英文论文题目: Research on a High Power Buck Derived LED
Driver with Stacked Output and High Power
Factor

申请人姓名: 吕海军

指导教师: 吴新科 教授

专业名称: 电力电子与电力传动

所在学院: 电气工程学院

论文提交日期 2017.1.13

**A Dissertation submitted to Zhejiang University in partial fulfillment of the requirements
for the degree of Master of Engineering**

**Research on a High Power Buck Derived LED Driver with Stacked
Output and High Power Factor**

仅限PMIC会员单位内部使用，不得外传

Candidate: Haijun Lv

Supervisor: Prof. Xinke Wu



Zhejiang University, Hang Zhou, P. R. China, 310027

January, 2017

堆叠输出 Buck 型高功率因数大功率 LED 驱动器研究



论文作者签名: _____

指导教师签名: _____

论文评阅人 1: _____

评阅人 2: _____

评阅人 3: _____

答辩委员会主席: _____

委员 1: _____

委员 2: _____

委员 3: _____

委员 4: _____

答辩日期: _____

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得浙江大学或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

\

学位论文作者签名：

签字日期：

年 月 日

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名：

导师签名：

签字日期： 年 月 日

签字日期： 年

摘要

LED 以其光效高, 寿命长, 环保等优点, 成为了新一代绿色照明光源。由于电网是交流的, 而 LED 灯需要直流电流驱动, 因此需要使 AC-DC 变流器来实现交直流的转换。为了防止 AC-DC 变流器的输入电流谐波对电网造成污染, LED 驱动器通常使用有源功率因数校正技术来实现输入电流谐波的抑制。

现有 AC-DC LED 驱动器一般通过变压器实现输入与输出之间的电气隔离, 提高安全性, 但会牺牲效率和成本。在室内照明领域比如高顶灯和吊灯, 电气隔离不是必需的。因此在这些应用领域中非隔离型 AC-DC LED 驱动器具有效率高和低成本的优势。传统 Boost 功率因数校正拓扑具有输入功率因数高、THD 低的优点, 但输出电压高, LED 灯串的最低压降受到限制。Buck-Boost、Cuk、Sepic、Zeta 拓扑开关电压应力高, 效率优化相对困难。Buck 拓扑具有开关电压应力低、输出电压相对较低等优点, 但是由于 Buck 的输出电压直接影响交流输入电流的死区时间, 因此高输出电压时很难通过 Class C 的谐波标准。

本文针对现有 Buck 拓扑的不足, 在传统 Buck 电感上增加一个耦合绕组, 并将绕组整流滤波后的直流电压堆叠到原输出电压构成新的输出, 从而获得更高的输出电压。该方法消除了总输出电压对交流侧电流死区时间的影响, 实现了输出电压与输入电流导通角的解耦。文中分析了该拓扑的工作模式, 给出了关键参数的设计流程与取值范围, 并搭建了实验样机。实验结果验证了理论分析。

由于该拓扑需要两个串联的输出大电容, 成本高, 体积大。进一步将输出侧串联电容减小, 从而可以用低成本的薄膜电容替代, 同时增加一个并联在总输出侧的大电容, 减少输出侧的纹波。输出侧串联薄膜电容后在体积、成本上有显著的改善, 并且该拓扑依然能达到较高的效率、较低的谐波含量和较高的功率因数。

为了获得恒定 LED 驱动电流, 拓扑采用输出电流光耦隔离反馈来实现恒流输出, 增加了系统控制的复杂度和成本。为了进一步降低成本, 提出了适用该堆叠输出的 Buck 型高功率因数拓扑的开关电流反馈变导通时间控制策略, 消除了光耦及输出电流反馈的控制电路, 简化了系统。实验结果表明该控制系统能实现比较好的恒流精度, 并且有助于电路效率的提升及电能质量的优化。

关键词: AC-DC, BCM BUCK, 低 THD, 高效率, 堆叠输出, LED 驱动器, 开关电流反馈控制

Abstract

LED has been regarded as the next generation of “green” light source for its virtues of high efficacy, ultra-long lifetime, no mercury inside, flexible control. In general lighting applications, the ac-dc converter is necessary to drive the LED lamp. To prevent interference of input current harmonics of ac-dc converter on the grid, many countries and regions impose restrictions on the input power factor and current harmonics for different power level lighting systems, such as the Energy Star and IEC61000-3-2 etc. For high power ac-dc LED drivers, the harmonic contents of line current must comply with IEC-61000-3-2 Class C standard.

The isolated ac-dc LED drivers can achieve galvanic isolation between input and output through transformers by sacrificing the efficiency and the cost. The non-isolated ac-dc topology has fewer components and higher efficiency. But, the electrical isolation is lost. In some lighting applications, for example, high bay and ceiling lamp, the galvanic isolation is not necessary. Therefore, the non-isolated LED driver is attractive owing to its high efficiency and low cost. Many non-isolated dc-dc topologies can be used as an ac-dc LED driver, such as conventional boundary conduction mode (BCM) Boost, Buck, Buck-boost, Cuk, Sepic and Zeta topologies and their derivations. The Buck converter can achieve a relatively high efficiency particularly at low input voltage due to the large duty cycle and low rms current. But, it is difficult to meet the harmonics limitations of lighting applications when its output voltage is higher than 150V.

In order to reduce the cost, improve the efficiency and simplify the complicated control of existing isolated LED drivers, an improved boundary conduction mode (BCM) Buck ac-dc light emitting diode (LED) driver with stacked output is proposed. With a coupled inductor winding and the stacked output, its output voltage can be elevated to a much higher value compared to that of the conventional Buck ac-dc converter without sacrificing the input harmonics and power factor. Therefore, the proposed Buck LED driver can meet the IEC61000-3-2 (Class C) limitation and has low THD. The operating principle of the topology and the design methodology of the ac-dc LED driver are presented. A 150 W ac-dc prototype shows that the input current harmonics meet the lighting standard.

However, this topology requires two output high-voltage high-capacity electrolytic

capacitors in series, which is not beneficial for productization due to high cost and large size. Therefore, in order to lower the cost, two output electrolytic capacitors in series are replaced by film capacitors with low-capacitance and an electrolytic capacitor is added to the total output. The improved Buck topology with two film capacitors provides a significant improvement in volume and cost comparing to the previous topology with two electrolytic capacitors and the experimental results show that the improved Buck topology with two film capacitors can still achieve good efficiency and power quality.

The improved Buck topology achieves constant output current with output current feedback, which needs optocoupler to transmit the feedback signal and increases the system control complexity and unreliability. Therefore a current-mode variable-on-time control strategy is proposed, which eliminates the optocoupler, output current feedback control circuit and simplifies the control system. The experimental results show that the control system can achieve good constant current accuracy and contribute to the improvement of circuit efficiency and power quality.

Key words: AC-DC, BCM BUCK, Low THD, High efficiency, Stacked Output, LED Driver

目录

摘要	I
第 1 章 绪论	1
1.1 论文研究背景及意义	1
1.2 LED 驱动器国内外研究现状	1
1.3 本论文主要研究内容	3
第 2 章 堆叠输出 Buck 型高功率因数大功率拓扑	4
2.1 工作模态分析	4
2.1.1 拓扑的开关模态分析	4
2.1.2 拓扑的输出电压最大值分析	7
2.1.3 拓扑的工频模态分析	10
2.2 关键参数分析与设计	10
2.2.1 拓扑控制策略概述	10
2.2.2 拓扑输入电流分析	11
2.2.3 V_{OI} 的推导	12
2.2.4 匝数比 n 的选取	14
2.2.5 励磁电感 L_m 的选取	15
2.2.6 调制系数 k 的选取	17
2.3 仿真验证	20
2.3.1 仿真原理图电路说明	21
2.3.2 仿真结果	22
2.4 损耗分析	24
2.4.1 整流桥损耗	24
2.4.2 开关管损耗	25
2.4.3 整流二极管的损耗	26
2.4.4 变压器损耗	27
2.4.5 效率计算	29
2.5 实验结果	30

2.6 串联薄膜电容输出 Buck 型高功率因数大功率拓扑	34
2.6.1 串联薄膜电容输出 Buck 型高功率因数大功率拓扑概述	34
2.6.2 工作模式概述	34
2.6.3 实验结果	35
第 3 章 适用于堆叠输出 Buck 型拓扑的开关电流反馈控制方式	38
3.1 开关电流反馈控制概述	38
3.2 开关电流反馈恒导通时间控制策略	39
3.3 开关电流反馈变导通时间控制策略	42
3.4 基于开关电流反馈控制的实验结果	44
第 4 章 总结与展望	47
参考文献	49
攻读硕士学位期间所发表的论文	51
致谢	52

仅限PMIC会员单位内部使用，不得外传

第1章 绪论

1.1 论文研究背景及意义

照明是一种利用光源来达到实用或美学效果的措施。照明包括利用日光的天然照明和使用人造光源的人工照明。适当的照明手段可以改善居住环境,满足工作、学习和生活的需求,并且居住者能因此产生积极的心理影响。人工照明过去使用蜡烛、煤油灯等,现在则主要采用现代的电光源。

自此 1879 年第一只实用白炽灯光源问世以来,照明光源经历了四代电光源的发展。分别是以白炽灯、卤钨灯为代表的采用热能转化为光能原理的第一代热辐射电光源;以荧光灯为代表的利用气体放电原理的第二代低压气体放电电光源;以高压汞灯和金卤灯为代表的第三代高压气体放电电光源和以发光二极管(Light-Emitting Diode, LED)为代表的第四代固体光源^[1]。

LED 给照明领域带来了一场新的革命。LED 最早可以追溯至 1907 年,当时的研究人员观察到了这种发光现象。之后经过一代又一代人的探索,1965 年基于砷化镓磷化物的第一个商用红光 LED 问世了。之后随着基于氮化镓晶体薄膜的高亮度蓝光 LED 的出现,生产红绿蓝(RGB)LED 成为了可能。1996 年,白光 LED 实现商业化。近年来,LED 技术的不断进步使得白光 LED 的光效从 1998 年的 20 流明/瓦提升到 2014 年 303 流明/瓦^[2](实验室在蓝光 LED 外涂黄色荧光粉合成白光的条件下测得),这距离红绿蓝(RGB)三色合成白光的最大理论光效 408lm/w 已经相去不远。LED 的光效已经超过了室内照明中使用最为广泛的荧光灯(约 80 流明/瓦)。同时,它具备光效高,寿命长,环保及控制灵活等诸多优点,在照明领域得到越来越广泛的应用。

LED 的诸多优势也得到了各国政府部门的重视。2000 年欧盟着手实施“彩虹计划”。2002 年,美国能源部制定了固态照明研发计划。2003 年我国科技部首次提出“国家半导体照明工程计划”。国务院办公厅于 2014 年发布《关于能源发展战略行动计划 2014-2020 年的通知》,明确要求建设行业要“实施绿色建筑行动计划,大力推广节能电器和绿色照明,到 2020 年,城镇绿色建筑占新建建筑的比例达到 50%^[3]。”随着各国的积极推广,全球 LED 产业快速发展,LED 有望成为下一代主流照明光源。

1.2 LED 驱动器国内外研究现状

LED 以其光效高, 寿命长, 环保及控制灵活等诸多优点, 将成为下一代的绿色照明光源^[4]。

因为 LED 驱动电源的寿命主要由电源里的电解电容的寿命决定。电解电容的寿命与其工作温度呈指数负相关关系, 75 度高温时由于电解液蒸发, 电容量会逐渐下降, 寿命仅为 5000-10000 小时。这大大阻碍了 LED 灯具的推广。为了延长电源的使用寿命, 就要有效地降低温升。但限于电源产品本身散热结构的制约, 很难通过增加散热面积的方法来降低温升。因此只有通过提高电源本身的能量转换效率来降低温升才能有效地延长驱动电源的使用寿命。所以 LED 驱动器对效率要求比较高。

由于输入电流谐波污染问题日益严重, 为了保证电网的电能质量, 许多国家和地区都对不同功率等级的 AC-DC 变流器的输入电流谐波做出了限定。北美要求照明电源满足能源之星的标准^[5], 甚至要求 $\text{THD} < 20\%$, 而欧洲地区要求照明电源满足 IEC61000-3-2 Class C^[6]的谐波标准。如此严格的电能质量要求是对 LED 驱动电源的设计提出高效率要求之外的另一个挑战^[7]。

隔离型 AC-DC LED 驱动器可以通过变压器实现输入输出之间的电气隔离, 但会牺牲效率和成本。非隔离型 AC-DC 拓扑虽然电气不隔离, 但只需要更少的元件就能实现更高的效率。在某些照明应用领域比如高顶灯和吊灯, 电气隔离并不是必需的。因此这些应用领域更欢迎高效率低成本的非隔离 LED 驱动器。许多的非隔离型 DC-DC 拓扑可以用作 AC-DC LED 拓扑, 比如传统的临界导通模式(BCM) Boost, Buck^[8, 9], Buck-Boost, Cuk^[10], Sepic^[11, 12], Zeta^[13] 及这些拓扑的衍生拓扑。Boost 拓扑可以实现高功率因数(PF)和低的总谐波失真(THD), 但这种拓扑的输出电压相对较高, 尤其在 220Vac 甚至更高输入电压时更是如此, 因此对于非隔离型 LED 驱动而言 LED 灯串的最低输出电压范围会受到很大的限制。Buck 拓扑在低输入电压时由于高的电压增益可以实现相对较高的效率, 但是当输出电压高于 150V 时 Buck 拓扑很难满足照明应用的谐波标准(Class C)。Cuk, Sepic, Zeta 可以实现低 THD、高 PF 和较为灵活的输出电压, 但这些拓扑的开关管电压应力相当高, 在大功率 LED 照明场合时会产生高的导通损耗从而导致效率下降。非隔离两级拓扑也能实现低 THD、高 PF 和灵活的输出电压, 在 LED 驱动领域有较好的表现, 但与隔离两级拓扑相比, 无论从成本还是电路性能上而言都没有优势。而集成型的两级拓扑^[14-18]由于元件上的精简更具有竞争力。文献^[14]提出了一种集成了 PFC 和 DC-DC 功能的双 Buck 型单管拓扑, 实现了输入输出条件变化下 PF 的恒定并且输入电流能满足 Class C 的谐波标准, 这种拓扑适用于低压低功率的应用场合。文献^[15]提出了一种集成了 Buck 和 Buck-Boost 的单管

AC-DC 拓扑，消除了输入电流的死区时间从而实现了高 PF、低谐波。文献^[16,17]分别提出了一种集成了 PFC 与 DC-DC 功能的双 Buck 型单管 AC-DC 拓扑，这类集成拓扑仍然结构复杂，成本高，效率低。文献^[19,20]分别提出了一种集成 Buck 型双管 PFC 拓扑，通过双开关切换及辅助网络的设计实现了高 PF、低 THD 和高输出电压。但是这类拓扑为了补偿传统 Buck 输入电流的死区时间多使用了一个开关管和其他一些元件，增加了成本。文献^[21-25]提出了一些针对 Buck 拓扑的改进控制策略，改善了 THD 和 PF 的表现，但应用于高输出电压的 LED 灯串时仍然难于满足照明应用的谐波和 THD 要求。

1.3 本论文主要研究内容

本文提出了一种堆叠输出 Buck 型高功率因数 LED 驱动拓扑，在传统 Buck 拓扑的基础上增加一个耦合绕组，并堆叠两个绕组的输出电压而构成。在不牺牲 PF 和谐波的基础上能获得比传统 Buck PFC 拓扑高的输出电压，能实现输入侧电流死区与输出电压的解耦从而获得低的谐波电流含量和较灵活的输出电压。与之前所述的非隔离型拓扑相比，本拓扑成本低，效率高，控制简单，输出电压设计灵活。

本论文的内容主要安排如下：

第一章绪论，分析可应用于 LED 驱动场合的非隔离型 AC-DC 拓扑的优势和劣势，针对现有 Buck 拓扑的不足提出了一种堆叠输出 Buck 型高功率因数 LED 驱动拓扑。

第二章对堆叠输出 Buck 型高功率因数大功率拓扑进行了原理分析、参数设计、损耗分析、仿真和实验验证。实验结果表明，该拓扑具有高效率、高功率因数、低 THD 等优点，并且能在高电压输出时依然通过 Class C 的谐波标准。由于该拓扑需要两个串联的输出大电容，成本高，体积大。进一步将输出侧串联电容减小，从而可以用低成本的薄膜电容替代，同时增加一个并联在总输出侧的大电容，减少输出侧的纹波。输出侧串联薄膜电容后在体积、成本上有显著的改善，并且该拓扑依然能达到较高的效率、较低的谐波含量和较高的功率因数。

第三章提出了适用该堆叠输出 Buck 型高功率因数拓扑的开关电流反馈变导通时间控制策略，消除了光耦及输出电流反馈的控制电路，简化了控制系统。实验结果表明该控制系统能实现比较好的恒流精度，并且有助于电路效率的提升及电能质量的优化。

第四章，对本课题研究进行总结和展望。

第2章 堆叠输出 Buck 型高功率因数大功率拓扑

2.1 工作模态分析

堆叠输出 Buck 型高功率因数大功率 LED 拓扑如图 2-1 所示, 考虑到 MOSFET 驱动方便, 驱动器输出为浮地形式。当输入电压瞬时值 V_{in} 高于电容 C_{O1} 电压 V_{O1} 时, 电路开始工作, 开关管 S_1 持续开关动作; 当输入电压瞬时值 V_{in} 低于 V_{O1} 时, S_1 保持关断状态。因此, 与传统的 Buck 型 PFC 电路相比, 新型 Buck 电路开关工作的阈值电压可以比输出低, 因此, 该电路的输入电流死区时间大幅缩短, 输入功率因数和谐波失真情况可得到显著改善。

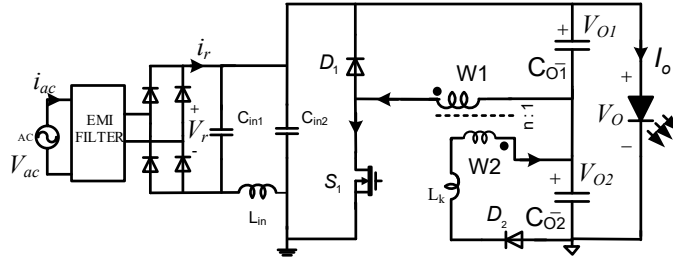


图 2-1 堆叠输出 Buck 型高功率因数大功率拓扑

2.1.1 拓扑的开关模态分析

由于电路的开关频率远远高于工频频率, 可以近似认为在一个开关周期内的输入电压、输出电压恒定, 分别为 V_{in} , V_{O1} , V_{O2} 。为了简化分析, 在忽略图 2-1 AC-DC 拓扑的输入整流环节的情况下, 可以将拓扑简化成一个等效 DC-DC 电路, 如图 2-2。图中的耦合电感等效成一个励磁电感 L_m , 等效二次侧漏感为 L_k , 匝数比为 $n(n=n_{W2}:n_{W1})$ 的变压器。励磁电流定义成 i_{Lm} , 变压器一次侧电流定义成 i_L , 二次侧电流定义成 i_P 。开关 S_1 的寄生电容为 C_s , 二极管 D_1 , D_2 的寄生电容分别为 C_{D1} 、 C_{D2} 。图 2-3 是所述电路在开关周期内的波形图。(为了便于分析, 假设输入电压 V_{in} 高于电容 C_{O1} 电压 V_{O1} , 由于开关不工作时的电路模态对电路设计无意义, 对开关不工作时模态不进行分析。)

电路的具体开关模态分析如下:

模态 1(t_0 - t_1): t_0 时刻, S_1 开通, 输入电压与一次侧电容电压差($V_{in}-V_{O1}$)对励磁电感 L_m 充电, 因此 i_L 以斜率 $(V_{in}-V_{O1})/L_m$ 线性上升, 开关管电流 i_{S1} 就等于 i_L 。 t_1 时刻开关管 S_1 关断。电路模态如图 2-4(a)。 I_{LM} 的值如(2-1)所示。充电电流 i_L 的表达式如(2-2)。

$$I_{LM} = i_{Lm}(t_1) = \frac{(V_{in} - V_{O1})}{L_m} (t_1 - t_0) \quad (2-1)$$

$$i_L(t) = \frac{(V_{in} - V_{O1})}{L_m}(t - t_0), \quad (t_0 \leq t \leq t_1) \quad (2-2)$$

模态 2(t_1 - t_2): t_1 时刻, S_1 关断。励磁电流 i_{Lm} 对开关管寄生电容 C_s 充电, 对 D_1 、 D_2 的寄生电容进行放电。 i_L 下降, i_P 上升, V_{ds} 线性上升同时 D_1 、 D_2 两端电压线性下降。模态等效电路如图 2-4(b)。由于漏感 L_k 很小(通常小于 5uH), 所以在这个模态里寄生电容与漏感的谐振可以忽略。所以寄生电容(C_s 、 D_1 、 D_2)的充(放)电电流与电容容值成反比。三个电容的充(放)电电流总和为 I_{LM} 。 V_{ds} 上升到 V_{in} , 此时 D_1 、 D_2 几乎同时导通。该模态中 i_{S1} 、 i_L 、 i_P 电流表达式如(2-3)、(2-4)、(2-5)。

$$i_{S1}(t) = I_{Lm} \left(\frac{C_s}{C_s + C_{D1} + n^2 C_{D2}} \right), \quad (t_1 \leq t \leq t_2) \quad (2-3)$$

$$i_P(t) = \frac{I_{Lm}}{n} \left(\frac{n^2 C_{D2}}{C_s + C_{D1} + n^2 C_{D2}} \right), \quad (t_1 \leq t \leq t_2) \quad (2-4)$$

$$i_L(t) = I_{Lm} \left(\frac{C_s + C_{D1}}{C_s + C_{D1} + n^2 C_{D2}} \right), \quad (t_1 \leq t \leq t_2) \quad (2-5)$$

模态 3(t_2 - t_3): t_2 时刻, D_1 、 D_2 同时导通, i_L 下降, i_P 上升, $W1$ 、 $W2$ 绕组的电流开始换流。当 i_L 下降到 0 时, 模态结束。该模态的等效电路如图 2-4(c)。由于 D_1 、 D_2 同时导通, 电压差($nV_{O1}-V_{O2}$)加在变压器副边漏感 L_k 上, 所以 i_L 的下降斜率为 $(V_{O1}-V_{O2}/n)/(L_k/n^2)$, i_P 的上升斜率为 $(V_{O1}-V_{O2}/n)/(L_k/n^2)-V_{O1}/L_m$ 。尽管 $(V_{O1}-V_{O2}/n)$ 与 V_{O1} 相比相当小, 但由于 L_k 本身很小所以电流斜率依然很大。该模态期间 L_m 同时对输出电容 C_{O1} 、 C_{O2} 充电。 i_P 、 i_L 的电流表达式如(2-6)、(2-7)。

$$i_L(t) = i_L(t_2) - \frac{V_{O1}-V_{O2}/n}{L_k/n^2}(t-t_2), \quad (t_2 \leq t \leq t_3) \quad (2-6)$$

$$i_P(t) = i_P(t_2) + \frac{\left(\frac{V_{O1}-V_{O2}/n}{L_k/n^2} - \frac{V_{O1}}{L_m} \right)}{n}(t-t_2), \quad (t_2 \leq t \leq t_3) \quad (2-7)$$

模态 4(t_3 - t_4): t_3 时刻, D_1 关断, V_{ds} 从 V_{in} 下降到 $V_{in}-(V_{O1}-V_{O2}/n)$ 。由于电压差 $(V_{O1}-V_{O2}/n)$ 很小, S_1 两端电压 V_{ds} 的变化基本忽略不计。由于励磁电流对 C_{O2} 充电, 所以 i_P 以斜率 $(n^2 V_{O2}/L_m)$ 下降。 t_4 时刻 i_P 下降到 0, 模态结束。该模态的等效电路如图 2-4(d)。该模态期间 i_P 的表达式为(2-8)。

$$i_p(t) = i_p(t_3) + \frac{V_{O2}}{n^2 L_m} (t - t_3), \quad (t_3 \leq t \leq t_4) \quad (2-8)$$

模态 5(t_4 - t_5): t_4 时刻, 励磁电流 i_{Lm} 下降到 0, L_m 与 C_{D1} 、 C_{D2} 、 C_s 谐振。 V_{ds} 由 V_{in} 谐振到 0(谷底)。该模态的等效电路如图 2-4(e)。为了分析电路的 ZVS 特性, 对模态 5 进行进一步化简。如图 2-5, 图 2-5 化简中首先将负载电阻按 $V_{O1}:V_{O2}$ 比例等分成两个电阻, 再分别将两个电阻并入 V_{O1}, V_{O2} 电压源中, 由于 L_k 远小于 L_m , 忽略 L_k , 只考虑 L_m 与 C_{D1} 、 C_{D2} 、 C_s 的谐振过程。 i_{Lm} , V_{ds} 表达式如(2-9)、(2-10)。

$$i_{Lm}(t) = -\frac{V_{O1} \sin(w_r(t-t_4))}{Z_r} \quad (2-9)$$

$$V_{ds}(t) = V_{in} - V_{O1} + V_{O1} \cos(w_r(t-t_4)) \quad (2-10)$$

其中 $w_r = 1/\sqrt{L_m(C_{D1}+C_{D2}/n^2+C_s)}$, $Z_r = \sqrt{L_m/(C_{D1}+C_{D2}/n^2+C_s)}$ 。

通过寄生电容与励磁电感的谐振, t_5 时刻 V_{ds} 从 V_{in} 下降到 0 (或谷底), 所以开关管可以实现 ZVS 开通或谷底开通。从简化电路图 2-5 可以看出, 虽然输出电压扩展了, 但 ZVS 特性依然由第一输出电压 V_{O1} 决定, 这与传统的 BCM Buck 电路类似。

t_5 时刻之后, 一个开关周期结束, 另一个开关周期开始。

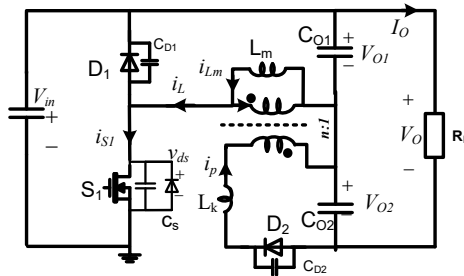


图 2-2 等效 DC-DC 电路

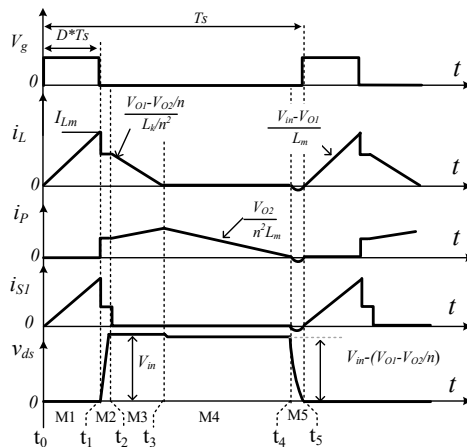


图 2-3 开关周期波形图

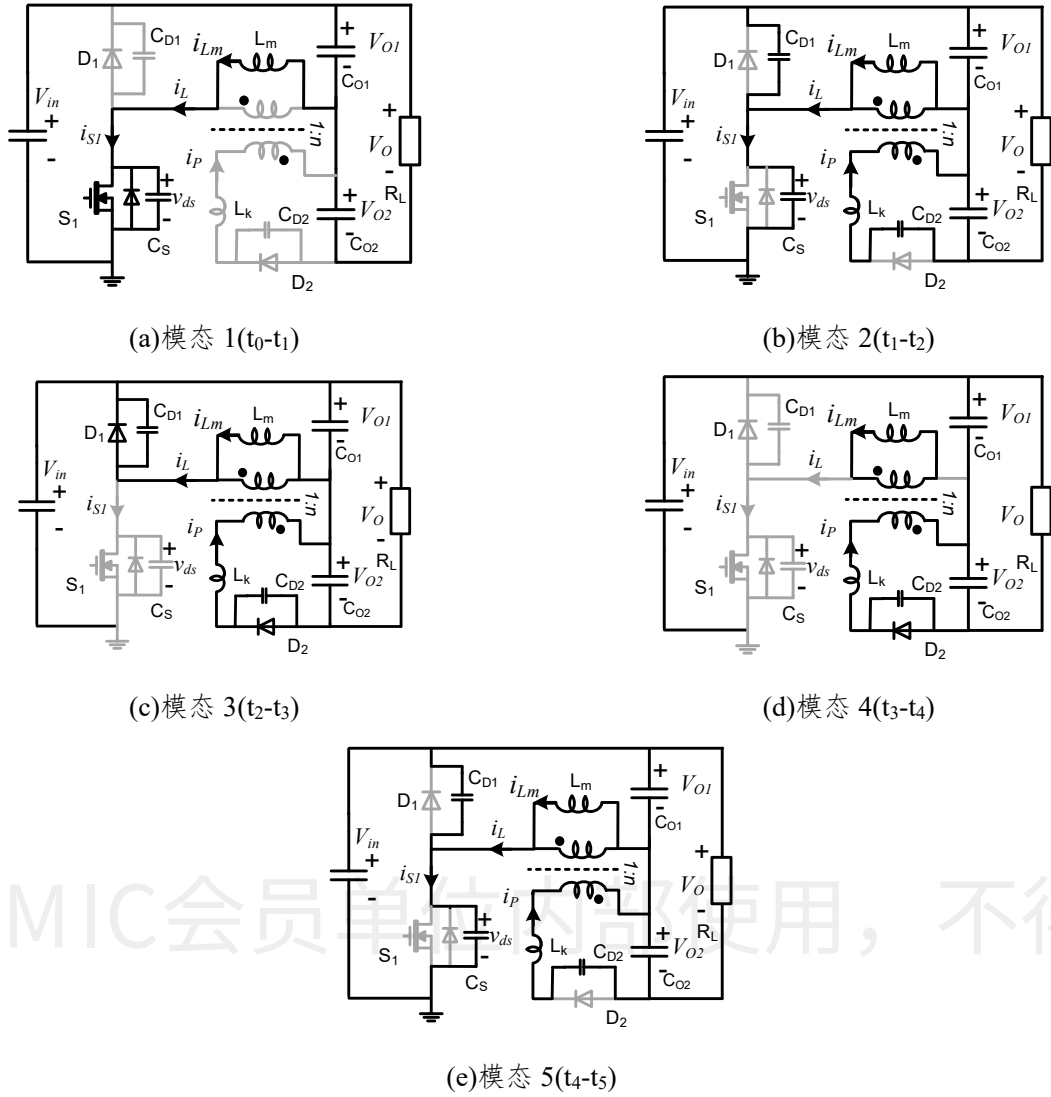


图 2-4 电路开关周期模式图

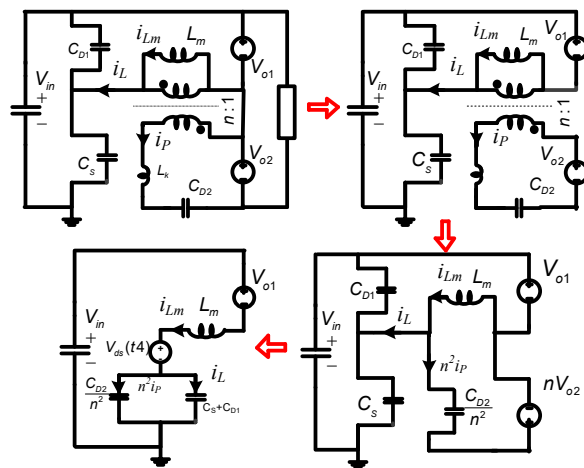


图 2-5 模式 5 的等效谐振电路化简

2.1.2 拓扑的输出电压最大值分析

针对图 2-2 等效 DC-DC 电路，分析该电路稳态工作时输出电压的最大值。由于电路中 C_{O1} 、 C_{O2} 串联输出，所以它们的输出电流相同。因此为了保持输出电压的恒定，这两个输出电容在开关周期内的充电电荷相同。图 2-6 是忽略模态 2、5 的情况下 i_{Lm} 、 i_L 、 i_P 的简化波形图。定义 C_{O2} 在模态 3、4 获得的充电电荷为 Q_{CO2} ， C_{O1} 在模态 1、3 获得的充电电荷为 Q_{CO1} ，同时电感在开关管 S1 开通、关断情况下分别提供的电荷为 Q_{on} 和 Q_{off} 。 C_{O2} 在模态 3、4 期间被 L_m 充电， C_{O1} 在模态 1、3 期间被 L_m 充电。因此 C_{O2} 能获得的最大充电电荷是 Q_{off}/n ， C_{O1} 能获得的最小充电电荷是 Q_{on} 。所以 $Q_{CO1} \geq Q_{on}$ 、 $Q_{CO2} \leq Q_{off}/n$ 。由之前电路稳态工作的开关模态分析可知 C_{O1} 、 C_{O2} 在开关周期内的充电电荷 Q_{CO1} 、 Q_{CO2} 相同。所以 Q_{on} 、 Q_{off} 之间的不等式关系如(2-11)所示。

$$Q_{on} \leq Q_{CO1} = Q_{CO2} \leq Q_{off} / n \quad (2-11)$$

考虑简化的一个开关周期（忽略模态 2、5，如图 2-6 i_{Lm} 、 i_L 、 i_P 的简化波形图），开关管开通时电压差($V_{in}-V_{O1}$)对 L_m 进行充电，开关管关断时 V_{O1} （模态 3）和(V_{O2}/n)（模态 4）分别对 L_m 进行放电。如果($V_{O1}-V_{O2}/n$)很小（即 $V_{O1} \approx V_{O2}/n$ ），则 L_m 的电压大约为 V_{O2}/n ；如果($V_{O1}-V_{O2}/n$)很大，由于模态 3 的持续时间反比例于电压差($V_{O1}-V_{O2}/n$)，则($t_3 - t_2$)远小于($t_4 - t_3$)，所以 L_m 的电压主要由模态 4 决定，即大约为 V_{O2}/n 。所以在放电阶段 L_m 上的电压大约为 V_{O2}/n 。因此 Q_{on} 、 Q_{off}/n 的表达式如(2-12)、(2-13)。

$$Q_{off} / n \approx \int_0^{(1-D)T_s} \frac{V_{O2}}{n^2 L_m} dt \quad (2-12)$$

$$Q_{on} = \int_0^{DT_s} \frac{V_{in} - V_{O1}}{L_m} dt \quad (2-13)$$

其中 T_s 为开关周期， D 为占空比。

同时稳态工作时根据电感的伏秒平衡， V_{O1} 、 V_{O2} 的关系如(2-14)所示。

$$(V_{in} - V_{O1})D \approx \frac{V_{O2}}{n}(1-D) \quad (2-14)$$

稳态工作时的电路电压增益如(2-15)所示。

$$D = \frac{V_{O2}}{n(V_{in} - V_{O1}) + V_{O2}} = \frac{V_O - V_{O1}}{n(V_{in} - V_{O1}) + V_O - V_{O1}} \quad (2-15)$$

将(2-13)、(2-12)、(2-15)代入 $Q_{on} \leq Q_{ff}/n$ ，可以推导出关于占空比 D 的不等式(2-16)，

$$(1+n)D^2 - (n+2)D + 1 \geq 0 \quad (2-16)$$

进而考虑不等式的临界情况，最大占空比 D_{max} 可以由(2-17)推导出，

$$(1+n)D_{max}^2 - (n+2)D_{max} + 1 = 0 \quad (2-17)$$

因此 D_{max} 的解如(2-18)所示，

$$D_{max} = \frac{(n+2) \pm \sqrt{(n+2)^2 - 4(n+1)}}{2(n+1)} = \frac{n+2 \pm n}{2(n+1)} \quad (2-18)$$

因为 $D_{max}=1$ 的解显然要舍弃，所以 D_{max} 解为：

$$D_{max} = \frac{1}{(n+1)} \quad (2-19)$$

当电路的占空比工作在小于 D_{max} 的情况下，由于充电充荷的平衡条件(2-11)得到满足，电路可以稳态工作。当电路的占空比工作在大于 D_{max} 的情况下，对于 DC-DC 电路得言已经失去了输出的调节能力。

当最大占空比确定后，由(2-15)可以推导出总的输出电压 V_O ，如(2-20)所示，

$$V_O = V_{O1} + V_{O2} = (n+1)V_{O1} - nV_{in} + \frac{n(V_{in} - V_{O1})}{1-D} \quad (2-20)$$

将 D_{max} 代入(2-20)可以得到稳态工作时的输出电压最大值 V_{O_max} ，如

$$V_{O_max} = (n+1)V_{O1} - nV_{in} + \frac{n(V_{in} - V_{O1})}{1-D_{max}} = V_{in} \quad (2-21)$$

输出电压的最大值等于输入电压这一限制条件说明了这一电路是一个降压型拓扑。需要注意的是虽然输出电压最大值的限制条件是在 DC-DC 变换情况下推导出来的，但这一限制在 AC-DC 变换中依然存在。

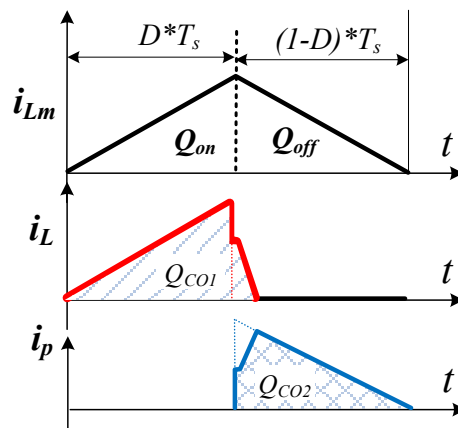


图 2-6 i_{Lm} 、 i_L 、 i_P 的简化波形图

2.1.3 拓扑的工频模态分析

在推导出电路输出电压的最大值后,分析 AC-DC 电路(如图 2-1)在工频输入条件下的工作模态。由于电路的最大输出电压小于输入电压,所以输出电压最大值被交流输入电压的峰值所限制。因为电路在输入电压高于第一输出电压 V_{O1} 的情况下工作,所以 AC-DC 电路在半个工频周期内可以划分成三个模态区间,如图 2-7。

为了保证工频周期内输出电压的稳定,AC-DC 电路需要满足 C_{O1} 和 C_{O2} 在工频周期内充电电荷相等的条件。在进一步分析充电电荷相等之前,对电路做出一些假设。因为 C_{O1} 和 C_{O2} 的电容值足够大,工频周期内的 V_{O1} 、 V_{O2} 基本恒定。为了简化占空比的表达式,假设开关管开通时等效电压源($V_{in}-V_{O1}$)对励磁电感 L_m 充电,开关管关断时电压源(V_{O2}/n)对励磁电感 L_m 放电。因此临界导通模式(BCM)下工频周期内的电路占空比表达式如(2-22)。

$$D(\theta, n) \approx \frac{V_{O2}}{n(\sqrt{2} V_{inrms} \sin \theta - V_{O1}) + V_{O2}} = \frac{V_o - V_{O1}}{n(\sqrt{2} V_{inrms} \sin \theta - V_{O1}) + V_o - V_{O1}} \quad (2-22)$$

其中 V_{inrms} 是输入电压的有效值, θ 是输入电压的角度。

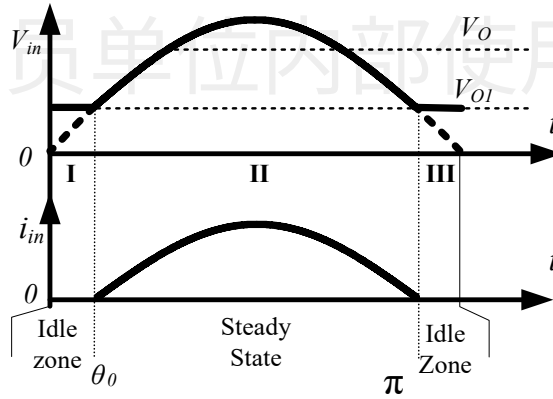


图 2-7 半个工频周期内的模态区间

2.2 关键参数分析与设计

2.2.1 拓扑控制策略概述

电感电流临界导通模式(Boundary Conduction Mode)BCM 在中小功率等级的 AC-DC 变流器中得到广泛应用,这主要是因为 BCM 模式不但可以实现主开关管的 ZVS 开通或谷底开通,大幅降低开通损耗;而且可以消除二极管的反向恢复问题。虽然 BCM 模式无法实现开关的恒频控制,且在其控制下电感电流峰值较大,但还是因为其控制效果上存在的巨大优势而得到了广泛的应用。同时,工作于 BCM 模式的变流器可以与多种控制策略相

结合，本文的堆叠输出 Buck 型拓扑工作在 BCM 模式下。

堆叠输出 Buck 型拓扑实现 BCM 控制的工作原理如下：在电路耦合电感处再耦合上一个辅助过零检测绕组，当电感电流下降到零时开关管的寄生电容与励磁电感发生谐振，导致开关管的 V_{ds} 电压谐振下降，这时辅助检测绕组上的电压也由 $\frac{n_{w3}}{n_{w2}} \cdot V_{O2}$ 逐渐下降（ V_{O2} 为第二输出电压， n_{w3} 为辅助绕组匝数， n_{w2} 为二次侧绕组匝数），当辅助检测绕组电压下降至芯片内部的过零检测阈值时，开通 MOSFET，即近似地实现了谷底开通。

文献^[8]提出了一种应用于 Buck PFC 的恒导通时间（Constant On-Time, COT）控制策略。但这种控制策略很难使 Buck PFC 满足 Class C 的谐波标准。基于 COT 控制策略，文献^[26]还提出了一种变导通时间（Variable On-Time, VOT）的控制策略，将输入电压的扰动引入到导通时间上，从而优化了输入电流的形态和输入谐波的分布。

为了进一步减少高次谐波含量，本文电路的控制策略采用变导通时间控制，控制框图如图 2-8。导通时间 T_{on} 和开关周期 T_s 可以根据^[26]进行推导，结果如(2-23)，

$$T_{on}(\theta) = \frac{\frac{\pi P_o L_m}{\eta} / (1 - \frac{k \sqrt{2} V_{inrms}}{V_{norm}} (\sin \theta - \sin \theta_0))}{\int_{\theta_0}^{\pi/2} \frac{\sqrt{2} V_{inrms} \sin \theta (\sqrt{2} V_{inrms} \sin \theta - V_{O1}) V_{O2}}{(n(\sqrt{2} V_{inrms} \sin \theta - V_{O1}) + V_{O2}) (1 - \frac{k \sqrt{2} V_{inrms}}{V_{norm}} (\sin \theta - \sin \theta_0))} d\theta} \quad (2-23)$$

$$T_s(\theta) = \frac{T_{on}(\theta)}{D(\theta)} \quad (2-24)$$

其中调制系数 $\theta_0 = \arcsin(\frac{V_{O1}}{\sqrt{2} V_{inrms}})$, $k = n_{w3} V_{norm} / (n_{w1} R_c I_{CHA})$, V_{norm} 定义为 220V, n_{w3} 为耦合电感上的辅助绕组匝数, n_{w1} 为耦合电感三次侧绕组匝数, I_{CHA} 是导通时间控制电路中的恒定电流源, R_c 用于产生变导通时间。

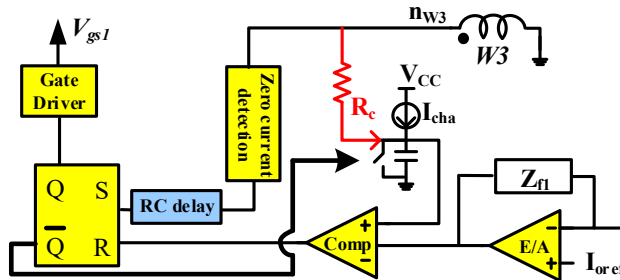


图 2-8 所述电路的简化 VOT 控制框图

2.2.2 拓扑输入电流分析

根据之前所述电路的工作原理和 VOT 控制策略，输入平均电流表达式如(2-25)所示，

$$i_{in}(\theta) \approx \begin{cases} \frac{(\sqrt{2}V_{inrms} \sin \theta - V_{O1})T_{on}(\theta)}{2L_m} \frac{T_{on}(\theta)}{T_s(\theta)}, \theta \in (\theta_0, \pi - \theta_0) \\ 0, \text{ otherwise} \end{cases} \quad (2-25)$$

$$I_{in_rms} = \sqrt{\frac{2}{\pi} \int_{\theta_0}^{\pi/2} \left(\frac{(\sqrt{2}V_{inrms} \sin \theta - V_{O1})T_{on}(\theta)}{2L_m} \frac{T_{on}(\theta)}{T_s(\theta)} \right)^2 d\theta} \quad (2-26)$$

所以输入 PF 和 THD 如(2-27)、(2-28)，

$$PF = \frac{P_{in}}{V_{inrms} \cdot I_{in_rms}} \quad (2-27)$$

$$THD = \sqrt{\frac{\cos^2(\phi)}{PF^2} - 1} \quad (2-28)$$

对输入电流表达式做傅里叶分析，得到 N 次谐波电流的有效值 I_N 为：

$$I_N = \frac{2\sqrt{2}}{\pi} \int_{\theta_0}^{\pi/2} \frac{(\sqrt{2}V_{inrms} \sin \theta - V_{O1})T_{on}(\theta)}{2L_m} \frac{T_{on}(\theta)}{T_s(\theta)} \sin(N\theta) d\theta \quad (2-29)$$

其中 $N=1,2,3\dots$

定义输入电流的谐波标么值为 $H(N)$,

$$H(N) = \frac{I_N}{I_1} \quad (2-30)$$

2.2.3 V_{O1} 的推导

由于 V_{O1} 决定了输入电流死区时间进而决定了谐波含量，所以 V_{O1} 的选取很重要。然而在所述 AC-DC 电路中 V_{O1} 不仅由匝数比 n 决定还由需求的输出电压 V_O 决定，因此接下来研究 n 与 V_{O1} 的关系。

为了研究所述电路关键参数的设计流程，输入电压选取 220Vac (+/-20%),也就是 176Vac~264Vac。因为最大输出电压必须小于最小输入电压的峰值，所以对于最小输入 176Vac,最大输出电压约为 250V。

根据之前开关模态的分析，半个工频周期内 C_{O2} 的充电电荷计算如(2-31)，计算忽略了模态 2、5 的充电电荷。

$$Q_{CO2} = \int_{\theta_0}^{\pi-\theta_0} \frac{\int_{t_1}^{t_5} i_p(\theta, t) dt}{T_s(\theta)} d\theta \approx \int_{\theta_0}^{\pi-\theta_0} \frac{\int_{t_2}^{t_4} i_p(\theta, t) dt}{T_s(\theta)} d\theta \quad (2-31)$$

同理，半个工频周期内 C_{O1} 的充电电荷计算如(2-32)，

$$Q_{CO1} = \int_{\theta_0}^{\pi-\theta_0} \frac{\int_{t_0}^{t_3} i_L(\theta, t) dt}{T_s(\theta)} d\theta \approx \int_{\theta_0}^{\pi-\theta_0} \frac{\int_{t_0}^{t_1} i_L(\theta, t) dt + \int_{t_2}^{t_3} i_L(\theta, t) dt}{T_s(\theta)} d\theta \quad (2-32)$$

为了在工频周期内保持输出电压的恒定, C_{O1} 、 C_{O2} 的充电电荷必须相等, 也就是说, $Q_{CO1} = Q_{CO2}$ 。从而, V_{O1} 可以推导如(2-33),

$$V_{O1} = G(V_{inrms}, V_O, n, L_m) \quad (2-33)$$

因为 T_{on} 的表达式(2-23)包含超越函数, 所以无法获得 V_{O1} 的解析解。但是, 通过在(2-33)的表达式中代入特定的 V_O , n , L_m 和 V_{inrms} , 可以得到一一对应的 V_{O1} 的数值解。图 2-10(a)($V_{inrms}=230V$)、(b) ($V_{inrms}=230V$)中的实线就是在 $L_m=250\mu H$ 下给定不同的 V_O 绘制的 V_{O1} 关于 n 的曲线。虚线是利用虚拟参考电压 $V_{O1} = \frac{V_O}{n+1}$ 这一表达式绘制的曲线, 这一参考电压表征的是 V_O 理想地按照变压器匝数比分配 (即 $V_{O1}:V_{O2}$)。从实线曲线可以看出, 对于给定的 V_O , n 越大 V_{O1} 越小, 进而导致更窄的电流死区时间, 降低 THD。此外, 从实线与曲线的对比可以推断出 V_O 越低, V_{O1} 越接近 $V_O/(n+1)$ 这一参考电压。由于 V_{O1} 直接决定输入电流谐波, 似乎 V_{O1} 可以由给定的 V_O 与匝数比 n 直接得到, 如图 2-10(a)。但是值得注意的是当 V_O 增大时 V_{O1} 逐渐开始偏离 $V_O/(n+1)$ 。这是由于 V_O 的增大会改变充电电荷平衡的条件 (即由(2-33)所确定的平衡条件)。遗憾的是当输入电压的峰值接近 V_O 时, V_{O1} 极大地偏离 $V_O/(n+1)$, 如图 2-9 (b)。因此所述电路的设计流程与文献^[26]中的 VOT Buck、文献^[27]中的 Buck 和 flyback 变换器有很大的区别, 所述电路需要采用改进型的设计流程进行设计。

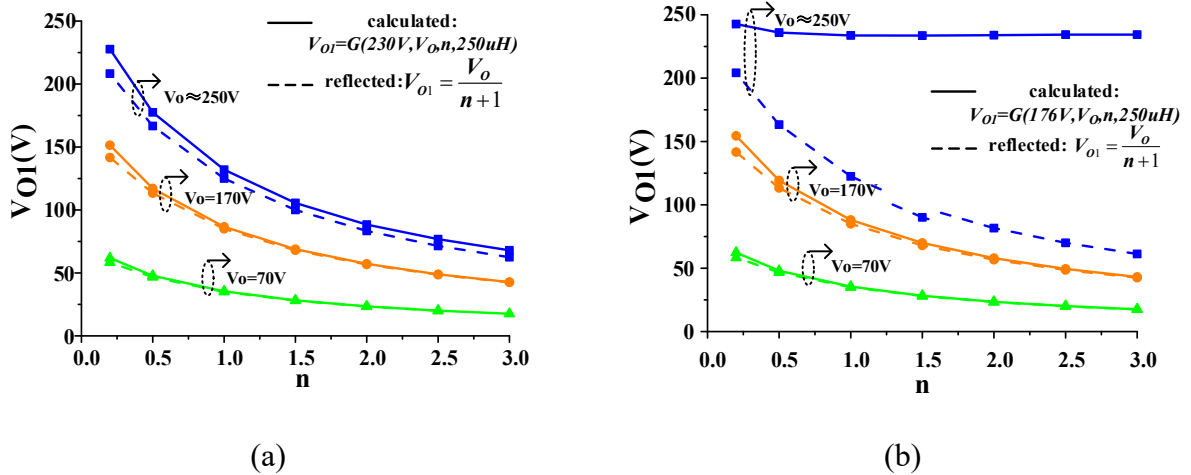


图 2-10 不同 V_O 下 V_{O1} 与 n 的关系图 (a) 230V 输入 (b) 176V 输入

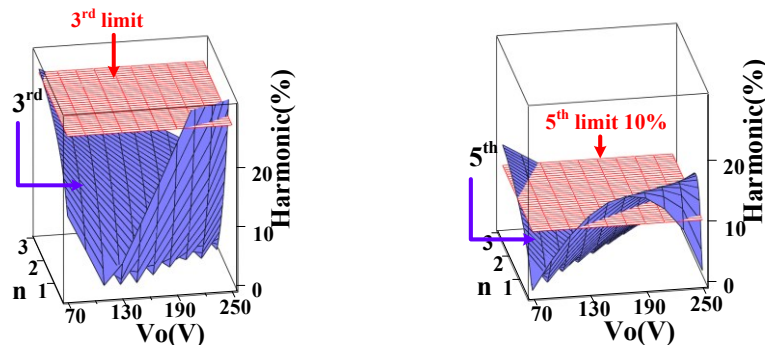
2.2.4 匝数比 n 的选取

与传统的 Buck 拓扑^[26]相比,所述电路由两部分的直流输出电压堆叠输出。对于给定的输入电压, V_{OI} 可以用 V_O 和 n 表示出来。由于 V_{OI} 直接决定输入电流谐波,因此 V_O 和 n 也决定谐波。在相同的高输出电压 V_O 的情况下,可以通过提高匝数比 n 来减小 V_{OI} ,从而减少电流死区时间进而获得更好的电能质量(低 THD,高 PF)。但是低的 V_{OI} 值会减小电路的占空比进而降低效率。因此 V_{OI} 的选择需要平衡考虑谐振含量与效率之间的关系。

由之前的分析可得在给定输入输出参数的情况下, V_O 和 n 可以确定惟一的 V_{OI} ,所以影响谐波的变量可以从 V_{OI} 转换到 V_O 和 n 。接下来定量分析 V_O 、 n 与谐波之间的关系。

在 230V 输入时考虑谐波含量并对比 Class C 谐波标准。根据(2-30)的各次谐波表达式绘制 n , V_O 关于各高次谐波(3rd, 5th, 7th, 9th, 11th 和 13th)含量的曲面图,如图 2-11,其中 $k=0$ (即在 COT 控制下考虑谐波)。为了进一步分析,绘制各次谐波曲面图在 n - V_O 投影上的平面图,如图 2-12。图 2-12(a)~(e)绘制了各个高次谐波含量(3rd, 5th, 7th, 9th, 11th 和 13th)关于 n 和 V_O 的满足谐波标准(阴影)与不满足区域。图 2-12(f)是高次谐波(3rd~13th)组合在一起后的谐波含量达标图。如图仅在左手第二个区域(黄色区域)内高次谐波满足 Class C,这个区域相当狭窄,当 $V_O > 150V$ 时就很难达到 Class C 的谐波标准。而事实上,在多数可实用的大功率 LED 照明应用中,输出电压高于 150V 是被广泛采用的。幸运地是高次谐波(高于 7 次)可以通过选择合适的调制系数 k 来加以抑制。因此在宽输出电压范围内优先满足 3、5 次谐波(黑色区域为不满足区域),匝数比 n 建议在 1.3~1.7 之间。其他的高次谐波含量可以通过调节调制系数 k 来减少。

根据输入电流谐波确定了 n 的取值范围后,电感应根据具体的输出参数来加以确定。因此选择负载电流为 0.7A 的 112W LED 灯珠串,考虑到 LED 串电压压降的裕量,输出电压的范围选在 107V-160V,因此根据图 2-12(f),为了留出足够的裕量并且避开 7 次谐波的峰值含量(图 2-11 c), n 选择 1.55。



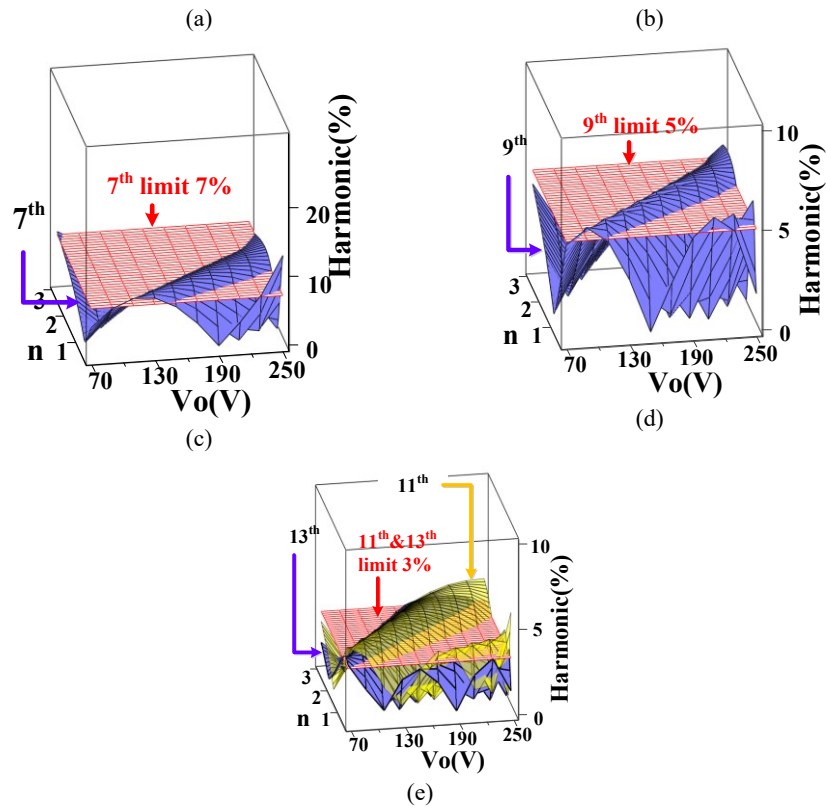


图 2-11 230V 输入时谐波标准(Class C)和谐波含量关于 n 和 V_o 的曲面图($k=0$) (a) 3rd, (b) 5th, (c) 7th, (d) 9th, (e) 11th 和 13th.

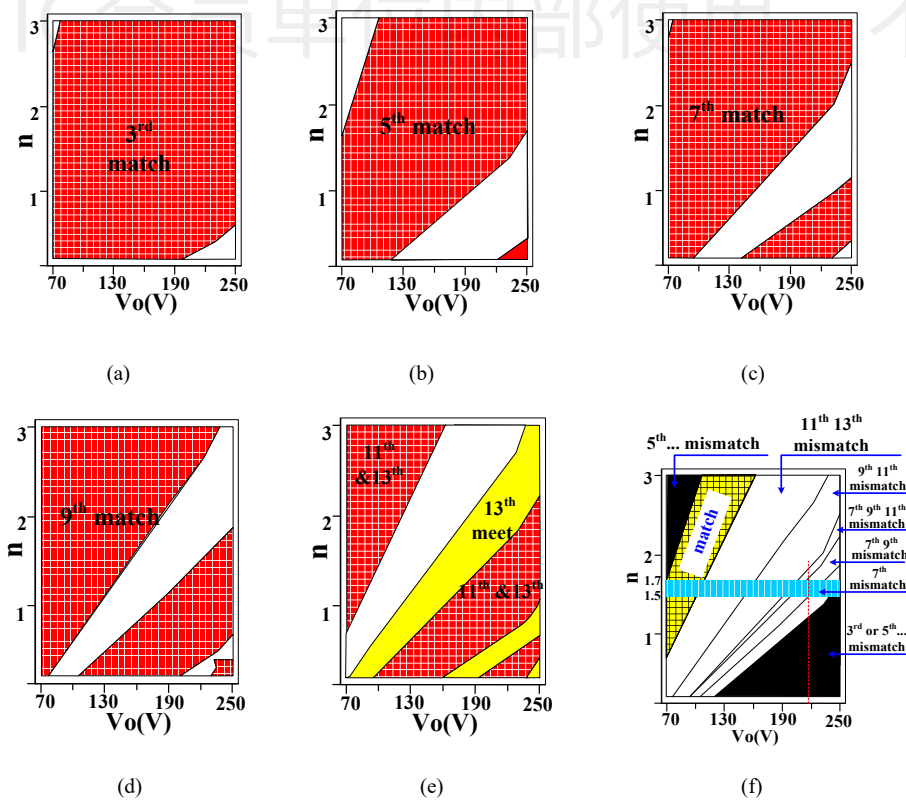


图 2-12 各次谐波含量符合标准与不符合标准区域($k=0$) (a) 3rd, (b) 5th, (c) 7th, (d) 9th, (e) 11th 和 13th, (f) 3rd~13th 谐波组合图

2.2.5 励磁电感 L_m 的选取

励磁电感 L_m 的大小决定开关管的导通时间与关断时间，进而决定开关管工作频率。调制系数 k 对开关频率的影响远远小于其他变量，因此为了简化电感的选取，在 $k=0$ 时分析最低开关频率。BCM Buck 开关管的最低频率出现在最低输入电压的峰值处。

当输入电压高于 V_o 时，开关频率的表达式如(2-34)所示，

$$f_s \approx \frac{D(\theta)}{T_{on}(\theta)} \quad (2-34)$$

最低开关频率仍然在 $\theta = \frac{\pi}{2}$ 和最低输入电压时选取，如：

$$\begin{aligned} f_{s_min}(V_{inrms_min}, \frac{\pi}{2}, V_o) \\ = D(V_{inrms_min}, \frac{\pi}{2}, V_o) \times \frac{\int_{\theta_0}^{\pi/2} \sqrt{2}V_{inrms} \sin \theta (\sqrt{2}V_{inrms} \sin \theta - V_{O1}) D(V_{inrms_min}, \frac{\pi}{2}, V_o) d\theta}{\pi V_o I_o L_m / \eta} \end{aligned} \quad (2-35)$$

其中 $V_{inrms_min} = 176V, I_o = 0.7A$ 。

根据(2-34)绘制开关频率在不同输出电压情况下的曲线图，如图 2-13。 L_m 的表达式如(2-36)所述，

$$L_m = D(V_{inrms_min}, \frac{\pi}{2}, V_o) \times \frac{\int_{\theta_0}^{\pi/2} \sqrt{2}V_{inrms} \sin \theta (\sqrt{2}V_{inrms} \sin \theta - V_{O1}) D(V_{inrms_min}, \frac{\pi}{2}, V_o) d\theta}{\pi V_o I_o f_{s_min} / \eta} d\theta \quad (2-36)$$

电路工作时的最低开关频率应高于音频上限 (20kHz)。但开关频率也不能太高，否则开关损耗以及电感的磁损会增加，影响效率。选择期望的开关频率为 20kHz，则根据图 2-13 中期望输出电压 107V-160V 的范围，选择 L_m 为 250uH。

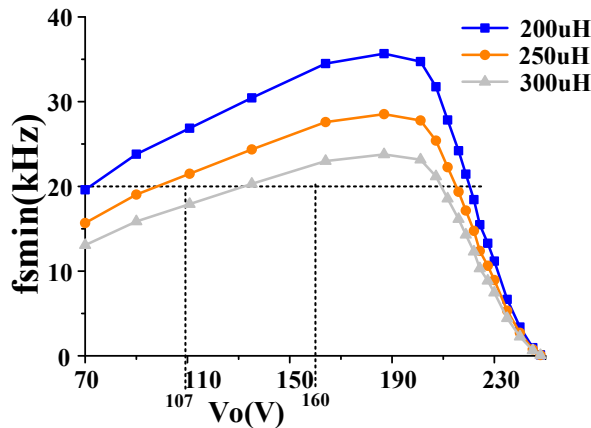


图 2-13 不同电感取值时最低开关频率与 V_o 的关系

2.2.6 调制系数 k 的选取

根据之前所述的输入电流谐波分析,在 $n=1.55$,不同输出电压下绘制高次谐波含量相较于 Class C 标准的对比图,如图 2-14。如图可得不同输出电压下 7th, 9th, 11th 和 13th 谐波超过了标准。VOT 控制策略可以抑制这些高次谐波含量。

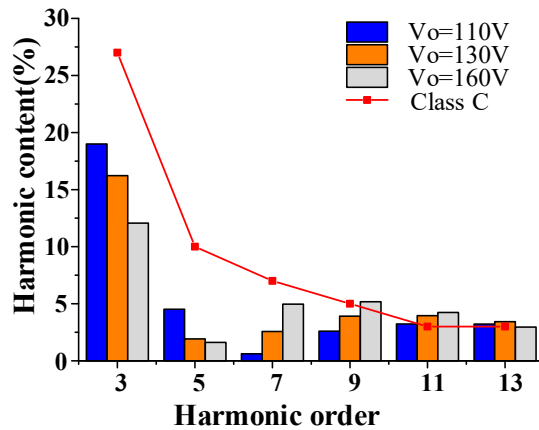


图 2-14 在 230Vac 输入、不同输出电压时的电流谐波含量图

当电感值 L_m 和匝数比 n 确定后,选取调制比 k 。图 2-15 绘制了 230V 输入, $n=1.55$ 时谐波标准(Class C)和谐波含量关于 k 和 V_o 的曲面图。为了进一步分析,这些曲面图分别投影到了 k - V_o 平面,如图 2-16。相对于图 2-12 而言输出电压的符合标准区域范围扩展了许多,尤其是在 7th, 9th, 11th 和 13th 等高次谐波时范围大大扩展。由图 2-16(f)可以看出在黄色阴影面积范围内各次谐波可以在全范围的输出电压下满足谐波标准。因此 k 取值在 0.32 到 0.65 之间。

在选取 k 值时不光要考虑 k 对谐波含量的影响,也要考虑 k 对 THD 的影响。图 2-17 绘制了不同输出电压情况下 k 与 THD 的关系图($V_{inrms}=230V, n=1.55$), 当 $k=0.45$ 时, THD 均小于 15%。图 2-18 是所述电路在 $k=0.45$, 不同输出电压下输入电流的理论波形图。图 2-19 绘制了 $k=0.45$, 不同输出电压下的各次谐波(3rd, 5th, 7th, 9th, 11th 和 13th)含量图。各次谐波均达到 Class C 标准, 并留有至少 23%的裕量。

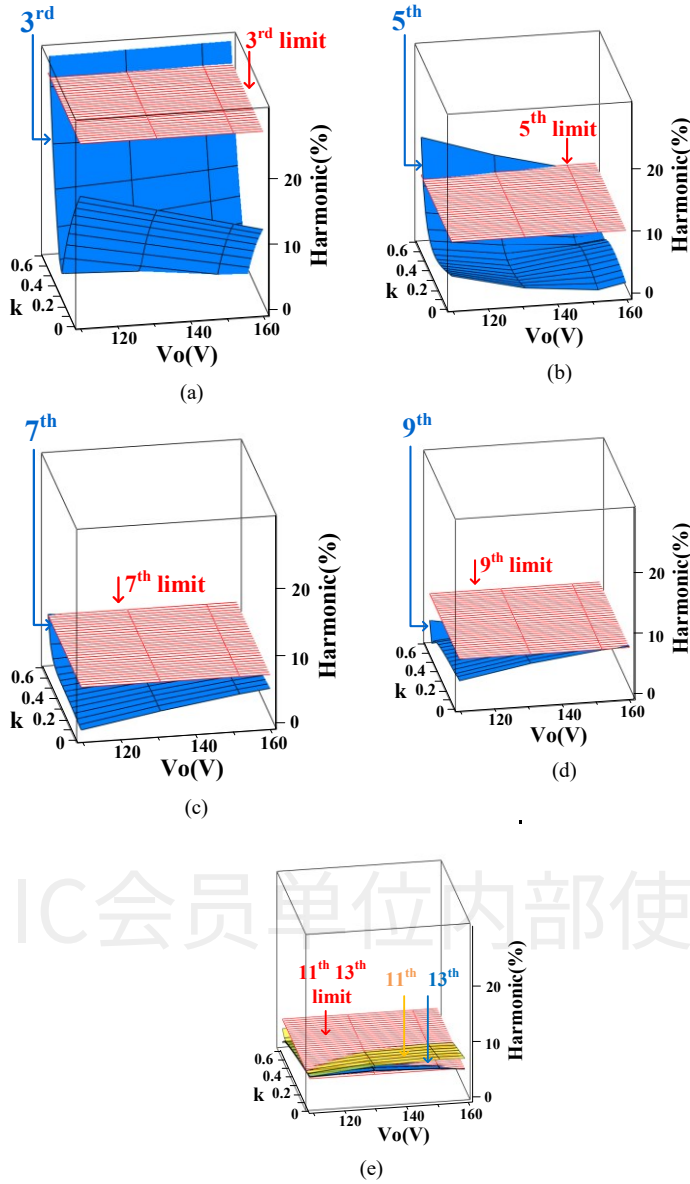
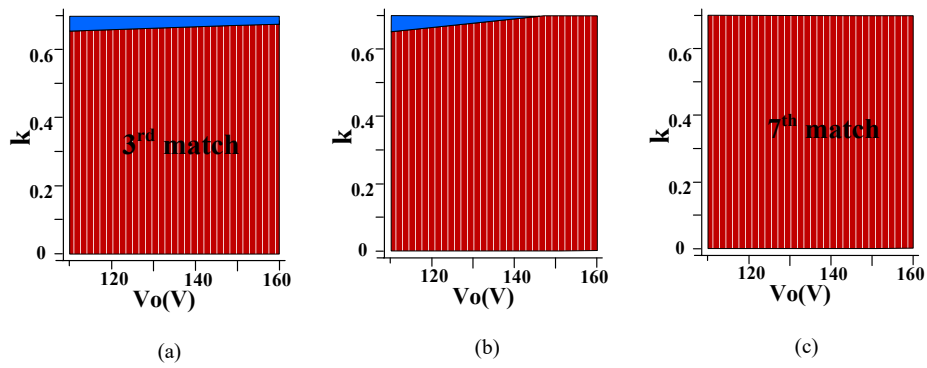


图 2-15 230V 输入时谐波标准(Class C)和谐波含量关于 k 和 V_o 的曲面图($n=1.55$)(a) 3rd, (b) 5th, (c) 7th, (d) 9th, (e) 11th 和 13th.



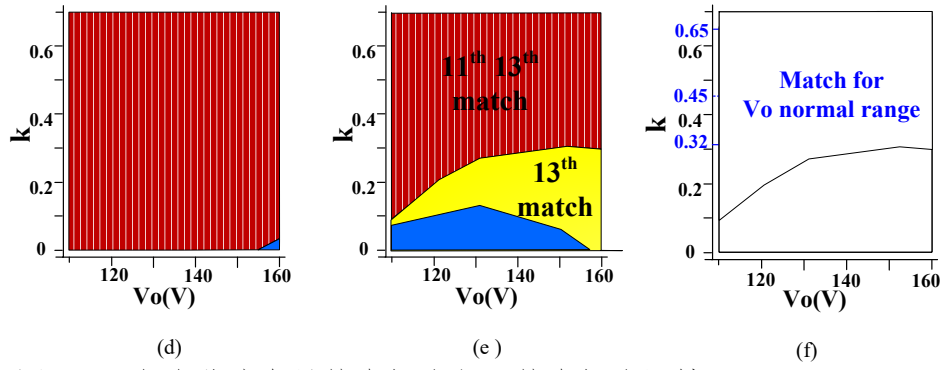


图 2-16 各次谐波含量符合标准与不符合标准区域($n=1.55, 230V_{ac}$)
(a) 3rd, (b) 5th, (c) 7th, (d) 9th, (e) 11th 和 13th, (f) 3rd~13th 谐波组合图

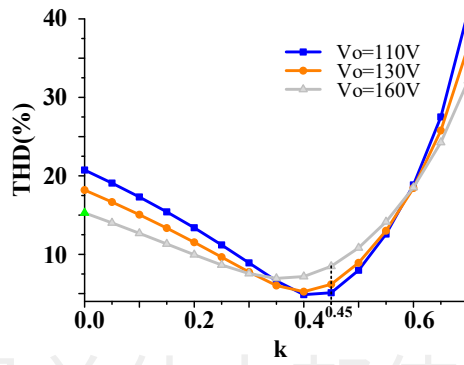


图 2-17 不同输出电压下 THD 关于 k 的曲线图($n=1.55, V_{inrms}=230V$)

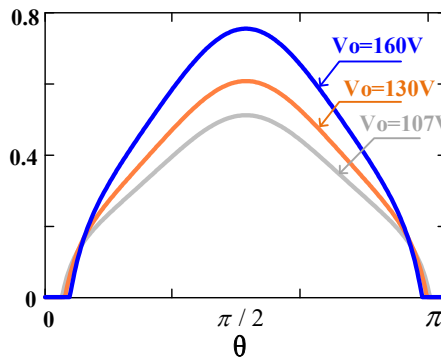


图 2-18 不同输出电压下输入电流波形图($n=1.55, V_{inrms}=230V$)

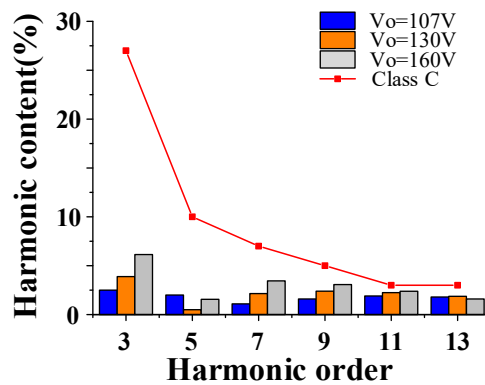


图 2-19 $k=0.45$ 时不同输出电压下谐波含量图($n=1.55$, $V_{inrms}=230V$)

2.3 仿真验证

采用 Powersim 仿真软件来验证堆叠输出 Buck 型高功率因数拓扑的工作原理和控制策略,, 参数如表 2-1 所示。仿真原理图如图 2-20 所示, 与驱动拓扑的原理框图 2-1 基本一致, 为了简化分析, 仿真中用电阻负载来代替 LED 负载。下面将分模块具体说明。仿真步长为 100ns。

表 2-1 堆叠输出的 Buck 型高功率因数大功率 LED 驱动拓扑仿真电路基本参数

电路参数	符号	参数值
输入电压	V_{in}	220Vac
输出电流	I_O	0.7A
输出功率	P_O	112W
变压器匝数比 (W1 一次侧绕组, W2 ZCD 检测绕组, W3 二次侧绕组)	$N_{w1}:N_{w2}:N_{w3}$	10:1:16
励磁电感	L_m	250uH
输出侧串联电容组	C_{O1} 、 C_{O2}	1000uF、1000uF

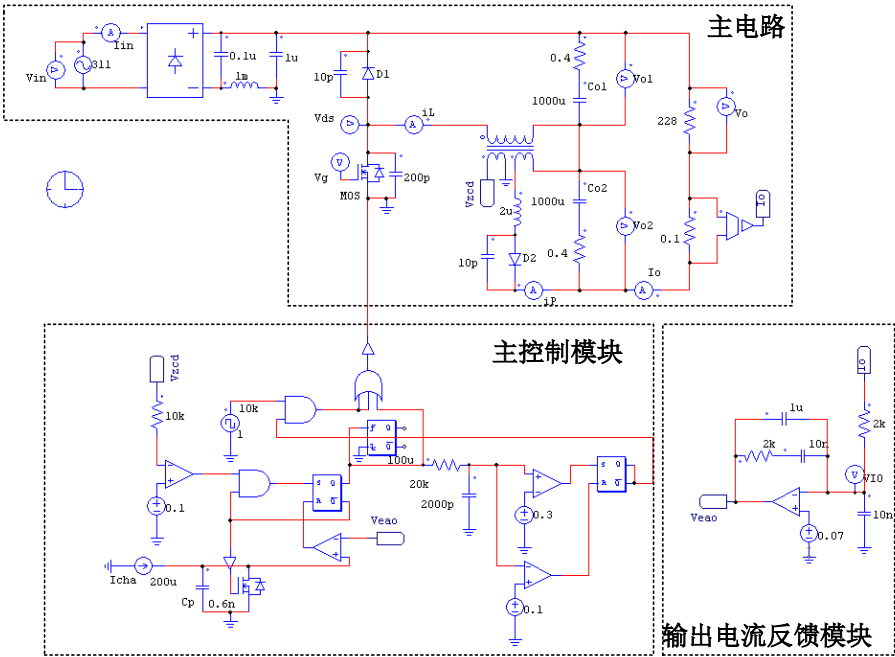


图 2-20 堆叠输出 Buck 型高功率因数大功率拓扑仿真原理图

2.3.1 仿真原理图电路说明

- 1) 主电路模块：如图 2-21 所示，输入侧增加 π 形滤波器以滤去输入电流中的高频纹波，二极管 D1、D2 和 Mos 管分别并上 10pF、10pF 和 200pF 电容以模拟寄生电容的影响，变压器二次侧串联一个 2uH 电感以模拟漏感的影响，输出侧串联电解电容 C_{O1}、C_{O2} 分别串上 0.4ohm 的电阻以模拟 ESR 的影响。输出 LED 负载用电阻负载来代替，输出侧串上 0.1ohm 电阻来采样输出电流。因此主电路基本能模拟出电路正常工作时的工况。

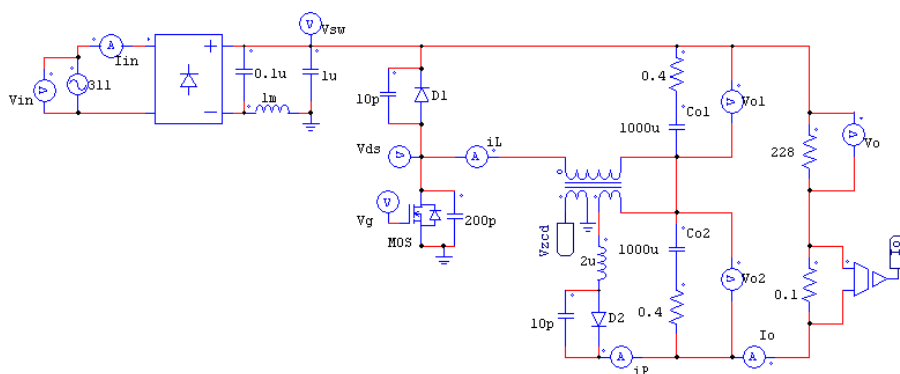


图 2-21 主电路

- 2) 输出电流反馈模块：如图 2-22 所示，该模块将输出电流的电压采样值与 0.07V 电压基准相比较，再经 PI 调节得到输出电压反馈信号 V_{cao}。

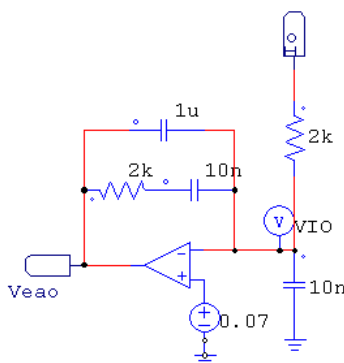


图 2-22 输出电流反馈模块

- 3) 主控制模块：如图 2-23 所示。为了简化控制系统，电路采用临界导通模式(BCM)的恒导通时间控制策略(COT)来验证电路的工作模态。控制系统的工作原理是：当 V_{in} 电压高于 V_{O1}，电路正常工作，此时开关管开通后，I_{cha} 电流源对 C_p 电容进行充电，C_t 电容两端电压线性上升，当电压达到输出电压反馈信号 V_{cao} 时开关管开

断。此后当励磁电流过零, V_{ds} 谐振下降后, ZCD 检测绕组近似检测到 V_{ds} 电压的最低值时开关管开通, 即谷底开通, 降低开通损耗。当 V_{in} 小于 V_{OI} 时, 电路无法工作, 开关管无法开通, 为了保证在这段工频区间内电路的开关管也能正常开关, 在开关管驱动上增加一个占空比为 0.1 的方波输入, 即限制了电路的最小占空比。

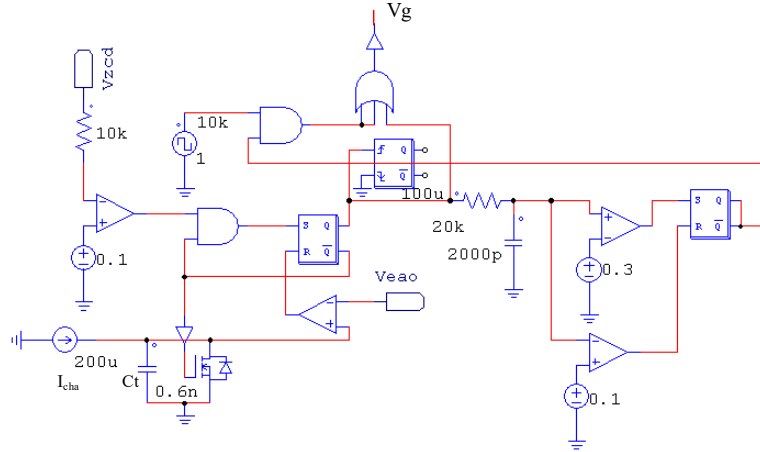
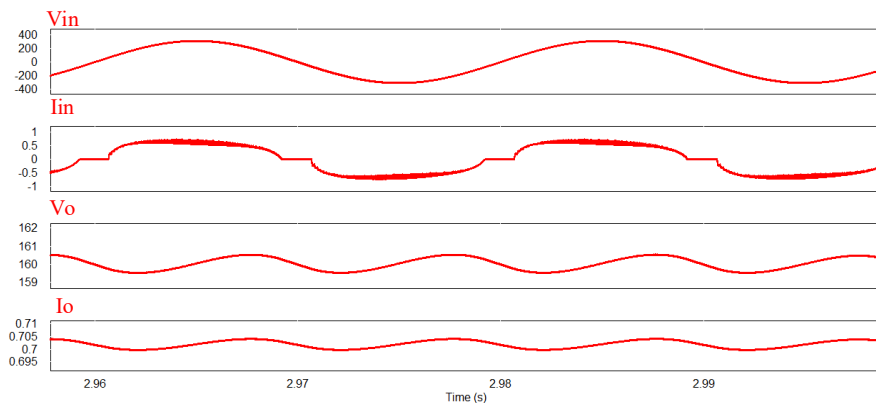


图 2-23 主控制模块

2.3.2 仿真结果

图 2-24 给出了堆叠输出 Buck 型高功率因数拓扑输入输出的仿真波形图(220V 输入, 112W/0.7A 输出), 从图 2-24(a)可以看出该电路在高输出电压的情况下依然获得比较窄的输入电流死区时间, 且图 2-24(b)验证了输入电流死区由 V_{OI} 决定这一理论。

图 2-25 是 220Vac 输入不同角度时的一次侧电流 i_L 、二次侧电流 i_p 与 V_{ds} 、 V_{gs} 的波形图。图 2-25 (a)是工频周期时的波形图, 图 2-25 (d)是 $\theta \approx \pi/6$ 时 ZVS 实现的波形, 此时瞬时输入电压值约为 120V, 低于两倍的 V_{OI} 。图 2-25(b)(c)是瞬时输入电压高于两倍 V_{OI} 时 ZVS 丢失的波形图, 此时由于仍然实现了谷底开通所以开通损耗依然很低。电流波形图与图 2-3 的理论分析相吻合, 尤其是在高瞬时输入电压时。



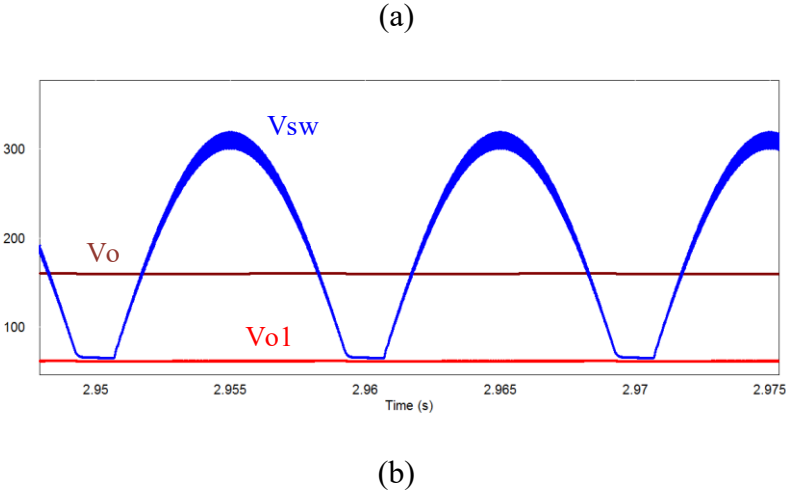
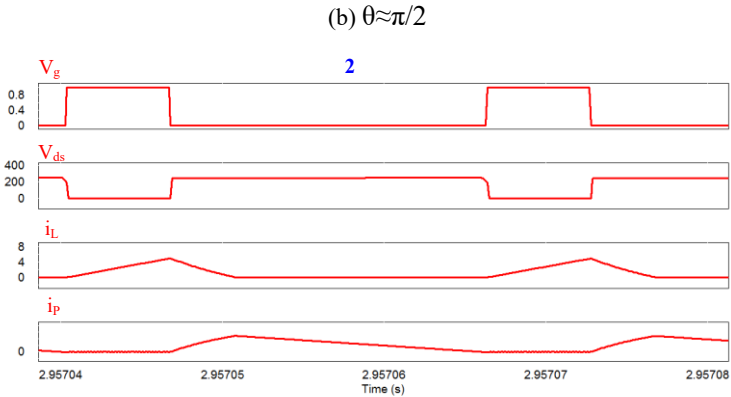
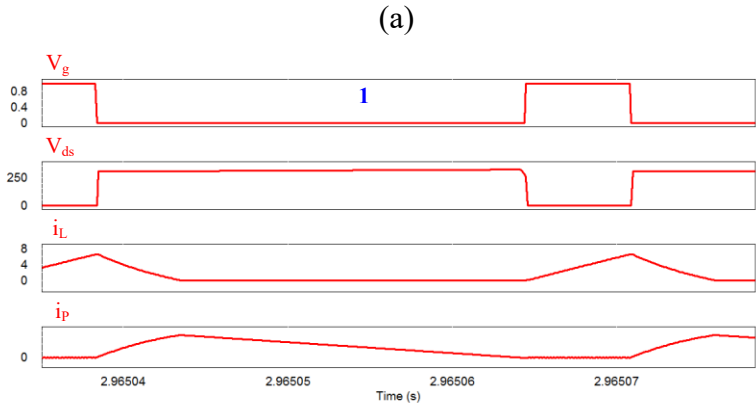
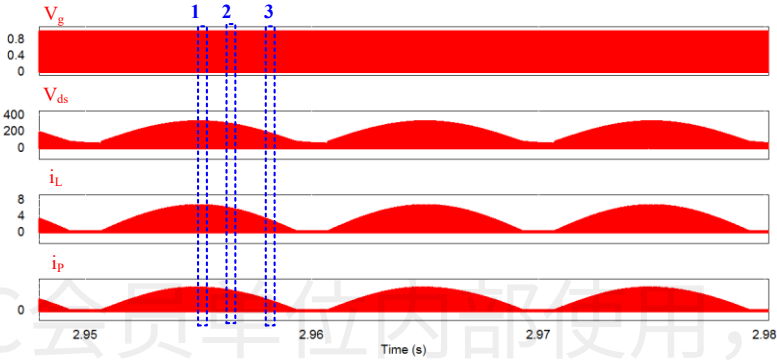
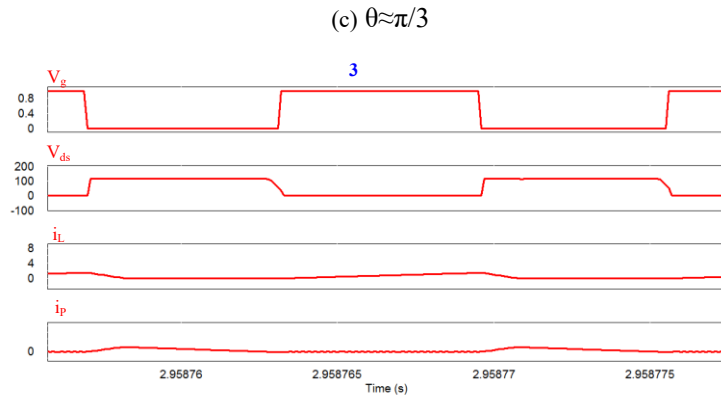


图 2-24 堆叠输出 Buck 型高功率因数大功率拓扑输入输出的仿真波形图





(d) $\theta \approx \pi/6$

图 2-25 堆叠输出 Buck 型高功率因数拓扑的驱动仿真波形与变压器一次侧、二次侧电流波形图(a) 工频周期波形图(b)输入电压角度为 $\theta \approx \pi/2$ 时开关波形图(c)输入电压角度为 $\theta \approx \pi/3$ 时开关波形图(d) 输入电压角度为 $\theta \approx \pi/6$ 时开关波形图

2.4 损耗分析

为了分析堆叠输出 Buck 型高功率因数大功率拓扑在不同输入电压下的效率变化，有必要对各部分的损耗进行分析。本部分的损耗计算基于以下条件：

表 2-2 堆叠输出 Buck 型高功率因数大功率拓扑的基本参数

电路参数	符号	参数值
输入电压	V_{in}	176-305Vac
输出电流	I_o	0.7A
输出功率	P_o	112W
变压器匝数比	1:n	43:67
励磁电感	L_m	250uH

2.4.1 整流桥损耗

整流桥选用导通压降较小的 GSIB1560，最大耐压为 600V。根据数据手册给的二极管的正向电流-电压特性曲线进行拟合，拟合得到表达式：

$$V_f(I_f) = 0.1209 \ln(560.6 I_f + 29.84) \quad (2-37)$$

由于整流桥有电流流过时始终有两个二极管导通，输入平均电流表达式如(2-25)，所以对应的损耗计算公式为：

$$P_{bridge} = \frac{4}{\pi} \int_{\theta_0}^{\pi/2} V_f(i_{in}(\theta)) \cdot i_{in}(\theta) d\theta \quad (2-38)$$

计算得出整流桥损耗随输入电压变化曲线如图 2-26 所示，由图可看出整流桥损耗随输入电压降低而升高，最低输入电压时其整流桥损耗最大，约为 0.84W。

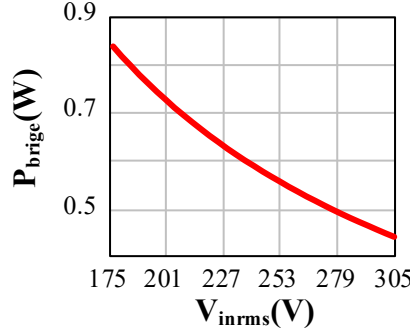


图 2-26 整流桥损耗随输入电压变化曲线

2.4.2 开关管损耗

开关管选用 Infineon 的 IPA60R160P6, 600V 耐压, Q_g 为 44nC, 导通电阻为 $160 m\Omega$ 。

开关管的损耗主要分为导通损耗和开关损耗，下面分别给出计算过程。

开关管流过的电流有效值见式(2-26)，则开关管导通损耗为：

$$P_{mos_on} = I_{in_rms}^2 \cdot R_{dson} \quad (2-39)$$

其中， R_{dson} 为开关管的导通电阻，为 $160 m\Omega$ 。

图 2-27 给出了满载输出时开关管的导通损耗随输入电压的变化情况，可以看到，其导通损耗随输入电压升高而降低，最低输入电压时其导通损耗最大，约为 0.32W。

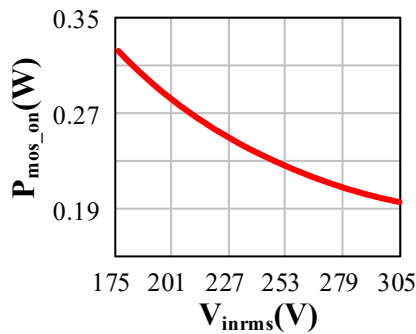


图 2-27 开关管导通损耗随输入电压变化曲线

由于电路工作在 BCM 模式，开关管可实现谷底开通（Valley Turn-on），其开通损耗很小，可以忽略，故开关损耗主要为关断损耗。假设关断瞬间开关管电流不变，维持在峰值，则开关管的关断损耗为：

$$P_{mos_sw_off} = \frac{2}{\pi} \cdot \int_{\theta_0}^{\pi/2} \frac{(\sqrt{2}V_{inrms} \sin \theta - V_{O1}) T_{on}(\theta)}{2L_m} \cdot \frac{\sqrt{2}V_{inrms} \sin \theta \cdot t_{sw_off}}{T_s(\theta)} d\theta \quad (2-40)$$

其中 $T_s(\theta)$ 为开关周期, t_{sw_off} 为开关管关断时间。图 2-28 给出了满载输出时开关管关断损耗随输入电压的变化情况, 可以看到, 其关断损耗随输入电压升高而变大, 最高输入电压时其关断损耗最大, 约为 0.92W。

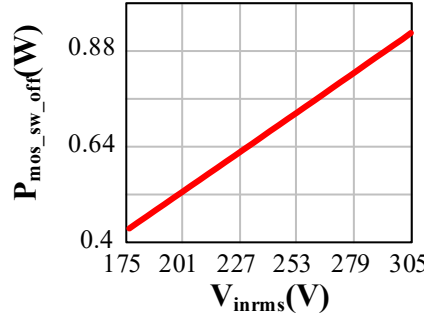


图 2-28 开关管关断损耗随输入电压变化曲线

则开关管总损耗为:

$$P_{mos} = P_{mos_on} + P_{mos_sw} \approx P_{mos_on} + P_{mos_sw_off} \quad (2-41)$$

图 2-29 给出了开关管损耗随输入电压变化曲线, 可以看到, 开关损耗在开关管总损耗中占主导地位, 输入电压最高时, 总损耗达到最大, 约为 1.17W。

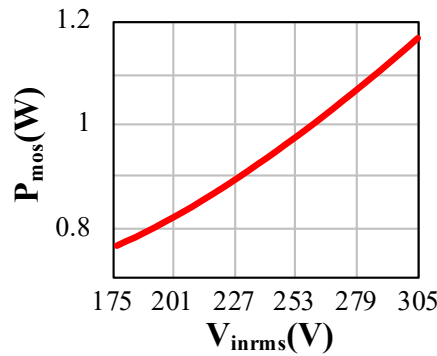


图 2-29 开关管损耗随输入电压变化曲线

2.4.3 整流二极管的损耗

电路中共有 D1、D2 两个整流二极管。D1 选择 MUR860, 耐压 600V 可保证一定裕量。而由于整流二极管 D2 需要承受更高的反向压降, 故选择耐压为 800V 的 MUR480E。二极管损耗计算方法与整流桥方法相似。对 D1 的正向电流-电压特性曲线进行拟合, 拟合结果如:

$$V_{fD1}(I_{fD1}) = 1.187e^{0.0105I_{fD1}} - 0.4273e^{-0.3189I_{fD1}} \quad (2-42)$$

对 D2 的正向电流-电压特性曲线进行拟合, 拟合结果如:

$$V_{fD2}(I_{fD2}) = 0.9985e^{0.02414I_{fD2}} - 0.4499e^{-1.026I_{fD2}} \quad (2-43)$$

D1 的导通损耗表达式如:

$$P_{D1} = \frac{2}{\pi} \int_{\theta_0}^{\pi/2} \frac{I}{T_s(\theta)} \int_{t_2}^{t_3} i_L(\theta, t) d(t) d\theta \quad (2-44)$$

由公式计算出的二极管 D1 随输入电压变化曲线如下,

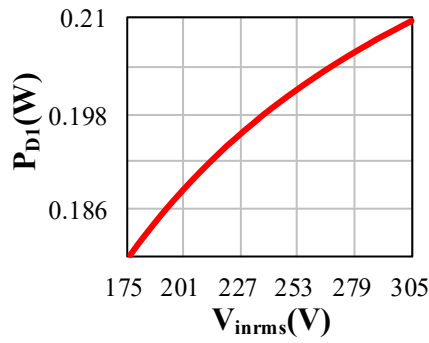


图 2-30 D1 的导通损耗随输入电压变化曲线

D2 的导通损耗表达式如:

$$P_{D2} = \frac{2}{\pi} \int_{\theta_0}^{\pi/2} \frac{I}{T_s(\theta)} \left(\int_{t_2}^{t_3} i_P(\theta, t) d(t) + \int_{t_3}^{t_4} i_P(\theta, t) d(t) \right) d\theta \quad (2-45)$$

由公式计算出的二极管 D2 随输入电压变化曲线如图 2-31 所示。

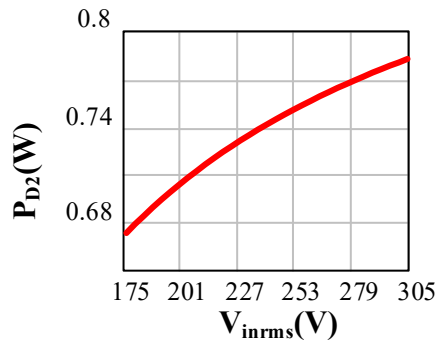


图 2-31 D2 的导通损耗随输入电压变化曲线

2.4.4 变压器损耗

变压器骨架和磁芯选取 PQ2625, 材质选取东磁集团的 DMR95。一次侧和二次侧分别选 0.1mm²*50 和 0.1mm²*20 的漆包线。

变压器损耗分成铜损和磁损。

铜损主要由流过导线的电流有效值来决定，同时考虑趋肤效应以及临近效应，引入一个交流电阻 R_{ac} 来近似表示这两个效应带来的额外损耗。则铜损表达式如：

$$P_{trans_copper} = (I_{in_rms}^2 + \frac{2}{\pi} \int_{\theta_0}^{\pi/2} \frac{I}{T_s(\theta)} \int_{t_2}^{t_3} i_L(\theta, t) dt) \cdot (R_{pri_dc} + R_{pri_ac}) + \frac{2}{\pi} \int_{\theta_0}^{\pi/2} \frac{I}{T_s(\theta)} \int_{t_2}^{t_4} i_P(\theta, t) dt \cdot (R_{sec_dc} + R_{sec_ac}) \quad (2-46)$$

变压器铜损随输入电压变化的曲线如图 2-32 所示。

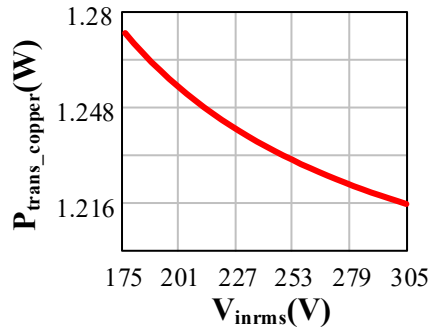


图 2-32 变压器铜损随输入电压变化的曲线

变压器磁芯损耗可以用 Steinmetz 公式进行计算，

$$P_{trans_core} = \frac{2}{\pi} \int_0^{\pi/2} C_m \cdot f_s(\theta)^x \cdot \Delta B(\theta)^y \cdot (ct_0 - ct_1 \cdot T_a + ct_2 \cdot T_a^2) \cdot V_e d\theta \quad (2-47)$$

其中， C_m 、 ct_0 、 ct_1 、 ct_2 均为常数，可从磁芯数据手册中查到， $f_s(\theta)$ 为变流器开关频率，

$\Delta B(\theta) = \frac{L \cdot i_{peak}(\theta)}{2 \cdot N_p \cdot A_e}$ 为交流磁感应强度， T_a 为环境温度， V_e 为磁芯体积。磁芯损耗计算结果如

图 2-33，由图可得变压器磁芯损耗随输入电压升高而变大，主要受开关频率影响。

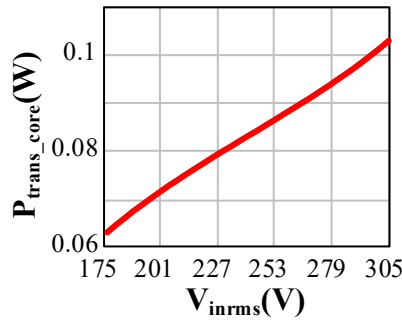


图 2-33 变压器铁损随输入电压变化的曲线

变压器总损耗表达式如(2-48)所示，图 2-34 是变压器损耗随输入电压变化的曲线。损

耗主要由铜损占主导。

$$P_{trans} = P_{trans_copper} + P_{trans_core} \quad (2-48)$$

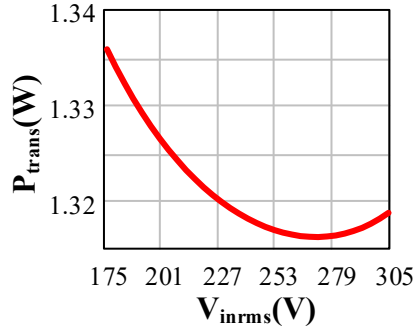


图 2-34 变压器损耗随输入电压变化的曲线

2.4.5 效率计算

电路总损耗可以近似表示为(2-49)，图 2-35 表示电路总损耗随输入电压变化的曲线。图 2-36 表示电路效率随输入电压变化的曲线，由图可知电路效率基本不随输入电压变化而变化，效率高于 96%。

$$P_{total_loss} \approx P_{bridge} + P_{mos} + P_{D1} + P_{D2} + P_{trans} \quad (2-49)$$

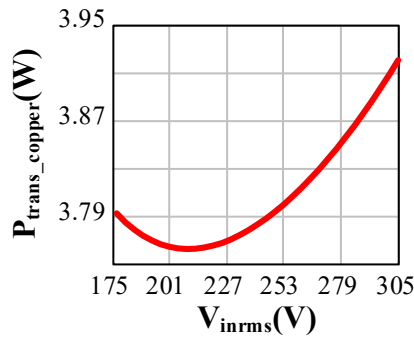


图 2-35 电路总损耗随输入电压变化的曲线

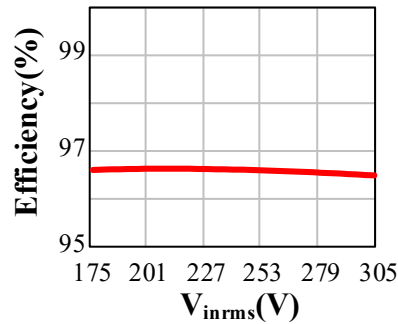


图 2-36 电路效率随输入电压变化的曲线

2.5 实验结果

为了验证所提出的堆叠输出 Buck 型高功率因数大功率 LED 驱动拓扑, 设计了一台 112W 的 LED 驱动电源, 输入电压范围为 176-264Vac(额定电压为 220Vac($\pm 20\%$)), 输出电压范围在 107V-160V, 输出电流选择 0.7A。控制策略采用输出电流反馈的变导通时间控制, 电路图如图 2-37, 所有参数都标注其上。

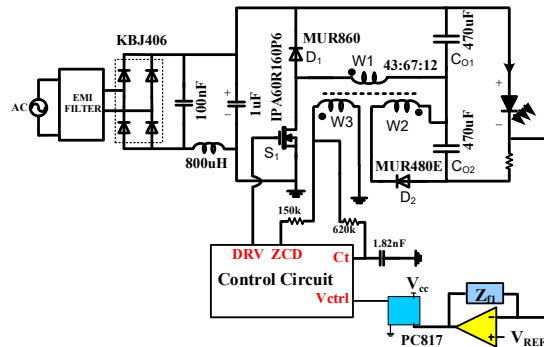


图 2-37 样机原理图及主要参数

图 2-38 展示了额定输入电压下测量的输入电压电流与输出电压电流波形图。该电路在 160V 高输出的情况下依然获得比较窄的输入电流死区时间。

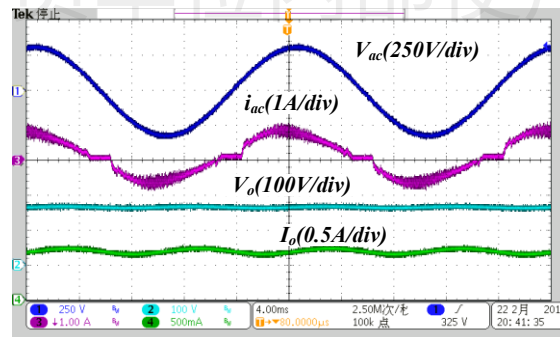
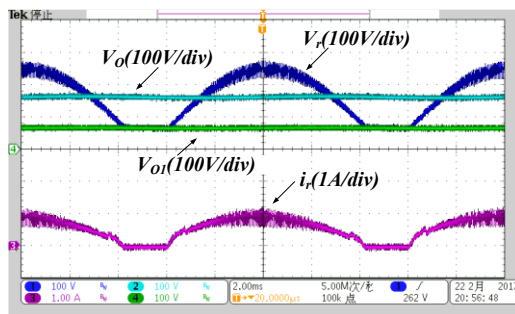
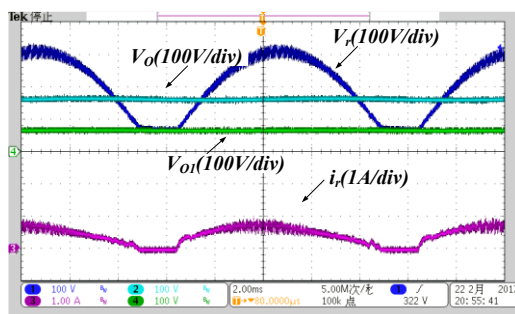


图 2-38 输入输出电压电流波形图(220Vac, $P_o=112W$)

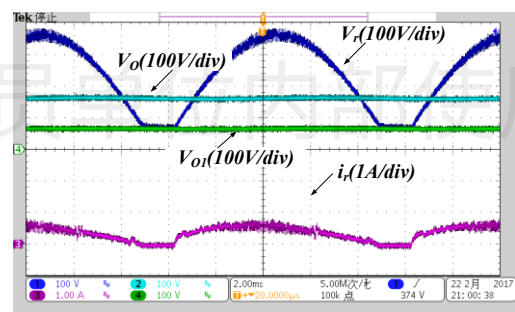
图 2-39 是不同输入电压下整流侧电压电流 V_r (见图 2-1), i_r 与 V_{OI} , V_O 的波形图, 这些波形验证了输入电流死区由 V_{OI} 决定这一理论。当输入电压增加时, 输入电流的死区时间缩短。



(a)176Vac



(b)220Vac



(c)264Vac

图 2-39 不同输入电压额定输出情况下输入整流侧和输出侧电压电流波形图

图 2-40 是 230V 输入时的谐波含量图，测量的电流谐波含量与计算值基本吻合，所有谐波含量均低于照明应用的谐波标准值。实验结果与理论结果基本吻合，除了三次谐波的理论含量远低于实验结果，这是由输入差模滤波器引入的相移和畸变引起的。图 2-41 是 230Vac 输入、不同输出功率时测得的 THD、PF 图。在 75W-112W 输出功率时 PF 始终大于 0.94，THD 小于 20%。

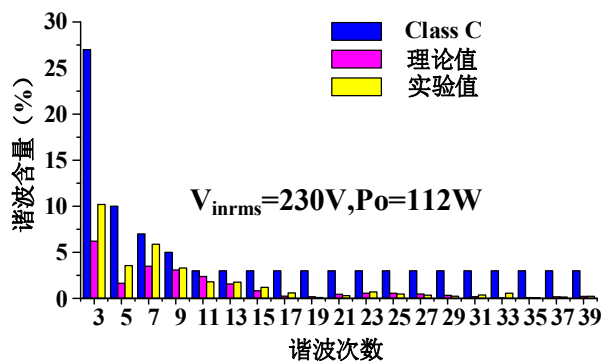


图 2-40 测量的谐波含量值与谐波理论值，谐波标准对比图(230Vac)

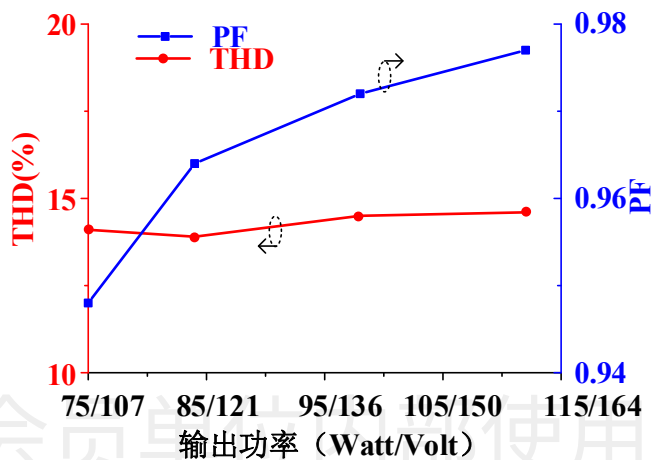
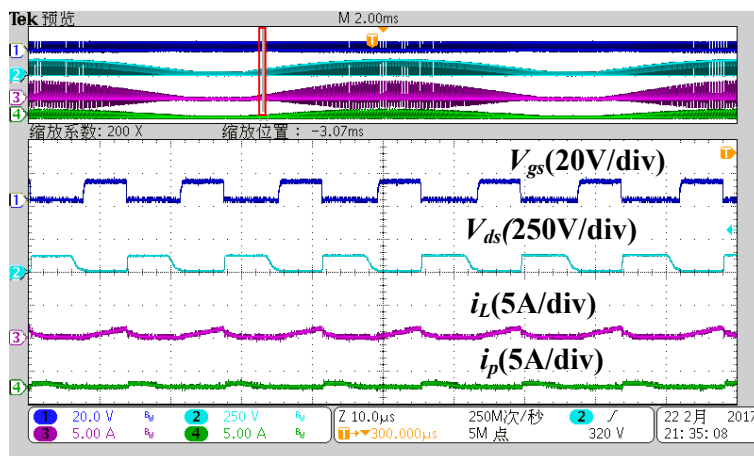
图 2-41 不同输出功率下的 PF、THD($V_{inrms}=230V$)

图 2-42 是 264Vac 输入不同角度时的一次侧电流 i_L 、二次侧电流 i_p 与 V_{ds} 、 V_{gs} 的波形图。图 2-42(a)是 $\theta \approx \pi/6$ 时 ZVS 实现的波形，此时瞬时输入电压值约为 120V，低于两倍的 V_{OI} 。图 2-42(b)(c)是瞬时输入电压高于两倍 V_{OI} 时 ZVS 丢失的波形图，此时由于仍然实现了谷底开通所以开通损耗依然很低。电路波形图与图 2-3 的理论分析相吻合，尤其是在高瞬时输入电压时。



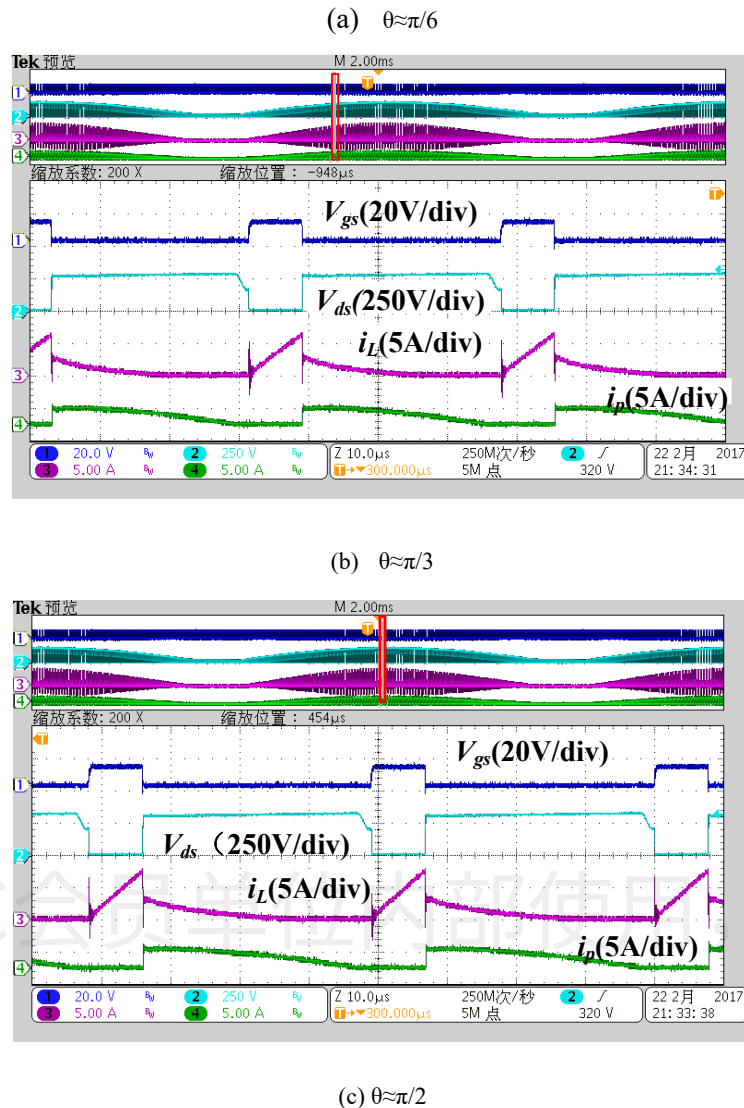
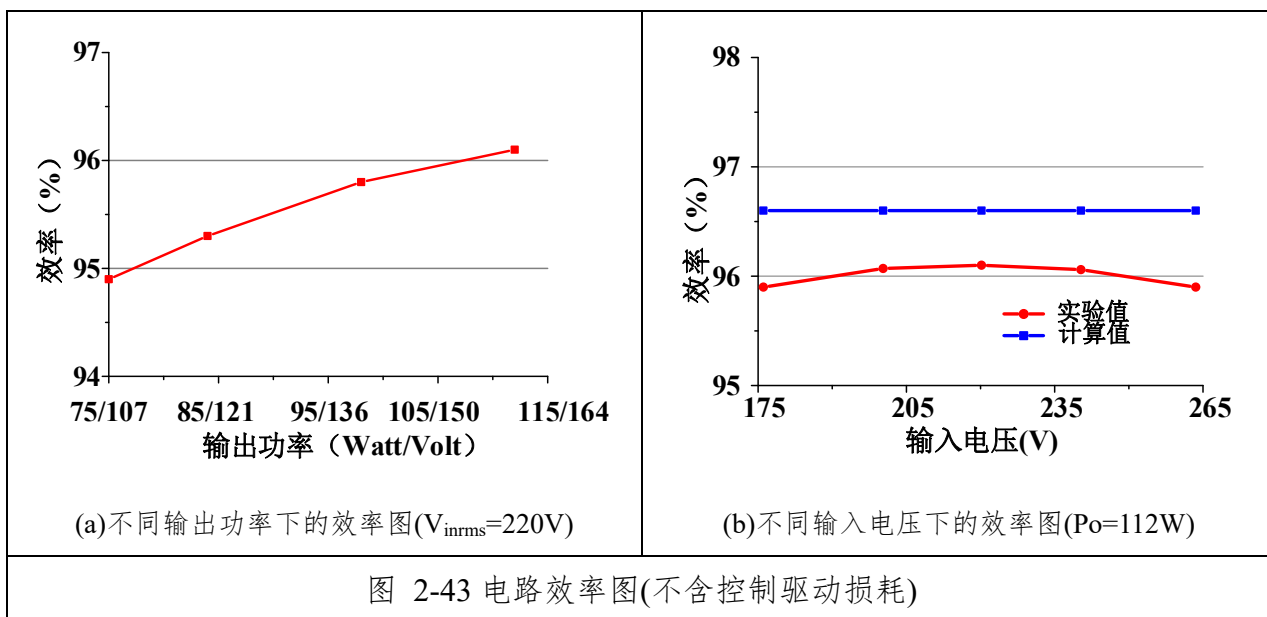


图 2-42 半个工频周期内不同角度测量的 v_{ds} , V_{gs} 和 i_L , i_p 波形图

所述的 AC-DC LED 驱动器在不同输入电压、不同输出电压情况下的效率图如图 2-43 所示, 图 2-43(a)是在输入 220Vac、不同输出功率(由于输出电流恒定, 即不同输出电压)时测得的效率图。全负载电压范围内效率高于 94.5%, 峰值效率达到 96.1% (不含控制驱动损耗)。图 2-43(b)是满载时不同输入电压下的效率实验值与计算值的对比图, 由于理论计算时未考虑 EMI 滤波器损耗及输出大电解电容的 ESR 损耗, 对比图中效率的计算值比理论值高 0.6% 左右。



2.6 串联薄膜电容输出 Buck 型高功率因数大功率拓扑

2.6.1 串联薄膜电容输出 Buck 型高功率因数大功率拓扑概述

上一章通过理论分析了堆叠输出 Buck 型高功率因数大功率拓扑并通过实验验证了这种拓扑的性能。该拓扑在具备高效率的同时能兼顾电能质量,但这个拓扑需要两个串联的输出高耐压大容值电解电容,高耐压大容值电解电容的体积大,成本高。进一步将输出侧串联电容减小,从而可以用低成本的薄膜电容替代,同时增加一个并联在总输出侧的大电容,减少输出侧的纹波。输出侧串联薄膜电容后在体积、成本上有显著的改善,并且该拓扑依然能达到较高的效率、较低的谐波含量和较高的功率因数。

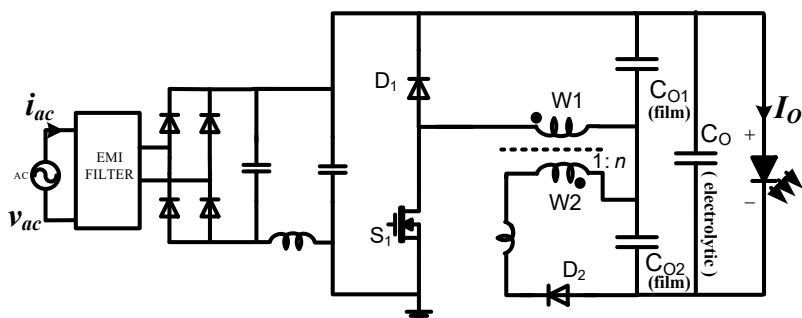


图 2-44 串联薄膜电容输出 Buck 型高功率因数大功率 LED 驱动器

2.6.2 工作模式概述

串联薄膜电容输出 Buck 型高功率因数大功率拓扑与之前的串联大电容拓扑上相比,由于两个串联电容 C_{O1} 、 C_{O2} 的容值小了很多,所以 C_{O1} 、 C_{O2} 在一定程度上会与其他元件

发生谐振,但谐振并不影响前述工作模态,所以还是可以按照串联大电容拓扑的工作模式来分析输出侧串联薄膜电容的 Buck 型拓扑。

2.6.3 实验结果

为了验证所提出的串联薄膜电容输出 Buck 型高功率因数大功率拓扑,设计一台 112W 的 LED 驱动电源,输入电压范围为 176-264Vac(额定电压为 220Vac),输出电压范围在 107V-160V,输出电流选择 0.7A。控制策略采用输出电流反馈的变导通时间控制,电路如图 2-45 样机原理图及主要参数,所有参数都标注其上。

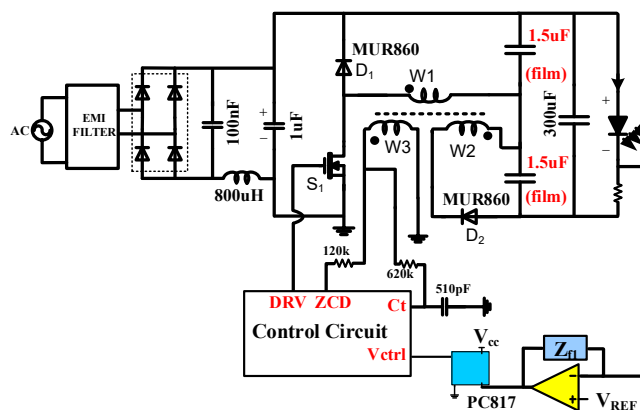


图 2-45 样机原理图及主要参数

图 2-46 展示了额定输入电压下测量的输入电压电流与输出电压电流波形图。该电路在 160V 高输出的情况下依然获得比较窄的输入电流死区时间。

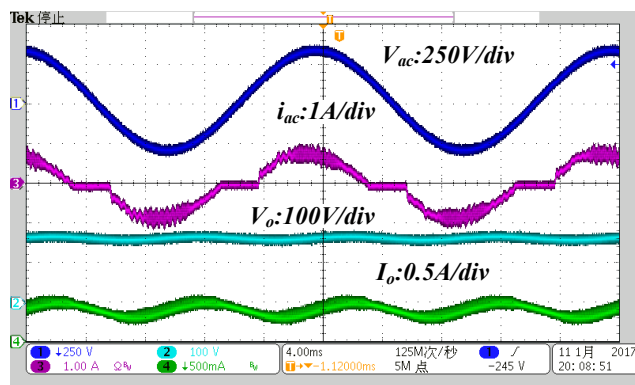


图 2-46 输入输出电压电流波形图($V_{inrms}=220V$, $P_o=112W$)

图 2-47 是 220V 输入时整流侧电压电流 V_r (见图 2-1), i_r 与 V_{OI} , V_O 的波形图, 这些波形验证了输入电流死区由 V_{OI} 决定这一理论。

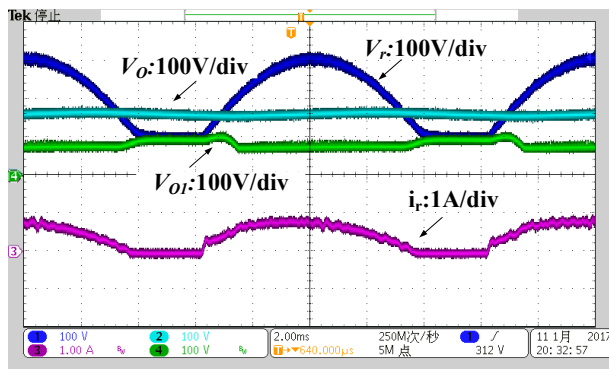


图 2-47 输入整流侧和输出侧电压电流波形图($V_{inrms}=220V$, $P_o=112W$)

图 2-48 是不同输出功率下的高次谐波与谐波标准对比图($V_{inrms}=230V$), 各高次谐波在不同输出功率下的含量均低于照明应用的谐波标准值。图 2-49 不同输出功率下的 PF 与 THD 图($V_{inrms}=230V$), 由图可得不同输出功率时 PF 始终大于 0.95, THD 始终小于 20%。

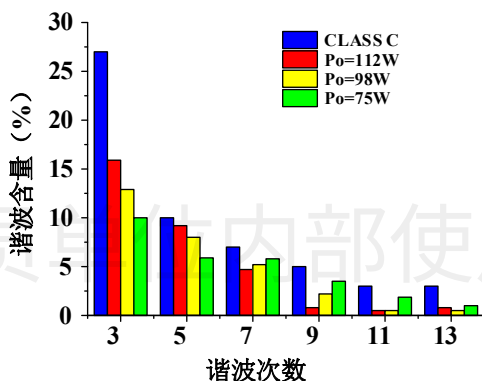


图 2-48 不同输出功率下的谐波分布图与谐波标准对比图($V_{inrms}=230V$)

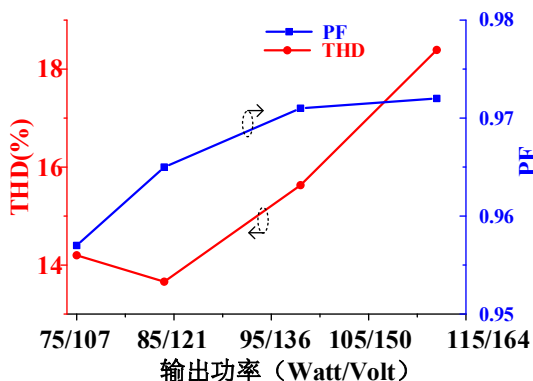


图 2-49 不同输出功率下的 PF 与 THD 图($V_{inrms}=230V$)

所述的 AC-DC LED 驱动器在不同输入电压、不同输出电压情况下的效率图如图 2-50 所示, 图 2-50(a)(b)是在输入 220Vac, 不同输出功率、不同输入电压时测得的效率对比图。串联薄膜电容输出时的效率与串联大电容输出时的效率接近, 全负载电压范围内效率依然

高于 94.5%，峰值效率接近 96%(不含控制驱动损耗)。

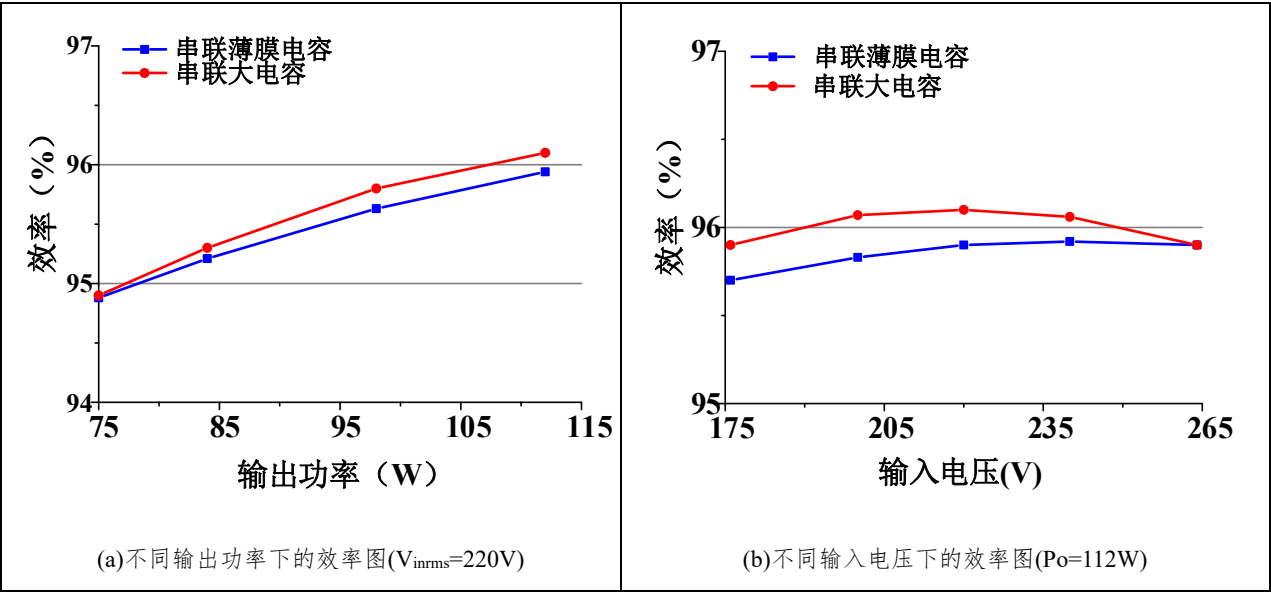


图 2-50 串联薄膜电容输出 Buck 型高功率因数大功率拓扑的效率图(不含控制驱动损耗)

仅限PMIC会员单位内部使用，不得外传

第3章 适用于堆叠输出 Buck 型拓扑的开关电流反馈控制方式

3.1 开关电流反馈控制概述

考虑到开关管驱动方便，传统 Buck 型 LED 驱动器的输出多为浮地形式，因此 Buck 型拓扑应用于 LED 驱动场合时大多采用输出电流反馈来实现恒流输出，驱动器在输出侧通过采样电阻获得输出电流的采样值，与参考值比较后经 PI 环校正调节输出 COMP 信号，再通过光耦将 COMP 信号传输至输入侧控制芯片，控制开关通断。本文第二章就是采用输出电流反馈来实现恒流输出。

输出电流反馈控制具有响应快、输出精度高的优点。但在控制回路中使用光耦来传输信号。光耦的电流传输比会随着环境温度的改变而改变，并且随着使用年限的增长而衰减。此外，光耦会给控制回路引入一个额外的极点。这些问题会对系统的稳定性与可靠性带来影响[28]。

开关电流反馈控制弥补了输出电流反馈控制的上述缺点。驱动器直接在开关侧检测信号并控制输出电流。相比输出电流反馈控制，开关电流反馈控制消除了光耦带来的稳定性与可靠性问题。此外由于消除了光耦以及输出电流反馈的供电电路和控制电路，简化了系统的控制方式，提高了系统的稳定可靠性并且有效提升了系统的效率。

对于传统 Buck 电路，如图 3-1。简化的电路波形图如图 3-2 所示。开关周期内输出电流 I_o 可以用电感电流峰值 I_{pk} ，开关周期 T_s 以及电感电流有效时间 T_{eff} 表示，如(3-1)。

$$I_o = \frac{I_{pk}}{2} \times \frac{T_{eff}}{T_s} \quad (3-1)$$

由于 I_{pk} ， T_s ， T_{eff} 均可由控制电路检测而得。所以驱动器可以通过控制开关电流来控制输出电流，实现恒流控制。

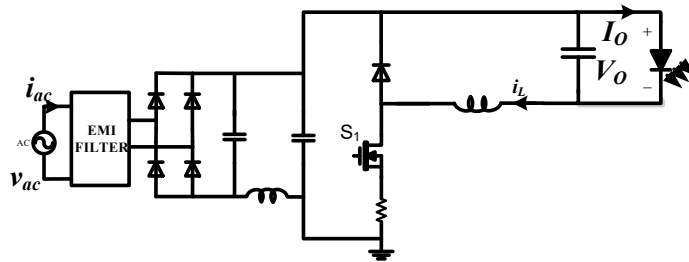


图 3-1 传统 Buck LED 驱动拓扑

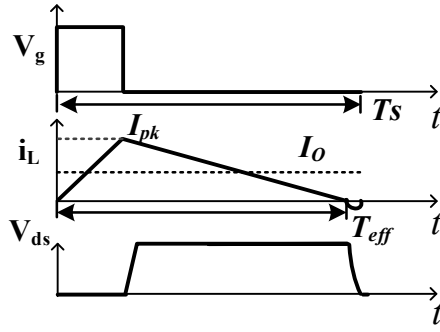


图 3-2 传统 Buck 电路的简化电路波形图

3.2 开关电流反馈恒导通时间控制策略

之前已经分析了传统 BCM Buck 可以通过控制开关电流来控制输出电流, 如(3-1)。堆叠输出 Buck 型拓扑与传统 BCM Buck 拓扑输出电流之间存在一定关系, 如图 3-3。在堆叠输出 Buck 型拓扑的 V_{O1} 处增加一个虚拟的电流源负载 I'_o , 则红线框里的电路拓扑就是一个传统 Buck 拓扑。即传统 Buck 拓扑的输出电压为 V_{O1} , 而堆叠输出 Buck 型拓扑的输出电压为 V_O 。假设这两个拓扑的输入参数相同, 励磁电感值相同, 且工频周期内励磁电感电流的峰值包络线也相同, 则这两个拓扑向输出传递的能量也是相同的, 即(3-2)(3-3)。这说明堆叠输出 Buck 型拓扑的输出电流可以等效成另一个传统 Buck 拓扑的输出电流, 所以堆叠输出 Buck 型拓扑也可以通过控制开关电流来控制输出电流。

$$V_{O1}I'_o = (V_{O1} + V_{O2})I_o \quad (3-2)$$

$$I'_o = \frac{(V_{O1} + V_{O2})I_o}{V_{O1}} \quad (3-3)$$

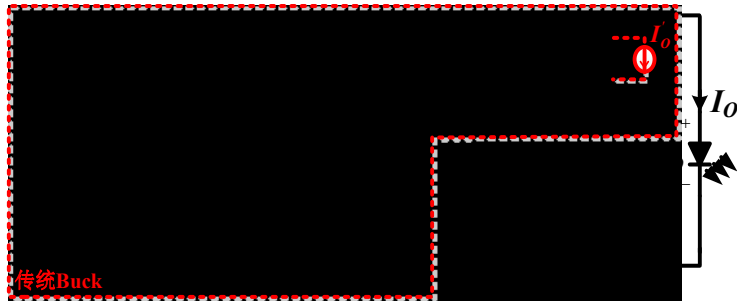


图 3-3 传统 Buck 电路与堆叠输出 Buck 型 LED 驱动拓扑的关系

图 3-4 是采用开关电流反馈恒导通时间控制策略的堆叠输出 Buck 型 LED 驱动电路。图 3-5 是开关电流反馈恒导通时间的控制框图, 该恒导通时间控制策略工作于临界导通 (BCM) 模式。当开关管开通后, 电流源 I_{cha} 对 C_p 电容进行充电, C_p 两端电压线性上升,

当电压达到跨导的输出电压 V_{eo} 时开关管开断。此后当励磁电流过零, V_{ds} 谐振后, ZCD 近似检测到 V_{ds} 的最低值时谷底开通。因此导通时间 $T_{on-pcot}$ 的表达式如(3-4),

$$T_{on-p.cot} = \frac{V_{eao} \cdot C_p}{I_{cha}} \quad (3-4)$$

堆叠输出 Buck 型拓扑的输入功率 P_{in} 的计算如(3-5),

$$P_{in} = \frac{2}{\pi} \int_{\theta_0}^{\pi/2} i_{in}(\theta) \sqrt{2} V_{inrms} \sin \theta d\theta \quad (3-5)$$

假设 η 是变换器的效率, 则输出功率 P_o 的表达式如(3-6),

$$P_o = \frac{2\eta}{\pi} \int_{\theta_0}^{\pi/2} i_{in}(\theta) \sqrt{2} V_{inrms} \sin \theta d\theta \quad (3-6)$$

代入(2-25)((此时 $T_{on}(\theta)$ 用 $T_{on-p.col}$ 代替)),则可推导出 $T_{on-p.col}$ 的表达式(3-7),

$$T_{on-p.cot} = \frac{\frac{\pi P_o L_m}{\eta}}{\int_{\theta_0}^{\pi/2} \frac{\sqrt{2} V_{inrms} \sin \theta (\sqrt{2} V_{inrms} \sin \theta - V_{O1}) V_{O2}}{(n(\sqrt{2} V_{inrms} \sin \theta - V_{O1}) + V_{O2})} d\theta} \quad (3-7)$$

因此开关周期 $T_{s-p.col}(\theta)$ 的表达式如(3-8),

$$T_{s-p.cot}(\theta) = \frac{T_{on-p.cot}}{D(\theta)} \quad (3-8)$$

其中 $D(\theta)$ 由(2-22)决定。

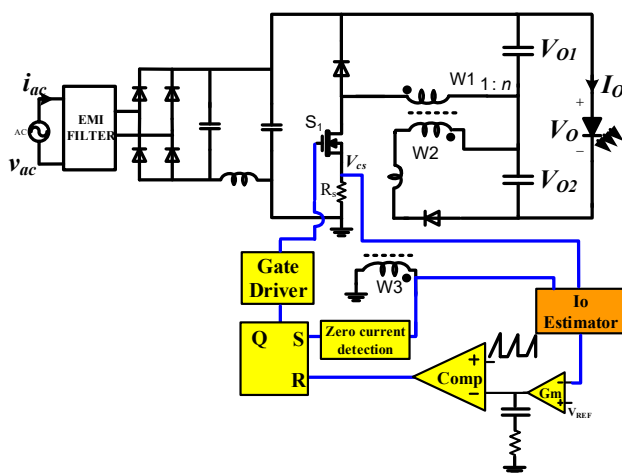


图 3-4 基于开关电流反馈恒导通时间控制的堆叠输出的 Buck 型 LED 驱动器

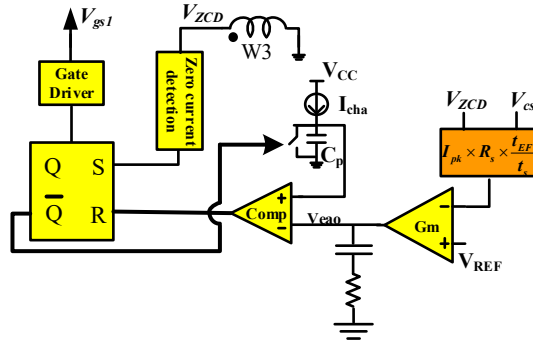


图 3-5 开关电流反馈恒导通时间的控制框图

由于电感电流有效值 T_{eff} 可由图 3-5 开关电流反馈恒导通时间的控制框图零电流检测模块(zero current detection)来获得, I_{pk} 可由 V_{cs} 采样电压获得, T_s 已知。上述信号送入输出电流预估(Io Estimation)模块, 计算得到输出电流预估信号(3-9)用于闭环控制, 接到跨导放大器的负输入端, 与固定电平 V_{REF} 进行比较, 经过 PI 调节后输出 V_{eao} 信号。 V_{eao} 是恒导通时间控制的参考信号, 控制开关管的导通时间。稳态时跨导放大器的正负输入信号相等, 即(3-10)。

$$I_o = \frac{I_{pk}}{2} \times \frac{T_{eff}}{T_s} \quad (3-9)$$

$$V_{REF} = I_{pk} \times R_s \times \frac{T_{eff}}{T_s} \quad (3-10)$$

其中 R_s 为开关电流采样电阻。

结合(3-3)、(3-9)、(3-10), 输出电流 I_o 推导如(3-11),

$$I_o = \frac{V_{O1}}{(V_{O1} + V_{O2})} \times \frac{V_{REF}}{2R_s} \quad (3-11)$$

因此通过设定采样电阻值 R_s 就能对 I_o 进行控制。值得注意的是在表达式(3-11)中当 R_s , V_o 确定时 I_o 与 V_{O1} 成正比, 而由图 2-10 可知当 V_{in} 与 V_o 越接近时, V_{O1} 取值越偏离 $V_o/(n+1)$ 。因此在低输入电压高输出电压的条件下 I_o 的电流精度有所下降, 也就是说采用开关电流反馈控制的堆叠输出 Buck 型拓扑适用于输入输出电压相差较大的场合。

开关电流反馈控制简化了采用输出电流反馈的控制系统, 但由于采用的控制策略依然是恒导通时间控制, 而第二章已经分析过恒导通时间控制下电流谐波很难通过 Class C 标准。因此目前的开关电流反馈恒导通时间控制策略也很难满足谐波标准。下一节提出的基

于开关电流反馈控制的变导通时间控制策略能减少高次谐波含量,从而通过 Class C 标准。

3.3 开关电流反馈变导通时间控制策略

上一节已经分析了采用恒导通时间控制策略很难满足 Class C 谐波标准,因此有必要在开关电流反馈恒导通时间控制策略的基础上进一步优化谐波分布。

文献^[26]提出了一种变导通时间 (Variable On-Time, VOT) 的控制策略,通过将 PFC 电感的辅助绕组与 COT 控制中的恒流源相连接,可以将输入电压的扰动引入被控量,即导通时间,使输入电流的谐波情况得到优化。第二章采用的控制策略正是这种变导通时间控制。改变导通时间的方法除了改变 COT 控制中的 C_p 充电电流(图 3-6)外,还可以改变 COT 控制中参考信号 V_{eao} 的形态(图 3-6)。图 3-6 在开关电流反馈恒导通时间控制的基础上在跨导放大器对地 PI 调节电阻上引入了输入电压的扰动,使 V_{eao} 电平更加正弦,从而使输入电流的形态更正弦,优化了谐波分布。

基于开关电流反馈的变导通时间控制策略也可用类似恒导通时间控制的分析过程,此时在跨导的输出端通过输入电压的前馈改变 PI 环路中电阻的稳态压降,从而等效地改变 V_{eao} 的形态,导通时间 $T_{on-p.vot}$ 表达式如(3-12),

$$T_{on-p.vot}(\theta) = \frac{(V_{eao-vot} + k_2 \sqrt{2} V_{inrms} \sin \theta) \cdot C_p}{I_{cha}} \quad (3-12)$$

将(3-12)及(2-25)(此时 $T_{on}(\theta)$ 用 $T_{on-p.vot}(\theta)$ 代替)代入(3-6),则 $V_{eao-vot}$ 可以推导为(3-13),

$$V_{eao-vot} = \frac{\frac{\pi P_o L_m}{\eta} \cdot \frac{I_{cha}}{C_p} - \int_{\theta_0}^{\pi/2} k_2 (\sqrt{2} V_{inrms} \sin \theta)^2 (\sqrt{2} V_{inrms} \sin \theta - V_{O1}) D(\theta) d\theta}{\int_{\theta_0}^{\pi/2} \sqrt{2} V_{inrms} \sin \theta (\sqrt{2} V_{inrms} \sin \theta - V_{O1}) D(\theta) d\theta} \quad (3-13)$$

其中 $D(\theta)$ 由(2-22)决定。

将(3-13)代回到(3-12),则 $T_{on-p.vot}$ 表达式可以化简为

$$\begin{aligned} & T_{on-p.vot}(\theta) \\ &= T_{on-p.cot} + \frac{C_p k_2 \sqrt{2} V_{inrms} \sin \theta}{I_{cha}} - \frac{C_p}{I_{cha}} \frac{\int_{\theta_0}^{\pi/2} k_2 (\sqrt{2} V_{inrms} \sin \theta)^2 (\sqrt{2} V_{inrms} \sin \theta - V_{O1}) D(\theta) d\theta}{\int_{\theta_0}^{\pi/2} \sqrt{2} V_{inrms} \sin \theta (\sqrt{2} V_{inrms} \sin \theta - V_{O1}) D(\theta) d\theta} \end{aligned} \quad (3-14)$$

令 $m = \frac{k_2 C_p V_{p.norm}}{I_{cha} T_{on-p.norm}}$ ，其中 $V_{p.norm}=220V$ ， $T_{on-p.norm}=10\mu s$ 。定义 m 为开关电流反馈变导通时间控制策略的调制系数。

所以(3-14)可以重新写成(3-15)，

$$T_{on-p.vot}(\theta) = T_{on-p.cot} + \frac{m T_{on-p.norm} \sqrt{2} V_{inrms} \sin \theta}{V_{p.norm}} - \frac{m T_{on-p.norm}}{V_{p.norm}} \frac{\int_{\theta_0}^{\pi/2} (\sqrt{2} V_{inrms} \sin \theta)^2 (\sqrt{2} V_{inrms} \sin \theta - V_{O1}) D(\theta) d\theta}{\int_{\theta_0}^{\pi/2} \sqrt{2} V_{inrms} \sin \theta (\sqrt{2} V_{inrms} \sin \theta - V_{O1}) D(\theta) d\theta} \quad (3-15)$$

通过调节 m 的取值，可以使输入电流的波形更正弦，优化高次谐波分布，从而满足谐波标准。

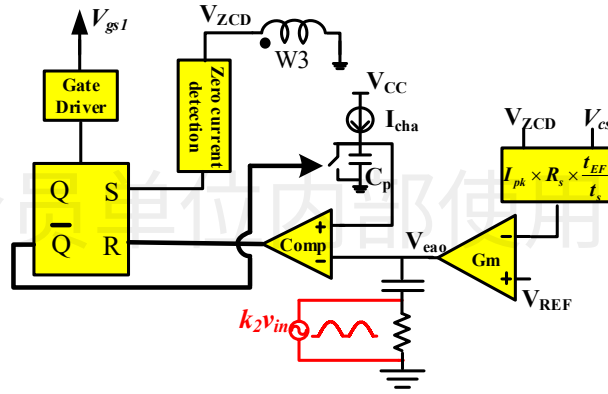


图 3-6 开关电流反馈变导通时间的控制框图

图 3-7、图 3-8 是在 $V_{inrms}=220V$ ， $P_O=112W$ ， $V_O=160V$ ， $n=50/43$ ， $m=0.39$ ， $k=0.45$ 的输入输出条件下，采用开关电流反馈变导通时间控制策略(m)、输出电流反馈变导通时间控制策略(2-23)($k=0.45$)、恒导通时间控制($k=0$)时半个工频周期内导通时间、输入平均电流的对比图，从图中可以看出所述的开关电流反馈变导通时间控制策略具有与输出电流反馈的变导通时间控制策略相近的控制效果，均能使输入电流变得更加正弦，使高次谐波的含量降低从而满足 Class C 谐波标准。图 3-9 是基于开关电流反馈变导通时间控制的堆叠输出 Buck 型 LED 驱动器的简化电路图。

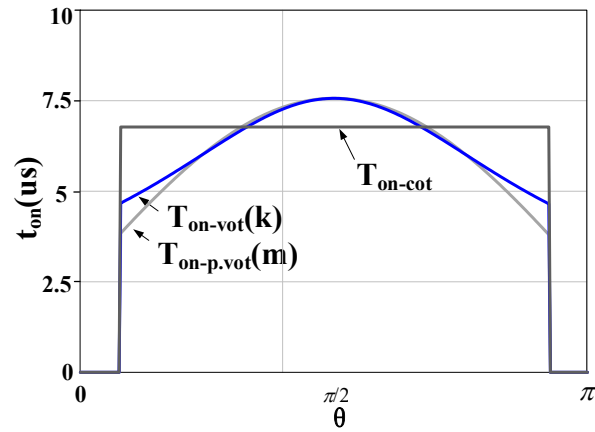


图 3-7 导通时间对比图($V_{inrms}=220V$, $P_o=112W$, $V_o=160V$, $n=50/43$, $m=0.39$, $k=0.45$)

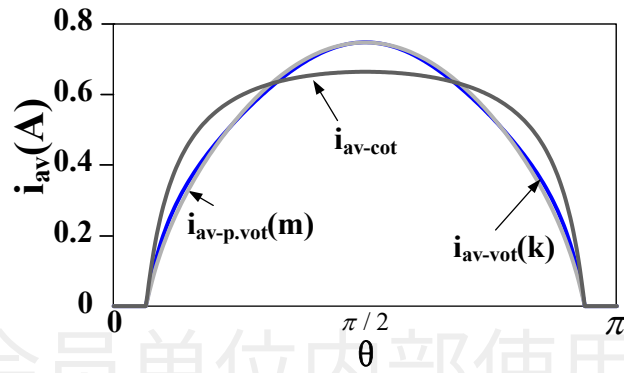


图 3-8 输入平均电流波形图对比图($V_{inrms}=220V$, $P_o=112W$, $V_o=160V$, $n=50/43$, $m=0.39$, $k=0.45$)

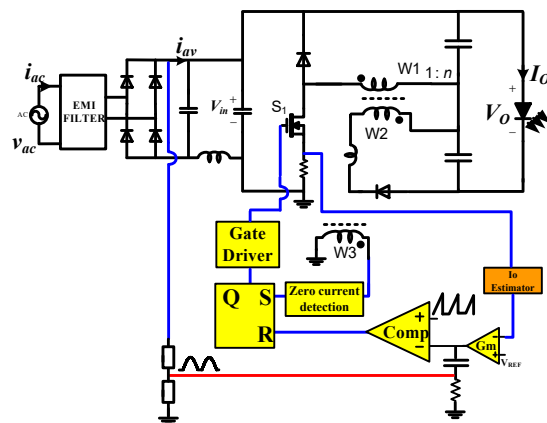


图 3-9 基于开关电流反馈变导通时间控制的堆叠输出 Buck 型 LED 驱动器

3.4 基于开关电流反馈控制的实验结果

为了验证所提出的基于开关电流反馈控制的堆叠输出 Buck 型高功率因数拓扑，设计了一台 112W 的 LED 驱动电源，输入电压范围为 176-264Vac(额定电压为 220Vac)，输出电压 107V-160V,输出电流选择 0.7A。控制策略采用开关电流反馈的变导通时间控制，电

路如图 3-10，所有参数都标注其上。

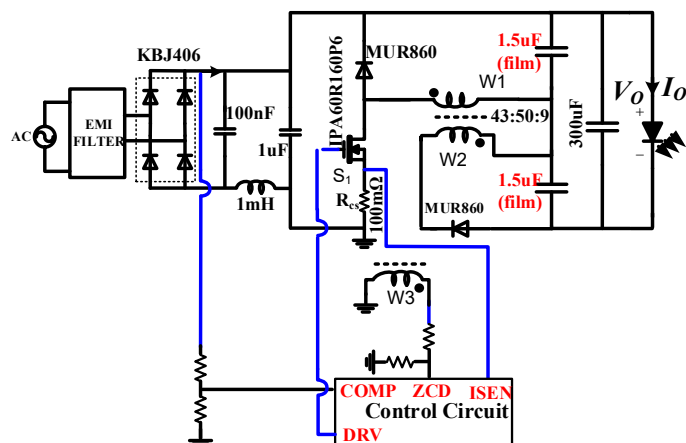


图 3-10 基于开关电流反馈控制的堆叠输出 Buck 型拓扑样机原理图及主要参数

图 3-11 是开关电流反馈控制和输出电流反馈控制在输入输出范围内的恒流效果对比图，由图可知在输入输出范围(V_{inrms} :176-264Vac, V_o :107V-160V)内开关电流反馈控制下的输出平均电流精度略低于输出电流反馈，但精度仍在在 700mA($\pm 2\%$)以内，可以满足 LED 恒流的要求。

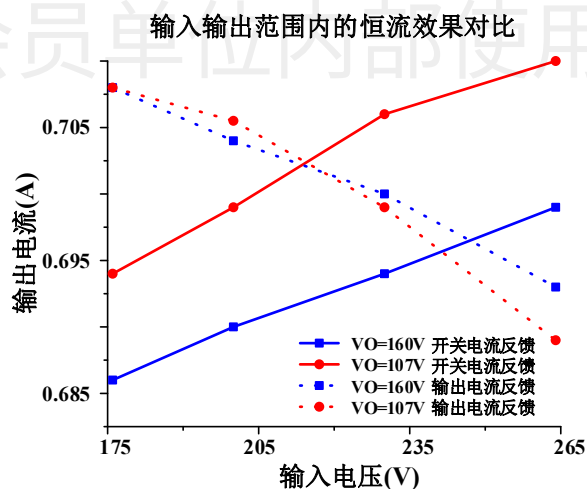


图 3-11 输入输出范围内的恒流效果对比

图 3-12 是不同输出功率下的高次谐波与谐波标准对比图($V_{inrms}=230V$)，各高次谐波在不同输出功率下的含量均低于 Class C。图 3-13 是 230V 输入时不同输出功率下的 PF、THD 图，全输出范围内 PF 大于 0.95，THD 始终小于 20%，

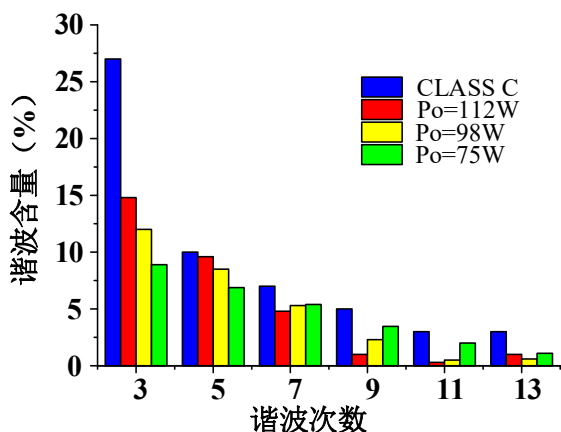


图 3-12 不同输出功率时谐波分布图与谐波标准对比图($V_{inrms}=230V$)

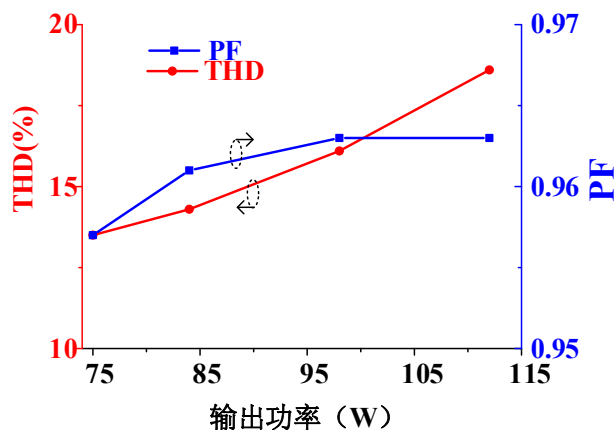


图 3-13 不同输出功率时的 PF 与 THD 图($V_{inrms}=230V$)

所述的 AC-DC LED 驱动器在不同输入电压、不同输出电压情况下的效率对比如图 3-14(a)(b)所示，开关电流反馈控制时的效率与输出电流反馈控制相比，效率有一定的提升。全负载电压范围内效率高于 94%，峰值效率达到 95.5%（含控制驱动损耗）。

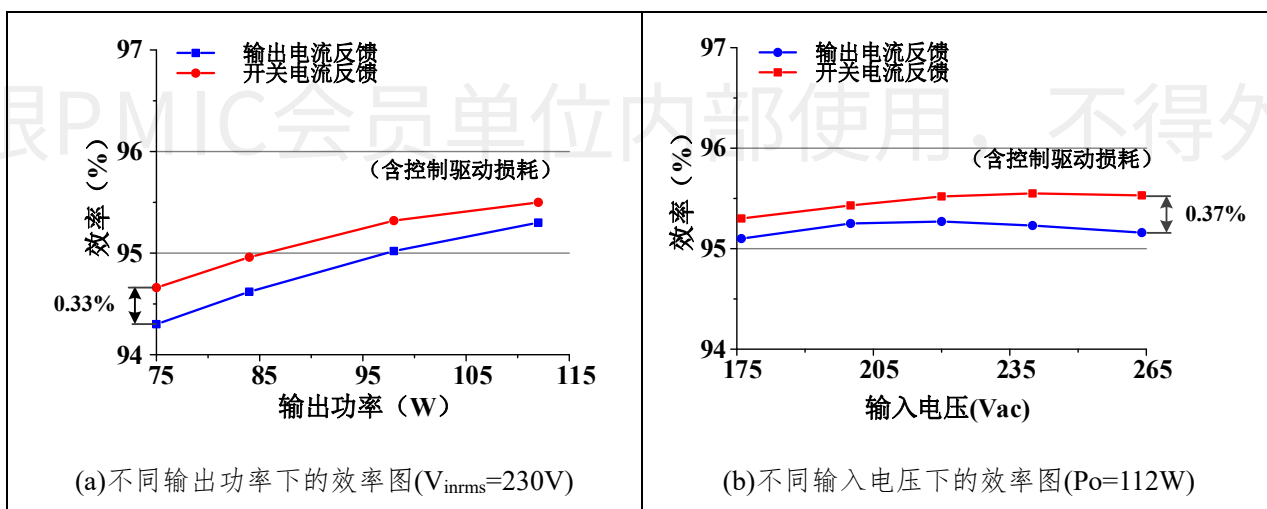


图 3-14 基于开关电流反馈控制的堆叠输出 Buck LED 驱动电路的效率图（含控制驱动损耗）

第4章 总结与展望

非隔离型 AC-DC LED 驱动拓扑在一些不强制电气隔离的照明应用领域(如高顶灯和吊灯)比隔离型驱动拓扑更具有成本与效率上的优势。由于传统 Buck 功率因数校正拓扑输出电压直接决定交流输入侧电流死区时间,高输出电压时很难通过 Class C 的谐波标准。为了解决这一问题,本文提出了一种堆叠输出 Buck 型高功率因数大功率 LED 拓扑,实现了交流输入侧电流死区与总输出电压之间的解耦,可以获得接近输入电压峰值的高输出电压,且取得与低输出电压条件下相近的低谐波电流含量。从而可以直接驱动高压 LED 灯串,且能满足照明应用的谐波限制要求。

本文主要研究意义与工作内容可以概括为:

- 一、提出了一种堆叠输出 Buck 型高功率因数大功率 LED 拓扑,分析了该拓扑的工作模态和关键参数设计流程,仿真验证了电路的工作模态,计算了该拓扑的损耗分布,最后搭建了用于验证理论分析的实验样机。实验结果表明,该拓扑在典型输入时 $PF>0.97$, $THD<20\%$, 峰值效率达到 96.1%, 并且能在高电压输出时依然满足 Class C 的谐波标准。
- 二、由于该拓扑需要两个串联的输出大电容,成本高,体积大。进一步将输出侧串联电容减小,从而可以用低成本的薄膜电容替代,同时增加一个并联在总输出侧的大电容,减少输出侧的纹波。输出侧串联薄膜电容后在体积、成本上有显著的改善,并且实验结果表明该串联薄膜电容输出的 Buck 型高功率因数拓扑依然能达到较高的效率、较低的谐波含量和较高的功率因数。
- 三、为了进一步降低成本,提出了适用该堆叠输出 Buck 型拓扑的开关电流反馈变导通时间控制策略,消除了光耦及输出电流反馈的控制电路,简化了系统,并且能够使输入电流满足 Class C 的谐波标准。通过理论分析了该控制策略的原理并且通过实验验证了该控制系统能实现较好的恒流精度,并且有助于电路效率的提升及电能质量的优化。

进一步的研究工作展望:

- 一、开关电流反馈控制在堆叠输出 Buck 电路中适用于输出电压与输入电压相差较大的场合。在输出电压接近输入电压时输出恒流精度降低。后续探索是否存在控制策略的进一步优化,能使得输出电压接近输入电压时依然能保持

较好的恒流精度。

- 二、采用开关电流反馈变导通时间控制策略虽然能使电路在高输出电压时满足 Class C 的谐波标准，但高次谐波（如 5 次、7 次）含量依然很高。后续探索是否存在谐波控制效果更优的控制策略。

仅限PMIC会员单位内部使用，不得外传

参考文献

- [1] 胡晨. 多输出LED驱动器的无源精确均流方法研究[D]: 浙江大学, 2014.
- [2] Cree. Cree First to Break 300 Lumens-Per-Watt Barrier[M].2014
<http://www.cree.com/News-and-Events/Cree-News/Press-Releases/2014/March/300LPW-LED-barrier>.
- [3] 国务院办公厅关于印发能源发展战略行动计划(2014-2020年)的通知[M], 2014.
http://www.gov.cn/zhengce/content/2014-11/19/content_9222.htm
- [4] Cheng Y, Cheng K. General Study for using LED to replace traditional lighting devices[M]. 2006: 173-177.
- [5] .ENERGY STAR Program Requirements for Solid State Lighting Luminaires, Eligibility Criteria Version 1.1[M]. 2008.
- [6] Electromagnetic Compatibility (EMC), Part 3-2: Limits - Limits for Harmonic Current Emissions (Equipment Input Current ≤ 16 A Per Phase)[J].
- [7] 赵思阳. 混合式降压型PFC变流器研究[D]: 浙江大学, 2015.
- [8] Wu X, Yang J, Zhang J, et al. Design Considerations of Soft-Switched Buck PFC Converter With Constant On-Time (COT) Control[J]. IEEE Transactions on Power Electronics. 2011, 26(11): 3144-3152.
- [9] Lamar DG, Fernandez M, Arias M, et al. Tapped-Inductor Buck HB-LED AC - DC Driver Operating in Boundary Conduction Mode for Replacing Incandescent Bulb Lamps[J]. IEEE Transactions on Power Electronics. 2012, 27(10): 4329-4337.
- [10] Yang H, Chiang H, Chen C. Implementation of Bridgeless Cuk Power Factor Corrector With Positive Output Voltage[J]. IEEE Transactions on Industry Applications. 2015, 51(4): 3325-3333.
- [11] Ma H, Lai J, Feng Q, et al. A Novel Valley-Fill SEPIC-Derived Power Supply Without Electrolytic Capacitor for LED Lighting Application[J]. IEEE Transactions on Power Electronics. 2012, 27(6): 3057-3071.
- [12] Tian G, Qi W, Yan Y, et al. High power factor LED power supply based on SEPIC converter[J]. Electronics Letters. 2014, 50(24): 1866-1868.
- [13] Shrivastava A, Singh B, Pal S. A Novel Wall-Switched Step-Dimming Concept in LED Lighting Systems using PFC Zeta Converter[J]. IEEE Transactions on Industrial Electronics. 2015: 1.
- [14] Alonso JM, Vina J, Vaquero DG, et al. Analysis and Design of the Integrated Double Buck - Boost Converter as a High-Power-Factor Driver for Power-LED Lamps[J]. IEEE Transactions on Industrial Electronics. 2012, 59(4): 1689-1697.
- [15] Ki S, Lu DD. A High Step-Down Transformerless Single-Stage Single-Switch AC/DC Converter[J]. IEEE Transactions on Power Electronics. 2013, 28(1): 36-45.
- [16] Chen Y, Zhong Z, Kang Y. Design and Implementation of a Transformerless Single-Stage Single-Switch Double-Buck Converter With Low DC-link Voltage, High Step-Down, and Constant Input Power Factor Features[J]. IEEE Transactions on Power Electronics. 2014, 29(12): 6660-6671.
- [17] Sichirollo F, Alonso JM, Spiazzi G. A Novel Double Integrated Buck Offline Power Supply for Solid-State Lighting Applications[J]. IEEE Transactions on Industry Applications. 2015, 51(2): 1268-1276.

- [18] Chang C, Cheng C, Chang E, et al. An Integrated High-Power-Factor Converter With ZVS Transition[J]. IEEE Transactions on Power Electronics. 2016, 31(3): 2362-2371.
- [19] Xie X, Zhao C, Lu Q, et al. A Novel Integrated Buck - Flyback Nonisolated PFC Converter With High Power Factor[J]. IEEE Transactions on Industrial Electronics. 2013, 60(12): 5603-5612.
- [20] Xie X, Zhao C, Zheng L, et al. An Improved Buck PFC Converter With High Power Factor[J]. IEEE Transactions on Power Electronics. 2013, 28(5): 2277-2284.
- [21] Meng C, Chang C, Chiu C. High Efficiency and Total Harmonic Distortion Improvement by Zero Current Prediction Technique for Transformer-Free Buck Power Factor Corrector[M]. 2014: 1228-1231.
- [22] Wu H, Zhang Y, Zhao M. A Constant-on-Time Based Buck Controller with Active PFC for Universal Input LED System[M]. 2015: 551-556.
- [23] Anghel V, Bartholomeusz C, Vasilica AG, et al. Variable Off-Time Control Loop for Current-Mode Floating Buck Converters in LED Driving Applications[J]. IEEE Journal of Solid-State Circuits. 2014, 49(7): 1571-1579.
- [24] Yang C, Liu Y, Tseng P, et al. DSP-Based Interleaved Buck Power Factor Corrector With Adaptive Slope Compensation[J]. IEEE Transactions on Industrial Electronics. 2015, 62(8): 4665-4677.
- [25] Chen H, Chen C W, Hsieh H Y EA. Self-adjustable Feed-forward Control and Auto-tracking Off-time Control Techniques for 95% Accuracy and 95% Efficiency AC-DC Non-isolated LED Driver[M]. 2015: 1746-1749.
- [26] Wu X, Yang J, Zhang J, et al. Variable On-Time (VOT)-Controlled Critical Conduction Mode Buck PFC Converter for High-Input AC/DC HB-LED Lighting Applications[J]. IEEE Transactions on Power Electronics. 2012, 27(11): 4530-4539.
- [27] Texas Instruments Application Report. AN-2292 Designing an Isolated Buck (Flyback) Converter[M]. 2013. Available: <http://www.ti.com/lit/an/snva674b/snva674b.pdf>.
- [28] 王睿. 高性能反激式LED驱动器控制技术的研究[D]: 浙江大学, 2016.

攻读硕士学位期间所发表的论文

第一作者

1. Haijun Lv, Shaokai Liu, Xinke Wu. "A High Power Buck Derived Non-isolated AC/DC LED Driver," in IEEE 2nd International, Future Energy Electron. Conf. (IFEEEC), Nov. 2015. pp. 1-6.
(EI 收录)
2. Haijun Lv, Jinxu Yang, Xinke Wu. "Analysis and Design Considerations for an Improved BCM Buck AC-DC LED Driver with High Output Voltage and Low Total Harmonic Distortion," in IEEE Applied Power Electronics Conference and Exposition (APEC), March 2017 (已录用)
3. 吕海军, 吴新科 "高功率因数 Buck 型非隔离大功率 LED 驱动器研究," 中国电源学会第二十一届学术年会会议, 2015

仅限PMIC会员单位内部使用，不得外传

致谢

在论文的尾声，也是我研究生学习生活快要结束的时候，我首先想要对我的导师吴新科教授表示由衷的感谢，感谢吴老师在三年前将我收在门下，难以忘记您在这三年的学习生活中对我的指导和帮助。他严肃的科学态度，严谨的治学精神，精益求精的工作作风，深深地感染和激励着我。

感谢董伯藩教授对我学习上给予的指导和帮助，董老师对待学生的耐心、对待学问的认真、对待科研的严谨都令我深受感动，祝您健康长寿！感谢周大姐对我的帮助，您的忙碌让我们的科研生活有了后勤保障，祝您家庭幸福，万事如意！

感谢秦伟、黄华高师兄和陈慧师姐，感谢同级的李海燕、孙佳慧、徐弘毅、蓝桂星、刘劭凯、董泽政以及杨金旭、赵臣凯、张乐、周宗杰、邱凯、张思亮、施鸿波、康培林等师弟师妹，祝大家前程似锦，早日实现各自理想！

感谢我的女朋友李复利，硕士生涯里收获最大的一是学业，二是你。

最后感谢我的家人，尤其我的妈妈，是您免除了我的后顾之忧，让我能无忧无虑地去追求自己想要从事的事业。所有这一切我铭记在心，无以为报，唯有未来加倍努力！

吕海军

2017年1月于浙大玉泉