

分类号: TM46

单位代码: 10335

密 级: 无

学 号: 11510009

浙江大学

博士学位论文



中文论文题目: 电流源型全谐振高频高效率 DC/DC 变换方
法研究

英文论文题目: **The Investigation of High Frequency and High
Efficiency DC/DC Conversion Based on
Current-feed ZVZCS Resonant Topologies**

申请人姓名: 秦 伟

指导教师: 吴新科

专业名称: 电气工程

研究方向: 高频高效率直流直流功率变换

所在学院: 电气工程学院

论文提交日期 2019 年 7 月

电流源型全谐振高频高效率 DC/DC
变换方法研究



论文作者签名: 秦伟

指导教师签名: 吴新科

论文评阅人 1: 匿名评审

评阅人 2: 匿名评审

评阅人 3: 匿名评审

评阅人 4: 匿名评审

评阅人 5: 匿名评审

答辩委员会主席: 陈国柱 教授

委员 1: 吕征宇 教授

委员 2: 陈 怡 教授

委员 3: 杭丽君 教授

委员 4: 吴新科 教授

答辩日期: 2019-09-12

**The Investigation of High Frequency and High Efficiency DC/DC
Conversion Based on Current-feed ZVZCS Resonant Topologies**



Author's signature: Wei Qin

Supervisor's signature: Xinhe Wu

External Reviewers: Anonymous reviewer

Anonymous reviewer

Anonymous reviewer

Anonymous reviewer

Anonymous reviewer

Examining Committee Chairperson:

Prof. Guozhu Chen

Examining Committee Members:

Prof. Zhengyu Lv

Prof. Yi Chen

Prof. Lijun Hang

Prof. Xinke Wu

Date of oral defence: 2019-09-12

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：秦伟

签字日期：2019 年 9 月 14 日

仅限PMIC会员单位内部使用，不得外传

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名：秦伟

导师签名：吴子林

签字日期：2019 年 9 月 14 日

签字日期：2019 年 9 月 14 日

致 谢

时光飞逝，博士生涯已接近尾声，内心有很多感慨。在求是园中六载，经历过挫折和迷茫，也收获过成就和喜悦，这期间得到了许多师长和同学的帮助和支持，值此论文完成之际，谨向你们致以最真挚的感谢。

首先感谢我的导师吴新科教授，感谢导师在科研上的引导和支持，在做事上的严格要求。您认真严谨的科研态度，缜密的逻辑，丰富的学识，紧密围绕应用的洞见，不断做出突破的研究风格使我受益良多。在关键问题的讨论中，您总能透过表象抓住问题的本质，让学生少走很多弯路。您还会经常提醒学生拓宽视野，从细节中抽身出来，在更高的角度看待自己所做的工作，在未来的人生道路上我将始终谨记。从您身上学到的做科研的态度和方法将会是我一生的财富。祝您身体健康，事业辉煌，幸福安康。

感谢董伯藩教授给予我的指导和帮助。在科研中遇到问题向您请教时，您总是耐心细致地为我讲解，使我受益匪浅。您深厚的专业积累、一丝不苟的态度和无私的奉献精神令我敬佩，您是我永远学习的榜样。在此祝您健康长寿。感谢课题组的张军明教授在我学习过程中给予的指导和帮助。在项目合作中，有幸接受了您的指导，见到了您对应用前沿需求的准确把握，这敦促我深深耕耘，做踏实的应用研究。祝您工作顺利，身体健康。感谢吴红飞老师和安少亮老师给我的帮助。

感谢周莉英大姐的辛勤付出，您为我们解决科研工作的后顾之忧，保障了科研工作的顺利进行。祝您及家人幸福快乐。感谢葛老师为实验室科研提供的坚实保障。

感谢实验室一起并肩奋斗的兄弟姐妹们，能够与你们相遇是我的幸运。感谢师兄黄华高、胡晨、张元军、戈现勉等，师姐陈慧在我刚进实验室时对我的帮助。尤其是陈慧师姐和戈现勉师兄，你们的指导和与你们的探讨使我快速进入了电力电子的大门。感谢同窗徐晨汀、严阳、北京交通大学的俞靖一、张桢、肖强、欧阳佳佳等，师弟蓝桂星、董泽政、吕海军、刘劭凯、赵成冬、刘天骥、杨金旭、张乐、赵臣凯、朱波、张思亮、施鸿波、邱凯、周宗杰、吴贤、吴嘉文、虞乃鹏、张博诚、陈子健、李光灿、齐雨、孙家红、田霖、李力超等，师妹李海燕、孙佳慧、韩阅、康培林等，与你们的学术讨论增长了我的学术见识，更重要的是，你们的陪伴让这漫长的求学时光有了更多的意义。祝大家学业顺利，事业有成，生活美满。

感谢室友严阳、姜驰、任玉虎、王彤、杨金旭、郭耀申、唐宇星，同宿舍楼徐晨汀、肖强、施鸿波、王管建等，与你们融洽的相处、以及丰富的寝室活动给我科研生活

之外很多安慰。感谢健身小分队的吕海军、杨金旭、邱凯。感谢游泳小分队的齐雨、韩阅、董泽政。

感谢 CPES 交流期间遇到的老师、师兄弟和朋友们对我的帮助，你们的陪伴让身在异国的我感受到很多温暖，能够遇到你们是我的荣幸。

最后感谢我的父母，你们辛苦操劳，为我提供了良好的成长环境。你们总是默默支持着我，从不给我施加压力，让我可以专心学业。祝愿你们身体健康，事事顺心！

秦 伟

2019 年 7 月于求是园

仅限PMIC会员单位内部使用，不得外传

本论文工作得到：

国家自然科学基金资助

（资助号：51522704，51477154，51877191）

浙江省杰出青年基金资助

（资助号：LR18070001）

仅限PMIC会员单位内部使用，不得外传

在此谨表谢意！

仅限PMIC会员单位内部使用，不得外传

摘 要

电能从电网到信息系统中的各种芯片负载和设备, 需要完成从高压到低压的转换。而从较高的直流母线给信息系统中各种低压的数字和模拟负载供电, 业界广泛采用可靠、灵活、可扩展性强的中间母线供电架构。这一架构包含两级功率变换, 前级的中间母线变换器将 48V 或者 24V 变换成 12V 左右的中间电压母线并实现电气隔离, 后级的负载点变换器将中间电压母线变换成负载所需要的电压。在该架构中, 提高前级母线变换器的效率和功率密度对实现应用系统中相关设备的轻量化、小型化十分关键。本文以中间母线变换架构中的母线变换器为研究对象, 针对适用于小功率 DC/DC 应用的高频单管全谐振软开关拓扑及其控制策略进行了深入研究和探讨, 主要包含以下内容:

针对现有隔离型谐振软开关拓扑方案复杂的问题, 首先揭示了现有电压源输入型软开关谐振腔的内在限制, 由此提出了电流源输入型和电流源输出型单管全谐振单元以突破这一限制。在此基础上推演出系列单管电流源型全谐振正激电路拓扑族。所提出的单管谐振正激拓扑能够实现零电压零电流全软开关 (Zero-Voltage and Zero-Current Switching, ZVZCS) 特性, 且占空比和工作频率固定, 能始终工作在最佳工作点, 为小功率应用场合提供了高效的单管谐振拓扑方案。此外, 本文还提出单管全谐振单元的組合和扩展方法, 进而推演出一族能够实现开关管零电压开通和零电流关断的全谐振软开关拓扑, 该族拓扑能够适应不同功率和电压等级的中间母线供电架构的应用需求。文中详细分析了所提出的新型全谐振单元的电气特性和参数设计方法, 并通过仿真和实验证明了所提出全谐振单元的可行性和有效性。

基本的单管谐振正激电路具有结构简易性和 ZVZCS 全软开关特性, 但是其利用开关管结电容电压实现变压器磁复位的方式带来了开关管电压应力过高的问题, 因而较适合低压输入应用场合, 对于输入电压较高的场合, 电路需要采用耐压较高的器件。针对这一问题, 本文研究了利用变压器箝位绕组和箝位二极管对开关管两端电压进行箝位的无源箝位方法, 并提出了适合降压应用场合的电流源输入型副边箝位谐振正激电路。该拓扑通过输出电压对开关管两端的电压进行箝位, 开关管电压应力小, 且保持了基本单管全谐振正激电路的 ZVZCS 软开关特性, 高频工作时能够取得较高的转换效率。

对单管谐振正激电路采用无源箝位的方法可以优化器件的应力, 但其占空比受限于 0.5, 导致效率的提升有限, 并且漏感与结电容的振荡弱化了箝位效果。为了进一步提高单管谐振电路的效率性能, 消除高频振荡, 降低尖峰电压应力, 本文提出了电流源输入

型有源箝位谐振正激电路，该拓扑利用一个辅助开关管和箝位电容对开关管两端的电压进行箝位，相较于无源箝位谐振正激变换器而言电路的 ZVZCS 性能更优且箝位电路的损耗更小。同时电路可以实现大于 0.5 的占空比，电流有效值小，有利于提高满载效率。另一方面，利用箝位电容电压随控制参数灵活变化的特性，本文进一步地提出一种变导通时间控制策略，通过在不同负载下改变电路的导通时间，该策略巧妙地解决了轻载时全谐振 DC/DC 变换器中变压器磁芯损耗比重太大的问题，大幅提高了轻载效率。最后通过实验证明了所提出的功率变换方法能有效提高电路全负载范围的效率性能。

单管谐振正激电路原边或者副边开关管的电压应力不能被很好地箝位，因而其启动过程不仅存在传统谐振电路面临的谐振腔电流应力问题，还存在开关管的电压应力问题，这一额外的电压应力问题限制了传统软启动方法的应用。针对单管谐振正激电路的启动，本文提出了一种利用开关器件恒流工作区的软启动方法，在实现输出电压缓慢建立的同时，减小了启动过程中谐振腔的电流过冲以及开关管的电压过冲。并且，该软启动方法还能推广应用至双端谐振拓扑的启动中。

关键词：高效率，高功率密度，母线变换器，直流变压器，电流源型全谐振单元，谐振正激，轻载效率

Abstract

The integrated circuit (IC) chips and other equipment in information and communication technology (ICT) systems require low voltage power from the high voltage grid. And to power various low-voltage digital and analog loads from high-voltage DC bus, the intermediate bus architecture (IBA) is widely used due to its high reliability, high flexibility and good extendibility. The IBA is a two-stage architecture. The first stage is an isolated dc/dc bus converter, which has voltage specifications of 48V/12V (4:1) and 24V/12V (2:1). The second stage is the point of load (PoL) converter which has regulating ability. In this architecture, high power density and high efficiency bus converter is very crucial to reduce weight and volume of relevant equipment. This dissertation targets at improving the power density and efficiency of bus converter in IBA, and focuses on high frequency single-switch Zero-Voltage and Zero-Current-Switching (ZVZCS) resonant topologies and their control schemes.

Firstly, the intrinsic limit of existing voltage feed soft-switching resonant tank that leads to the complex structure of available isolated resonant topologies is revealed. Based on this, current-feed and current-sink single-switch ZVZCS resonant cells are proposed, from which current-feed and current-sink single-switch ZVZCS resonant forward topologies can be directly obtained. The proposed single-switch resonant forward topologies can realize ZVZCS, and they can always operate at this optimal ZVZCS point with switches operating at fixed frequency and fixed duty cycle, therefore, the work presented here makes high-efficiency single-switch resonant topology become available for low-power applications. Besides, more compound resonant cells can be constructed from the basic single-switch ZVZCS resonant cells, and a family of ZVZCS resonant topologies for IBA applications with various power and voltage levels is derived. The electrical characteristics and design considerations of the proposed ZVZCS resonant cells are analyzed in detail, and simulation and experimental results are provided to verify their high frequency and low loss features.

The basic single-switch resonant forward converters are simple and have good ZVZCS features, but they utilize the drain-source voltage of switch to reset the transformer and this introduces high voltage stress issues. Therefore, they are more suitable for low voltage applications, and for high voltage applications, switches with high voltage rating must be adopted. To alleviate the voltage stress issue, the passive clamping technique using transformer clamping winding and clamping diode is adopted, and a current-feed single-switch resonant forward converter with secondary diode-clamping is proposed which is suitable for step-down applications. The proposed converter makes use of the output voltage to clamp the switch

voltage stress, and maintains the ZVZCS features of the basic single-switch resonant forward converter, thus it can achieve high efficiency at high frequency.

Applying the passive clamping technique to the basic single-switch resonant converter can reduce the switch voltage stress, but with this method the switch duty cycle is limited to 0.5 and thus the efficiency improvement is limited. Besides, the resonance between leakage inductance and parasitic capacitance weakens the clamping effect. In order to further improve the efficiency of single-switch resonant topologies and eliminate the high frequency ringing in passive clamping solution, a current-feed active-clamp resonant forward converter is proposed, which utilize an auxiliary switch and a clamping capacitor to clamp the switch voltage stress. This converter has better ZVZCS feature and less clamping loss than the passive clamping solution. Meanwhile, this converter can achieve duty cycle larger than 0.5 which can reduce the RMS current and improve the efficiency at heavy load. What's more, by usage of the unique flexibility of the clamping capacitor, a load adaptive ON-time control that can significantly reduce core loss at light load is proposed, and this scheme greatly improves the light-load efficiency. Finally, experimental results verify that the proposed converter can effectively improve the whole-load-range efficiency.

Because of the single-switch structure, the voltage stress of the primary or secondary switches of single-switch resonant converters is not well clamped. Therefore, not only the current stress issue in resonant tank which is common in traditional resonant converters but also voltage stress issue of switches exist in the start-up process of the proposed single-switch resonant topologies. In order to realize soft start-up of this kind of converters, a method using the constant current region of MOSFETs is proposed, which can slowly establish the output voltage and at the same time reduce the stress issues aforementioned. Besides, this soft start-up method can be extended to the start-up of double-ended resonant converters.

Key words: high efficiency, high power density, bus converter, dc transformer, current-feed ZVZCS resonant cell, resonant forward, light-load efficiency

目录

致 谢I

摘 要 V

Abstract VII

目 录 IX

第 1 章 绪论 1

 1.1 研究背景 1

 1.2 分布式电源系统架构的发展 1

 1.2.1 集中式供电架构 2

 1.2.2 传统分布式供电架构 2

 1.2.3 中间母线供电架构 3

 1.3 高效率大功率密度母线变换器研究现状 4

 1.3.1 母线电压等级 4

 1.3.2 母线变换器研究现状 5

 1.4 高效大功率密度母线变换器的关键技术 7

 1.4.1 高频电路拓扑技术 7

 1.4.2 高频低损器件的发展 19

 1.4.3 高频磁元件技术 21

 1.4.4 高效高密母线变换器的关键技术研究现状小结 24

 1.5 本文研究内容 24

第 2 章 电流源型全谐振软开关单元及其拓扑构建 27

 2.1 新型谐振单元的推演 27

 2.1.1 直流变换器的串联谐振腔分析 27

 2.1.2 新型电流源型谐振腔 28

 2.1.3 单管谐振拓扑推演及仿真验证 30

 2.1.4 适合更高功率的复合谐振单元 32

 2.2 电流源型全谐振 DC/DC 变换拓扑族 35

 2.3 电流源输入型谐振腔的电气特性与设计考虑 38

 2.3.1 电流源输入型谐振腔的单位增益特性 38

2.3.2 电流源输入型谐振腔的控制——开关管工作频率和占空比	41
2.3.3 开关管的电压应力	45
2.3.4 输入电感	47
2.3.5 暂态性能	48
2.4 实验验证	49
2.5 本章小结	53
第 3 章 电流源输入型副边箝位谐振正激直流变压器	55
3.1 适合电流源输入型谐振正激电路的箝位方法	55
3.1.1 传统 PWM 正激电路箝位方法讨论	55
3.1.2 电流源输入型谐振正激电路箝位方法	56
3.2 电流源输入型副边箝位谐振正激直流变压器	57
3.2.1 电路结构	58
3.2.2 电路工作原理	58
3.2.3 电路参数设计	61
3.2.4 高频变压器结构优化设计	65
3.3 副边箝位谐振正激电路的软启动分析	70
3.3.1 副边箝位谐振正激的软启动过程	70
3.3.2 常用软启动方法及其在单管谐振正激电路中的局限	71
3.3.3 利用开关器件恒流工作区的软启动方法	72
3.4 实验验证	75
3.4.1 实验样机及波形	75
3.4.2 损耗分析	82
3.5 本章小结	83
第 4 章 有源箝位谐振正激直流变压器及其轻载控制策略	85
4.1 电流源输入型有源箝位谐振正激直流变压器	85
4.1.1 电路结构	85
4.1.2 电路工作原理	86
4.1.3 电路参数设计考虑	90
4.1.4 高频变压器结构优化设计	95
4.2 提升轻载效率的自适应导通时间控制	98

4.2.1 有源箝位谐振正激电路的轻载损耗分析..... 98

4.2.2 传统谐振电路的轻载效率提升策略及其借鉴意义..... 99

4.2.3 有源箝位谐振正激电路的自适应导通时间控制策略..... 101

4.3 实验验证..... 105

4.4 本章小结..... 111

第 5 章 总结与展望..... 113

5.1 本文工作总结..... 113

5.2 后续研究展望..... 115

参考文献..... 117

攻读博士学位期间的研究成果..... 125

仅限PMIC会员单位内部使用，不得外传

第1章 绪论

母线变换器这一特定类型的 DC/DC 变换器广泛应用于通信电源、数据中心电源等工业供电系统，本章从分布式电源系统的发展历程出发，说明母线变换器在提高工业供电系统性能方面的重要性。然后在简要回顾和总结母线变换器研究现状的基础上，概述论文的研究内容和研究成果。

1.1 研究背景

近年来，互联网行业，尤其是移动互联网行业蓬勃发展，基础电信运营商和移动服务提供商的规模不断增长。在国家层面，2018 年中国启动了“网络强国建设三年行动”，主要将围绕城市和农村宽带提速、5G 网络部署、下一代互联网部署等领域，加大网络基础设施建设力度。更全面的网络覆盖和更低的网络延时将进一步提升网民的用户体验，并为数据中心和通信基站的发展带来新的增长点^[1]。

数据中心和通信基站的不断发展和升级换代，一方面带来了这些应用中使用的 DC/DC 电源模块市场的扩大。文献[2]给出了 DC/DC 模块电源市场的前景预测：2014~2019 年，DC/DC 电源市场的需求量将由 1.5 亿只增长至 2 亿只，市场容量将由 39.03 亿美元增长至 49.65 亿美元，DC/DC 电源市场的规模稳步增长。另一方面带来了巨大的用电需求。单就数据中心用电而言，2016 年中国数据中心总耗电量超过 1108 亿千瓦时，2017 年达到 1200-1300 亿千瓦时，这个数字超过了三峡大坝 2017 年全年发电量（976.05 亿千瓦时）和葛洲坝电厂发电量（2017 年葛洲坝电厂发电量 190.5 亿千瓦时）之和^[3]。为了降低能耗，这些应用对于电源系统的效率要求越来越高，需要更高效的供电架构及其组成电源模块。

1.2 分布式电源系统架构的发展

集成电路（Integrated circuit, IC）技术在过去的几十年里经历了飞速发展，随着半导体制作工艺的不断进步，同样面积的晶圆中晶体管的数目不断增多，IC 芯片的集成度、工作频率不断提高，性能也愈发强大。采用 IC 芯片的数字处理系统广泛应用于工业、医疗等领域。为了追求系统的高性能，数字处理系统中都会采用各种各样的集成电路芯片，因此系统需要为不同的负载提供不同的供电电压，为了应对这一需求，需要采用优化的供电架构。伴随着 IC 技术的发展和应用需求的更新（如更宽工作电压范围、更高功率和更好供电质量），这些数字系统的供电架构也经历了几个主要阶段的演变。

1.2.1 集中式供电架构

集中式供电架构 (Centralized power system, CPS) 如图 1.1 所示, 系统中采用一个变换器直接给多路不同的负载供电^[4-8]。具体而言, 该供电架构有如下两个特点: 一是系统只有一个固定位置的电源; 二是电源具有多路输出。20 世纪 60 年代, 最初的通信系统是从机电继电器向半导体开关的转变中, 即采用在系统中增加 DC/DC 变换器直接从 -48V 产生 +5V 和 $\pm 12V$ 给多路负载供电的方式。通常系统中的电源部分都集中设置在机柜的底部, 包括前端整流器、备用电池和一个 DC/DC 变换器。由于负载分布在系统的不同位置, 系统还需要笨重、昂贵的金属母排来进行配电^[4, 5]。随着数字处理系统的不断发展, 系统中需要的电压电平数越来越多, 且电平值越来越低、电流越来越大, 集中式供电架构已不能满足数字处理系统的性能要求。

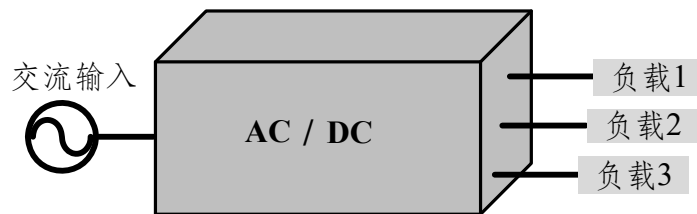


图 1.1 集中式供电架构结构图

集中式供电架构在有一定规模的通信系统和工业配电系统中已被淘汰, 有如下几点原因: 定制化的集中式电源设计周期长, 灵活性较差; 电源系统任何部件损坏都会导致整个系统失效, 可靠性差; 定制化、笨重的母排成本高昂; 电压的动静态调整率很差^[5, 6]。需要说明的是, 在低端台式机和服务器的中, 由于电源功率较小, 且电源离负载较近、无需配电母排, 电源厂商仍会采用集中式供电架构来实现结构简单、成本较低的电源, 这类电源又叫“银盒子 (silver box)”^[7]。

1.2.2 传统分布式供电架构

传统的分布式供电架构 (Distributed power system, DPS) 基于电源模块化技术对系统结构作了改进, 结构如图 1.2 所示, 通过前端整流变换器 (AC/DC) 产生一个母线, 母线上挂接若干个独立的隔离 DC/DC 模块分别为系统中每个负载供电^[9-13]。

分布式供电架构具有如下优点^[14]:

第一, 配电电压高。通过提高配电电压、减小从电源到负载的功率路径上的电流, 分布式供电架构极大地降低了配电损耗。

第二, 寄生参数影响小。由于电源模块可以分布在负载的物理位置附近, 与集中式供电架构相比, 分布式供电架构可以提供更好的负载点电压调整和负载动态响应特性。

第三，拓展性强。分布式架构中，负载与前端整流器以及其他负载均相互独立，因而当某个负载升级换代时，只需要重新设计对应的 DC/DC 模块，对整个供电架构的影响较小。

第四，开放式、模块化架构。分布式供电架构可以采用模块化的设计，采用不同的模块配置灵活满足不同的应用需求。

第五，可靠性高。当应用模块化技术时，通过 N+1 冗余设计可以大大提高系统的可靠性^[15]。

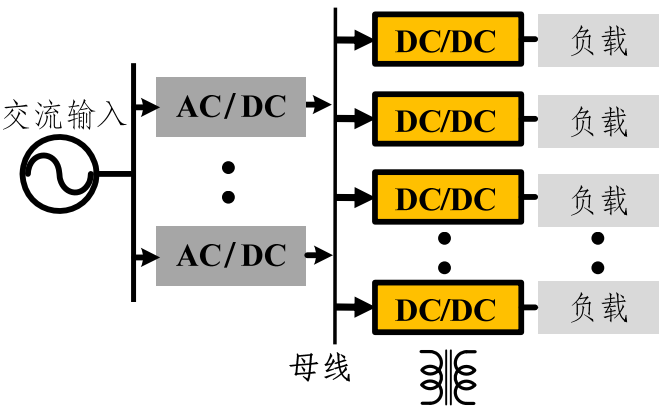


图 1.2 传统分布式供电架构结构图

分布式供电架构解决了一些新的供电需求，如大功率、低电压的输出，特定的上电时序，更高的灵活性、可升级特性，更高的可靠性、更低的维护成本、可热插拔等。但是，当系统中的电压电平数超过最初的 4 至 5 个时，系统需要的隔离 DC/DC 模块过多，而隔离 DC/DC 模块中的元件数量多，提高了系统成本。

1.2.3 中间母线供电架构

随着数字处理系统的不断升级换代，为了追求系统的高性能或者更高的性价比，如今的数字设备都会采用各种各样的集成电路芯片，因此系统需要为不同的负载提供不同的供电电压，同时系统所需求的功率也不断提高^[4, 7, 16, 17]。当系统在 0.5V~3.3V 之间的低电压电平数变得越来越多，采用传统分布式供电架构所需要的全调整隔离型 DC/DC 模块数量显著增加，而这大大提高了系统的成本、体积和复杂度。此外，隔离变换器包含隔离变压器、较大的滤波电感和隔离要求带来的复杂控制，这些都降低了效率和功率密度。伴随着市场上开始出现适用于数字和模拟 IC 行业的低成本负载点（Point-of-Load, PoL）变换器^[18]，为了简化供电系统，业界逐渐在 21 世纪初采用了中间母线架构（Intermediate bus architecture, IBA），如图 1.3 所示，IBA 由前端变换器、DC/DC 变换器、PoL 变换器以及可选的备份电池组成。DC/DC 变换器将前端变换器的输出母线变换

成第二级母线，也就是中间母线，因此该级变换器被称为中间母线变换器（Intermediate bus converter, IBC）。后级的 PoL 变换器挂接在中间母线上，其输出给各种低压负载提供高质量的电压^[7, 19-23]。

从传统分布式供电架构向中间母线架构的演变，主要是由于以下几方面的原因：一是系统需求的低压电平数较多，采用传统分布式供电架构的成本急剧上升；二是低压大电流的微控制器（Microcontroller, MCU）和高压的模拟、数字器件是可以共地的，无需为每一个负载设置一个隔离变换器，且因为 PoL 变换器的成本急剧下降，采用 PoL 供电的方案成本优势明显；三是由于低压大功率负载的出现，通常需要通过提高母线电压减小母线上的线损，因此，即便负载之间没有电气隔离的需求，仍然需要隔离变换器或者其它高效降压拓扑来实现大幅度降压。

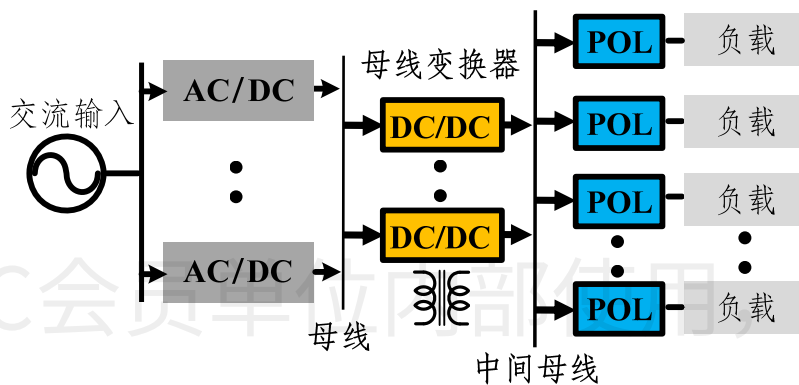


图 1.3 中间母线供电架构结构图

IBA 中包含 IBC 来产生中间母线电压，IBC 要求具有很高的效率和很高的功率密度，同时保持较低的成本，以获得相较于传统分布式供电架构的优势。虽然市场上第一个母线变换器只是对全调整 DC/DC 模块的轻微改进，IBC 因其苛刻的设计要求成为电源供应商所生产的一个特别门类的产品。按照输出电压是否可调节，IBC 可以分为三类：全调整，半调整和不调整^[7, 20-22]。全调整的 IBC 采用输出电压闭环调整，可稳定输出电压但控制复杂，适用于输入电压范围较宽的应用场合。半调整的 IBC 采用输出电压前馈实现一定的输出电压调整，控制较全调整的 IBC 简单。不调整的 IBC 采用开环控制，由于工作点固定，变换器能通过设计在最优点实现最高的效率，特别适用于输入电压范围较窄的应用场合。不调整的 IBC 只实现母线“电压等比例变换”的功能，因而又被称作直流变压器（DC transformer, DCX）。

1.3 高效率功率密度母线变换器研究现状

1.3.1 母线电压等级

对于分布式供电系统而言，母线电压直接影响了系统中元件的耐压等级，因而它的选取十分重要。母线电压主要包括两个方面的含义：一是电压等级，二是电压范围^[6]。在实际设计系统母线电压时，需要考虑以下因素：

a) 功率等级。为了减少配电损耗以及减小系统母排的体积，更大功率的系统需要更高的母线电压以减小配电电流。例如，大卫星系统采用 100V 的直流电压，而在小卫星中，则广泛采用 28V 直流电压。近几年服务器机柜级电压从 12V 提高为 48V 也是一个典型例子^[24-26]，随着服务器机柜功率的不断提高，原有 12V 母线带来的配电损耗已变得不可接受。除此之外，近 10 年提出的适用于数据中心的 HVDC 供电架构则建议采用 400V 左右的直流电压^[27-35]。

b) 安全。为了保证人身安全，在可能有人接触的场所一般要求电压在 60V 以下，在某些应用场合需要避免开关或者触点产生直流电弧，则希望电压在 32V 以下^[6, 36]，如工业控制领域应用的 24V 母线，军用和航空领域应用的 28V 母线^[37]。

c) 备份电池要求。在许多要求备份电池的应用中，则希望母线电压与电池电压匹配，以避免增加额外的电池充放电变换器。如通信行业长期使用 48V 的电池，通信行业很自然地选择了 48V 直流电压母线。

在各个应用场合不断发展的历程中，不同行业也逐渐形成了自己的母线电压生态，并形成了一定的标准^[6]，当然，母线电压生态还会随着新需求的出现、技术变革的发生而更新。

1.3.2 母线变换器研究现状

应用于中间母线供电架构的母线变换器需要具有高效率和高功率密度的特点，以充分发挥 IBA 的优势。为了把握母线变换器的研究现状，本小节首先对学术界和企业界最新母线变换器研究成果的效率和功率密度作一概述。

母线变换器根据母线的电压等级可以分为低压母线变换器（额定输入电压 48V 以下）和高压母线变换器（输入电压 200~400V）。现有国内外各家研究机构的实验样机和模块电源企业的商业化模块产品的效率和功率密度技术指标如图 1.4 和图 1.5 所示，各个样机或产品的研制时间、功率等级和工作频率也标注在图中。

图 1.4 是目前 48V 等级母线变换器的效率和功率密度指标比较图^[38-50]，图中虚线为功率密度 500W/in³ 分隔线，可见，除了 Vicor 公司的高频模块产品，绝大多数企业产品的功率密度都在 500W/in³ 以下，这是因为这些产品采用的是 PWM 软开关拓扑和传统的 Si 器件，受制于器件的开关损耗和器件体二极管的反向恢复损耗，电路的工作频率只有

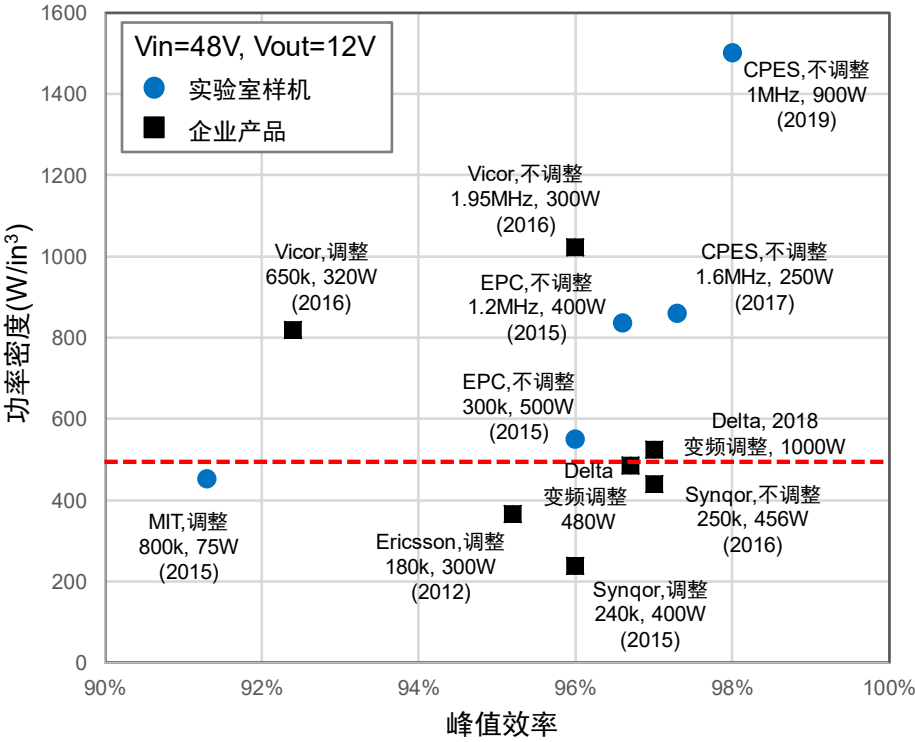


图 1.4 低压母线变换器研究现状（48V 等级）

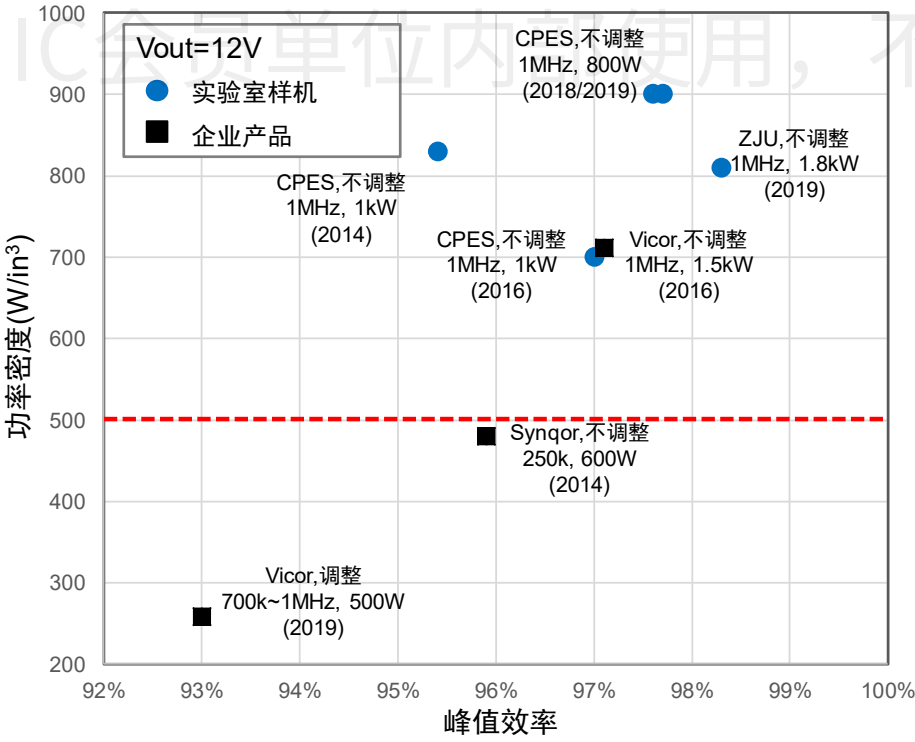


图 1.5 高压母线变换器研究现状（400V 等级）

300kHz 左右，因而电路中磁元件的尺寸较大，影响了功率密度。而实验室样机由于采用了谐振软开关拓扑和新型宽禁带氮化镓器件，减小甚至消除了器件的开关损耗和体二极管

管反向恢复损耗，其工作频率可以推高至兆赫兹水平，样机在实现超过 $1000\text{W}/\text{in}^3$ 高功率密度的同时还实现了 98% 的高效率。需要说明的是，国外著名模块电源制造商 Vicor 采用了正弦幅值变换技术减小了开关损耗^[51]，并采用低损驱动技术^[52]，再配合优化的变压器设计和先进的工艺、材料等技术，因而即便采用了硅器件，仍实现了兆赫兹级的开关频率，在有效提高功率密度至 $1000\text{W}/\text{in}^3$ 的同时保持了 96% 的峰值效率^[47]。

图 1.5 是目前 400V 等级母线变换器的效率和功率密度指标比较图^[53-60]，图中虚线为功率密度 $500\text{W}/\text{in}^3$ 分隔线，可见，与低压母线变换器的情形类似，实验室样机由于采用的谐振拓扑和新型氮化镓器件，其效率和功率密度都较基于传统 PWM 软开关拓扑的企业模块电源产品高。美国 Vicor 电源公司的高压母线变换器产品同样表现出优异的功率密度和效率性能，除了在低压模块中所采用的技术，在高压模块中，Vicor 公司采用了低压 Si MOSFET 串联的拓扑架构实现高压的功率变换。

综合上述隔离型母线变换器研究成果的分析，高频化是提高母线变换器功率密度的有效手段。高效高功率密度的母线变换器设计涉及高频化相关的若干关键技术：高频电路拓扑、高速低损开关、高频磁元件设计、高频高效驱动、EMI 抑制方法、集成与封装方法等^[61]。

1.4 高效高功率密度母线变换器的关键技术

本小节主要介绍母线变换器三个高频化关键技术的研究现状：高频电路拓扑、高速低损开关和高频磁元件设计。

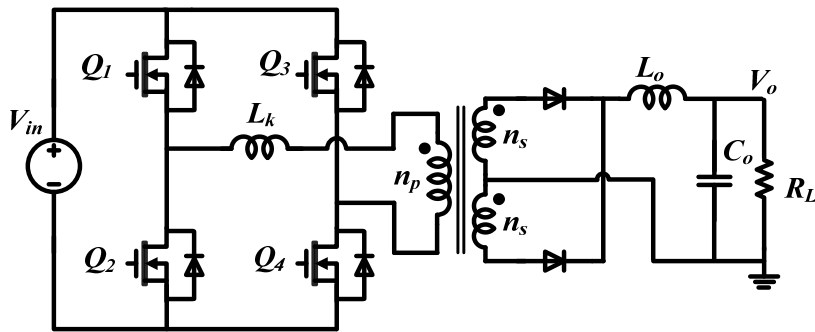
1.4.1 高频电路拓扑技术

为了提高母线变换器的功率密度，需要提高电路的工作频率以减小无源元件的体积。同时为了保持输出高效率的要求，电路拓扑应当具有减小甚至消除开关损耗的能力，也即拓扑需要具有软开关的能力。当母线变换器功率较大时（如 $>200\text{W}$ ），广泛应用于母线变换器的软开关电路拓扑主要可以分为以下两大类：PWM 软开关拓扑和谐振型拓扑，本节首先对这两类拓扑进行简要介绍。除此之外，本节也对面向小功率领域的单开关管软开关拓扑作简要介绍，其中的超高频（very high frequency, VHF）拓扑由于工作频率提高到了 $10\text{MHz}\sim 100\text{MHz}$ ，具有提高功率密度的潜力。

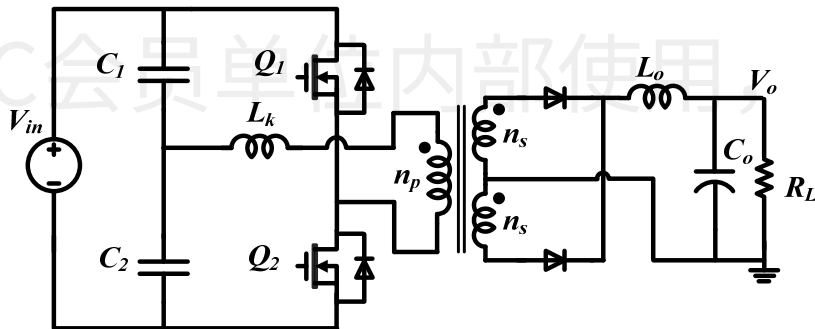
1.4.1.1 PWM 软开关拓扑

硬开关的脉宽调制（Pulse-width-modulation, PWM）拓扑广泛应用在各种 DC/DC 供电场合，如为数字处理集成电路供电的 PoL 变换器普遍采用 Buck 电路。当电路电压等级低（如 12V）时，由于开关损耗小，硬开关的 PWM 拓扑的工作频率可以达到几百 kHz

且仍能保持较高的效率；但当频率进一步提高到 MHz 时，软开关技术已经不可或缺^[62-68]。而当电压等级提高到 48V、400V 等级时，即使几百 kHz 的工作频率，硬开关 PWM 电路的开关损耗也已经十分显著，难以实现高效率和高功率密度设计。应用软开关技术的 PWM 拓扑，如移相全桥^[69-75]和不对称半桥^[76-83]可以实现开关管的零电压开关（Zero-voltage-switching, ZVS），因而可以减小开关损耗，其工作频率可以提高至几百 kHz，同时实现较高的效率性能。移相全桥拓扑和不对称半桥拓扑分别如图 1.6（a）和（b）所示。



（a）移相全桥 PWM 软开关电路



（b）不对称半桥 PWM 软开关电路

图 1.6 典型的 PWM 软开关电路拓扑

尽管 PWM 软开关拓扑的开关频率已经能够提高至几百 kHz，但还有一些损耗机制限制了其开关频率的进一步提高^[84]。

1、轻载失去软开关。移相全桥利用漏感（或漏感串联外加电感）能量来实现滞后桥臂的软开关，由于轻载时漏感中能量较小，移相全桥在轻载时不能实现滞后桥臂的软开关。许多文献均提出了方法来扩展移相全桥的软开关范围^[75]，但需要额外增加电路网络，增加了系统的复杂度。因为不对称半桥也利用漏感能量来实现软开关，与移相全桥类似，其也存在轻载下开关管失去软开关的问题。

2、关断电流大。移相全桥和不对称半桥拓扑均具有较大的输出滤波电感，原边开关

管的电流为准梯形，开关管的关断电流较大，带来较大的关断损耗。

3、副边同步整流管的反向恢复问题。当采用硅器件时，同步整流管大电流关断会导致其体二极管导通，体二极管的反向恢复损耗较大，同时副边整流管的电压应力较高，需要额外的吸收电路，高频工作时严重影响电路的效率。

1.4.1.2 软开关谐振拓扑

除了 PWM 软开关拓扑，另一类广泛应用于隔离模块电源的软开关拓扑是谐振型拓扑。软开关谐振电路有两种类型，一类是传统的谐振拓扑，这类拓扑利用电感和电容等无源元件构成谐振腔进行功率传输并实现开关管的软开关，适合于高频工作，是当前高频高效高功率密度应用场合的主要选择之一；另一类是近年提出的阻抗控制网络谐振电路，该类拓扑利用结构特殊的阻抗控制网络使得电路输出功率近似恒定，并采用打嗝方式稳定输出电压，在高效高功率密度应用场合也很有潜力。此处分别对这两类谐振电路进行介绍。

A. 利用谐振腔进行功率传输的谐振拓扑

一般而言，利用谐振腔进行功率传输的直流-直流谐振变换器的简化框图如图 1.7 所示，其中直流输入可以是电压源或电流源；交流谐振腔由选频网络构成，用于存储和缓冲从电源到负载的能量；负载可以是串联较大电感的电流型负载，也可以是并联较大电容的电压型负载。

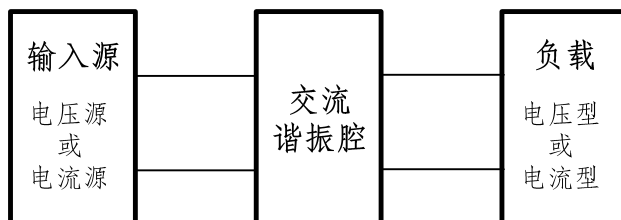


图 1.7 简化的直流-直流谐振拓扑框图

具体到输入是电压源的应用场合，利用谐振腔进行功率传输的谐振拓扑结构如图 1.8 所示，它由输入电压源、开关网络、谐振腔、变压器和输出整流结构几个部分组成^[84, 85]。开关网络一般采用半桥、全桥结构，其作用是将输入的直流电压源进行逆变转换成交流方波（或带有直流分量的方波）。谐振腔由电感、电容组成，可看成一个带通滤波器，其选频特性决定了谐振变换器的工作方式，谐振腔也是对谐振变换器进行分类的主要标准。输出整流结构主要有全桥整流结构、全波整流结构（center-tapped）、倍压整流结构等几种，其作用是将谐振腔输出的交流电压或电流进行整流，并耦合至输出负载，图 1.8 中给出了全桥整流结构的例子。

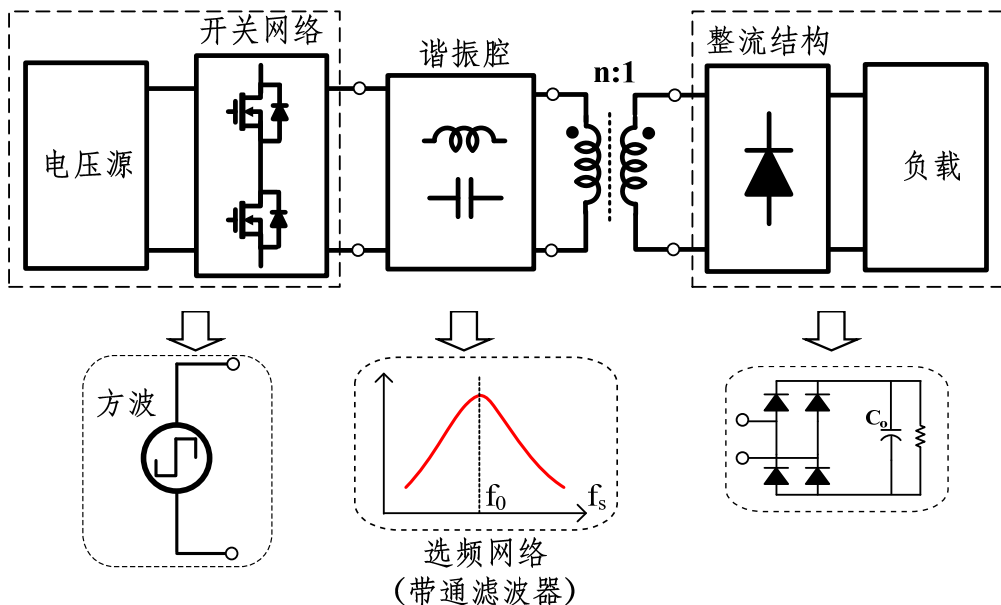


图 1.8 现有谐振变换器的基本结构

在电压源型谐振变换器的几个组成部分中，整流结构一般变化不大，在电流较大的场合，可利用同步整流的技术，将基本整流结构中的二极管用开关管替代，以减小导通损耗。通过对同步整流结构中的部分开关管进行主动控制，可以实现扩展谐振变换器增益范围的效果，但仍是在基本整流结构中进行的控制上的变化^[86-89]。下面主要就开关网络和谐振腔两部分对现有拓扑结构进行回顾和总结。

1) 开关网络

输入直流电压源经开关网络转换为方波施加于交流谐振腔的输入，由于现有谐振变换器的谐振腔为交流谐振腔，因而开关网络需要具有能够流通正向和负向两个方向电流的能力。最典型且最常用的开关网络为半桥结构和全桥结构，如图 1.9 所示。以图 1.9 (a) 的半桥结构为例，对上下两个开关管 Q_1 、 Q_2 进行 PWM 控制，可以输出电平在 0 和 V_{in} 之间交替变化的方波。

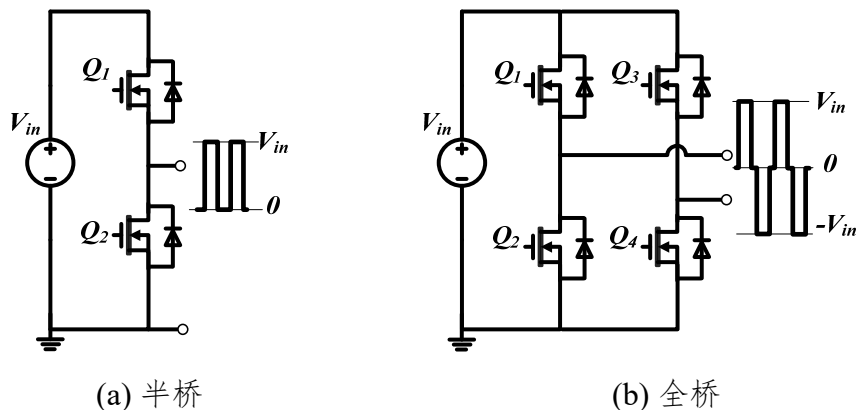


图 1.9 最常用的开关网络

在输入电压较高的应用场合，三电平开关网络应用较广，二极管箝位型三电平结构如图 1.10 所示。在图 1.10 (a) 中，当 Q_1 和 Q_2 导通时，输出电压为正 $0.5V_{in}$ ；当 Q_3 和 Q_4 导通时，输出电压为负 $0.5V_{in}$ ，通过控制开关控制信号时序，先关断 Q_1 、后关断 Q_2 （同理，先关断 Q_4 、后关断 Q_3 ），可以保证每个开关管的电压应力均为 $V_{in}/2$ ，在输入电压较高的应用场合采用低耐压的开关管，能够分散热应力，减小导通损耗^[90-92]。文献[93]提出了三电平半桥和普通半桥的混合拓扑结构，如图 1.10 (b) 所示，通过合适的 PWM 控制，该拓扑能够实现 5 电平输出，大大提高了施加在谐振腔上的激励电压的灵活度，拓宽了谐振电路的增益范围。文献[94, 95]提出了针对该拓扑的巧妙的改进控制策略，能够实现电路的优化工作。总体而言，这类拓扑结构相对复杂，控制策略也较为复杂，一般用于高压大功率场合。

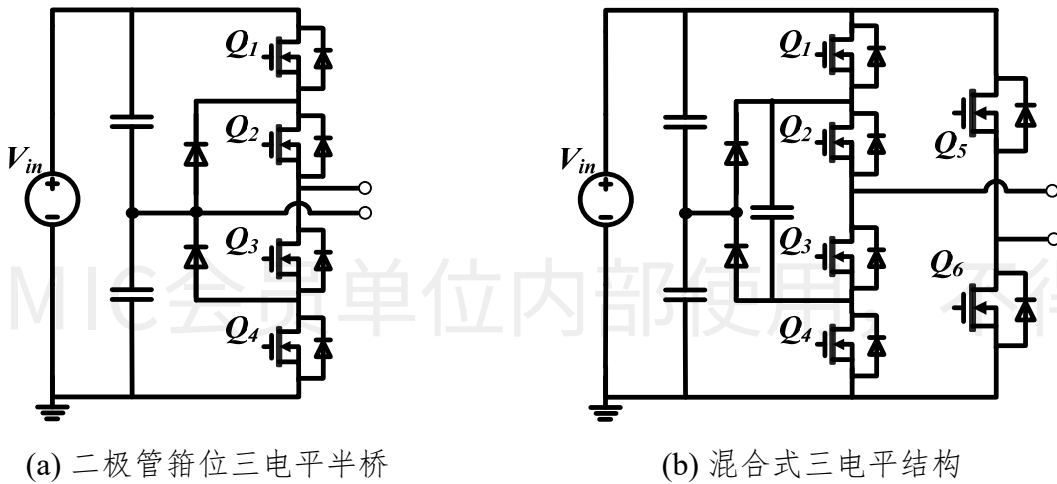


图 1.10 三电平开关网络

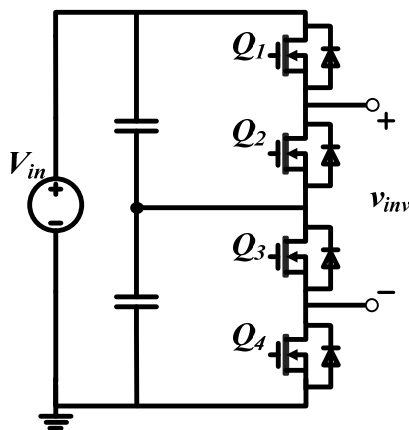


图 1.11 堆叠半桥开关网络

近年来，一些文献[89, 96-98]对图 1.11 所示的开关网络进行了研究，这里称之为堆叠半桥开关网络。该开关网络可以看成两个半桥串联堆叠之后与输入电压源并联的结

构, 从两个半桥中点引出输出端子可以输出方波 v_{inv} 。开关管 Q_1 、 Q_2 互补导通, Q_3 、 Q_4 互补导通, 与三电平桥臂中的开关管一样, 开关管电压应力也为 $V_{in}/2$ 。当 Q_1 、 Q_3 的开通信号相差 180° , Q_1 、 Q_3 开关管的占空比为 50% 时, 开关网络可以输出电平在 V_{in} 和 0 之间交替变化的方波; 当 Q_1 、 Q_4 的开通信号相差 180° , Q_1 、 Q_4 开关管的占空比为 25% 时, 开关网络可以输出电平在 $V_{in}/2$ 和 0 之间交替变化的方波, 同时实现输出倍频的效果 [97]。通过这两种控制方式的综合, 可以实现拓宽谐振变换器电压增益范围的目的 [89]。

2) 交流谐振腔

交流谐振腔是一个选频网络, 类似一个带通滤波器, 其特性可通过谐振腔网络的电压增益频率响应曲线反映。开关网络输出的方波施加在谐振腔上, 由于谐振腔的选频特性, 输入电源的能量以正弦波、部分正弦波的形式传递给谐振腔, 并进一步传递给输出负载。通过控制开关网络输出方波的频率和电平值, 可以控制流过谐振腔网络的能量。

谐振电路的谐振腔也决定了电路的软开关特性。在给定开关频率下, 当谐振腔为感性时, 电路中的开关管能够实现 ZVS; 当谐振腔为容性时, 电路中的开关管能够实现 ZCS。一般而言, 可以从谐振腔增益曲线的斜率看出谐振电路的软开关特性, 谐振腔电压增益曲线斜率为正的区域表征 ZCS 工作区, 增益曲线斜率为负的区域表征 ZVS 工作区 [84]。当开关管利用 MOSFET 实现时, 谐振电路一般选择工作在 ZVS 区域。

根据谐振腔的谐振元件数目, 谐振腔可以分为两元件、三元件和多元件谐振腔。两元件谐振腔的谐振元件组合方式有限, 最常用于电压源场合的为串联谐振腔和并联谐振腔, 如图 1.12 虚线框中部分所示, 其中并联谐振腔的含义是谐振电容与等效负载并联。这两种谐振腔的电压增益曲线如图 1.13 所示。可见, 串联谐振的增益始终不大于 1, 且其工作频率大于谐振点的区域为 ZVS 工作区, 在 ZVS 区域中通过调频的控制方式可以实现电压的调节; 但是轻载时, 谐振腔的增益曲线比较平缓, 电路会存在输出电压难以调节的问题。并联谐振腔同样工作在开关频率大于谐振频率的区域, 可以实现大于 1 的增益, 与 SRC 相比, 频率调节范围较窄, 且轻载时增益曲线斜率大、没有轻载电压调整问题, 但是在不同负载下, 并联谐振腔的谐振电流几乎不变, 电路轻载时导通损耗较大 [99]。

考虑到多个谐振元件的不同组合可以形成若干种谐振腔的事实, 一些文献对三元件、四元件谐振腔进行了系统化地枚举 [84, 85, 100, 101], 并根据软开关实现、频率调节范围、启动和短路保护的需要优选了适合电压源输入的谐振腔。由于多元件谐振腔存在多个谐振频率, 文献 [84] 提出了不同谐振频率的配置原则, 并给出了常见谐振腔的增益特性

曲线。需要说明的是，尽管多元件谐振电路（谐振元件大于 3）能够实现更灵活的增益特性和一些优异的电路特性，如 CLLC 谐振腔结构对称，适用于双向传输应用场合^[102, 103]；CLCL 谐振腔能够实现谐振腔输入电压和电流的同相位，可以减小开关管的关断损耗^[104, 105]；带有串联陷波器的 5 元件谐振腔通过合理设计可以使谐振电流逼近方波，有利于减小导通损耗，同时陷波器使得电路启动策略更易实现^[106, 107]，但这些谐振腔由于其谐振元件较多，又增加了成本甚至损耗，在实际推广时存在一定难度。因此，下面主要对典型的三元件谐振腔进行介绍。

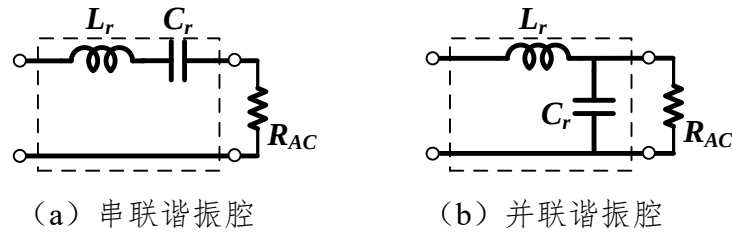


图 1.12 常用的两元件谐振腔

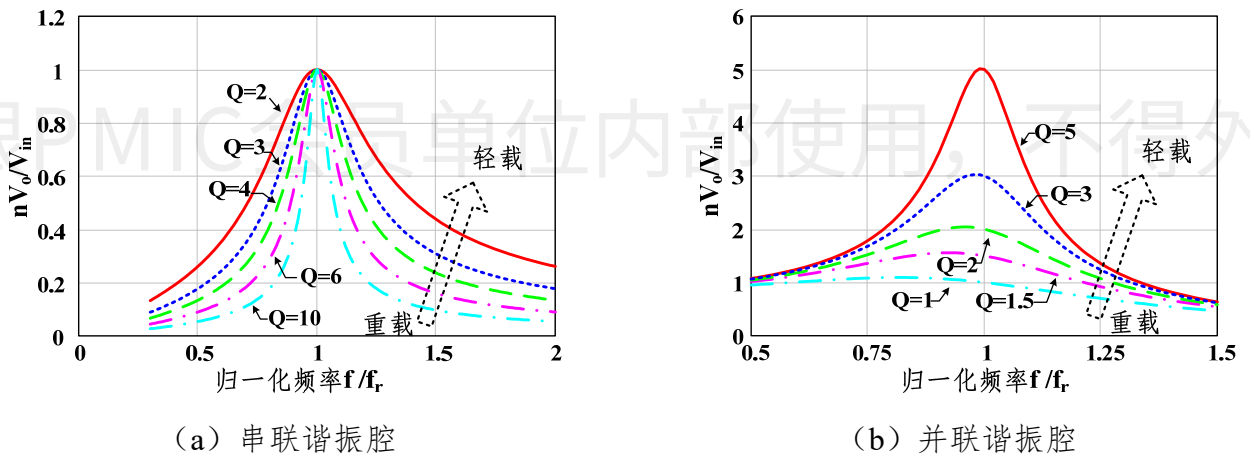


图 1.13 两元件谐振腔的增益曲线

常用的三元件谐振腔有 L-CL^[84, 108]、LCC^[92, 109-111]、LLC^[39, 54-57, 112, 113]和 CLL^[114]，如图 1.14 所示，这些二端口网络可以替换图 1.8 的谐振腔部分。

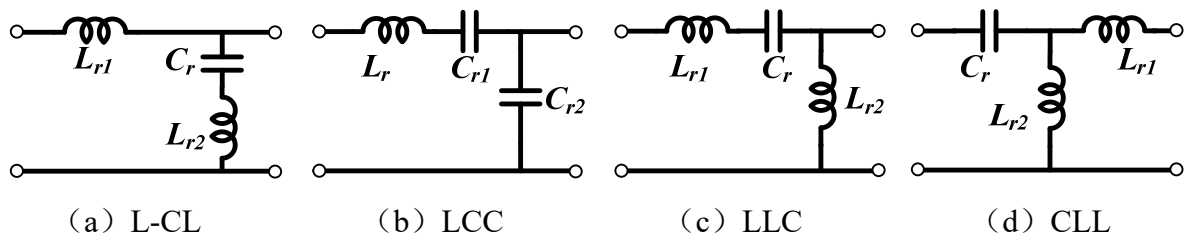


图 1.14 常用的三元件谐振腔

图 1.14 (a) 为 L-CL 谐振腔，其在并联谐振腔的基础上，在谐振电容上串联了一个

谐振电感构成一个陷波器，通过将陷波器的谐振频率设置在并联谐振频率的右侧可以提升并联谐振腔 ZVS 区域的增益特性，减小变换器的频率调节范围，并有效降低变换器启动过程中的电压和电流应力^[108]。但是，与并联谐振腔类似，L-CL 谐振腔的工作点远离谐振频率点，对变换器的效率提升不利。

图 1.14 (b) 为 LCC 谐振腔，可看作串联谐振腔和并联谐振腔的组合，且串联谐振频率设置在并联谐振频率的左侧。与并联谐振腔相比，谐振腔中引入的串联谐振有利于减小循环能量，提高轻载效率。LCC 谐振电路可以将变压器的寄生电容进行充分利用（用作 C_{r2} ），其输出可以采用 LC 滤波^[110, 111]，也可以采用电容滤波^[92, 109]。

图 1.14 (c) 为 LLC 谐振腔，也可以看作串联谐振和并联谐振腔的组合，其并联谐振频率设置在串联谐振频率的左侧，因而将串联谐振腔的 ZVS 工作区域扩展到了串联谐振频率左侧，电路能够工作在串联谐振频率点实现最优效率。LLC 电路的 L_{r2} 一般直接用变压器的励磁电感实现，电路可以实现原边开关管的 ZVS 开通，并且实现副边整流管的 ZCS 关断，轻载时的环流损耗也很小^[115, 116]，以上优点使得 LLC 电路在工业界得到了广泛的应用。需要说明的是，LLC 也还存在一些优化设计上的难点，如启动电流应力优化、高频下副边 SR 的驱动控制等。

图 1.14 (d) 为 CLL 谐振腔，其增益特性与 LLC 非常相似。与 LLC 电路的并联谐振电感用变压器励磁电感实现相比，CLL 电路的优势在于并联的谐振电感由外部电感实现，变压器的励磁电感可以设置得较大，变压器不需要开气隙，从而消除了变压器磁芯气隙中的漏磁通对变压器绕组导通损耗的不利影响^[114]。因为外加电感引入了额外损耗，在实际应用中需要根据实际情况在 LLC 和 CLL 间进行折中选取。

综合开关网络和谐振腔的研究现状，LLC 谐振电路以其结构简单、软开关性能优良等一系列特点，成为目前应用最为广泛的拓扑之一，近年来高频隔离母线变换器的主要研究成果均是基于半桥或全桥 LLC 电路完成的^[38-42, 53-57, 112, 117-124]。

B. 利用阻抗控制网络进行功率传输的谐振拓扑

一类利用阻抗控制网络进行功率传输的谐振拓扑结构如图 1.15 所示^[125-130]，其结构与图 1.8 的传统谐振电路类似，主要区别是多个逆变单元、特殊的阻抗控制网络以及匹配网络。通过阻抗控制网络的设置，2 个逆变单元的输出分别接有共轭的阻抗 $+jX$ 和 $-jX$ ，匹配网络的作用是过滤高频谐波。在对多个逆变单元采用移相控制后，逆变单元的负载阻抗在基波频率下呈现电阻特性，从而电路的开关管可以实现零电流开关；进一步地，通过匹配网络的配置使得逆变单元的负载阻抗呈现感性，电路能够同时实现零电压

开关和零电流开关。

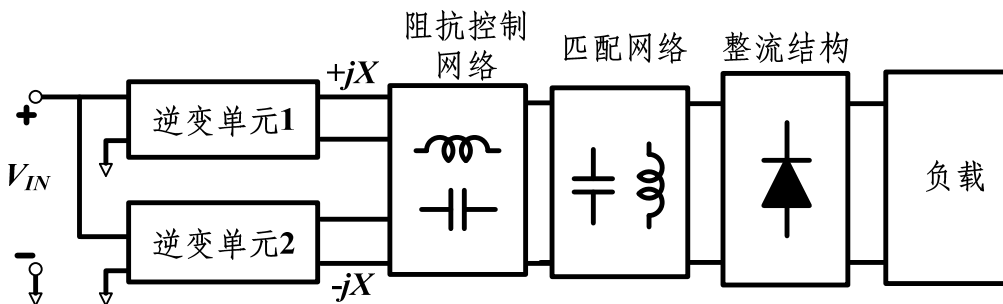


图 1.15 阻抗控制网络谐振电路结构框图

阻抗匹配网络谐振电路的一个突出特点是电路的输出功率只与输入电压、输出电压和电路参数有关，而与负载大小无关，具有可控功率源特性，因而电路使用打嗝控制稳定输出电压。即设定额定输出电压附近的一高一低两个参考值，当输出电压与较低参考值相等时，电路开启，以最优点向输出传输能量，输出电压升高；当输出电压上升至较高参考值时，关闭电路，此时由输出电容向负载传递能量。

该电路的优势是电路始终工作在最佳工作点，电路能在宽电压范围和各种负载工况下保持较高的效率，规避了传统谐振电路中的一些设计难点，如宽频率调节范围、循环量等。但该电路也存在一些劣势，打嗝模式控制中，电路启动过程中的软开关丢失会造成效率的下降，另外，采用打嗝控制给输出引入了低频分量，增大了输入 EMI 滤波器、输出滤波电容的体积，为了弥补这个劣势，需要引入复杂的控制^[131]。

总体而言，阻抗控制网络谐振电路能够在宽工作电压范围内保持较高的效率，但由于元件数量较多，其效率与只有一个无源元件的 LLC 直流变压器相比仍然存在劣势。

1.4.1.3 单开关管软开关拓扑

1.4.1.2 节介绍的软开关谐振电路都需要开关网络将输入电压源转换为交流方波，因而开关网络至少需要是半桥、全桥结构，这些开关网络包含 2 个以上的开关管，适用于较大功率（>200W）的应用场合，对于小功率应用场合而言其结构还是过于复杂。

传统的单开关管 PWM 软开关电路，如有源箝位正激^[132-135]，由于利用漏感能量实现开关管的 ZVS 且输出存在较大的滤波电感，仍然存在 1.4.1.1 节提及的几个限制频率提高的损耗机制，不适用于高频高效高功率密度应用场合。反激电路作为最简单的单管拓扑在小功率场合广泛应用，如图 1.16 所示，当采用准方波（quasi square wave, QSW）控制方式时，电路能够实现开关管的零电压开通，可以有效减少开关管的开通损耗^[136, 137]，但是由于电路工作在断续模式，开关管的关断电流较大，器件的关断损耗较大，且

漏感中的能量会造成开关管的电压过冲和高频振铃，电路需要采用更高耐压的开关管^[138, 139]。

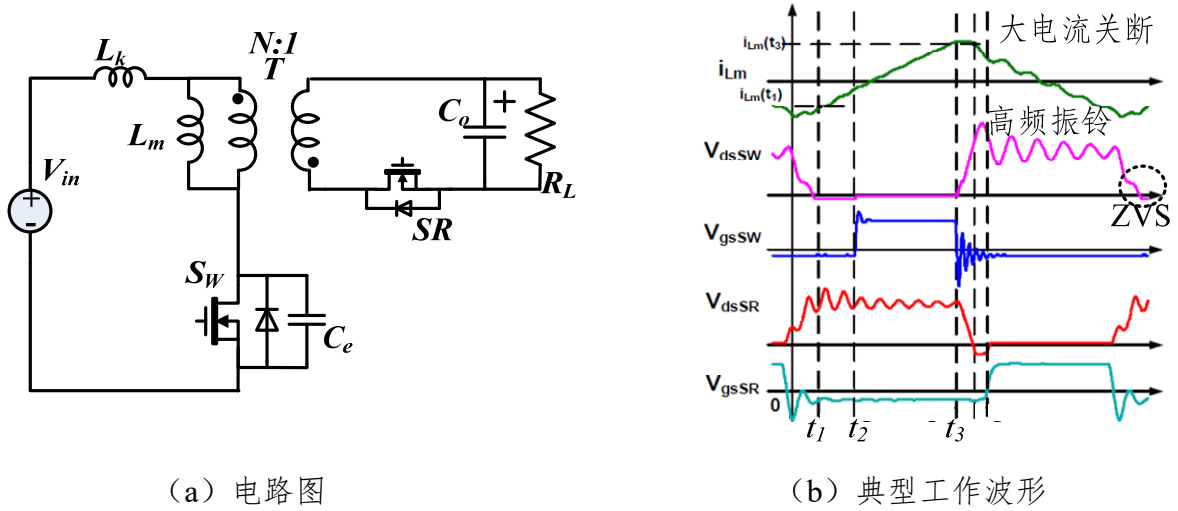


图 1.16 准方波反激电路

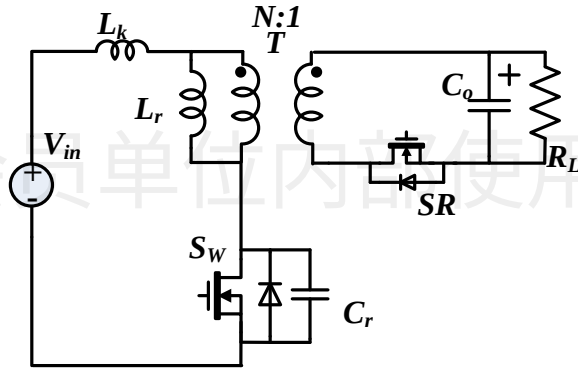


图 1.17 单管软开关正激电路

文献[140]提出了一种单管软开关正激电路，如图 1.17 所示，当变压器原副边的开关管关断时，它利用变压器的励磁电感作为谐振电感来与开关管的寄生电容进行谐振，从而实现开关管的零电压开通，能够消除开关管的开关损耗。但是，当开关管开通时，在忽略变压器漏感的情况下，该电路等效于将输入输出直接并联，考虑到电路中的阻抗很小，电路中的电流实际上为脉冲电流，因而电路的导通损耗较大。实际变压器漏感的存在使得电路中电流的上升率减缓，有利于缓解上述导通损耗机制，但考虑到电路采用固定信号控制，输出电压不具有调节能力的特性，变压器的漏感应当越小越好，以免造成输出电压的下降；此外，变压器漏感中的能量会造成开关管两端电压的振荡，一般考虑设计为变压器励磁电感的 6% 以内。文献[21]在图 1.17 的基础上，进一步将输出电容也用作谐振电容，通过变压器漏感和输出电容的谐振实现了开关管的零电流关断，解决了上

述方案的缺陷，因而这一方案在小功率场合很有潜力。但是输出电容参与谐振的机理限制了负载类型，当负载为容性负载时，电路的负载前需要增加额外的 LC 网络以不影响谐振腔的工作。

除了上述特定的单管正激电路，学术界还对一些适用于小功率应用场合的单开关管软开关谐振电路进行了研究，此处对这些研究成果作一概述。一类单开关管软开关谐振电路将经典的 Class E、Class ϕ_2 开关功率放大器的概念引入了电力电子变换器领域。Class E 功率放大器^[141]的原理框图如图 1.18 所示，该电路在单开关两端并联了一个低阻抗负载网络，使得输入源的能量以谐振的形式传递给输出，并且电路利用谐振的负载电压和负载电流实现了开关管的软开关，减小了开关损耗，适合工作于高频和超高频（very high frequency, VHF, >10MHz）工况^[142, 143]。Class E 电路如图 1.19（a）所示，通过在 Class E 电路开关管两端并联一个两倍基波频率低阻网络，可以推演出 Class ϕ_2 功率放大器，如图 1.19（b），该电路开关管漏源极电压没有二次基波分量，因而其器件电压应力较 Class E 电路低。由于图 1.19 的负载处得到的实际上是正弦电压和电流波形，因而 Class E 和 Class ϕ_2 功率放大器电路可以看作电力电子变换器中的逆变器，结合变压器和整流器即可应用于隔离直流-直流应用场合。

开关功率放大器的 ZVS 特性与负载网络紧密关联，通常源自开关功率放大器的逆变

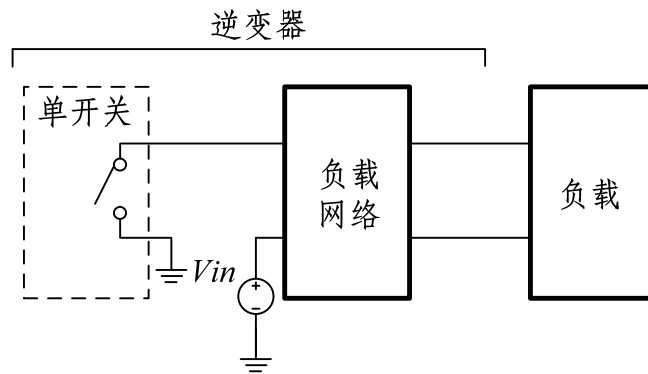


图 1.18 Class E 功率放大器原理框图

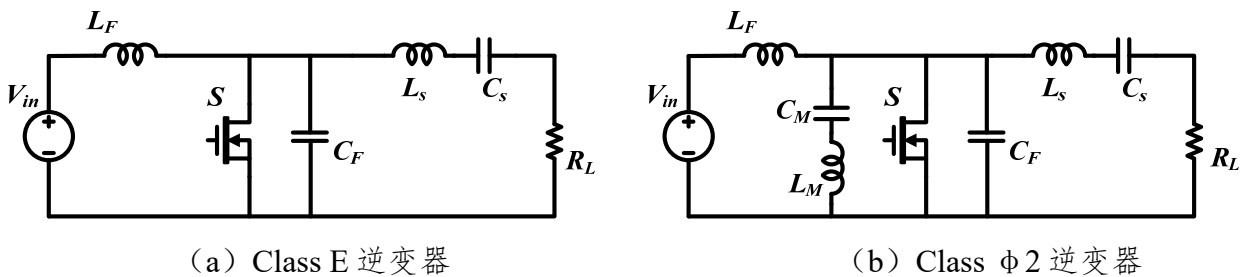


图 1.19 源自开关功率放大器的逆变器

器只能在一个确定负载下实现最佳的 ZVS 特性, 负载电阻偏离这一最佳阻抗会造成 ZVS 特性的丢失。而作为直流-直流电源, 电路的负载需要在空载至满载之间调整, 因而直接在电源中应用开关功率放大器的概念效果不佳。图 1.20 给出了不同负载电阻下 Class E 逆变器开关管漏源极电压的波形, 电路参数如下: $L_F=538\text{nH}$, $L_s=24.2\text{nH}$, $C_F=120\text{pF}$, $C_s=163.5\text{pF}$, 可见最佳 ZVS 特性在电阻为 4Ω 时取得, 其他阻值下开关管或者提前实现 ZVS 或者失去 ZVS。考虑到上述因素, 在电源中应用开关功率放大器的概念需要采用图 1.21 所示的架构, 根据其超高频工作特点许多文献称之为 VHF 变换器架构, 该架构包括逆变级、补偿网络级和整流级, 其中补偿网络级的作用是使得逆变器的等效负载阻抗近似不变, 同时整流级最好也能具有在固定输出电压时输入阻抗近似不变的特性^[144, 145]。

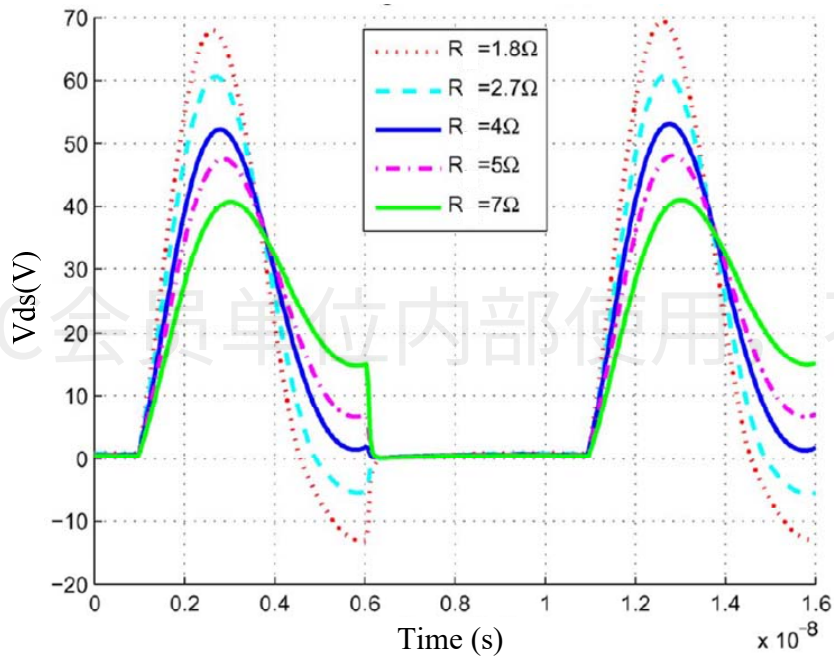


图 1.20 不同负载电阻下 Class E 逆变器开关管漏源极电压的波形

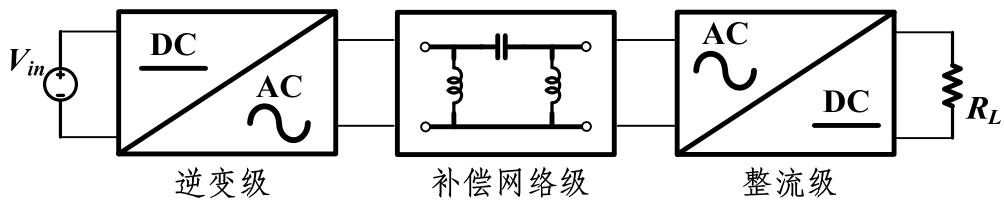


图 1.21 VHF 变换器架构

由于 VHF 变换器超高频的工作特点, 为了避免传统电压型驱动中的容性损耗机制^[146], 电路中开关管的驱动需要采用低损的谐振驱动或自驱动的方式^[147]。VHF 变换器的控制也有其自身特点, 由于 VHF 变换器只能在最优工作点保持 ZVS 特性, 应用传统的

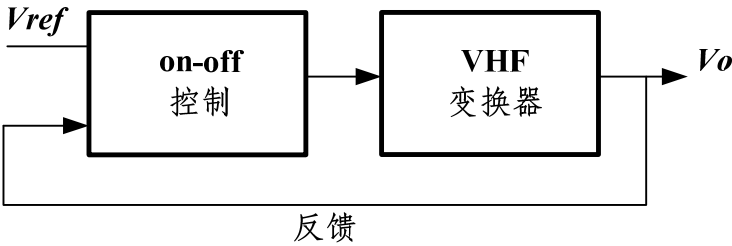


图 1.22 打嗝控制

PWM 和 PFM 控制方式均会导致其 ZVS 特性的丢失，不利于超高频工作下的高效率。实际中对 VHF 变换器的控制广泛采用打嗝模式控制^[148-151]，如图 1.22 所示，这种方法的好处是充分利用了 VHF 变换器的特点，当给定电路驱动信号时，VHF 变换器始终工作在最佳工作点，能够在宽输入电压范围内保持较高的效率。但这种控制方式也引入了低频的纹波，增大了输出滤波器的体积。

总体而言，目前研究机构的 VHF 样机由于采用分立元件，功率密度仍较低，需要在元件集成方向继续发展；另外样机的效率普遍都在 85% 以下，与传统的隔离 DC/DC 相比缺乏竞争力。

1.4.2 高频低损器件的发展

除了软开关谐振拓扑方面的发展和进步，电力电子变换器高频化的另一个主要推动力是高频低损器件的发展。

电力电子器件的发展首先得益于功率半导体材料电气特性的进步。表 1.1 给出了适合电力电子器件的三种典型材料的特性对比。GaN 和 SiC 由于禁带宽度更高，更适合于高温工作。GaN 具有最高的击穿电场强度，所以在相同的击穿电压下，器件的晶圆部分可以更小。GaN 的饱和漂移速率是 Si 的两倍多，因而 GaN 器件的开关速度比 Si 器件更快。

表 1.1 Si、GaN 和 SiC 材料特性对比

	Si	GaN	4H-SiC
禁带宽度 E_G (eV)	1.12	3.4	3.26
击穿电场强度 E_B (MV/cm)	0.23	3.3	2.2
饱和漂移速率 V_S (10^7 cm/s)	1.0	2.5	2.0
电子迁移率 μ (cm^2/Vs)	1500	2000	650
导热系数 λ (W/cm·K)	3.8	1.3	1.5

图 1.23 给出了三种材料的特征导通电阻与击穿电压的关系曲线，图中给出了每种材料的理论极限^[152, 153]和现有不同器件公司的产品特性，可见 GaN 的理论极限比 Si 低三个

数量级。随着 Si 器件的不断进步，Si 器件的性能已经逼近其材料极限，同时，如图中正方形标识所示，采用超级结的结构可以略微突破 Si 性能极限，但成本较高。SiC 具有高导热系数和高击穿电场强度，因而 SiC 器件主要面向高温高压应用场合，现有商用 SiC 器件的典型耐压值为 1.2kV，最大结温高于 200℃。由于 GaN 具有更高的击穿电场强度和电子迁移率，现有 GaN 器件与 Si 器件相比具有更小的特征导通电阻，有望在 650V 以下等级取代 Si 器件，而且 GaN 器件的性能还有很大的提升空间^[154]。总的来说，GaN 器件为电路更加高频的工作提供了新的契机，目前许多研究机构应用 GaN 器件已经成功将电路的开关频率提升至数 MHz。

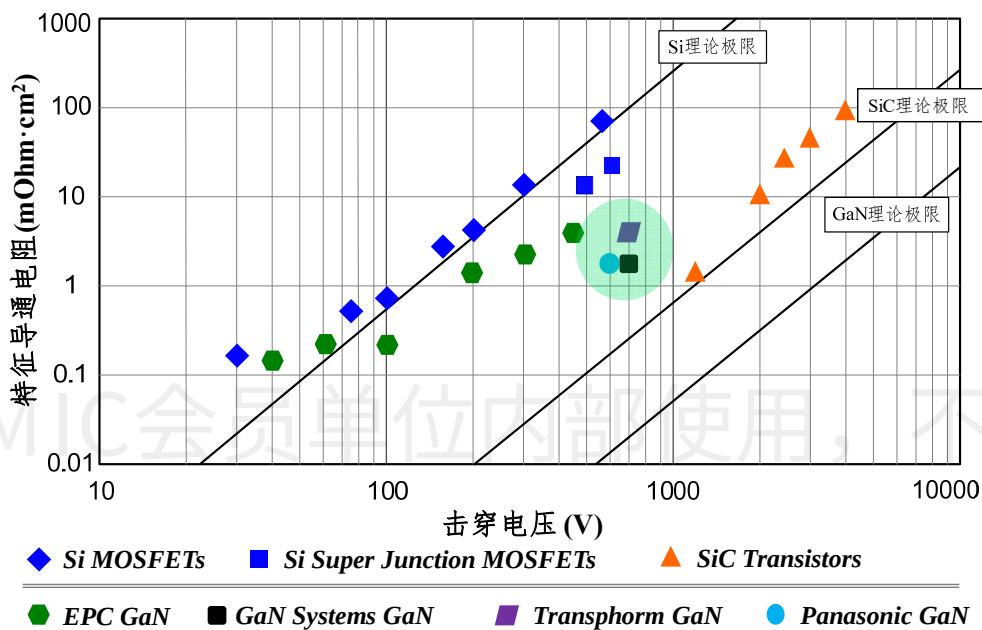


图 1.23 Si、GaN 和 SiC 的特征导通电阻和击穿电压的关系

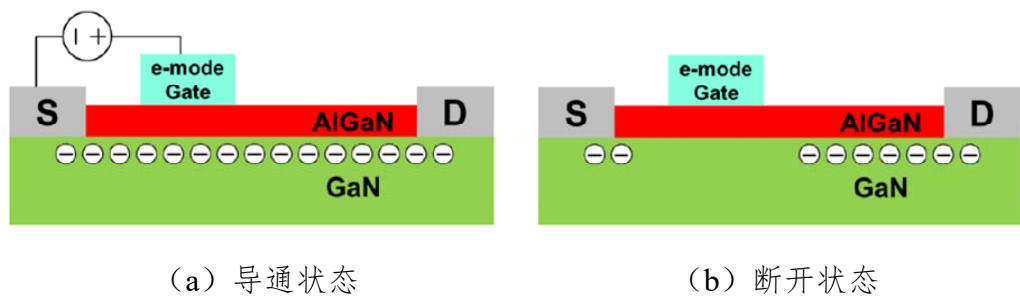


图 1.24 增强型 GaN 器件的基本结构^[154]

虽然 GaN 器件与 Si 器件相比有更好的品质因数（Figure-of-Merits, FoM）^[155]，能够有效提高变换器的性能，但在应用过程中也还有一些需要规避的问题和需要应对的挑战。

增强型 GaN 器件存在反向导通压降大的问题。增强型 GaN 器件的基本结构如图 1.

24 所示, 可见 GaN 器件是对称性结构, 为了减小驱动回路的电感, 门极和源极距离较近。当在门极和源极间施加电压 V_{gs} 时, 器件的漏源极间形成电子沟道, 器件导通; 当门极和源极之间的电压低于开通阈值时, 门极下的电子沟道阻断, 器件关断。GaN 器件平面对称型的结构决定了当门极和漏极间的电压达到开通阈值时, 器件的沟道也会导通。如图 1.25 所示, 当存在反向电流时, 反向电流首先会给漏源极结电容充电, 漏极电平比源极电平低, 当器件的反向电压使得 V_{GD} 达到器件开通的阈值电压时, 反向电流即从沟道流过。器件的反向导通压降由反向导通电流、器件跨导、开通阈值电压和门极电压决定。为了缓解增强型 GaN 器件反向导通压降大带来的问题, 有文献提出优化死区时间^[156]、反并联肖特基二极管、控制门极电压的三电平驱动器^[157]等方法。

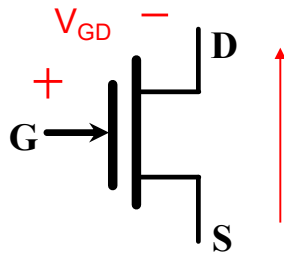


图 1.25 增强型 GaN 器件的反向导通

GaN 器件的开关速度非常快, 对器件封装引入的寄生参数及电路布局提出了更高的要求^[158, 159]。GaN 器件的门极电荷和输出电容均比 Si 器件低得多, 因而电路开关暂态中的 dv/dt 和 di/dt 要比 Si 器件大 3~5 倍。 di/dt 会通过器件的共源极电感影响器件的驱动, 而 dv/dt 会通过电路的寄生电容对电路的正常工作造成干扰, 这些问题都需要在电路设计中予以考虑。

1.4.3 高频磁元件技术

在隔离直流-直流变换器中, 变压器和电感等磁元件占据了电路 30%~50% 的面积, 其损耗也占据了电路总损耗的较大部分。为了实现电源的高效率高功率密度, 对高频隔离变换器中的变压器元件进行优化设计十分关键^[160]。本节主要对平面变压器设计的最新进展进行概述。

传统的变压器采用多股导线环绕磁芯磁柱的方式进行绕制, 这种制作流程无法实现自动化生产, 且存在成本较高、制成的变压器参数一致性差等问题。当变换器的工作频率提高至 300~500kHz 时, 因为变压器的匝数较少、磁芯尺寸较小, 电路的变压器绕组可以采用多层 PCB 板实现, 而变压器的磁芯可以通过 PCB 上的挖孔和 PCB 板装配在一起, 这种变压器称为平面变压器。平面变压器具有尺寸小、散热性能好、可重复性好、

参数一致性好等优点，同时，采用 PCB 绕组的平面变压器还可以实现多种复杂的绕组排布结构^[161]。

在高频平面变压器的绕组优化设计中需要应对以下问题：

1、绕组交流导通损耗。因为高频涡流效应（集肤效应和邻近效应）的存在，变压器的绕组电流分布趋于不均匀，需要增加原副边绕组的交错并联程度来抑制高频效应的不利影响，且高频电流流通的回路需要越小越好。此外，在低压大电流的应用场合，通常采用多个绕组并联的方式减小绕组的导通损耗，这时在优化绕组排布时还需要考虑并联绕组的均流问题。

2、端部损耗。如图 1.26 所示，因为绕组两个端子的电流流向相反，如果绕组的两个端子在布局时距离较近，则两个端子中的电流会相互吸引，这会增加绕组电流的不均匀度，增加绕组的导通损耗^[57]。

3、磁芯气隙的扩散磁通对绕组的不利影响。高频谐振拓扑通常会利用变压器的励磁电流来实现开关管的软开关，且高频变压器的励磁电感值较小，变压器磁芯中需要增加气隙。而气隙处空气的磁导率较小，因而磁芯中的磁通会在气隙处向外扩散，如果在气隙附近存在变压器绕组，则绕组中的电流分布会因为这些扩散磁通而变得不均匀，增加了导通损耗。

4、变压器寄生电容。尽管平面变压器有诸多好处，但是与线绕变压器相比，平面变压器的原副边绕组相对面积较大，导致变压器的寄生电容大，不仅会对电路的软开关性能造成影响，还会导致较大的共模电流^[54, 162]，在实际设计中需要予以考虑。

学术界很多研究机构对低压大电流平面变压器的设计问题进行了探究。文献^[163]揭

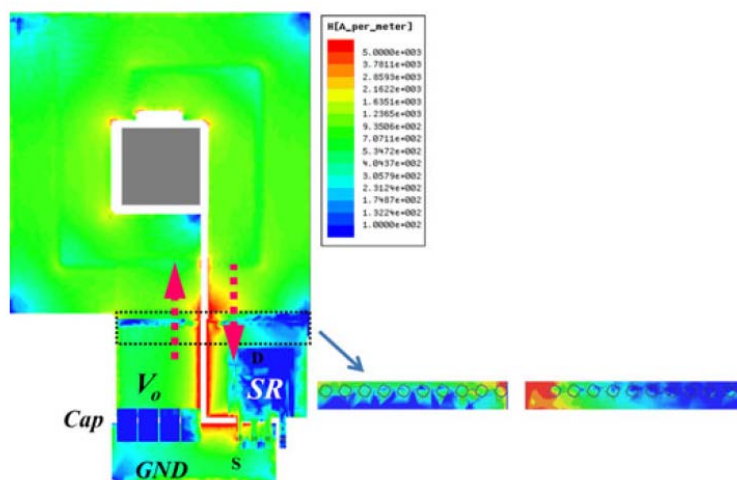


图 1.26 绕组端部损耗示意

示了高频变压器的端部损耗,提出了将多个变压器副边绕组先与整流管、输出电容连接,再在输出电容后进行直流侧并联的方式减小交流端部损耗;但这一设计中变压器的原边绕组仍采用绕线制作,且原边绕组也采用多个并联的形式,存在绕组均流问题。文献[164]借助磁仿真工具展示了绕组交流端部损耗的损耗机制,并对上述方案进行了改进,变压器的原边绕组采用串联的方式,通过优化原副边绕组的排布方式提高了并联副边绕组中电流的均流度;但是因为原边绕组仍采用线绕形式,方案较复杂,且副边绕组的均流程度不能得到保证。

当变压器原副边绕组均采用 PCB 铜层实现时,文献[43]指出利用单块多层 PCB 板和传统的单中柱磁芯实现多个由副边绕组、整流管、输出电容构成的高频回路的做法存在副边高频回路面积较大的问题,会导致较大的端部损耗。这是由于整流管只能布局在 PCB 的顶层和底层,而变压器绕组端子附近的面积有限,很难同时减小多个高频回路的面积。该文献据此提出了利用矩阵变压器的概念减小高频回路面积、减小端部损耗,同时针对传统矩阵变压器磁芯个数较多的问题,还提出了磁通抵消的概念,减小了变压器磁芯的尺寸、减小了磁损;但是,这一设计采用了 12 层板,且存在多个连接不同层副边绕组的过孔。需要说明的是,矩阵变压器实际上是把单个磁柱单块 PCB 的绕组“摊开”到多个磁柱上,除了这种设计,还可采用单个磁柱、多块 PCB 的方式解决多个副边高频回路端部损耗的问题^[165],但需要考虑多块 PCB 之间的连接。

文献[55-57]基于矩阵变压器的概念对高压输入、低压大电流输出的平面变压器进行了进一步地优化设计,这几个设计中均采用了成本较低的 4 层板。在变压器副边绕组只有 1 匝的情况下,将副边整流管和输出电容集成到 PCB 表层的副边绕组中,这种设计消除了高频回路中相互靠近且电流相反的绕组部分,变压器的端部损耗得到了最大程度的减少;同时变压器的副边绕组均在表层,变压器也没有连接副边绕组的过孔损耗。另外一方面,因为原边绕组是串联结构,且原副边绕组的排布实现了较好的交错并联,这种结构能够保证多个副边绕组中的电流均衡。需要说明的是,上述设计是学术界探索简化变压器绕组结构的一个代表性方向,但并不是唯一的选择。

在考虑减小端部损耗的基础上,采用多层 PCB 板实现低压大电流的变压器仍是一个研究热点^[112, 166-168]。因为多层 PCB 绕组的并联减小了单层绕组中流过的电流,有利于减小绕组导通损耗,但需要优化设计绕组的排布方式,尽可能增加并联绕组间的电流均衡程度;同时多层 PCB 绕组的并联需要过孔连接,这部分过孔引入的损耗会部分抵消绕组并联的好处,在实际设计时可通过仿真软件进行折中考虑。

1.4.4 高效高密母线变换器的关键技术研究现状小结

综上所述，高频高功率密度母线变换器的设计是一个需要融合拓扑、功率器件和磁元件等关键技术的重要研究课题。尽管现有研究已经取得了较为丰富的成果，但仍存在需要解决的问题，总结如下：

- **缺乏高效的单管谐振拓扑的问题：**面向较大功率（>200W）的应用，业界可以选择软开关性能优良的 LLC 谐振拓扑实现高效、高功率密度的母线变换器；但是，面向功率小于 200W 的应用，目前的单开关管软开关拓扑均存在各自的局限，无法达到高效高功率密度的设计目标。如何实现高效的单开关软开关拓扑，是一个十分有意义的研究课题。同时，新型的高效高频拓扑将有助于充分发挥新型功率器件较传统硅功率器件的性能优势。
- **磁元件的优化设计问题：**高频下的平面型磁元件需要考虑两方面的因素，一是绕组显著的涡流效应；二是复杂的寄生参数。尽管现有的研究给出了一些参考设计方向，但不同的磁元件结构和磁元件电气指标都会给平面磁元件引入不同的优化设计侧重点和绕组布局策略，需要具体问题具体分析。

1.5 本文研究内容

本文结合近年来工业界 DC/DC 变流器高频化、模块化和功率集成的趋势，针对工业应用现有小功率隔离型 DC/DC 电源模块无法满足未来功率密度、效率需求的问题，基于高效灵活的中间母线供电架构，从变换器拓扑与控制、元器件优化设计的角度研究了全谐振软开关的高效、高密度、低成本的 DC/DC 变换方法，以满足小功率中间母线供电架构的应用需求。在所提出的单管全谐振软开关正激电路的基础上，本文进一步研究了单开关全谐振软开关拓扑的电压应力抑制方法、启动控制策略和轻载效率提升策略。本文的主要内容包括如下：

第二章，针对现有隔离型谐振软开关拓扑方案复杂的问题，通过研究现有电压源输入型软开关谐振腔的结构，揭示了谐振腔结构对拓扑中开关网络的限制。在此基础上，本文从突破谐振腔结构出发，提出电流源输入型和电流源输出型全谐振单元及相应的拓扑推演方法，解决了小功率应用场合缺少高效的单管谐振拓扑的问题。进一步地，提出对基本全谐振单元进行系统组合和扩展的方法，推演出电流源型全谐振软开关拓扑族，拓展了所提出功率变换方法的应用范围。最后通过详细分析所提出新型全谐振单元的电气特性，包括单位增益特性、软开关实现条件、开关管的电压应力和输入电感的感值选取等，为所提出拓扑族的合理设计和应用提供理论依据。

第三章，针对所提出的单管谐振正激电路存在的过高电压应力的问题，提出电流源输入型副边箝位谐振正激电路，因为可以使用耐压较低的开关管，电路的效率性能得到很大的提高。基于该电路工作原理的分析，给出电路的关键参数设计和优化考虑，为电路的优化设计提供指导。考虑到单管谐振电路启动过程的特殊性，文中对单管谐振正激电路的启动问题进行了分析，提出一种利用开关器件恒流工作区的软启动方法，实现输出电压的缓慢建立，同时减小启动过程中谐振腔的电流过冲以及开关管的电压过冲。最后，通过实验对电路的工作原理进行了验证。

第四章，基于有源箝位谐振正激电路的分析和设计，进一步提高了单管谐振电路的效率性能，尤其是轻载效率性能。首先详细分析有源箝位谐振正激电路的工作原理、关键参数设计和优化考虑，重点揭示电路的箝位电容电压随控制参数灵活变化的特性，从而保证了电路可以在不同工作点实现全软开关特性和单位增益特性。在综述传统谐振电路轻载效率提升策略的基础上，介绍一种变导通时间控制策略，通过在不同负载下改变电路的导通时间，该策略解决了轻载时全谐振 DC/DC 变换器中变压器磁芯损耗比重太大的问题，大幅提高了轻载效率。最后通过实验对电路的工作原理和轻载效率提升策略进行了验证。

第五章为全文的总结和展望。

仅限PMIC会员单位内部使用，不得外传

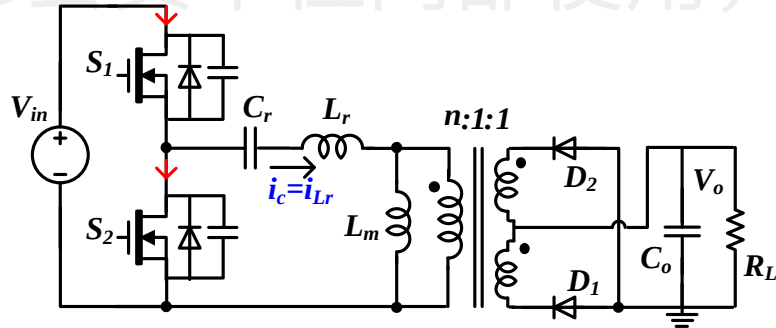
第2章 电流源型全谐振软开关单元及其拓扑构建

在第一章介绍的中间母线变换架构中，现有的高效高功率密度母线变换器普遍采用隔离谐振拓扑。针对现有隔离型谐振拓扑方案复杂的问题，本文提出一种新型单开关全谐振软开关单元，该谐振单元在简化谐振腔结构的同时保持了开关管的全软开关特性。基于该全谐振软开关单元，本章还提出系统的组合和扩展方法，推演出了电流源型全谐振直流变压器拓扑族，该族拓扑涵盖了单管、桥式、推挽等拓扑，适合构建不同电压和功率等级的高效高功率密度母线变换器。

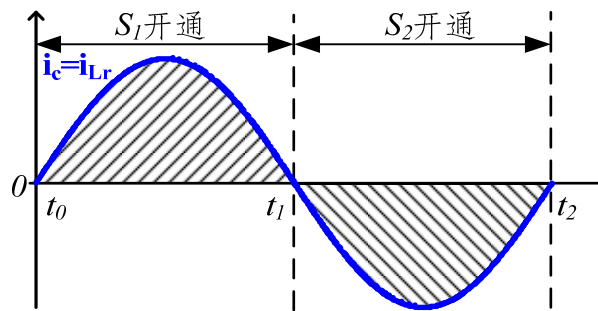
2.1 新型谐振单元的推演

LLC 谐振直流变换器因为其优异的软开关特性成为目前应用最为广泛的 DC/DC 变换拓扑，它包含一个由谐振电容、谐振电感和励磁电感构成的三元件谐振腔，其中谐振电容和谐振电感组成的串联谐振腔支路是不可或缺的部分。LLC 拓扑的变压器原边结构均是半桥或全桥，结构比较复杂，且没有对应的单开关拓扑，本节基于串联谐振腔支路的分析揭示这一现状的原因。

2.1.1 直流变换器的串联谐振腔分析



(a) 电路拓扑

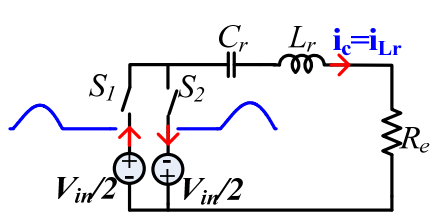


(b) 谐振腔电流

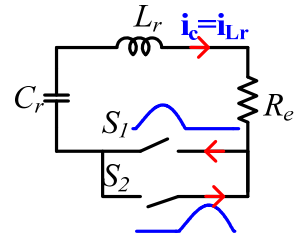
图 2.1 半桥串联谐振电路

图 2.1 (a) 给出了半桥串联谐振直流变换器的电路图，图中以箭头的形式给出了开关管电流、谐振腔电流的参考方向。当工作在谐振频率点时，该电路典型的谐振腔电流波形如图 2.1 (b) 所示，在 t_0 时刻电流从零开始谐振。这里为了简化分析，忽略开关切换过程。下面首先分析该电路中谐振电容的安秒平衡。当 S_1 导通时，一个正电压施加在谐振腔上，谐振腔电流为正弦半波，考虑到 S_1 电流和谐振腔电流的参考方向相同，流过 S_1 的电流为单向正值；当 S_2 导通时，一个负电压施加在谐振腔上，谐振腔电流为正弦波的负半周，考虑到 S_2 电流和谐振腔电流的参考方向相反，流过 S_2 的电流也是单向的。因此，开关管 S_1 和 S_2 均能被看做单向开关。根据基波等效法，变压器和副边整流结构可以等效成一个电阻 R_e 。因此，包含单向开关的串联谐振变换器可以等效成图 2.2 (a)。需要注意的是，谐振电感 L_r 可以只是变压器的漏感，也可以是变压器漏感串联一个外加电感。

从电路等效角度看，图 2.2 (a) 中单向开关及电压源构成的串联支路可以用其中流过的半波电流等效，则图 2.2 (a) 可以进一步简化为图 2.2 (b)，图中利用半波电流符号和电流参考方向箭头表示半波电流源。可见，由于 C_r 是与 L_r 以及 R_e 串联，为了满足 C_r 的安秒平衡，谐振腔中的电流必须双向流动，因而需要两个单向开关来分别提供谐振腔中正向和负向的电流。如果直接将其中一个开关去除来构建单管拓扑，则不能保证谐振电容的电压平衡，谐振电容电压会单向增大直至与输入电压源相等，导致电路失效。综上所述，串联谐振单元的内在特性决定了其没有对应的单管谐振拓扑。



(a) 串联谐振电路等效电路



(b) 图 (a) 的电流源等效图

图 2.2 半桥串联谐振电路等效电路

2.1.2 新型电流源型谐振腔

由于目前最实用的谐振拓扑技术没有对应的单管谐振拓扑，因而需要构建只有一个开关管的新型零电压零电流谐振腔，以推演出结构简单且能够实现零开关损耗的单管谐振拓扑，此外，该拓扑还应当能够克服现有单开关谐振拓扑的一些缺陷，如轻载需要额外的打嗝控制等。

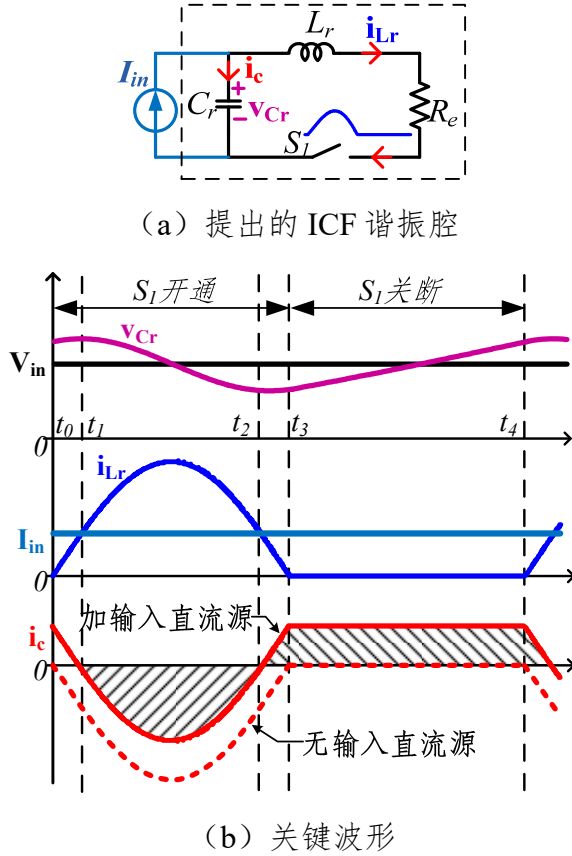


图 2.3 电流源输入型谐振腔及其关键波形

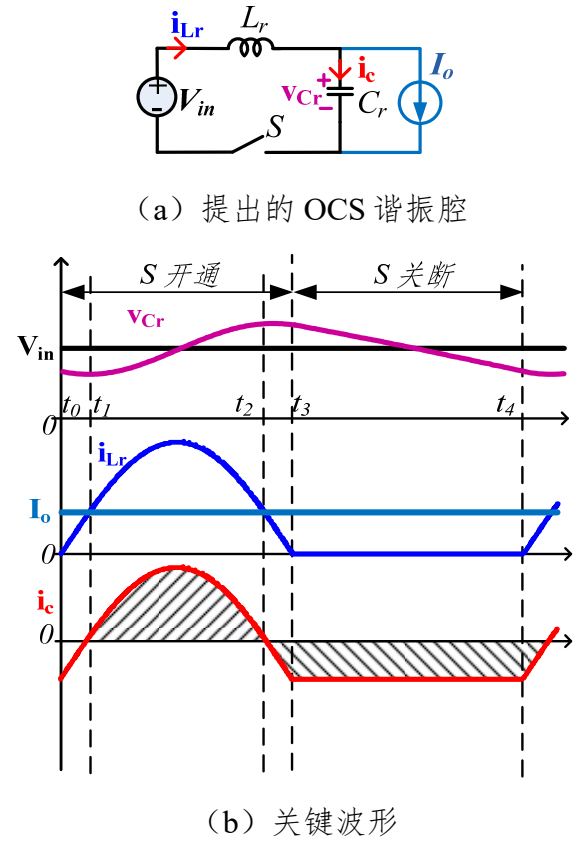


图 2.4 电流源输出型谐振腔及其关键波形

基于上节揭示的串联谐振单元的内在特性，构建单开关管谐振腔的实质是要解决谐振腔中谐振电容的安秒平衡问题。图 2.3 (a) 提出一种构建思路，即一种电流源输入型单管谐振腔，图 2.3 (a) 与图 2.2 (b) 的差别在于增加输入端的电流源并减少了一个开关管。由于只有一个开关提供电流流通过径，谐振电感和开关管中只有正向电流可以流通，如图 2.3 (b) 所示。只考虑图 2.3 (a) 虚线框中的部分，由于谐振电容与谐振电感及开关管串联，谐振电容电流如图 2.3 (b) 中虚线所示为单向负值（谐振电容与谐振电感电流参考方向相反），无法实现谐振电容的安秒平衡。通过在谐振电容 C_r 上并联一个电流源，等效地在谐振电容电流上叠加了一个直流电流分量，根据 KCL，电容电流 i_c 向正方向抬高了同样的直流分量，进而 i_c 实现了双向流动。如图 2.3 (b) 所示，当谐振腔工作时，一个开关周期内电容电流正值所包围的面积等于负值所包围的面积，实现了谐振电容的安秒平衡，这一新型谐振腔可以周期性地工作完成功率传输。图 2.3 (a) 所示的谐振单元本文称为电流源输入型谐振单元（input-current-fed cell, ICF cell）。

根据电路的对偶原理，还可推演出另一种零开关损耗单管谐振腔，其结构和关键波形如图 2.4 所示。在这个结构中，输出侧是一个与谐振电容并联的电流源，为谐振电容

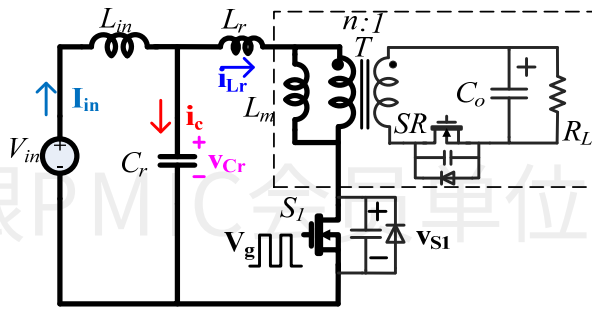
电流提供直流分量。该谐振单元本文称为电流源输出型谐振单元（output-current-sink cell, OCS cell）。

这里所提出的两种零开关损耗单管谐振腔都具有位于直流侧的谐振电容，其分别与输入或者输出电流源并联，因而该谐振电容称为直流侧谐振电容，这两种谐振腔被称为电流源型谐振腔。又由于这两个谐振腔推演出的拓扑能够实现开关管的零电压开通、零电流关断，这两种谐振腔进一步被称为电流源型全谐振腔。

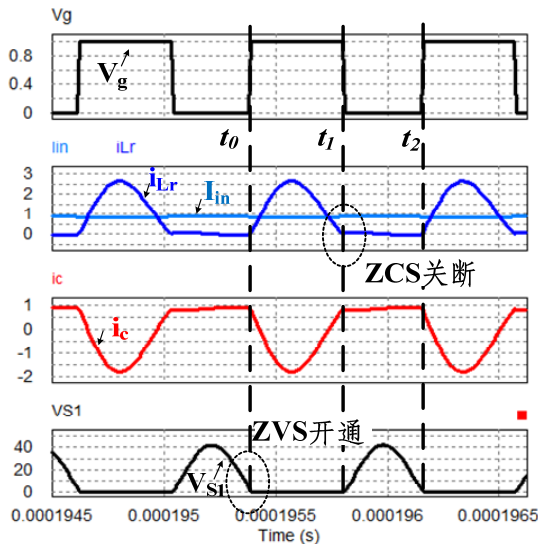
2.1.3 单管谐振拓扑推演及仿真验证

图 2.3 和图 2.4 所示的两种基本谐振单元可以直接推演出单管谐振拓扑，下面首先给出其推演过程，本章提出的其它复合谐振腔的拓扑推演均可借鉴这两种基本谐振腔的推演过程。

从图 2.3 电流源输入型谐振腔推演出的单管谐振正激电路如图 2.5（a）所示，其推

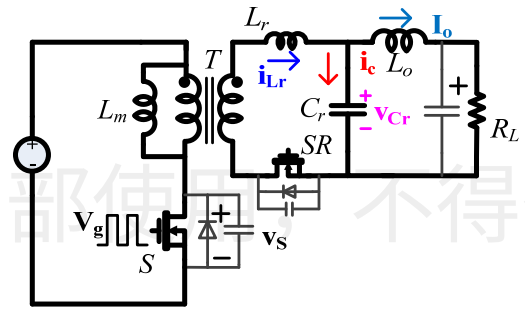


(a) 从 ICF 单元中推演的谐振正激电路

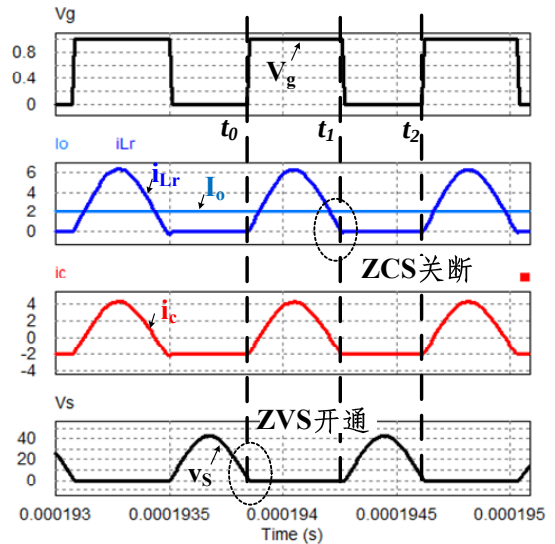


(b) 仿真波形

图 2.5 电流源输入型谐振正激电路



(a) 从 OCS 单元中推演的谐振正激电路



(b) 仿真波形

图 2.6 电流源输出型谐振正激电路

演过程如下：

步骤一：将输入电流源用输入电压源串联一个较大的电感实现，需要注意的是，该电感的电感值需要远大于谐振电感 L_r ，以保证电流源特性；

步骤二：将等效电阻 R_e 转换回实际电路，即变压器和副边整流电路，如图中虚线框所示（与图 2.2 的等效过程相反）。

为了说明电流源输入型单管谐振正激电路的软开关性能，图 2.5 (b) 给出了该电路的一例仿真结果。电路参数如下： $V_{in}=12V$ ， $V_o=5V$ ， $P_o=10W$ ， $L_{in}=1.5\mu H$ ， $L_r=70nH$ ， $C_r=141nF$ ， $L_m=20\mu H$ ，变压器的变比为 7:3，电路的输入输出电压比即为变压器的变比。电路中变压器及变压器副边开关管的结电容均等效地并联到原边开关管两端，总的等效电容为 $0.4nF$ 。 S_I 和同步整流管 SR 由相同的信号 V_g 控制。 V_{SI} 是主开关管 S_I 的漏源极电压，谐振电流 i_{Lr} 也是开关管电流。如图中虚线框所示，开关管 S_I 实现了零电流关断和零电压开通(Zero-Voltage Switching and Zero-Current Switching, ZVZCS)，验证了 ICF 谐振腔的 ZVZCS 特性。从电流源输出型谐振腔推演出的单管谐振正激电路如图 2.6 (a) 所示。输出电流源由输出滤波电感和负载构成，变压器以双端阻抗匹配网络的形式插入到基本的 OCS 谐振腔中。基于图 2.6 (a) 电路所做的 10W，12V-5V 的仿真结果如图 2.6 (b) 所示，同样地，其 ZVZCS 特性也得到验证。

为了更好地理解所提出的谐振腔的工作原理，这里简单分析由基本的 ICF 单元推演出的谐振正激电路的工作模态。以图 2.5 (b) 仿真波形所示的一个开关周期为例，一个开关周期可以分成两个工作模态，每个模态的等效电路参见图 2.7。

模态 1 (t_0-t_1)：当开关管 S_I 的电压下降至其最小值（接近 0）时， S_I 实现零电压开通，模态 1 开始。在 t_0 时刻，主开关 S_I 和 SR 均开通，输出电压施加在变压器上。励磁电感电压被箝位在 $n*V_o$ ，励磁电流线性上升。 L_r 开始与 C_r 谐振，谐振电流为正弦波。由于在 t_0 时刻 i_{Lr} 接近 0，开关管实现零电流开通。

模态 2 (t_1-t_2)：在 t_1 时刻， i_{Lr} 与励磁电流相等， S_I 和 SR 均关断，模态 2 开始。此时励磁电流接近 0， t_1 时刻开关管实现了零电流关断。因为 SR 关断且其体二极管反向偏置，变换器输出侧与输入断开，使得 L_m 可以参与谐振。在这一模态中，输入电流源给谐振电容充电。考虑到 C_r 远大于由原副边开关管及变压器的寄生电容构成的等效电容 C_e ， C_r 在这一模态中可以被看作是电压源。这一模态中的谐振电路由 C_r 、 L_r 、 L_m 和 C_e 构成。开关管 S_I 电压 v_{SI} 从零开始谐振上升并呈正弦波形，电路利用开关管漏源极电压实现励磁电感的磁复位。当 v_{SI} 下降至其最小值时，模态 2 结束，此时开通 S_I ，下一周期开始。

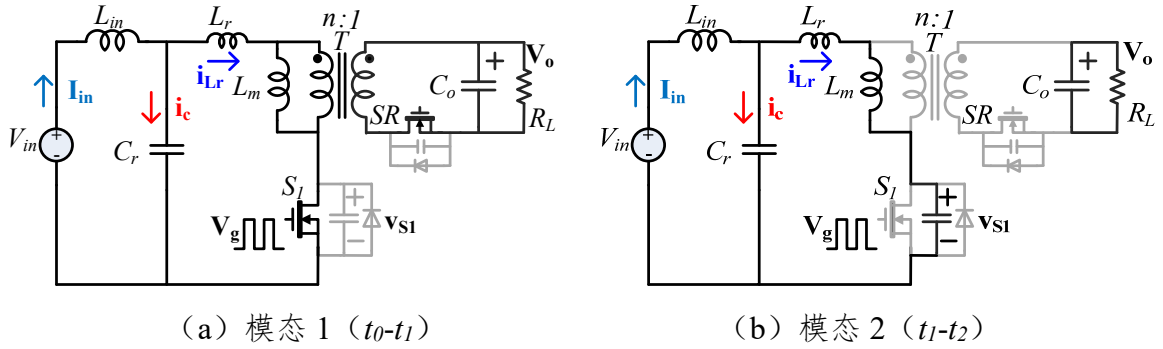


图 2.7 谐振复位正激不同模式的等效电路

2.1.4 适合更高功率的复合谐振单元

2.1.2 节提出的基本谐振腔还可以用来构建复合谐振腔，即双端谐振腔，根据这些复合谐振腔，可以推演出桥式、推挽等拓扑，从而能够适应更高功率的应用场合。考虑到 ICF 谐振腔与 OCS 谐振腔非常相似，这里以 ICF 谐振腔为例分析复合谐振腔的构建过程。

两个基本的 ICF 单元可以通过一个具有两个原边绕组和一个副边绕组的三绕组变压器以并联或串联的形式连接，分别如图 2.8 (a) 和 (b) 所示，于是构成了两种基本的双端谐振腔。需要注意的是，两个基本单元所对应的原边绕组同名端相反。在两种结构中，两个基本单元均交错工作。当 S_1 开通时，单元 1 为变压器提供正向伏秒；当 S_2 开通时，单元 2 提供负向伏秒，保证了变压器的伏秒平衡。注意到两种基本双端谐振腔的变压器副边结构不影响变压器原边的连接，在以下推演更具体的双端谐振腔时，将不考虑变压器的副边电路。

通过重新排列基本单元的位置，图 2.8 (a) 所示的并联型谐振腔可以绘制为如图 2.9 (a)，它的两个基本单元的交错工作方式如图 2.9 (b) 所示，图中给出了两个单元的工作时段和对应开关管的通断状态，参见图 2.3，这里利用半波谐振电流表征一个单元

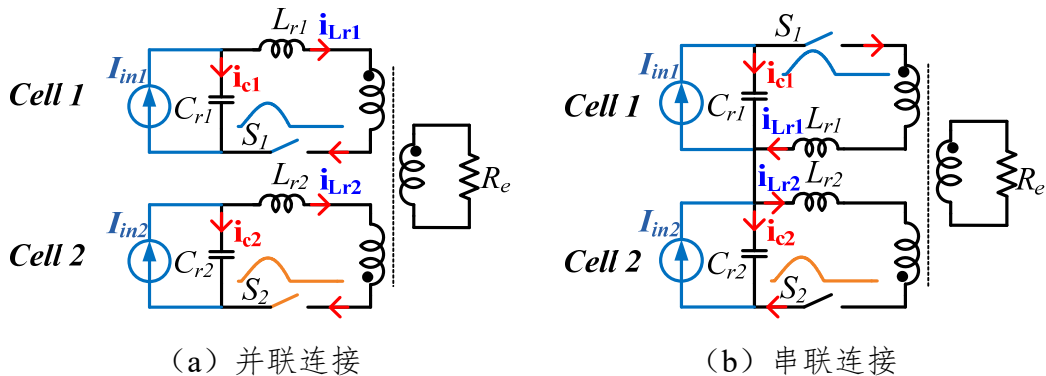


图 2.8 两个谐振单元的基本连接方法

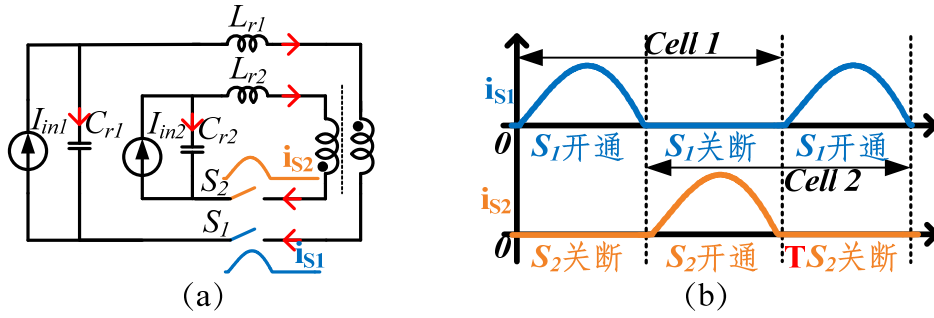


图 2.9 (a) 两个基本单元直接并联；(b) 该复合单元交错工作方式

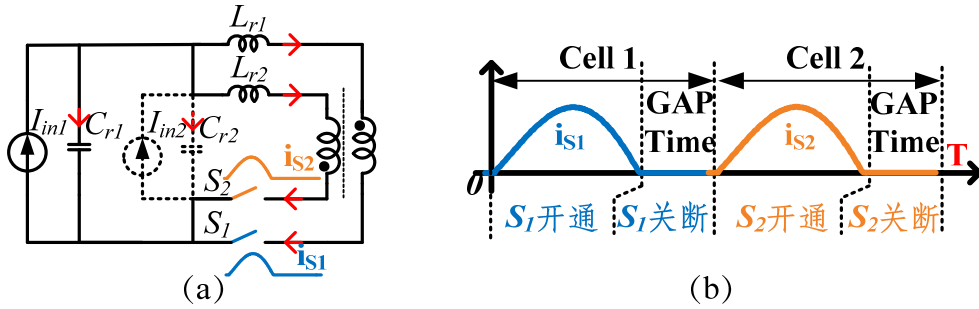


图 2.10 (a) 两个基本单元并联并共用谐振电容；(b) 该复合单元交错工作方式

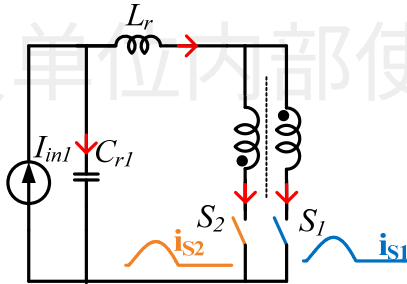


图 2.11 两个基本单元并联且共用谐振元件

的工作时段，从时刻 0 至时刻“ T ”为一个开关周期。图 2.9 (a) 的两个基本单元还可以共用输入电流源和谐振电容，如图 2.10 (a) 所示。图 2.10 (b) 给出了这一谐振腔的交错工作方式，其与图 2.9 (b) 的差别在于，为了满足共用谐振电容的安秒平衡，需要两个开关管同时关断的一段“死区”时间。此外，注意到两个基本单元的工作时段没有重叠，因此，图 2.10 (a) 中的两个谐振电感也可以共用，如图 2.11 所示。通过将图 2.9 (a) 和图 2.11 中的变压器副边绕组和等效负载用一个中心抽头整流结构实现，将输入电流源用输入电压源串联输入滤波电感实现，相应的两种谐振推挽电路拓扑分别如图 2.12 (a) 和 (b) 所示，图中可从元件的下标区分不同的基本谐振单元。这里给出了基于图 2.12 (b) 的一例功率为 120W、电压指标为 48V-12V 的电路仿真结果，如图 2.13 所示。电路参数如下： $V_{in}=48V$, $L_{in}=6\mu H$, $L_r=400nH$, $C_r=200nF$, $L_m=90\mu H$ ，电路中寄生电容等效并

联到原边 MOSFET 两端，总的等效电容值为 0.5nF ；变压器的变比为 $4:1:1$ 。 V_{g1} 和 V_{g2} 是驱动信号， i_{Lr} 和 i_{Lm} 分别是原边谐振电流和励磁电感电流， V_{S1} 和 V_{S2} 是开关管的漏-源极电压， V_{Cr} 是谐振电容电压。由图中仿真波形可见电路具有良好的 ZVZCS 性能，在两个开关管开通前，漏-源电压已经下降到零，开关管实现了零电压开通；同时，在开关管关断时， i_{Lr} 与 i_{Lm} 相等，此刻 i_{Lm} 很小，电路实现了准零电流关断。由于共用了谐振电容，电路的交错方式与图 2.10 (b) 相同。

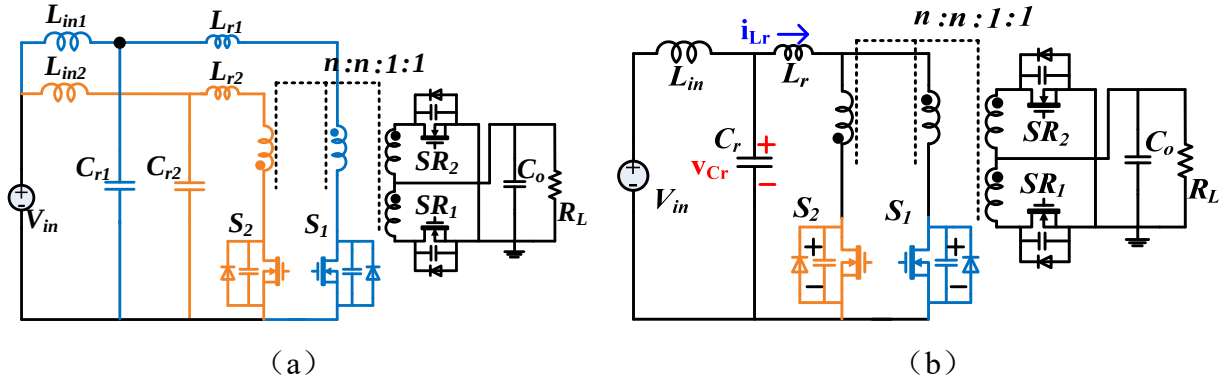


图 2.12 谐振推挽拓扑 (a) 从图 2.9 (a) 推演；(b) 从图 2.11 推演

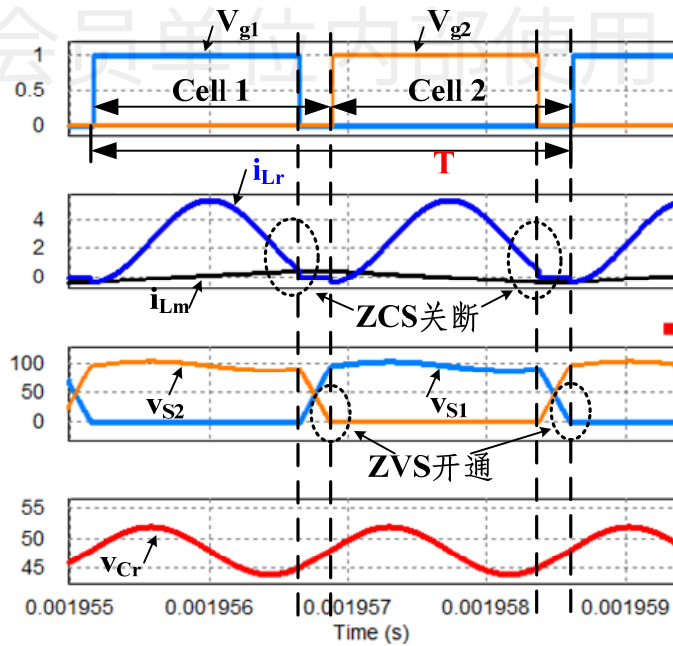


图 2.13 谐振推挽电路仿真波形

除了上面提到的推挽结构，还有一些其他的开关网络结构可以保证励磁电感的伏秒平衡，比如全桥和半桥。如图 2.14 (a) 所示，图 2.9 (a) 中的原边绕组和开关管可以用一个原边绕组和一个 H 桥结构代替，从而简化变压器的设计。当 S_{11} 、 S_{12} 导通时，正向伏秒施加在变压器上，当 S_{21} 、 S_{22} 导通时，负向伏秒施加在变压器上。同样的概念应用

到图 2.10 (a) 和图 2.11 中, 可得到相应的 H 桥结构双端谐振腔, 如图 2.14 (b) 和(c) 所示。

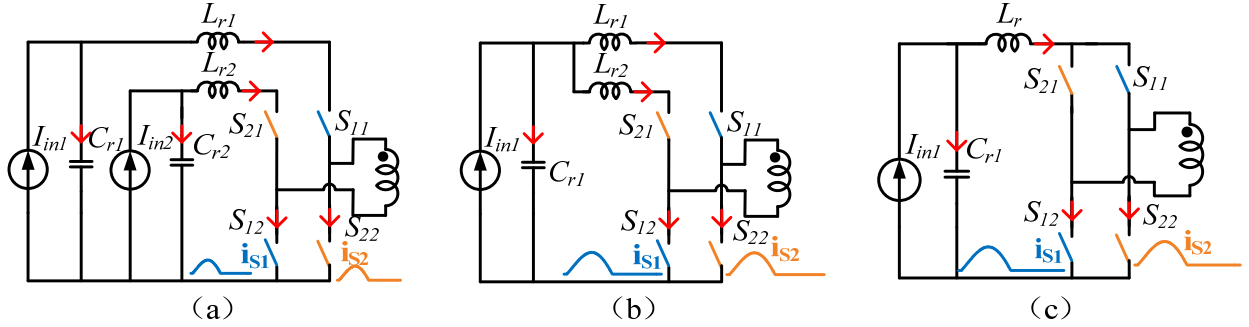


图 2.14 H 桥式双端复合谐振单元 (a) 从图 (a) 推演; (b) 从图 (a) 推演; (c) 从图 2.11 推演

半桥结构的双端谐振腔可从图 2.8 (b) 所示的谐振腔串联连接图得到, 图 2.8 (b) 的原边绕组和开关管用一个原边绕组和半桥结构替换。这里谐振电感也可以被两个基本组成单元复用, 因而只需要一个谐振电感。此外, 因为两个输入电流源 I_{in1} 、 I_{in2} 是串联的, 它们可以等效为一个电流源, 如图 2.15 所示, 进一步简化了结构。因为半桥谐振腔中有两个谐振电容, 它的交错工作方式与图 (a) 单元的工作方式类似。当 S_1 开通时, C_{r1} 为变压器提供正向伏秒, 当 S_2 导通时, C_{r2} 为变压器提供负向伏秒, 满足了变压器励磁电感的伏秒平衡。

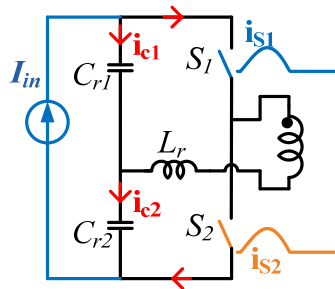


图 2.15 半桥双端复合谐振单元

2.2 电流源型全谐振 DC/DC 变换拓扑族

除了图 2.5 的谐振正激电路和图 2.12 的谐振推挽电路, 基于 2.1 节提出的新型 ICF 谐振腔 (包括基本谐振腔和复合谐振腔), 还可以推演出一系列具有 ZVZCS 特性的电流源输入型全谐振拓扑, 如图 2.16 所示。图 2.16 (a) 和 (b) 给出了将基本的 ICF 单元分别推广至双管正激电路和有源箝位正激电路所得到的拓扑, 图中粗线突出了基本的 ICF 单元。谐振正激电路、谐振双管正激电路与谐振有源箝位正激电路的区别在于采用了不

同的电路结构实现变压器的磁复位，三个电路中基本谐振单元的工作是一致的。从图 2.14 (a) 和 (c) 所示的 H 桥谐振腔推演出的全桥谐振电路拓扑分别如图 2.16 (c) 和 (d) 所示。从图 2.15 所示的半桥谐振腔推演出的半桥谐振电路如图 2.16 (e) 所示。ICF 谐振腔还可以推广至推挽正激拓扑，如图 2.16 (f) 所示，图中粗线给出了对应的双端谐振腔。由以上推演可见，这些拓扑均能很轻易地从所提出的谐振腔得到。

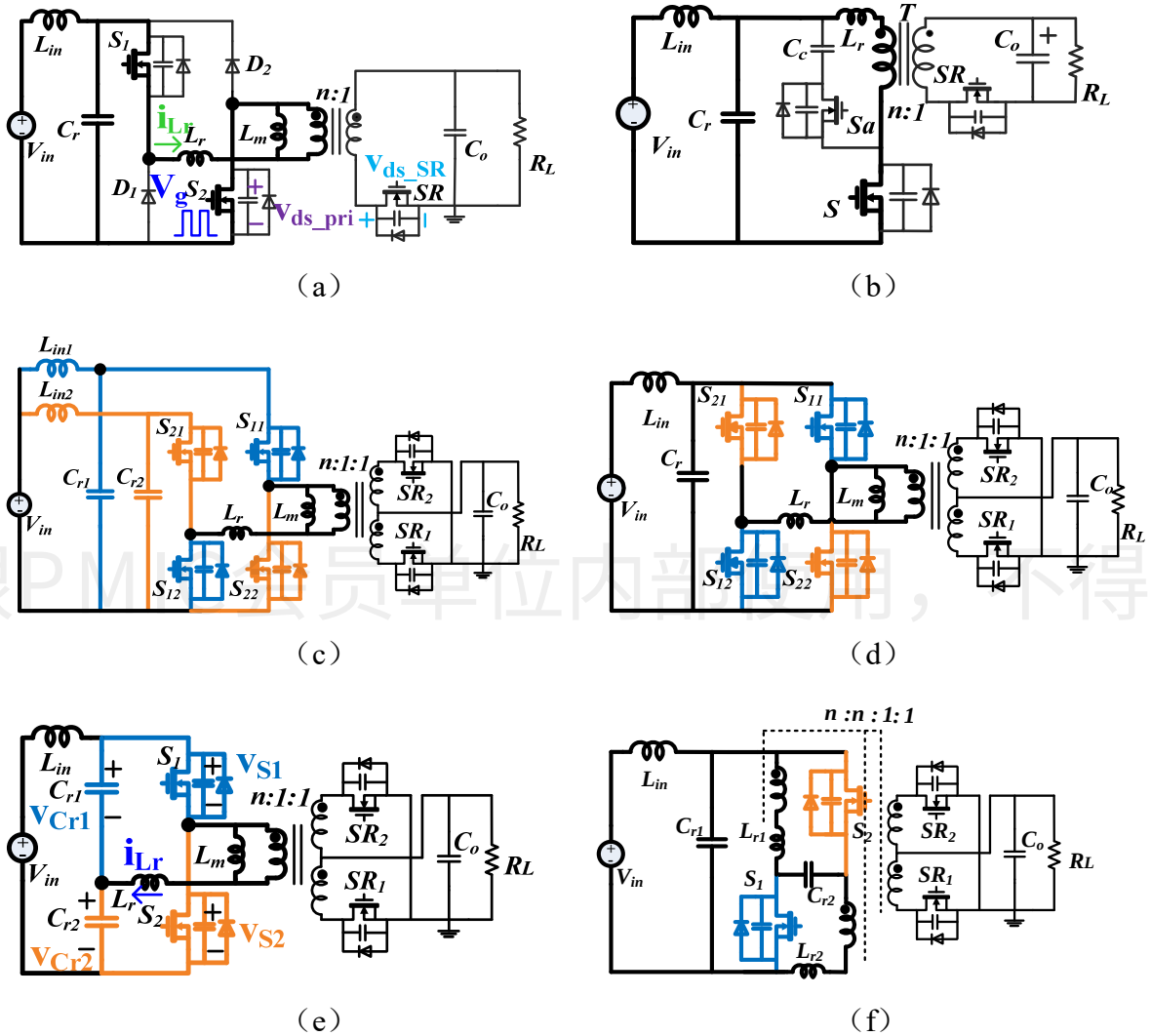


图 2.16 ICF 全谐振拓扑族 (a) 双管正激；(b) 有源箝位正激；(c) 全桥 I 型；(d) 全桥 II 型；(e) 半桥；(f) 推挽正激

同样地，电流源输出型谐振腔也能推演出很多电流源输出型全谐振 DC/DC 变换拓扑，如图 2.17 所示。需要说明的是，虽然文献[21]也引入了一些类似的拓扑，但其输出没有输出电流源，这会导致较大的输出电流纹波，同时，容性负载也会对电路的正常工作造成影响。因此，本文所提出的 OCS 谐振电路具有更好的负载适应性。

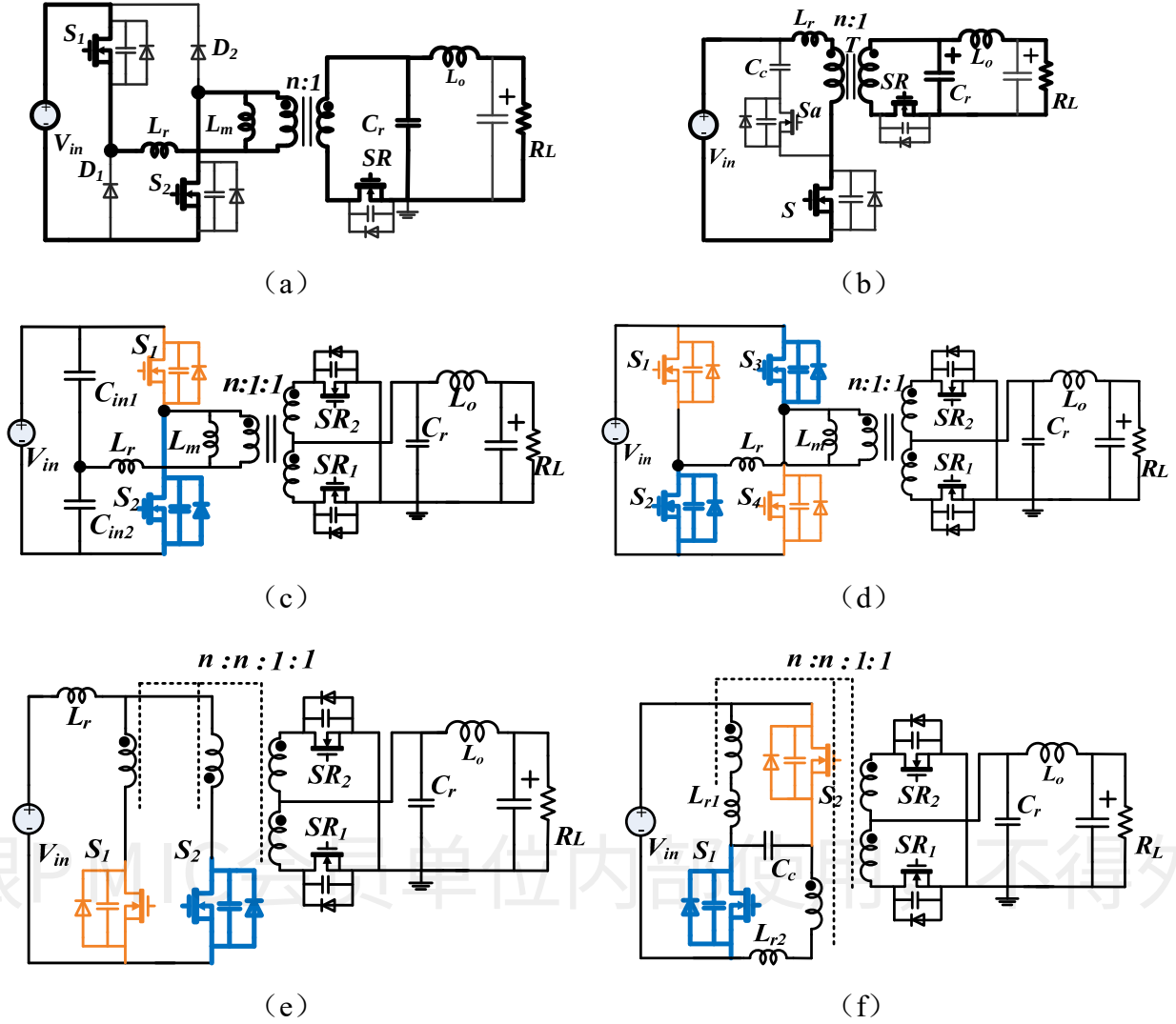


图 2.17 OCS 全谐振拓扑族 (a) 双管正激; (b) 有源箝位正激; (c) 半桥; (d) 全桥; (e) 推挽; (f) 推挽正激

图 2.13 给出的仿真结果已经验证了共用谐振电容的谐振腔的有效性及其工作模式, 这里给出基于图 2.16 (e) 的仿真波形以验证具有两个谐振电容的谐振腔的有效性及其工作模式。这一仿真例同样是基于 120W、48V-12V 的电路。电路参数如下: $V_{in}=48V$, $L_{in}=2.6\mu H$, $L_r=170nH$, $C_{r1}=C_{r2}=200nF$, $L_m=15\mu H$, 电路中寄生电容等效并联到原边 MOSFET 两端, 总的等效电容值为 $0.4nF$, 变压器的变比为 2:1:1。如图 2.18 虚线框所示, 在开关管的开通和关断时刻, 两个开关管均实现了零电压开通和零电流关断。当 S_1 导通时, L_r 与 C_{r1} 谐振实现功率传输, 同时输入电流源给 C_{r2} 充电; 当 S_2 导通时, L_r 与 C_{r2} 谐振, 同时输入电流源给 C_{r1} 充电, 电路的交错工作方式与图 2.9 (b) 相同。

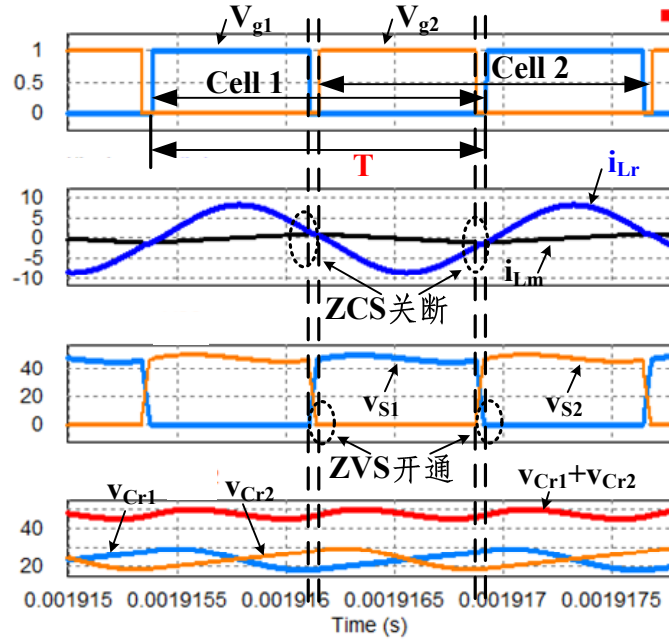


图 2.18 半桥谐振电路关键波形仿真结果

2.3 电流源输入型谐振腔的电气特性与设计考虑

前两节通过电路仿真验证了所提出的新型谐振腔及其推演拓扑的全谐振软开关特性，表明这一族拓扑具有高频高效的应用潜力，这一节将进一步分析新型谐振腔的电气特性和关键设计考虑，为这一族拓扑的应用提供指导。

2.3.1 电流源输入型谐振腔的单位增益特性

基本的 ICF 谐振腔包含一个开关，该开关的通断会引入电路非线性，造成我们无法直接应用传统的基波分析法^[169]分析 ICF 谐振腔的增益特性，为了利用分段线性分析法，需要首先界定 ICF 谐振腔中开关的工作方式。面向高频高效率应用场合，ICF 谐振腔应当工作在保证开关管 ZVZCS 全软开关特性的模式，以减小甚至消除开关管的开关损耗。ICF 谐振腔中开关的工作方式如下：当开关管实现 ZCS 时关断开关管；当开关管实现 ZVS 或准 ZVS 时开通开关管。

因为从图 2.3 (a) 的基本 ICF 谐振腔中可以直接推演出图 2.5 (a) 所示的电路，下文将以图 2.5 (a) 为例，通过分别分析开关管开通和关断时的线性电路来获得 ICF 谐振腔的增益特性。此外，单谐振电容的复合谐振腔依靠开关网络的灵活性，除了可以工作在基本 ICF 谐振腔的工作模式外，还有一种特殊的软开关工作模式，本节也将对这一工作模式及其增益特点进行简要讨论。

2.3.1.1 ICF 谐振腔基本工作模式

图 2.5 (a) 所示的单管谐振正激电路的关键波形如图 2.5 (b) 所示，电路不同工作

模态的等效电路如图 2.7 所示。

开关管开通阶段：

当开关管开通时，单管谐振正激电路的等效电路如图 2.7 (a) 所示，通过将输出电容、负载和变压器副边电流折算到原边，分别为 C_{ref} 、 R_o 和 i_s' ，同时将输入电压源和输入电感用电流值为输入电流 I 的电流源等效，图 2.7 (a) 可进一步等效为图 2.19 (a)。由于 C_{ref} 很大，忽略其电压纹波， C_{ref} 可以等效成一个电压源，图 2.19 (a) 可以简化为图 2.19 (b)。需要说明的是，当开关管开通时，ICF 谐振腔及其推演出的拓扑的等效电路均为图 2.19 (b)，因而此处的分析具有通用性。

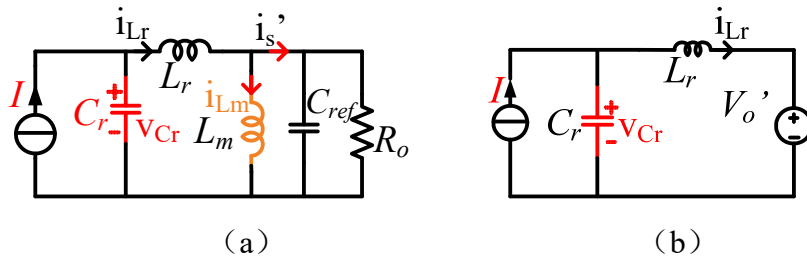


图 2.19 (a) 开通时间等效电路；(b) 图 (a) 的简化等效电路

参见图 2.5 (b)，谐振电感的初始电流为零、谐振电容在 t_0 时刻的电压值为 $V_{Cr}(0)$ ，基于图 2.19 (b)，变压器原边电流 i_{Lr} 和谐振电容电压 v_{Cr} 可以表示为

$$i_{Lr}(t) = I - I \cos \omega t + \frac{V_{Cr}(0) - V_o'}{\omega L_r} \sin \omega t \quad (2.1)$$

$$v_{Cr}(t) = L_r I \omega \sin \omega t + V_o' + (V_{Cr}(0) - V_o') \cos \omega t \quad (2.2)$$

式中 $0 \leq t < T_{on}$ ， $T_{on} = t_1 - t_0$ ， $\omega = 1/\sqrt{L_r C_r}$ ，时间点 t_0 、 t_1 和 t_2 标注在图 2.5 (b) 中。

式(2.1)可改写成

$$i_{Lr}(t) = I + A \sin(\omega t + \varphi) \quad (2.3)$$

其中 $\cos \varphi = B/A$ ， $B = (V_{Cr}(0) - V_o')/(\omega L_r)$ ， $A = \sqrt{B^2 + I^2}$ 。

从式(2.3)可见，谐振电流 i_{Lr} 是具有直流分量 I 的正弦波。当电路实现如图 2.5 (b) 所示的 ZVZCS 时， i_{Lr} 在 t_0 时刻从零开始谐振上升，并在 t_1 时刻谐振下降为零。因为在 $[t_0, t_1]$ 时段中， L_r 与 C_r 谐振， i_{Lr} 波形具有偶对称性，则谐振电容两端电压具有奇对称性，因此，谐振电容电压在 $[t_0, t_1]$ 时段中的平均值可以表示为 $V_{avl} = (V_{Cr0} + V_{Cr1})/2$ ，式中 V_{Cr0} 和 V_{Cr1} 分别为谐振电容电压在 t_0 和 t_1 时刻的值。此外，由于 i_{Lr} 在 t_0 和 t_1 时刻均为

零, L_r 在 $[t_0, t_1]$ 时段中满足伏秒平衡, L_r 两端电压在这一时段内的平均值为零, 于是如图 2.19 (b) 所示, 在这一时段内谐振电容电压的平均值与折算到原边的输出电压相等, 即 $V_o' = V_{av1}$ 。

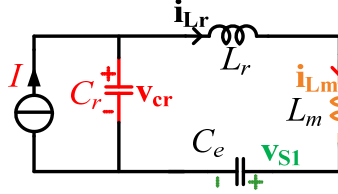


图 2.20 关断时间等效电路

开关管关断阶段：

当开关管关断时, 单管谐振正激电路的等效电路如图 2.7 (b) 所示, 并可以进一步等效为图 2.20。在 2.1.3 节模态 2 的分析中已经指出, 这一模态中的谐振元件为 L_r 、 L_m 和 C_e , 其中 L_r 和 L_m 串联。由于 C_r 的容值远大于 C_e , L_r 、 L_m 和 C_e 串联支路的阻抗远大于 C_r 的阻抗, 该串联支路中流过的电流与 C_r 中流过的电流相比可以忽略。而且在这一模态中, v_{S1} 在 t_1 时刻从零开始谐振上升并在 t_2 时刻下降到零, C_e 在 $[t_1, t_2]$ 时段内储存的电荷保持不变, 输入电流源 I 并没有为 L_r 、 L_m 和 C_e 串联支路提供任何电荷, 输入恒流源在该时段内等效地只为谐振电容 C_r 充电。因此 v_{Cr} 在该时段内线性上升, 可以得到 $V_{av2} = (V_{Cr1} + V_{Cr2})/2$, 式中 V_{Cr2} 为谐振电容电压在 t_2 时刻的值。由于电路周期性工作时 V_{Cr0} 与 V_{Cr2} 相等, 我们可以得到 $V_o' = V_{av1} = V_{av2}$ 。因为开关管开通和关断期间, 谐振电容电压的平均值相等, 均为 V_o' , 谐振电容电压在一个开关周期内的平均值即为 V_o' ($V_{av} = V_o'$)。

考虑到在一个开关周期中, 输入电感满足伏秒平衡, 电感 L_{in} 两端的平均电压为零, 谐振电容两端的平均电压 V_{av} 又与 V_{in} 相等 ($V_{av} = V_{in}$), 因而可以得到 $V_{in} = V_o'$ 。

综上, 当电路实现 ZVZCS 特性时, 本文提出的 ICF 单元具有单位增益特性, 可以被用作直流变压器 (DC Transformer, DCX), 能够实现不同电压等级之间的电气隔离及高效高功率密度功率变换。该结论可以推广至上文提出的复合单元及其推演出的拓扑。

2.3.1.2 单谐振电容的复合谐振腔的特殊工作模式

前面提到, 图 2.10 所示的单谐振电容复合谐振腔在工作时需要一段两个开关管同时关断的“死区”时间来保证谐振电容的安秒平衡, 但是, 由于多个开关管的切换, 两个 ICF 谐振单元是顺次工作的, 因而这一类的复合谐振腔有一种特殊的工作模式: “死区”时间近似为零的模式, 下面以图 2.16 (d) 的全桥 II 型电路为例作一说明^[170]。

当电路开关频率为 L_r 、 C_r 谐振频率的一半时，全桥 II 型电路的典型工作波形如图 2.21 所示。由于每半个开关周期，谐振元件都实现了一个谐振周期的谐振，在半个开关周期起始和结束时刻，谐振元件的状态相同，谐振电感的伏秒平衡和谐振电容的安秒平衡均自动满足，因而电路不需要额外的“死区”时间，两个 ICF 单元顺次连贯工作。

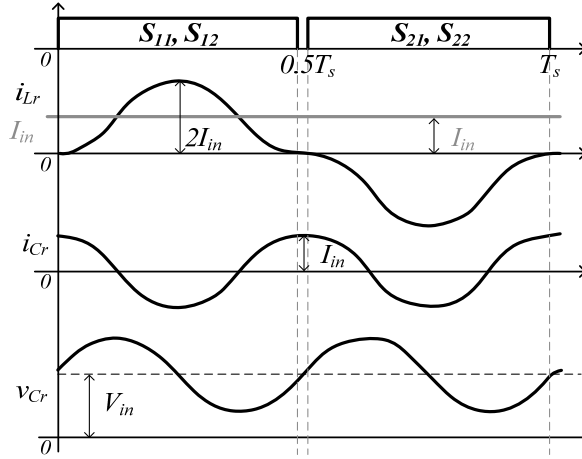


图 2.21 单谐振电容全桥典型工作波形 ($f_s=0.5f_r$)

每半个开关周期，电路谐振腔的谐振电流是具有直流偏置 I_{in} 的完整余弦波形，而谐振电容电压是具有直流偏置 V_{in} 的完整正弦波形，参考 2.3.1.1 节的分析，很容易得到电路的单位增益特性。此外，充分利用电路谐振电流为完整余弦波形的特点，当两相电路采用相位差为 90 度的交错并联时，理想情况下电路能够完全消除输出电流纹波，可以极大地减小输出滤波电容的体积。

2.3.2 电流源输入型谐振腔的控制——开关管工作频率和占空比

通过上节的分析，我们可以知道，ICF 谐振腔在实现 ZVZCS 特性时具有单位增益特性，可以用于直流变压器 (DCX) 应用场合。但在给定电路参数，如器件选型、谐振参数和变压器设计时，如何控制 ICF 谐振腔中的开关管呢？本节将讨论 ICF 谐振腔中开关管的控制方法，以实现 ICF 谐振腔的 ZVZCS 特性。本节首先讨论 ICF 谐振腔实现 ZCS 所要满足的条件，然后以单管谐振正激为例讨论实现 ZVS 所要满足的条件，最后综合给出开关管工作频率和占空比的设计。

ZCS 特性实现条件：

为了实现电路的 ZCS 特性，谐振腔的电流应当满足以下两个条件。正如 2.1.3 节模态 1 的分析中所指出，当 i_{Lr} 与 i_{Lm} 相等时，原边开关管关断。由于此时励磁电流 i_{Lm} 很小，可近似为零，如图 2.22 所示，于是得到式(2.4)。

$$i_{Lr}(T_{on}) = 0 \quad (2.4)$$

式中 T_{on} 是模态 I 的持续时间, 如图 2.5 (b) 所示。与式(2.1)相结合, 这一关系只给出了 T_{on} 的限制条件。

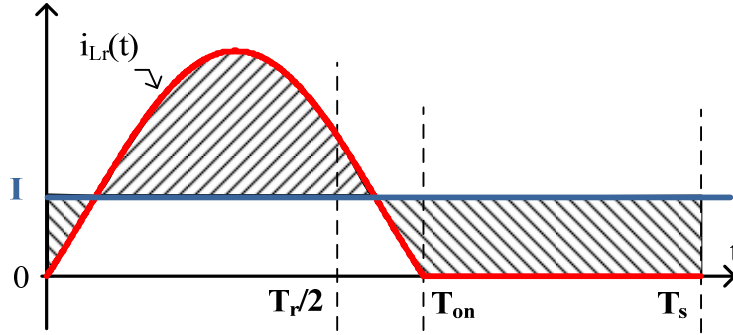


图 2.22 一个周期内的谐振电流波形

为了得到 f_s 和 D , 需要引入开关周期 T_s 的限制条件。电路的输入平均电流也绘制在图 2.22 中, 参考图 2.19 (b), 因为流过谐振电容的电流由输入电流源和谐振腔电流叠加而成, 考虑到谐振电容 C_r 的安秒平衡, 图 2.22 中粗直线上下阴影部分面积应当相等, 可以得到式(2.5)。

$$\int_0^{T_s} i_{Lr}(t)dt = \int_0^{T_{on}} i_{Lr}(t)dt + \int_{T_{on}}^{T_s} i_{Lr}(t)dt = I \cdot T_s \quad (2.5)$$

式中 $T_s (=T_{on}+T_{off})$ 是开关周期, I 是输入平均电流。由上一小节的分析可知, 当电路实现 ZVS 特性时, 在 $[T_{on}, T_s]$ 时段内, 谐振电感所在支路可以实现开关管的零电压关断和零电压开通, 并没有安秒的变化, 因而式(2.5)可以简化为式(2.6)。

$$\int_0^{T_{on}} i_{Lr}(t)dt = I \cdot T_s \quad (2.6)$$

联立(2.1)、(2.4)和(2.6)可以得到

$$T_{off} = -\frac{\sin \omega T_{on}}{\omega} - \frac{(\cos \omega T_{on} - 1)^2}{\omega \sin \omega T_{on}} \quad (2.7)$$

需要说明的是, 式中 $\omega = 1/\sqrt{L_r C_r} = 2\pi f = 2\pi/T_r$ 。该公式给出了满足开关管零电流关断的 T_{on} 和 T_{off} 的限制关系, 可绘制如图 2.23, 该曲线称为 ICF 谐振腔的 ZCS 特性曲线, 其上 T_{on} 和 T_{off} 的组合均能保证开关管实现零电流关断。可以看出, 随着 T_{on} 的减小, T_{off} 逐渐增大, 而且 T_{off} 增大的速率更快, 当 T_{on} 趋近于谐振腔谐振周期的一半 $T_r/2$ 时, T_{off} 趋近于无穷。注意到在(2.7)式中没有输入电流和负载电流的信息, 这意味着电路的 ZCS 特性与负载大小无关, 这一特性是绪论中介绍的其它单管谐振电路所不具有的。

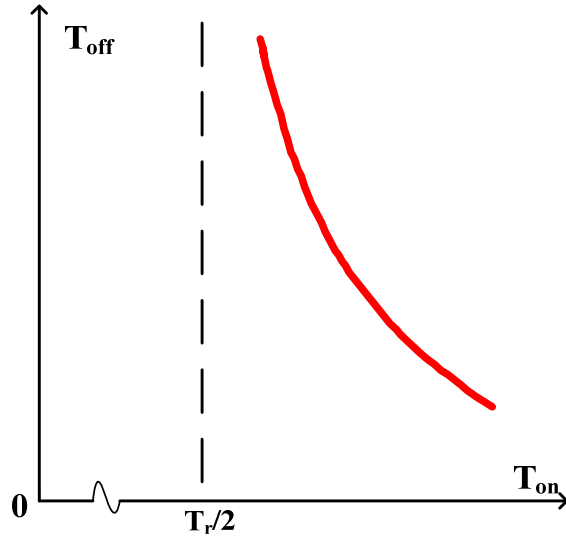


图 2.23 ZCS 特性曲线

为了解释该曲线的物理意义，需要从叠加原理的角度来分析式(2.1)。公式(2.1)可以分解成两部分，一个是输入电流源单独作用产生的响应，另一个是电路中电压源（ $V_{Cr}(0)$ 和 V_o' ）单独作用产生的响应，分别如式(2.8)和式(2.9)所示。

$$i_1(t) = I - I \cos \omega t \quad (2.8)$$

$$i_2(t) = \frac{V_{Cr}(0) - V_o'}{\omega L_r} \sin \omega t \quad (2.9)$$

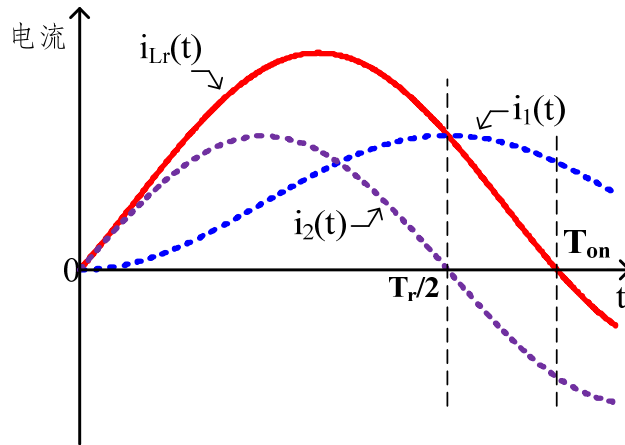


图 2.24 谐振电流及其电流分量波形

图 2.24 给出了一例 $i_{Lr}(t)$ 、 $i_1(t)$ 和 $i_2(t)$ 的波形。电流 $i_1(t)$ 为一有直流偏置 I 的余弦波形，电流 $i_2(t)$ 为一正弦波形，在 T_{on} 时刻 $i_1(t)$ 和 $i_2(t)$ 正负抵消使得总电流 $i_{Lr}(t)$ 过零。在给定负载电流（也即输入电流）下， $i_1(t)$ 固定，如果期望减小电路工作时的 T_{on} ，需要增大 $i_2(t)$ 的幅值，从而 $i_{Lr}(t)$ 可以在一个更小的 T_{on} 时过零。而 $i_2(t)$ 的幅值增大要求式(2.9)中的 $V_{Cr}(0)$ 更大， $V_{Cr}(0)$ 也即上一个开关周期结束时谐振电容上的电压。因为输入电流源 I 在

开关管关断期间给 C_r 充电，同时 v_{Cr} 在该时段内是关于 V_{in} 的奇对称波形，更大的 $V_{Cr}(0)$ 意味着 v_{Cr} 的纹波更大，也即更长的 T_{off} 。综上，当电路满足 ZCS 关断时，对应的 T_{off} 会随着 T_{on} 的减小而增大。图 2.24 也可以定性解释电路的 ZCS 关断特性与负载无关：给定 T_{on} 和 T_{off} ，随着负载的增加， $i_1(t)$ 和 $i_2(t)$ 的幅值同时增大，在 T_{on} 时刻， $i_1(T_{on})$ 和 $i_2(T_{on})$ 在任何负载下相互抵消，实现电路的零电流关断。从图中也可以显见， T_{on} 需要大于 L_r 和 C_r 谐振周期的一半 ($T_r/2$)，才有可能实现 $i_{Lr}(t)$ 过零。

ZVS 特性的实现条件：

ICF 谐振腔及其推演的拓扑族在开关管导通时的等效电路是一致的，因而与开关管导通相关的 ZCS 特性可以作一般分析，但是这一拓扑族在开关管关断时的等效电路随着拓扑的不同而不同，所以与开关管断开相关的 ZVS 特性无法统一分析。虽然存在这种复杂性，但我们仍可以给出一般的分析思路：即寻找 T_{on} 和 T_{off} 的制约关系，使得开关管两端电压下降到零时开通开关管。

这里以单管谐振正激为例分析电路 ZVS 特性的实现条件。在单管谐振正激电路中，当开关管关断时，电路的工作波形如图 2.5 所示，电路的等效电路如图 2.20 所示，电路的谐振元件为 L_r 、 L_m 和 C_e 。考虑到为了实现开关管的零电压开通，谐振电容电压的纹波通常设计得较小， v_{Cr} 可以用其直流分量 V_{in} 等效，图 2.20 可以等效成图 2.25。 L_r 和 L_m 具有一个初始电流 I_{m0} ，也就是励磁电感电流在 t_1 时刻的值。

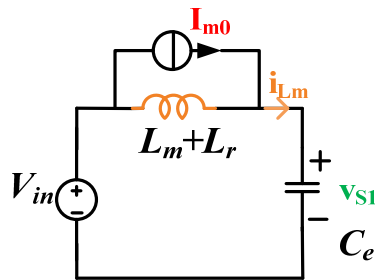


图 2.25 简化的关断时间等效电路

励磁电感电流 i_{Lm} 和等效电容 C_e 上的电压 v_{S1} 可以表示成

$$i_{Lm}(t) = -I_{m0} + I_{m0} \cos \omega_1 t + \frac{V_{in}}{\omega_1 (L_m + L_r)} \sin \omega_1 t \quad (2.10)$$

$$v_{S1}(t) = V_{in} - V_{in} \cos \omega_1 t + (L_m + L_r) I_{m0} \omega_1 \sin \omega_1 t \quad (2.11)$$

式中 $0 \leq t < T_{off}$ ， $T_{off} = t_2 - t_1$ ， $\omega_1 = 1/\sqrt{(L_r + L_m)C_e}$ 。

在关断模态开始时刻励磁电流的初始值 I_{m0} 可以表示为

$$I_{m0} = \frac{V_{in}}{L_m} \cdot \frac{T_{on}}{2} \quad (2.12)$$

为了实现开关管的零电压开通，需要满足的条件是 v_{s1} 在关断模态结束时刻为零，即

$$v_{s1}(T_{off}) = 0 \quad (2.13)$$

联立(2.12)和(2.13)可以得到

$$T_{on} = \frac{2(\cos \omega_1 T_{off} - 1)}{\omega_1 \sin \omega_1 T_{off}} \quad (2.14)$$

该公式给出了满足开关管零电压开通的 T_{on} 和 T_{off} 的限制关系。

联立(2.7)和(2.14)，在解出 T_{on} 和 T_{off} 后，可以得到电路的开关周期和占空比如下

$$T_s = T_{on} + T_{off} \quad (2.15)$$

$$D = T_{on} / T_s \quad (2.16)$$

综上，给定 L_r 、 C_r 、 L_m 、 C_e 和 V_{in} ，可以通过以上步骤求出实现电路 ZVZCS 工作的固定工作频率 f 和占空比 D 。通过给 ICF 谐振腔及其推演出拓扑中的开关管施加给定的固定工作频率和固定占空比的控制信号，这种简单的开环控制即可使它们工作在 ZVZCS 模式下，具备单位增益特性并实现直流变压器（DCX）的功能。

2.3.3 开关管的电压应力

开关管的电压应力对于选择开关管非常重要。由于其特殊的结构，ICF 谐振腔及其推演拓扑中开关管的电压应力与传统的电压源拓扑中开关管的电压应力有所不同。

在图 2.5 所示的单管谐振复位正激电路中，因为开关管的电压被用于实现变压器的磁复位，所以该拓扑中器件的电压应力与励磁电感中储存的能量有关。由于固定频率固定占空比工作时励磁电感能量不随负载变化，所以该应力也不随负载变化。单管谐振复位正激电路原边开关管的电压表达式如式(2.11)，通过合并式(2.11)中的三角函数项可以得到式(2.17)（这里忽略了谐振电感），从而原边开关管的电压应力可表示为式(2.18)，将式(2.12)代入式(2.18)可进一步得到式(2.19)。根据式(2.17)，开关管关断期间的电压波形为一有直流偏置 V_{in} 的正弦波形，因而开关管关断时间 T_{off} 略大于 L_m 和 C_e 谐振周期的一半，用式(2.20)表示。

$$v_{s1}(t) = V_{in} + \sqrt{L_m I_{m0}^2 / C_e + V_{in}^2} \sin(\omega_1 t + \beta) \quad (2.17)$$

$$V_{\max} = V_{in} + \sqrt{L_m I_{m0}^2 / C_e + V_{in}^2} \quad (2.18)$$

$$V_{\max} = V_{in} + V_{in} \sqrt{\left(\frac{T_{on}}{2}\right)^2 / (L_m C_e) + 1} \quad (2.19)$$

$$T_{off} \approx k \cdot \pi \sqrt{L_m C_e} \quad (2.20)$$

将式(2.20)代入(2.19)可以得到式(2.21)，从中可以看出单管谐振正激电路中，原边开关管的电压应力与电路的占空比相关，电路的占空比越大，器件的电压应力越高。根据式(2.21)，图 2.26 给出了开关管的归一化电压应力与电路占空比的关系，可见占空比为 0.5 时，电路的开关管电压应力已经超过了 3 倍的输入电压 V_{in} ，当考虑开关管结电容的非线性时，开关管的电压应力会更高^[140]。

$$V_{max} \approx V_{in} + V_{in} \sqrt{\frac{k^2 \pi^2}{4} \left(\frac{T_{on}}{T_{off}}\right)^2 + 1} = V_{in} + V_{in} \sqrt{\frac{k^2 \pi^2}{4} \left(\frac{D}{1-D}\right)^2 + 1} \quad (2.21)$$

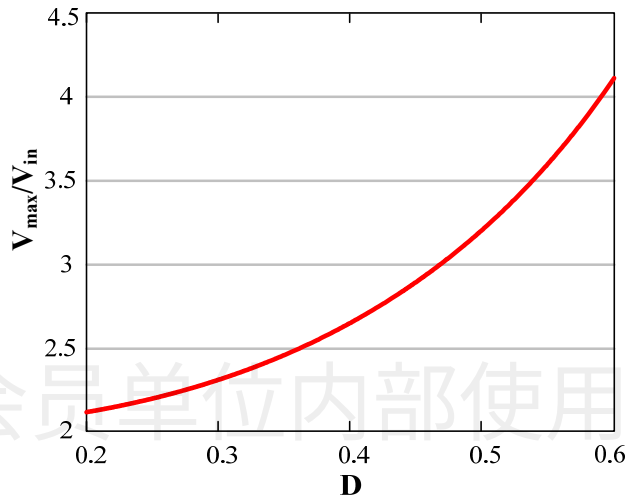


图 2.26 开关管的归一化电压应力与电路占空比的关系 ($k=1.25$)

在图 2.12 和图 2.16 所示的其他多数拓扑中，MOSFET 的电压应力与谐振电容电压有关。以图 2.16 (d) 所示的全桥谐振拓扑为例，因为谐振电容与两个桥臂并联，谐振电容电压峰值即为开关管的最大电压应力。因而在这些拓扑中，谐振电容电压可用来评估原边 MOSFET 的电压应力。由于所有的拓扑都具有相同的谐振单元，同时谐振电容的工作原理相同，即在开关管开通时电路的等效电路都如图 2.19 所示，当开关管关断时输入电流源均给谐振电容充电，这里仅给出单管谐振复位正激电路谐振电容电压的表达式，其他拓扑均可借鉴该方法。

联立式(2.1)、式(2.4)可以将 $V_{Cr}(0)$ 写成关于开通时间 T_{on} 的函数，

$$V_{Cr}(0) = f(T_{on}) \quad (2.22)$$

在根据 2.3.2 节的设计流程求得 T_{on} 后，即可求得 $V_{Cr}(0)$ ，再代入式(2.2)可以得到谐振电容电压的表达式。

当电路输出功率增加时，谐振腔中的能量会增加，谐振电容电压纹波增大。所以在

MOSFET 电压应力与谐振电容电压有关的拓扑中, 该电压应力也会随着负载的增大而增大。在给定的电源指标下, 电路中磁性元件的关键参数, 如磁芯体积、平面变压器的变比、绕组排布等, 可以根据电源的尺寸和工作频率范围先确定, 进而变压器的漏感 (用作谐振电感) 随之确定。尽管选择容值大的谐振电容有利于减小原边 MOSFET 的电压应力, 但是由于谐振电感已经确定, 容值更大的电容会导致更低的工作频率, 这有可能会使得磁芯饱和。因此, 谐振电容容值的选择需要在 MOSFET 电压应力和变压器磁芯的最大磁通以及损耗之间进行折中。

2.3.4 输入电感

输入电流源是 ICF 谐振腔的关键部分, 它由输入电感 L_{in} 与输入电压源串联构成。输入电感的感值需要远大于谐振电感以不参与 L_r 和 C_r 的谐振, 并实现电感电流纹波较小的目的。电路的开关频率由 L_r 和 C_r 决定, 因此, 如果 L_{in} 比 L_r 大 10 倍以上, 则 L_{in} 与 C_r 的谐振周期会远大于开关周期, L_{in} 与输入电压源串联后可看作一个电流源。为了给出 L_{in}/L_r 的参考取值, 这里基于图 2.5 (a) 所示单管谐振复位正激电路进行仿真, 在电路实现 ZVZCS 的工作频率和占空比控制下, 改变 L_{in} 的值来观测电路的增益。电路参数如下:

$V_{in}=12\text{V}$, $L_r=70\text{nH}$, $C_r=141\text{nF}$, $L_m=20\mu\text{H}$, 电路中变压器及副边 SR 的寄生电容等效并联到原边 MOSFET 两端, 总的等效电容为 0.4nF , 变压器的变比为 1:1。电路的仿真结果如图 2.27 所示, 3 条曲线分别是不同输出电阻条件下电路电压增益随 L_{in}/L_r 值变化的曲线。当 L_{in}/L_r 较大时, 不管负载如何变化, 电路保持单位增益, 且从图中可以得到 L_{in}/L_r 大于 15 这一设计参考。例如, 当 L_r 为 70nH 时 (通过平面变压器技术容易实现), L_{in} 选取 $1.05\mu\text{H}$ 即可满足等效输入电流源的要求。

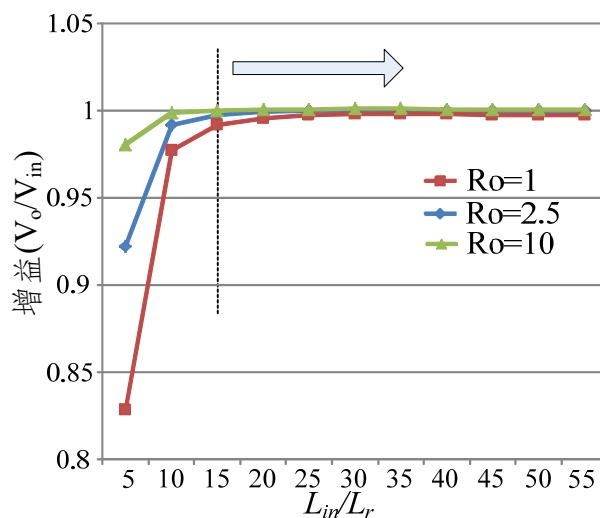


图 2.27 不同 L_{in}/L_r 下 ICF 单管谐振正激的电压增益

2.3.5 暂态性能

新型的 ICF 谐振腔具有一个较谐振电感大的输入电感，因为电感电流不能突变，因而一个很自然的顾虑是电路输入侧的较大电感将会降低电路的暂态性能，尤其是负载跳变时的暂态性能。幸运的是，随着 PCB 制作工艺的进步，平面变压器可以做到小于 200nH 的变压器漏感。根据 2.3.4 节给出的 L_{in} 参考设计，输入电感即使取 15 倍以上的漏感值还是可以保证较小的电感值。

为了评估从 ICF 谐振单元推演出的谐振电路的暂态性能，这里基于图 2.16 (a) 所示的双管谐振正激电路进行了负载跳变仿真，并与半桥 LLC DCX 进行对比。仿真中所用的参数如表 2.1 所示。这里在双管谐振正激电路中所采用的参数与实验验证部分的双管谐振正激电路所采用的参数一致。此外，仿真中还考虑了变压器的绕组电阻和器件的导通电阻，由于电阻上存在压降，因此电路在重载时的输出电压略低于轻载时的输出电压。图 2.28 给出了两个仿真电路在完成 25%负载到 75%负载切换（2.5A-7.5A 的负载跳变）时的输出电压波形变化过程。由于输入侧存在电感，ICF 双管谐振正激电路的电压变化

表 2.1 两种 DCX 拓扑的元件参数（650kHz, 48V-12V）

拓扑	LLC	ICF 双管正激
L_r	170 nF	
C_r	294 nF	160 nF
L_{in}	\	4.7 μ H
L_m	15 μ H	30 μ H
变压器变比	2:1:1	4:1
C_o	35 μ F	
占空比	0.44	0.39

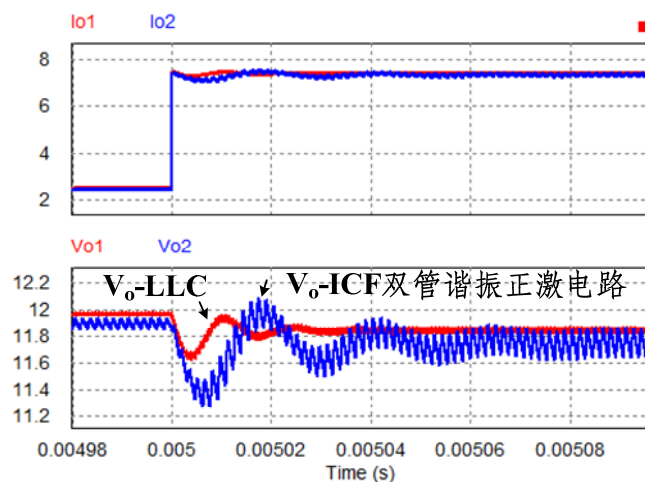


图 2.28 负载跳变时输出电压暂态响应仿真比较

比电压源输入的 LLC DCX 稍大，但当作为中间母线供电架构中的母线变换器时，由于后级还有一级调整级电路，这一中间母线电压暂态变化仍在整个系统的正常工作范围内。

2.4 实验验证

为了验证本文提出的 ZVZCS 谐振腔的高频性能，制作了两台 DCX 样机进行实验验证，其中一台基于图 2.5 (a) 的单管谐振正激电路，另一台基于图 2.16 (a) 的双管谐振正激电路。

单管谐振正激电路的指标如下： $V_{in}=12V$, $P_o=10W$ ，电路的开关频率为 $1.6MHz$ ，图 2.29 给出了实验样机的原理图，关键元件的型号及参数已在图中标出；电路的谐振电感采用变压器的漏感实现；变压器的副边采用同步整流来提高效率；电路原边开关管采用驱动芯片驱动，驱动信号由信号发生器给出，驱动信号通过电容隔离器隔离后为副边驱动芯片提供信号。电路样机图片如图 2.30 所示。

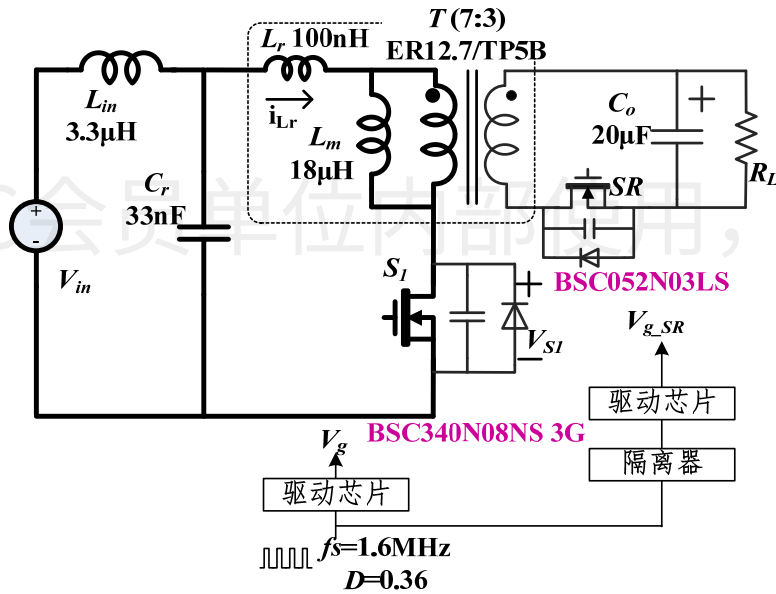


图 2.29 单管谐振正激样机原理图

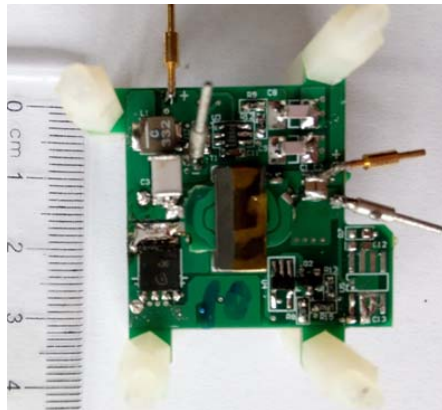


图 2.30 单管谐振正激样机图

电路在空载和满载下的关键波形分别如图 2.31 (a) 和 (b) 所示, V_g 和 V_{g_SR} 分别为开关管 S_1 和 SR 的门极驱动信号, V_{S1} 是原边开关管的漏-源极电压, i_{Lr} 为谐振电流。正如图虚线框所圈出的, 在两种情况下, 电路的开关管均实现了零电压开通和零电流关断, 这与图 2.5 的仿真波形一致, 验证了电路的 ZVZCS 特性。图 2.32 给出了电路在不同输出功率下的效率曲线, 电路的峰值效率在 96.3% 左右。需要注意的是, 这里的效率没有考虑原副边开关管的驱动损耗。图 2.33 给出了电路的输出电压随负载变化的曲线, 可见输出电压始终在 5V 左右, 电路的输入输出电压比即为变压器的变比, 证明了电路的 DCX 特性。

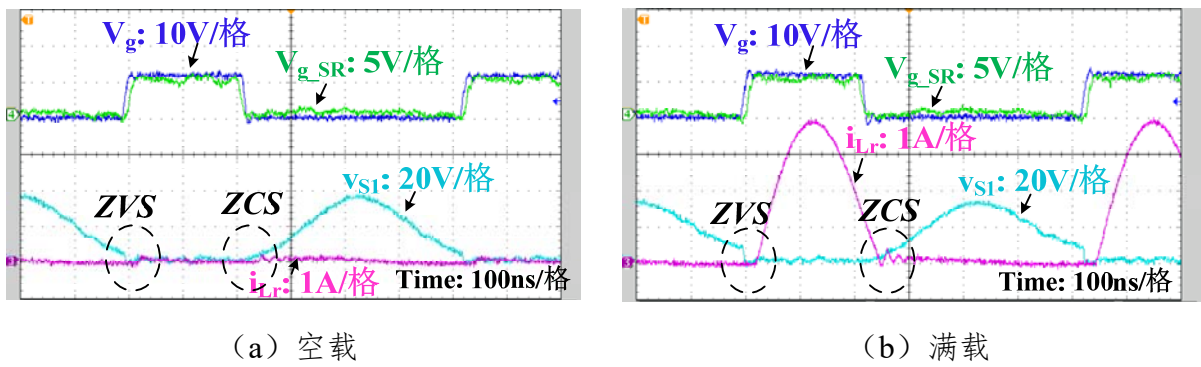


图 2.31 单管谐振正激电路在不同负载下的关键波形

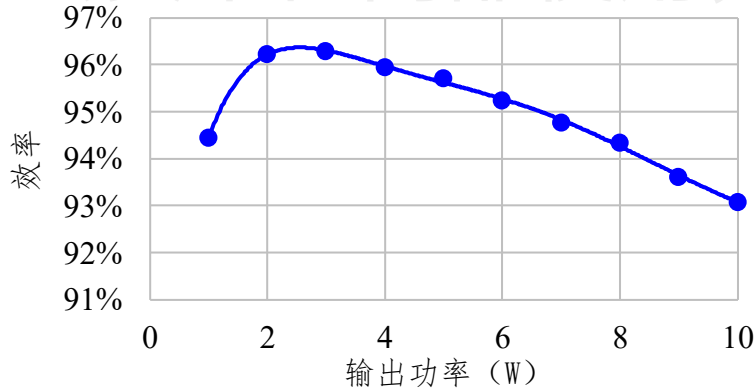


图 2.32 单管谐振正激 DCX 样机实测效率

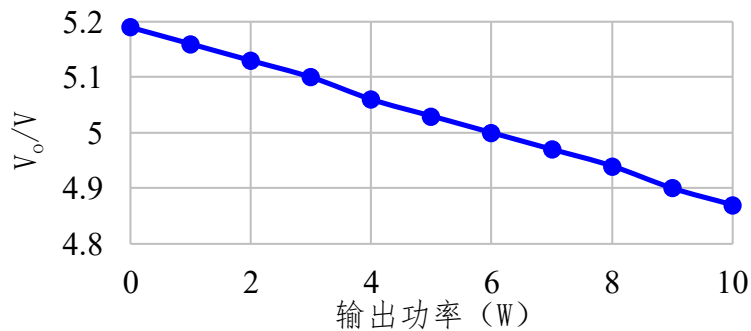


图 2.33 单管谐振正激 DCX 样机负载调整率

通过在同一块样机上改变电路的谐振电容值，可以改变电路工作的占空比，图 2.34 分别给出了样机的谐振电容为 66nF 和 99nF 时的关键波形，样机的工作占空比分别为 0.5 和 0.6，可见电路均实现了 ZVZCS。同时，与 2.3.3 节的分析一致，电路原边开关管的电压应力随着占空比的增大而增大，在 0.5 的典型占空比下，开关管的电压应力为输入电压的 3.5 倍。

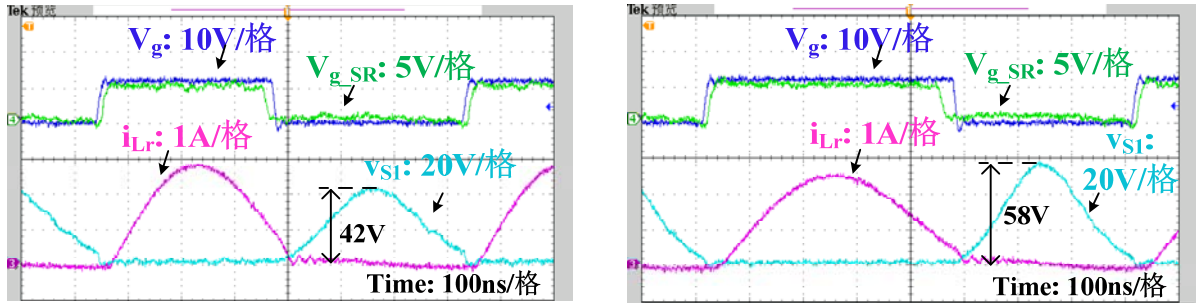
(a) $C_r=66\text{nF}$, $D=0.5$ (b) $C_r=99\text{nF}$, $D=0.6$

图 2.34 单管谐振正激电路在不同占空比下的电压应力

另一台双管谐振正激电路样机的指标如下： $V_{in}=40\sim 60\text{V}$ （48V 额定）， $P_o=120\text{W}$ ， $f_s=650\text{kHz}$ ，图 2.35 给出了实验样机的原理图，关键元件的型号及参数已在图中标出；电路的谐振电感采用变压器的漏感实现；变压器的副边采用同步整流来提高效率；原边开关管采用自举驱动芯片驱动，副边采用隔离芯片驱动，驱动信号由信号发生器产生。电路样机图片如图 2.36 所示。

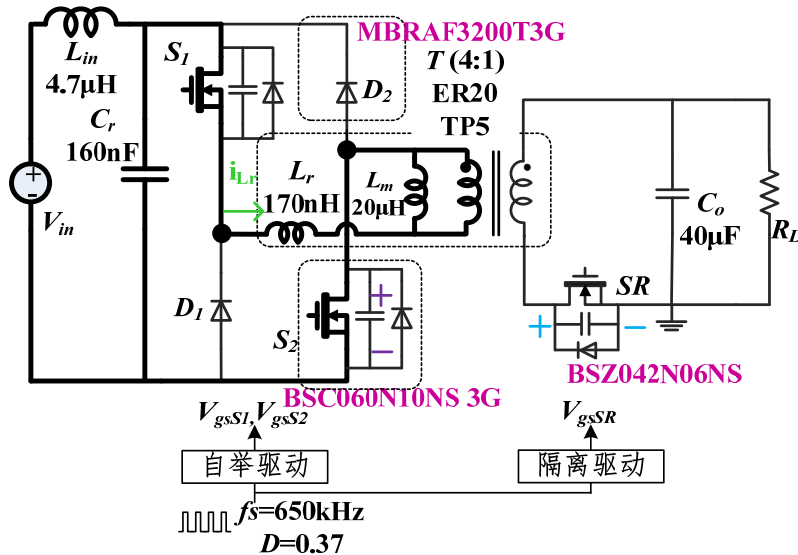


图 2.35 双管谐振正激样机原理图

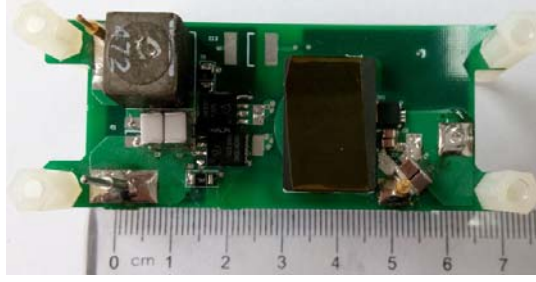


图 2.36 双管谐振正激样机图

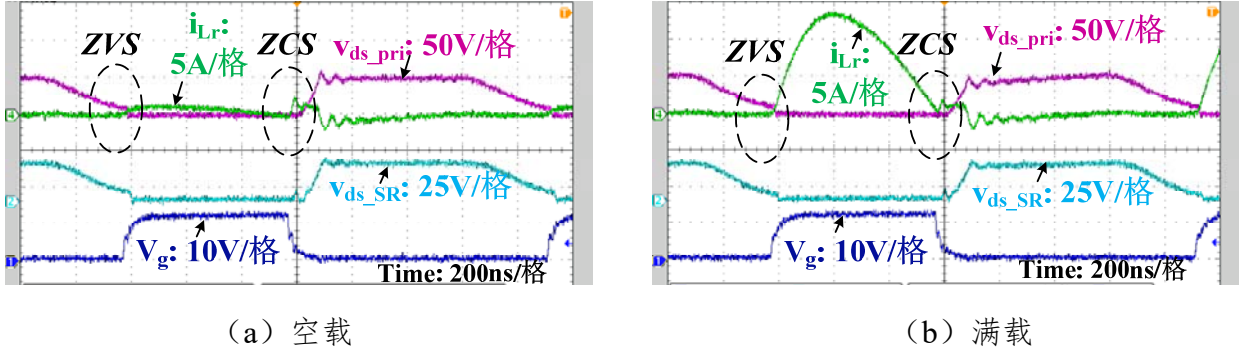


图 2.37 双管谐振正激电路在不同负载下的关键波形

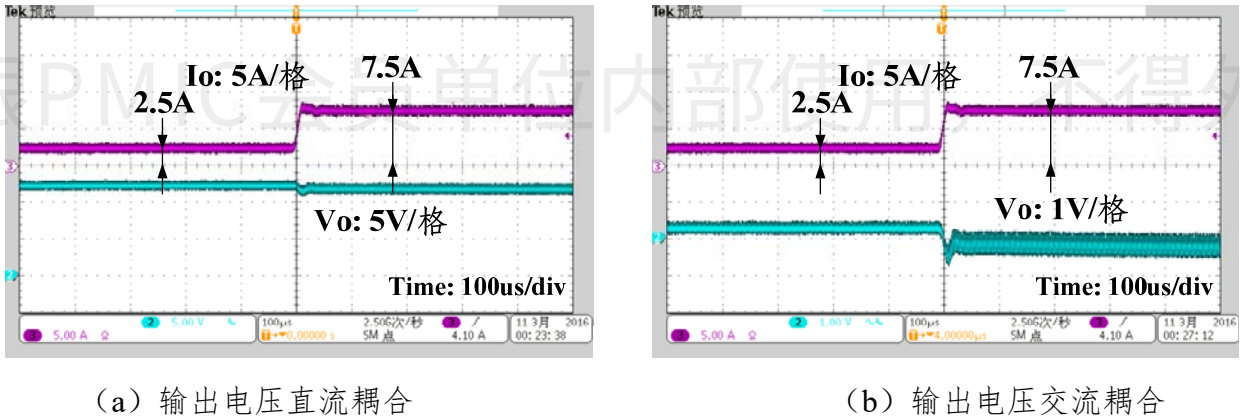


图 2.38 双管谐振正激 DCX 负载跳变暂态响应

图 2.37 给出了双管谐振正激电路在额定输入电压 (48V) 下的关键波形, 图 2.37 (a) 和 (b) 分别为空载和满载下的波形。如图中所圈出的, 在两种情况下, 电路的开关管均实现了零电压开通和零电流关断。 V_g 为 S_1 、 S_2 的门极驱动信号, V_{ds_pri} 和 V_{ds_SR} 分别为原边开关管和 SR 的漏-源极电压, i_{Lr} 是谐振电感电流。当原边开关管的漏-源极电压下降到较低值 (小于 10V) 时, 开关管开通。由于开通电压较小, 相应的开通损耗为 0.04W ($2 \times 0.5 \times C_{oss} \times 10^2$), 这与电路的输出功率相比非常小, 因此开关管可以被看作实现了零电压开通 (这里 C_{oss} 为 650pF, 是 BSC060N10NS 的输出电容)。图 2.38 给出了电路在 2.5A-7.5A 负载跳变下 (25%-75%输出功率) 输出电压的暂态波形, 图 2.38

(a) 为示波器通道在直流耦合下的输出电压波形，输出电压在负载跳变下变化很小；图 2.38 (b) 给出了示波器通道在交流耦合下的输出电压波形，与图 2.28 的仿真波形吻合，电路的输出电压在重载下比轻载下略低。图 2.39 给出了电路在不同输入电压和不同负载电流下的效率曲线，电路的峰值效率在 95% 左右。图 2.40 给出了样机在不同输入电压下输出电压随负载变化的曲线，电路的输入输出电压比也为变压器的变比，证明了电路的 DCX 特性。

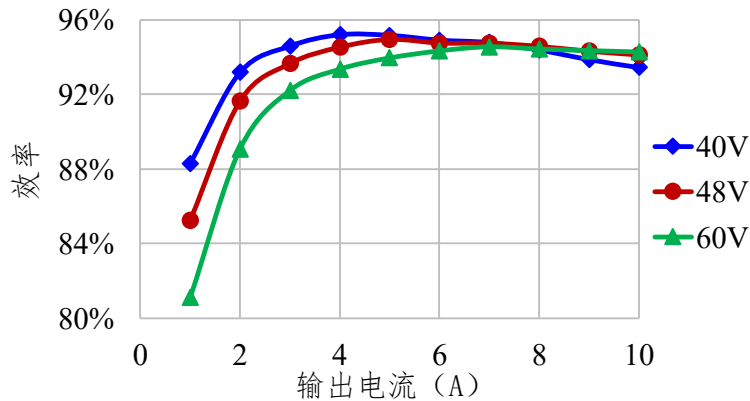


图 2.39 双管谐振正激 DCX 样机实测效率

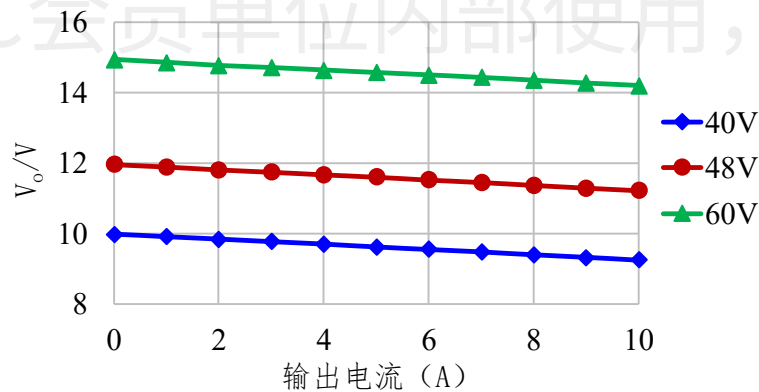


图 2.40 双管谐振正激 DCX 样机负载调整率

2.5 本章小结

为了减小现有软开关 DCX 拓扑（如 LLC DCX）的成本，本章提出了一对结构简单的单管电流源输入型 ZVZCS 全谐振单元，其通过谐振电感与直流侧谐振电容谐振实现开关管的零电流关断，并利用变压器的励磁电流实现开关管的零电压开通。这两个单管谐振单元可直接推广至单管正激拓扑，从而有效简化了现有谐振拓扑的结构，适用于高频工作、高效率、小功率应用场合。

基于这些单管谐振单元，可以推导出更多的双端谐振单元，进而本章提出了一族适

应不同功率等级的中大功率 DCX 拓扑。由于具有良好的 ZVZCS 特性，这些拓扑适合高频高效率工作场合。

文中证明了电流源输入型 ZVZCS 谐振腔的单位增益特性，说明了其作为直流变压器的可行性，并介绍了电流源输入型谐振腔的电气特性和关键控制参数设计方法。仿真和实验结果验证了所提出谐振单元的软开关特性和相关理论分析，由于电路的零开关损耗特性，高频正激 DCX 样机在 MHz 工作频率下仍然能保持很高的效率。

仅限PMIC会员单位内部使用，不得外传

第3章 电流源输入型副边箝位谐振正激直流变压器

电流源输入型谐振正激电路虽然结构简单,但存在开关管电压应力较高的问题,正如第二章所分析的,在典型的 0.5 占空比下,开关管的电压应力达到了输入电压的 3.5 倍,所以电路需要采用耐压较高的开关管。耐压更高的开关管通常器件性能特征值 (performance figure of merit, FOM) 更大^[155],相同的导通电阻下器件的结电容更大,限制了电路性能的进一步提高。为了解决电流源输入型谐振正激电路存在的开关管电压应力问题,本章提出一种电流源输入型副边箝位谐振正激电路。该电路利用箝位绕组和箝位二极管即能实现对开关管电压的箝位,不仅保留了基本电流源输入型谐振正激电路的 ZVZCS 特性,还保留了其结构简单的特性。

另外,由于谐振腔阻抗较小,传统隔离谐振电路面临的启动问题在副边箝位单管谐振正激电路中也同样存在,且由于结构差异,传统隔离谐振电路的启动方法无法应用到副边箝位单管谐振正激电路中。本章基于电流源输入型副边箝位谐振正激电路,提出一种利用 MOSFET 恒流区实现限流的启动策略,该启动方法有效解决了单开关谐振正激电路的启动问题,而且还能拓展至双端谐振电路的启动。

3.1 适合电流源输入型谐振正激电路的箝位方法

3.1.1 传统 PWM 正激电路箝位方法讨论

在传统正激电路中,可以采用第三绕组来对变压器和原边开关管两端的电压进行箝位,通常这一复位绕组设置在变压器的原边,如图 3.1 (a) 粗线所示。因为传统正激电路在变压器的副边有一个输出滤波电感,如果将该复位绕组设置在副边(连接到输出电压),如图 3.1 (b) 粗线所示,为了满足变压器励磁电感的伏秒平衡,复位绕组和变压器副边主绕组的匝比应小于 $(1-D_{max})$ ^[171],这里 D_{max} 为电路最大占空比。但是,在降压应用场合,变压器副边两个绕组匝比小于 1 的会导致较大的电流流过复位二极管和复位绕

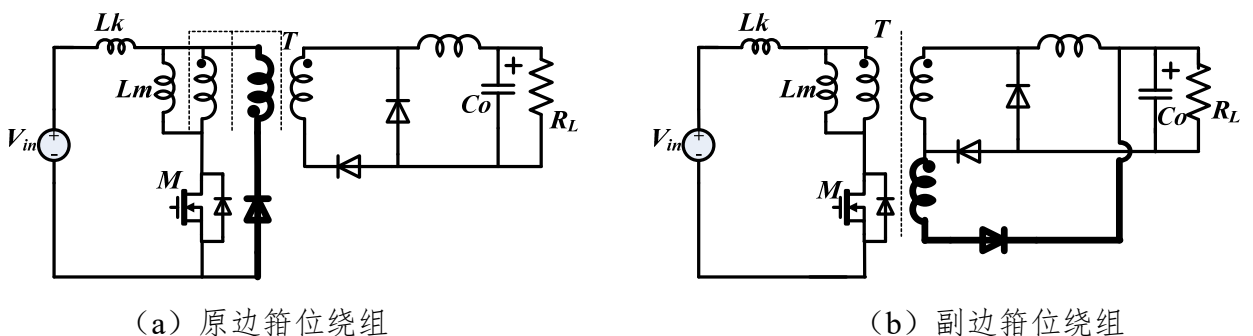


图 3.1 三绕组 PWM 正激电路

组，这会引入较大的导通损耗，降低电路的效率性能；同时，复位绕组与副边绕组匝比小于 1 也会限制副边绕组匝数的选择，因为复位绕组匝数至少为 1，副边绕组匝数需要大于 1 匝。在低压大电流应用场合，副边匝数较多不利于效率的提升，因此，降压应用中传统正激电路的复位绕组不适合设置在变压器副边。

3.1.2 电流源输入型谐振正激电路箝位方法

对于电流源输入型谐振正激电路而言，因为输出没有滤波电感，则不存在上述限制。当开关管 M 关断时，电流源输入型谐振正激电路的等效电路如图 3.2 所示，谐振电容、变压器漏感、变压器励磁电感和开关管 M 构成一个 KVL 回路，如图中虚线所示。由于 $L_r \ll L_m$ ， L_r 两端的电压可以忽略，因而该 KVL 回路的电压关系可表示为式(3.1)。

$$v_{Cr} = v_{Lm} + v_{mos} \quad (3.1)$$

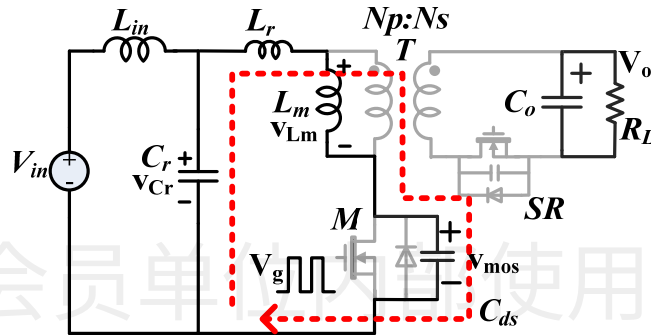
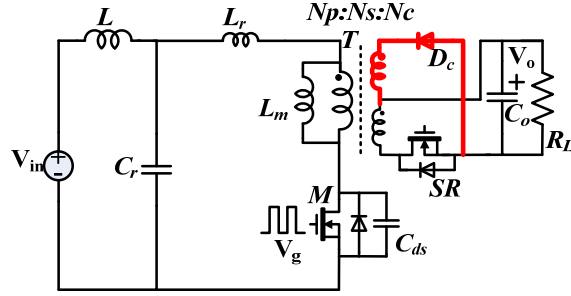


图 3.2 电流源输入型谐振正激电路开关管关断期间等效电路

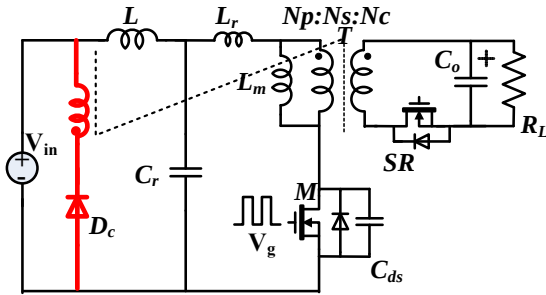
考虑到 $C_r \gg C_{ds}$ ， C_r 可以看作一个电压源。根据 KVL 关系，为了实现对开关管两端电压的箝位，一种方式是通过有源箝位技术直接箝位开关管两端的电压，另一种方式是对变压器绕组两端的电压进行箝位，这可以通过增加箝位绕组和箝位二极管来实现，这里将第二种方式称为无源箝位方法。

无源箝位方法：

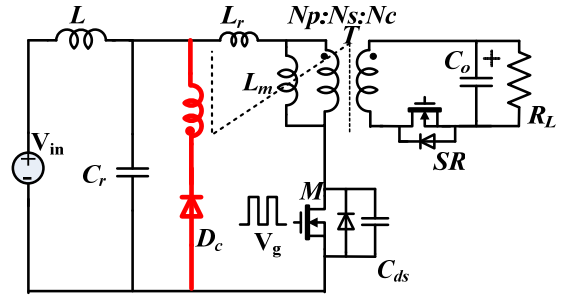
电流源输入型谐振正激电路中具有 2 个直流源，即输入电压 V_{in} 和输出电压 V_o ，以及一个等效直流源，即谐振电容 C_r 。通过在变压器中增加一个辅助箝位绕组，并将该辅助绕组通过二极管分别连接到这三个直流源，即可得到对应的三种无源箝位的谐振正激电路，分别如图 3.3 (a) - (c) 所示。在降压应用场合，变压器副边绕组较少，箝位绕组放置在变压器的副边侧可以简化变压器的结构。需要说明的是，无源箝位方法比较简单，可以对励磁电感两端的电压进行很好的箝位，但由于变压器绕组无法做到完全的耦合，变压器绕组的漏感会影响无源箝位的箝位效果。



(a) 箝位到输出电压



(b) 箝位到输入电压

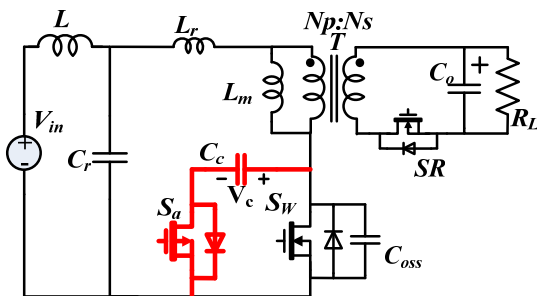


(c) 箝位到谐振电容电压

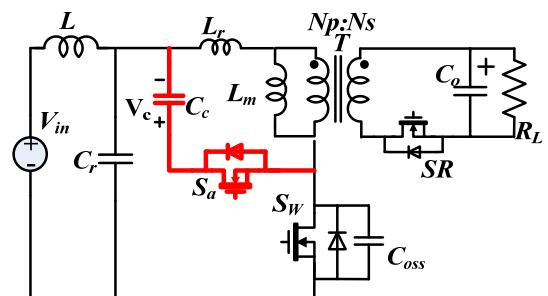
图 3.3 电流源输入型谐振正激电路的无源箝位方法

有源箝位方法：

将辅助开关管和箝位电容构成的串联支路并联在开关管两端或者变压器原边绕组两端即可得到有源箝位谐振正激电路，分别如图 3.4 (a)、(b) 所示。需要注意的是，箝位支路并联在变压器原边绕组两端的方案中辅助开关管需要采用 NMOS，而并联在原边主开关管两端的方案中辅助开关管需要采用 PMOS。因为箝位支路与开关管的 PCB 布局可以做到回路电感很小，有源箝位谐振正激电路可以实现对开关管电压完全的箝位，但它的代价是增加了一个辅助开关管。



(a) PMOS 箝位



(b) NMOS 箝位

图 3.4 电流源输入型谐振正激电路的有源箝位方法

3.2 电流源输入型副边箝位谐振正激直流变压器

基于 3.1 节推演出的 5 种带箝位的谐振正激电路，考虑到降压场合变压器的副边绕组

匝数较少,有利于平面变压器的设计,本节优选了结构最简单的副边箝位谐振正激电路进行分析,并给出了关键元件的设计和优化方法。

3.2.1 电路结构

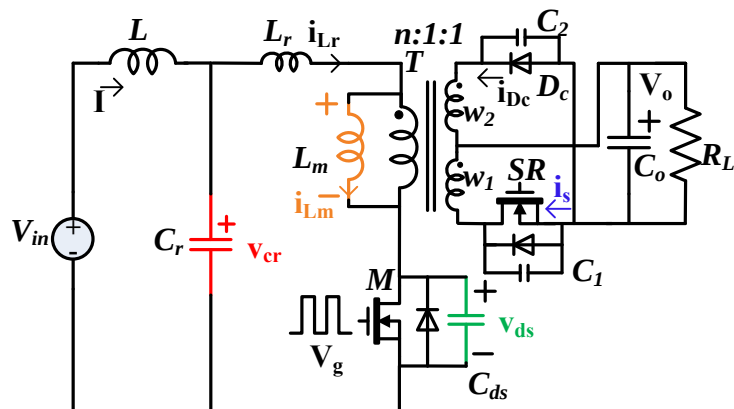


图 3.5 副边箝位谐振正激电路原理图

图 3.3 (a) 所示的副边箝位谐振正激电路重新绘制在图 3.5 中, 图中标识出了开关管的寄生电容和各关键电压、电流的参考方向。输入电压源和输入电感 L 串联, 变压器 T 的原边绕组和原边开关管串联, 谐振电感 L_r 为变压器的漏感, 谐振电容 C_r 链接了这两个串联支路。变压器 T 的匝比定义为 $n:1:1$, L_m 为变压器的励磁电感。变压器副边包括副边主绕组 w_1 和箝位绕组 w_2 , 副边主绕组与同步整流管 SR 串联后连接到输出端, 箝位绕组和箝位二极管 D_c 串联后也连接到输出端。电容 C_{ds} 、 C_l 和 C_2 分别为 MOSFET、 SR 和箝位二极管的寄生电容。原边 MOSFET 和副边 SR 均由 PWM 信号 V_g 控制。

3.2.2 电路工作原理

为了简化电路的分析, 这里对该电路的参数作以下假设:

1. 输入电感 L 比谐振电感 L_r 大得多 (10 倍以上), 在开关周期内, 它可以看作一个电流源。
2. 输出滤波电容 C_o 较大, 在一个开关周期内它上面的电压 V_o 近似保持不变, 看作一个电压源。忽略二极管的正向导通压降, 忽略器件和元件的导通电阻。

基于上述假设条件，电路工作的关键波形图如图 3.6 所示。一个开关周期可以分成 4 个模态，相应模态的等效电路如图 3.7 所示。根据 2.3.1 节分析的电流源输入型谐振腔的单位增益特性，当电路实现图 3.6 所示的 ZVZCS 特性时，电路的输入输出电压满足关系 ($n \cdot V_o = V_{in}$)，可用作直流变压器 (DCX)。

模态 I [t_0 - t_1]: 当励磁电流 i_{Lm} 在 t_0 时刻谐振回零时, 模态 I 开始。此时开通原边开关

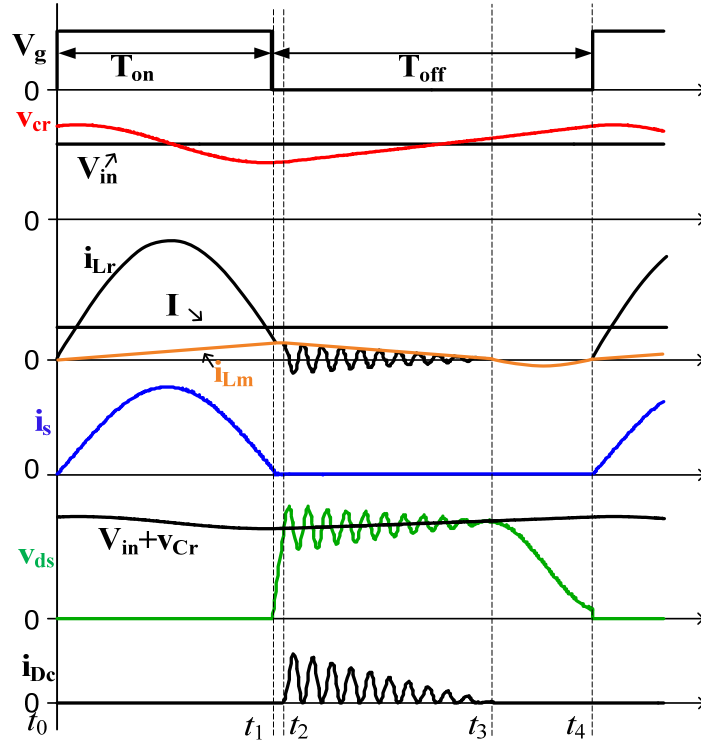
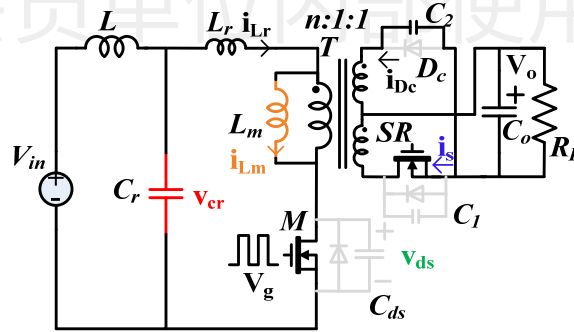
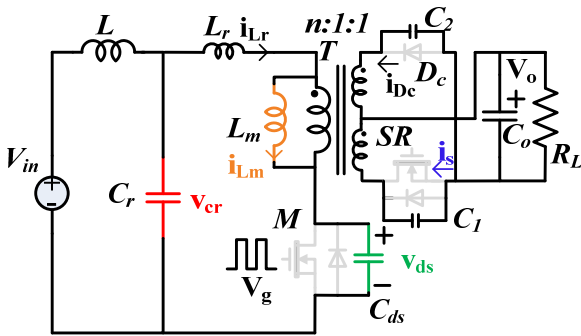


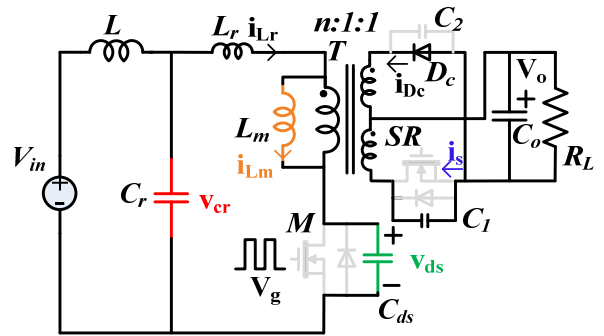
图 3.6 电路关键参数波形图



(a) 模式 I $[t_0-t_1]$



(b) 模式 II $[t_1-t_2]$ & IV $[t_3-t_4]$



(c) 模式 III $[t_2-t_3]$

图 3.7 工作模式等效电路

管 M 和副边 SR , L_r 开始与 C_r 谐振, 谐振电流 i_{Lr} 为正弦波形。副边电流 i_s 也为正弦波形, 为输出电容提供能量。输出电压施加在变压器上, 励磁电感 L_m 两端电压被箝位在 $n*V_o$, i_{Lm} 线性上升。在 t_1 时刻, i_{Lr} 与 i_{Lm} 相等, 电路中所有开关管关断, 这一模式结束。因为 i_{Lm} 在 t_1 时刻很小, 开关管 M 实现了准 ZCS 关断, 同时 SR 实现了 ZCS 关断, SR 没有体二极管损耗和反向恢复损耗。

模式 I 的简化等效电路图如图 3.8 所示。根据基尔霍夫定律和相应的初始条件, 原边谐振电流 i_{Lr} 和谐振电容电压 v_{Cr} 可以分别表示为式(3.2)、(3.3)。

$$i_{Lr}(t) = I - I \cos \omega t + \frac{V_{Cr}(0) - V_o'}{\omega L_r} \sin \omega t \quad (3.2)$$

$$v_{Cr}(t) = L_r I \omega \sin \omega t + V_o' + (V_{Cr}(0) - V_o') \cos \omega t \quad (3.3)$$

式中 $I (=P_{in}/V_{in})$ 为输入平均电流, $V_{Cr}(0)$ 为 t_0 时刻的谐振电容电压, $V_o' (=n*V_o)$ 是输出电压折算到原边的值, $\omega = 1/\sqrt{L_r C_r}$, $t_0 < t < t_1$ 。

励磁电流 i_{Lm} 的表达式为(3.4)式, 模式 I 的持续时间如式(3.5)所示。

$$i_{Lm}(t) = (V_o' / L_m) \cdot t \quad (3.4)$$

$$\Delta t_1 = t_1 - t_0 = \frac{I_{Lm_pk}}{V_o' / L_m} = T_{on} \quad (3.5)$$

式中 I_{Lm_pk} 为 t_1 时刻的励磁电流值。

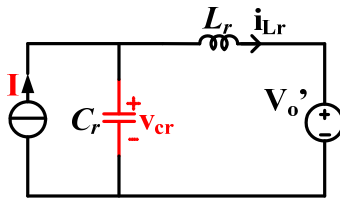


图 3.8 模式 I 的简化等效电路

模式 II $[t_1-t_2]$: 因为 SR 零电流关断且其体二极管反向截止, 输出电压与绕组断开, L_m 可以参与谐振。模式 II 的等效电路如图 3.9 (a) 所示。因为 $C_r \gg C_{ds} + C_l + C_2$, $L_m \gg L_r$, 在一个周期内可以忽略 L_r 与副边寄生电容之间的谐振, 从而这一模式可以近似成 L_r 、 L_m 和 C_e 之间的谐振, 如图 3.9 (b) 所示。 C_e 是 MOSFET、二极管和变压器寄生电容的等效电容。在 t_1 时刻, i_{Lm} 达到其峰值, 可以给 C_e 快速充电。忽略箝位二极管的正向导通压降, 当励磁电感两端电压达到 $(-n*V_o)$ 时, D_c 导通, 模式 II 结束。

因为模式 II 的时间非常短, 励磁电流在这期间可看作一个电流源。在忽略 v_{Cr} 纹波的情况下, C_e 可看作充电至 $2*V_{in}$, 从而得到模式 II 的持续时间如式(3.6)。

$$\Delta t_2 = t_2 - t_1 \approx C_e \cdot 2V_{in} / I_{Lm_pk} \quad (3.6)$$

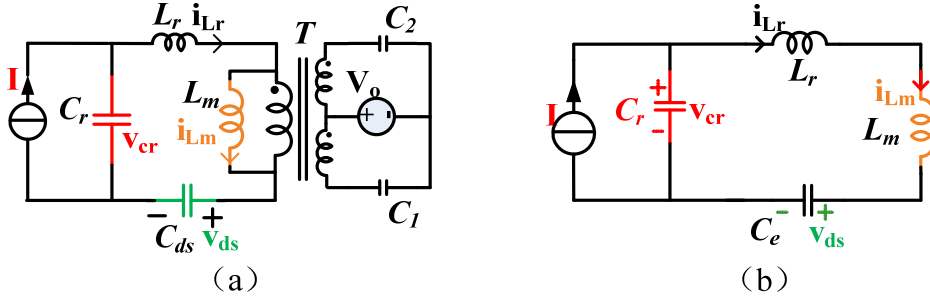


图 3.9 (a) 模态 II 等效电路；(b) 近似简化电路

模态 III $[t_2-t_3]$: 在 t_2 时刻, L_m 两端电压被箝位在 $(-n \cdot V_o = -V_o')$, i_{Lm} 线性下降, L_m 中储存的能量经由箝位二极管 D_c 释放到输出电容。由于 L_r 和 C_{ds} 之间存在谐振, 开关管漏-源电压 v_{ds} 和谐振电流 i_{Lr} 的波形出现振荡。当 i_{Lm} 下降到 0 时, 箝位二极管 D_c 关断, 这一模态结束。该模态的持续时间如式(3.7)所示。

$$\Delta t_3 = t_3 - t_2 = \frac{I_{Lm_pk}}{V_o' / L_m} = \Delta t_1 \quad (3.7)$$

模态 IV $[t_3-t_4]$: 模态 IV 的等效电路与模态 II 相同, 差别在于 L_m 和 C_e 的初始条件。当 i_{Lm} 从零开始往负向谐振并谐振回零时, v_{ds} 达到其最小值, 此时开通开关管, 下一个周期开始。如果在这一时段内 v_{Cr} 保持恒定, v_{ds} 可以谐振到接近零。但是, 输入电流源在这一时段内继续给 C_r 充电, v_{Cr} 在这一时段内的增量导致了 v_{ds} 存在一定的谷底电压, 因而电路实际上实现了准零电压开通 (Quasi-ZVS, QZVS)。在这一模态中, 励磁电感与谐振电感串联, 因为 $L_m \gg L_r$, 可以忽略 L_r 。这一模态的持续时间近似为 L_m 和 C_e 谐振周期的一半。

$$\Delta t_4 = t_4 - t_3 \approx \pi \cdot \sqrt{L_m C_e} \quad (3.8)$$

3.2.3 电路参数设计

从图 3.8 和图 3.9 的模态等效电路可知, 电路的关键参数为谐振电感 L_r 、谐振电容 C_r 、励磁电感 L_m 以及等效电容 C_e 。在高功率密度母线变换器设计中, 通常会采用 PCB 绕组制作的平面变压器, 平面变压器具有厚度薄、散热好、寄生参数可控且一致性好等优势。在给定的电源指标下, 电路中磁性元件的关键参数, 如磁芯体积、绕组匝比、平面变压器的绕组排布等, 可以根据电源的尺寸和工作频率范围先确定, 进而变压器的漏感 (用作谐振电感) 随之确定。 C_e 由开关管、二极管和变压器的寄生参数确定, 也是固定的。因此, 电路设计中能改变的谐振参数为 C_r 和 L_m 。

本小节首先在给定所有 4 个电路关键参数的条件下, 分析开关管工作频率和占空比的设计方法, 使得电路能够实现图 3.6 所示的 ZVZCS 特性并满足电压单位增益特性。然后针对可调整的关键参数 C_r 和 L_m , 讨论了它们的设计考虑。

3.2.3.1 开关管的控制——工作频率和占空比

参考 2.3.2 节的设计方法, 由于开关管导通期间电路的等效电路即为基本的 ICF 谐振腔, 且电路实现 ZVS 特性时, 主开关管关断期间谐振电感所在支路没有安秒变化, 所以电路的 ZCS 条件与式(2.7)相同, 这里不再赘述推导过程。

ZCS 特性实现条件:

$$T_{off} = -\frac{\sin \omega T_{on}}{\omega} - \frac{(\cos \omega T_{on} - 1)2}{\omega \sin \omega T_{on}} \quad (3.9)$$

式中 $\omega = 1/\sqrt{L_r C_r} = 2\pi f = 2\pi/T_r$ 。该公式给出了满足开关管零电流关断的 T_{on} 和 T_{off} 的限制关系, 可绘制如图 3.10 中的粗实线, 可见电路的 T_{on} 必须大于 $T_r/2$ 。

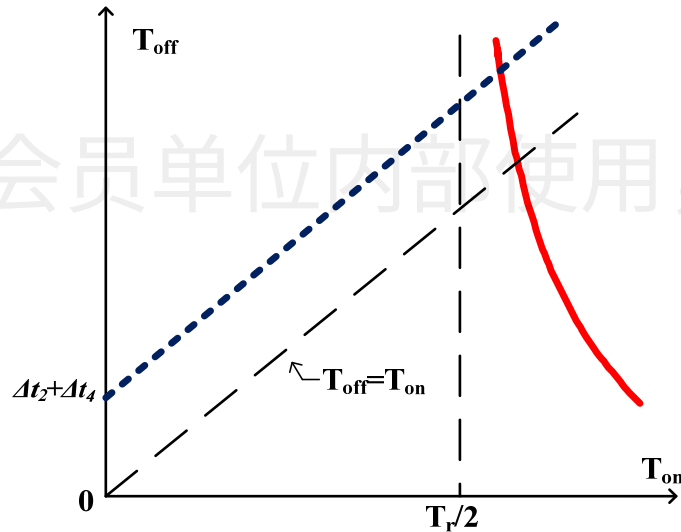


图 3.10 T_{on} - T_{off} 关系曲线

ZVS 特性的实现条件:

由模态分析可知, 为了实现开关管的 ZVS 开通, 需要保证当励磁电流在模态 III 中下降到零后, 模态 IV 的持续时间为 L_m 和 C_e 谐振周期的一半。因此, 电路实现 ZVS 特性的条件为: 开关管关断时间 T_{off} 等于模态 II 至模态 IV 时长之和。又根据模态 III 的分析, 模态 III 的持续时间与模态 I 的持续时间 (T_{on}) 相同, 从而可以得到另一个关于 T_{on} 和 T_{off} 的限制关系。

$$T_{off} = T_{on} + \Delta t_2 + \Delta t_4 \quad (3.10)$$

这一方程给出了保证原边开关管实现准零电压开通的 T_{on} 和 T_{off} 的限制关系, 可绘制

成图 3.10 中的粗虚线。从图中可以看出，当变压器副边主绕组和箝位绕组匝数相同时，式(3.10)是一条与细虚线“ $T_{off}=T_{on}$ ”平行且在其上侧的粗虚线。

图中两根粗线的交点即是期望的 T_{on} 和 T_{off} 工作点（满足 $T_{off}>T_{on}$ ），可以实现电路的 QZVZCS 特性。在具体实现中，式(3.9)和(3.10)的解可通过数值计算软件求得。注意到式(3.9)和(3.10)中均没有输入电压的信息，因此电路在不同输入电压下都可以实现 QZVZCS 特性。

在解出 T_{on} 和 T_{off} 后，可以得到电路的开关周期和占空比如式(3.11)和式(3.12)。

$$T_s = T_{on} + T_{off} \quad (3.11)$$

$$D = T_{on} / T_s \quad (3.12)$$

综上，给定电路的 4 个关键谐振参数（ L_r 、 C_r 、 L_m 和 C_e ），根据上面的分析可以求得本文提出的副边箝位谐振正激电路的工作频率和占空比。根据该工作参数给电路中的开关管施加给定的固定工作频率和固定占空比的控制信号，能保证电路的 QZVZCS 性能和电压单位增益特性，使得电路可以应用于高频不调整隔离型母线变换器应用场合。

3.2.3.2 变压器励磁电感设计

当样机制作完成后，电路励磁电感值可以通过调节磁芯的气隙来进行调整。根据 3.2.2 节的模态分析可知，励磁电感的选择主要有两方面的影响：一是模态 IV 的持续时间；二是励磁电流的大小。这两方面的影响需要折中处理，具体分析如下。

模态 IV 的持续时间 Δt_4 为 L_m 和 C_e 谐振周期的一半，较小的 L_m 意味着 Δt_4 小， T_{on} 和 T_{off} 之间的差别也小。因此，电路可以选择图 3.10 中 T_{on} 更大、 T_{off} 更小的工作点，电路的占空比也更大，有利于减小谐振电流的有效值，减小电路的导通损耗。因此从减小模态 IV 持续时间的角度，希望 L_m 设计得小。

从模态分析可以绘制电路的功率传输路径如图 3.11 所示，在模态 I 中通过同步整流管 SR 将能量传递到输出端，同时在励磁电感中储存能量；在模态 III 中通过箝位二极管 D_c 将励磁电感的能量传输至输出端。当 L_m 较小时，模态 I 结束时刻励磁电流较大，这会增大箝位电路的导通损耗。另一方面， L_m 减小是通过增大磁芯的气隙实现的，气隙附近的扩散磁通与 PCB 绕组交链会导致绕组的导通损耗增大。因而，从减小励磁电流、减小箝位电路损耗，以及减小气隙扩散磁通影响的角度，又不希望 L_m 设计得过小。

针对 L_m 选择中存在的上述折中，本文提出从箝位二极管中传输的功率与输出总功率的功率比的角度进行选择，该功率比可用电路中的电流表示如式(3.13)。

$$k = P_{Dc} / P_{o_full} = I_{Dc} / I_{o_full} = n \cdot I_{Lm} / I_{o_full} \quad (3.13)$$

$$I_{Lm} = \int_0^{T_{on}} i_{Lm}(t) dt / T_s \quad (3.14)$$

式中 I_{Dc} 为箝位二极管中流过的平均电流, I_{Lm} 为开关管开通时间内的励磁电流在一个开关周期内的平均电流, 如式(3.14)所示, I_{o_full} 是满载输出电流。这里 k 选择为 0.1 左右, 使得 90% 的输出功率从效率较高的 SR 通过, 从而电路可以有较好的效率性能。假设 D 为 0.5, 工作频率为 1MHz, I_{Lm} 可以近似成 $I_{Lm_pk}/4$, 然后联立式(3.5)、(3.13)可得 L_m 。

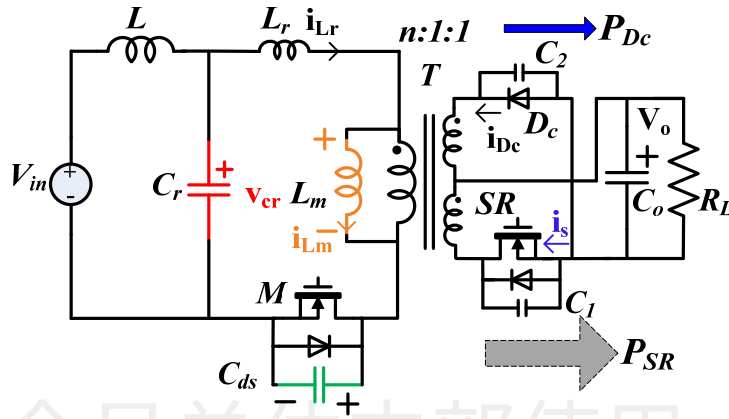


图 3.11 副边箝位谐振正激电路功率分布示意图

3.2.3.3 谐振电容的选择

谐振电容的改变也会带来两方面的影响：一方面是影响电路的工作频率和占空比；另一方面是影响电路开关管的电压应力，下面分别分析。

谐振电容 C_r 和谐振电感 L_r 一起决定了电路的谐振周期。当变压器结构确定后, L_r 随之确定, 较大的 C_r 会使得图 3.10 中粗实线沿着 T_{on} 轴正方向平移, 电路工作点的 T_{on} 增大。当 L_m 和 C_e 固定时, 模态 II 和模态 IV 的持续时间变化很小。根据式(3.10), 更大的 C_r 意味着更大的占空比, 有利于减小导通损耗, 且对变压器励磁电流和气隙扩散磁通影响较小。可见, 为了提高占空比, 增大 C_r 比减小 L_m 更有优势。但是, C_r 不能选择得过大, 因为更大的 T_{on} 意味着变压器绕组上的伏秒更大, 磁芯的最大磁通密度也会更大, 所以 C_r 过大会导致变压器的磁损过高, 甚至可能使磁芯饱和。因此, C_r 的选择需要在导通损耗和磁损间进行折中。此外, 在高功率密度设计中, C_r 也受其尺寸的限制, 受限于目前多层瓷片电容的能量密度, 采用更多大容量值的谐振电容 (C0G 材质) 会降低样机的功率密度。

另外一个选择谐振电容时需要考虑的因素是原边 MOSFET 的电压应力, 因为当开关

管关断时其电压应力与谐振电容电压有关，且 v_{Cr} 有电压纹波。如图 3.6 所示，稍滞后 t_2 时刻 v_{ds} 会有一个电压极大值，在 t_3 时刻也有一个电压极大值，这两个电压中的较大值决定了原边 MOSFET 的电压应力。稍滞后 t_2 时刻出现的电压尖峰来源于开关管关断时谐振电感中储存的能量，因而减小该尖峰有两种方法，一是减小谐振电感（更好的变压器设计），二是减小关断电流。由于电路的原边开关管实现了准零电流关断，关断电流只是励磁电流，其数值较小。因而第一个电压尖峰不会过高，且可以从能量守恒角度进行估算，如式(3.15)所示。

$$E(V_{pk}) - E(2V_{in}) = \frac{1}{2} L_r I_{Lm_pk}^2 \quad (3.15)$$

式中 $E(V_{pk})$ 是 v_{ds} 电压为 V_{pk} 时 C_{ds} 上储存的能量， $E(2V_{in})$ 是 v_{ds} 电压为 $2V_{in}$ 时 C_{ds} 上储存的能量^[172]。

在 t_3 时刻 v_{ds} 的电压值与谐振电容电压 v_{Cr} 有关。因为 $V_{Cr}(0)$ 略大于 $v_{Cr}(t_3)$ ， $V_{Cr}(0)$ 与输入电压之和可以作为 $v_{ds}(t_3)$ 的近似值。当选用更大的 C_r 时， v_{Cr} 纹波减小， $V_{Cr}(0)$ 也会相应减小。

利用式(3.2)在 T_{on} 时刻近似为零的条件，可以将 $V_{Cr}(0)$ 写成 T_{on} 的函数，如式(3.16)。

$$V_{Cr}(0) = I\omega L_r \frac{\cos \omega T_{on} - 1}{\sin \omega T_{on}} \quad (3.16)$$

在 3.2.3.1 节求出 T_{on} 后，式(3.15)和(3.16)可用来校核所选择的 C_r 能否满足对开关管电压应力的要求。

综上，考虑电路导通损耗和磁损间的折中，以及开关管的电压应力即可选择合适的谐振电容值。需要说明的是，在本章面向的小功率高频降压母线变换器中，因为其功率小于 200W、输入电流 I_{in} 很小，谐振电容电压 v_{Cr} 上的纹波与 V_{in} 相比也很小，可以忽略，因而 $v_{ds}(t_3)$ 可近似为 $2*V_{in}$ 。

3.2.4 高频变压器结构优化设计

变压器作为隔离变换器中的关键元件，其尺寸和损耗对于电路的功率密度和效率的影响很大，需要进行优化设计。针对所提出的副边箝位谐振正激电路，考虑到电路的高工作频率以及上节分析的谐振电容选择考虑点，电路中变压器的漏感（也即谐振电感）需要设计得尽量小。

传统的变压器实现方式是将绕线缠绕在磁芯磁柱上制作成变压器绕组，这种线绕变压器需要人工或机器绕制，成本较高且参数一致性差。另外一种变压器的实现方式是平

面变压器，其采用 PCB 铜层实现变压器的绕组，而磁芯则是通过 PCB 板上的挖孔与 PCB 装配在一起。相较于传统的绕线变压器，平面变压器具有热性能好、可重复性好、寄生参数一致性好等优势，同时可以实现良好的交错并联、屏蔽绕组层等比较复杂的绕组形式^[161]。尤其是当电路的工作频率提高至几百 kHz 以上后，变压器的绕组匝数较少且磁芯尺寸较小，平面变压器技术的优势更加凸显，因而在 MHz 母线变换中采用平面变压器技术。本节以一个额定输出 66W，输入 18~36V（额定 24V）、输出电压/输入电压为 0.5 的母线变换器为例进行变压器的优化设计。

A) 变压器磁芯材料和磁芯形状

样机目标频率为 MHz 以上，因而变压器的磁芯需要选择适合高频工作的磁芯材料，这里选择东磁公司生产的 DMR51W，其数据手册给出的磁损密度随磁密变化的关系如图 3.12 所示。

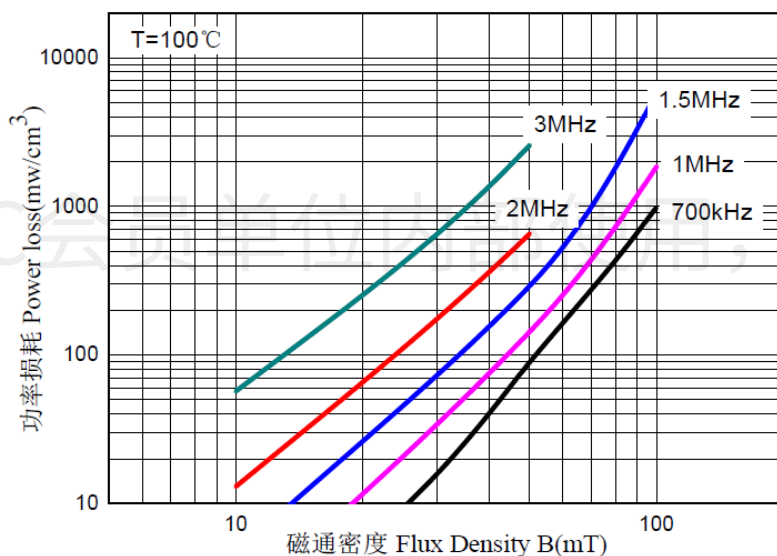
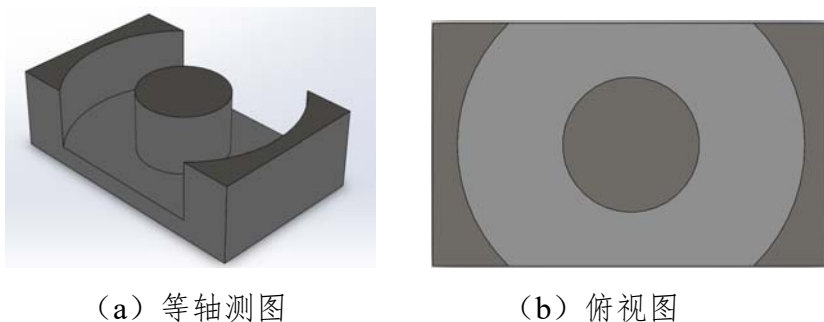


图 3.12 DMR51W 磁损密度随磁密变化的关系

一种适用于平面变压器的扁平型 EC 磁芯如图 3.13 所示，其圆形中柱有利于减小绕组的长度^[55]。



(a) 等轴测图

(b) 俯视图

图 3.13 扁平型 EC 磁芯

B) 绕组匝数 N_p , N_s , N_c 和磁芯型号确定

在电路的额定工作点, 变压器磁芯磁密变化满足式(3.17), 通常用磁密变化的一半来计算磁芯的损耗密度。

$$\Delta B/2 = \frac{V_o T_{on}}{2N_s A_e} \quad (3.17)$$

式中 T_{on} 为模式一的持续时间, 考虑期望的工作频率 1.1MHz 和期望的工作占空比 0.4, T_{on} 等于 360ns; N_s 为变压器副边绕组匝数, A_e 为变压器磁芯中柱的截面积。为了满足期望的模块尺寸 (1/16 砖, 25.4 x 25.4mm), 变压器所占面积应当在模块总面积的 1/3~1/2 之间, 由此, 根据磁芯厂商提供的 EC 磁芯尺寸, 筛选出变压器磁芯中柱的截面积在 15~25mm² 之间。

变压器磁芯的磁通密度由磁芯的中柱截面积以及绕组匝数决定, 基于式(3.17)和图 3.12, 图 3.14 给出了不同副边匝数下变压器磁芯磁损密度与磁芯中柱截面积的关系曲线。可见, 当 N_s 为 1 时, 即使磁芯截面积为 25mm², 磁芯的磁损密度依然达到了 1000kW/m³, 对应的磁芯损耗约为 0.8W, 占额定输出功率的 1.2%, 这对于提升电路的效率不利。当 N_s 为 2 时, 磁芯的磁损密度在合理的中柱面积范围内均为几百 kW/m³。同时, 当磁芯中柱截面积从 20mm² 增加到 25mm² 时, 磁损密度的下降有限, 因而本设计中选择磁芯的中柱截面积为 20mm² 左右, 如图 3.14 中阴影所示, 对应的磁芯型号为 EC14.5C。

根据电路电压变比指标和电路的单位增益特性, 可以确定变压器的匝比为 2:1:1, 进一步地, 可以确定变压器原边匝数 N_p 为 4, 箝位绕组匝数 N_c 为 2。

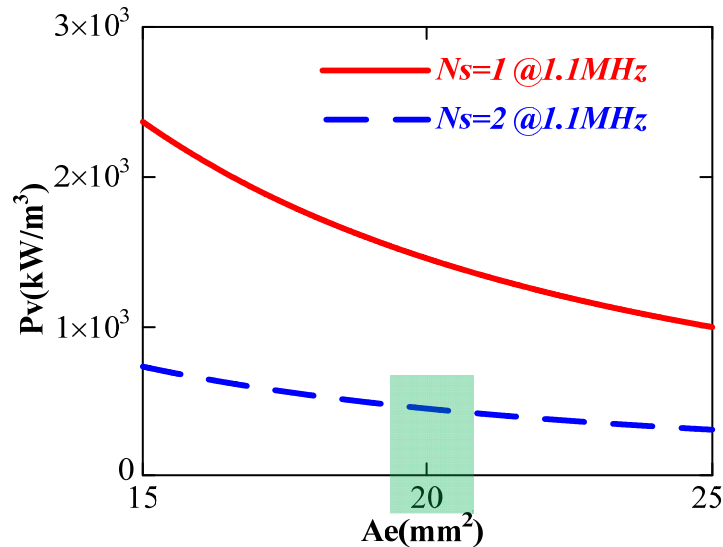


图 3.14 变压器磁芯磁损密度与磁芯中柱截面积的关系曲线

C) 变压器绕组排布

因为变压器副边主绕组 N_s 中传输了大部分能量，因而在实际样机中副边主绕组和 SR 需要采用并联结构以减小导通损耗。一种并联结构如图 3.15 (a) 所示，变压器绕组直接并联且 SR 也直接并联，图中虚线表示电路高频电流流通路径，可见这种并联方式在高频回路中存在并联点，由于高频的集肤效应和邻近效应，这些连接点会导致较大的损耗^[57]。另一种并联结构如图 3.15 (b) 所示，该结构先将绕组、SR 和输出电容连接后，在直流电容之后进行并联连接，这种结构简化了高频回路中的连接点，故在样机中采用了这种结构。

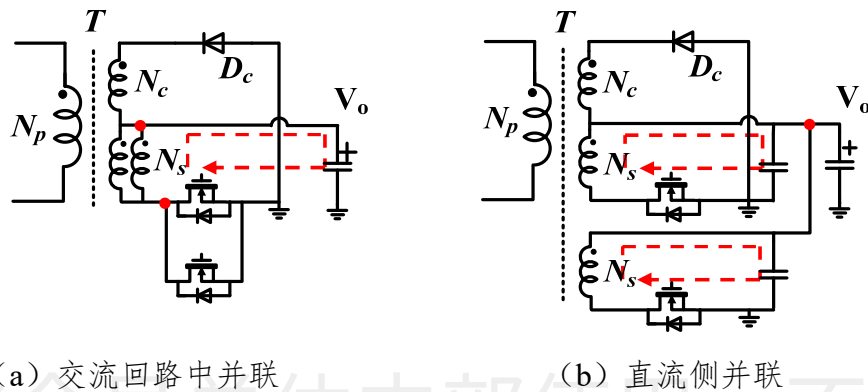


图 3.15 变压器副边并联结构

综合确定的变压器匝数：变压器原边绕组 4 匝、副边主绕组 2 匝且需要并联、箝位绕组 2 匝，本设计中采用 10 层 PCB 板实现平面变压器的绕组，每一层 PCB 实现一匝绕组。考虑到变压器绕组较多且副边绕组存在主绕组和箝位绕组的区别，这里需要对变压器的绕组排布进行优化布局。在接下来的分析中，原边绕组用字母 P 表示，副边主绕组用字母 S 表示，箝位绕组用字母 C 表示。

为了抑制高频涡流效应（集肤效应和邻近效应）造成的绕组内电流分布不均匀，需要增加不同绕组的交错程度。这里 4 匝原边绕组和 4 匝副边主绕组之间较好的交错方式有两种：S-P-P-S-S-P-P-S 和 S-P-S-P-S-P-S-P，这样布局可以使得绕组的磁动势较小，不仅可以抑制高频涡流效应，还可以减小原边绕组和副边主绕组之间的漏感，有利于上节提到的谐振电容的选择。

另一方面，考虑到减小原边绕组与箝位绕组的漏感有利于减小开关管的电压应力，绕组排布应当使得该漏感也较小。基于上述原边绕组和副边主绕组的交错布局结构，下面基于 Maxwell 2D 仿真软件对箝位绕组的布局位置进行优化分析，以使得不同绕组间的漏感最小。箝位绕组 C 的位置有两种可能情况，一是不与原边绕组和副边绕组交错；二

是与原边绕组和副边绕组交错。

首先, 箅位绕组不与原边绕组和副边绕组交错的布局结构有两类共计 4 种结构。图 3.16 以 SPPSSPPS 为例给出了箅位绕组的两种位置, 分别是 2 匝箅位绕组在 PCB 一侧和在 PCB 两侧, 记为排布 1 和排布 2; 同样地, 对应于 SPSPSPSP 结构, 箅位绕组也有两种位置, 记为排布 3 和排布 4。通过 Maxwell 2D 软件可以得到原边绕组和副边主绕组间的漏感 $L_{k_{ps}}$ 、原边绕组和箅位绕组间的漏感 $L_{k_{pc}}$, 副边主绕组与箅位绕组的漏感 $L_{k_{sc}}$, 结果如表 3.1 中绕组排布 1~4 所示, 可见这 4 种结构 $L_{k_{pc}}$ 和 $L_{k_{sc}}$ 都较大。

箅位绕组与原边绕组和副边绕组交错较好的布局结构有两种, 分别如图 3.17 (a)、(b) 所示, 表 3.1 中绕组排布 5 和 6 给出了这两种结构的漏感仿真结果, 可见这两种结构的 $L_{k_{pc}}$ 和 $L_{k_{sc}}$ 都明显减小, 且 $L_{k_{ps}}$ 也较小。

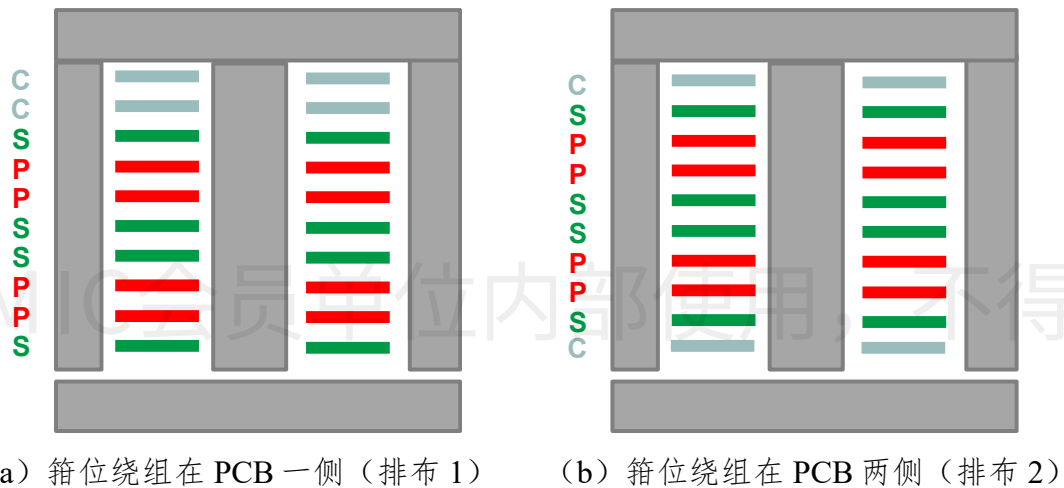


图 3.16 箅位绕组不与原边绕组和副边绕组交错的布局结构

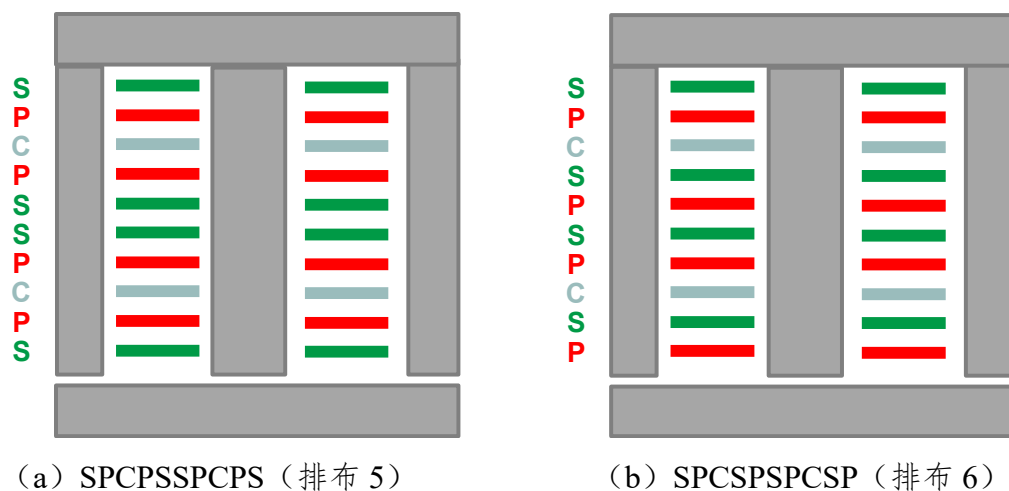


图 3.17 箅位绕组与原边绕组和副边绕组交错的布局结构

综合以上 6 种绕组布局的漏感仿真结果, 在样机 PCB 设计中选择整体漏感最小的排

布方式 5。绕组排布方式 5 还有一个优势：在 PCB 剖面上，绕组排布沿 PCB 上下对称，有利于并联绕组的均流。

表 3.1 不同绕组排布方式的漏感情况

	L_{k_ps} (nH)	L_{k_pc} (nH)	L_{k_sc} (nH)
绕组排布 1 CCSPSSPPS	10.83	171	16
绕组排布 2 CSPPSSPPSC	10.83	57.78	11.09
绕组排布 3 CCSPSPSPSP	10.78	189.28	35.4
绕组排布 4 CSPSPSPSPC	10.78	46.08	11.53
绕组排布 5 SPCPSSPCPS	10.82	10.22	5.56
绕组排布 6 SPCSPSPCSP	10.79	16.24	4.06

3.3 副边箝位谐振正激电路的软启动分析

上文分析了副边箝位谐振正激电路的工作原理、电路参数和变压器的优化设计方法，可以指导设计一个高效高功率密度的单管谐振 DCX 电路。但是，与传统双端谐振电路类似，单管谐振电路的启动也存在挑战，且无法直接应用传统谐振电路的软启动方法，因而本节在分析副边箝位谐振正激电路软启动过程的基础上，提出一种新的软启动方法，可以解决单管谐振正激电路的启动问题。

3.3.1 副边箝位谐振正激的软启动过程

对于副边箝位谐振正激电路，由于谐振电容与输入电压和输入电感构成的支路并联，所以稳态工作时谐振电容的直流偏置电压为 V_{in} 。同时，在稳态工作时，输出电容上的电压为带有小开关电压纹波的 V_o ，且满足 V_{in} 约等于 nV_o 。由于谐振电感两端的电压为谐振电容上的电压减去输出电压折算到原边的等效电压，在稳态工作点时，谐振电感两端的电压约为谐振电容的纹波电压，因而谐振电流的应力较小。

但在电路的启动过程中，当电路模块接入电压母线且电路的控制信号尚未给出时，谐振电容及原边开关管的结电容会首先被充电至 V_{in} ，而输出电容上的电压保持为零电压，对应的电容初始电压如图 3.18 所示。所以当原边开关管 M 开通时， M 硬开通，其上电压直接降为零，谐振电容上的电压 V_{in} 直接加在谐振电感上，如果 M 仍采用与稳态

相同的导通时间，会造成谐振电感电流过大，或者会触发电路的过流保护，或者会使得开关器件由于过流而损毁。综上，单管谐振正激电路的软启动过程可以理解为在控制合理的谐振电流的情况下，实现输出电容偏置电压建立的过程。

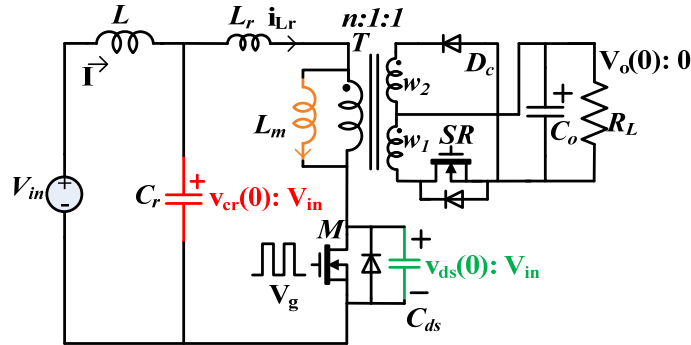


图 3.18 副边箝位谐振正激电路的电容初始状态

3.3.2 常用软启动方法及其在单管谐振正激电路中的局限

Buck 电路为了解决启动时的电流过冲和输出电压过冲，一般采用逐渐增大开关管占空比的方式，这实际上是通过限制电感两端的伏秒使得输出电压安全建立。

这种限制伏秒的方式也被广泛应用在谐振电路的启动中。ZVS 多谐振正激电路是一种实现了开关管零电压开通的单管谐振电路，因为电路利用谐振电感和开关管结电容的谐振实现开关管的 ZVS 开通且电路实现 ZVS 所需的时间固定（与开通时间无关），其采用固定开关管关断时间、改变开通时间的变频控制策略，而在启动过程中，该电路通过限制较小开通时间、增大工作频率的方式限制电感两端的伏秒，实现电路的软启动^[173]。因为启动过程也能保证谐振电感和开关管结电容的谐振，电路在启动过程中没有器件电压应力问题，也能实现开关管的软开通。LLC 作为最常用的软开关谐振拓扑，工业界和学术界对其启动方法已经作了较为深入的探索，典型的高频启动策略和基于最优轨迹控制给定窄脉冲控制序列的策略^[174, 175]均采用限制谐振电感伏秒的方法直接控制谐振腔的电流，以实现谐振电容和输出电容偏置电压的安全建立。因为半桥结构可以实现开关管两端电压的箝位，因而电路没有器件电压应力问题，同时电路在启动过程中也采用励磁电流实现了开关管的软开关。

在本文提出的副边箝位谐振正激电路中，因为开关管两端的电压通过变压器的耦合绕组（箝位绕组）箝位，而变压器绕组间无法做到完全耦合，开关管在大电流关断时谐振电感电流会对开关管结电容充电，造成开关管的高电压应力。因为上述限制电感伏秒的方法均会在谐振电流较大时关断开关管，所以这些方法均无法借鉴到副边箝位谐振正激电路中。而为了减小启动中的器件电压应力，直接采用保证电路在启动过程中也实现

开关管 ZCS 的控制方式（上一小节提及的与稳态相同的控制信号），又会引入器件的电流应力问题。

3.3.3 利用开关器件恒流工作区的软启动方法

为了限制谐振电流，从而减小开关器件的电流应力，除了直接限制谐振电感伏秒的方法，还可以采用增大开关器件所在支路阻抗的方法，而这可以通过控制开关管（MOSFET）的门极电压来实现。本节首先介绍控制开关器件门极电压来增大阻抗的原理，进一步地提出一种利用 MOSFET 恒流工作区限制电路中能量的软启动方法，以实现输出电压的缓慢建立，同时减轻甚至消除开关管的应力问题。

3.3.3.1 软启动方法

首先以如图 3.19 所示的一个简单电容充电电路为例说明控制开关器件门极电压来增大阻抗的原理。MOSFET 的输出特性和转移特性曲线如图 3.20 所示^[176]，输出特性图中粗虚线左侧为可变电阻区，右侧为恒流区，恒流区体现了门极电压对 MOSFET 沟道电流的控制，对应为转移特性中的粗实线，图中三角形对应同一个工作点，圆形也对应同一个工作点。当开关管 M 的 V_{gs} 较高（如 10V）时， M 始终工作在可变电阻区，可等效成一个电阻，电路的等效电路如图 3.21（b）所示，开关管电流如图 3.19（b）中细虚线和细实线所示，可见 I_D 在时刻 0 较大。MOSFET 的起始工作点分别如图 3.20（a）和（b）中的圆圈标识，在电容充电过程中，MOSFET 的工作点沿着输出特性中对应门极电压的实线趋向于零。如图 3.20 中三角形所标识的工作点所示，当给定的门极电压 V_{gs_set} 较低且 M 的起始工作点在恒流工作区时， V_{gs_set} 控制 M 的沟道电流为 I ，与之前工作在可变电阻区相比，电路中的初始电流大大减小。在恒流工作区，电容充电电路的等效电路如图 3.21（a）所示。随着输出电压的建立， M 的 V_{ds} 逐渐减小， M 的工作点从恒流工作区转移到可变电阻区，电容充电电路的等效电路切换为图 3.21（b），开关管 M 的沟道电流

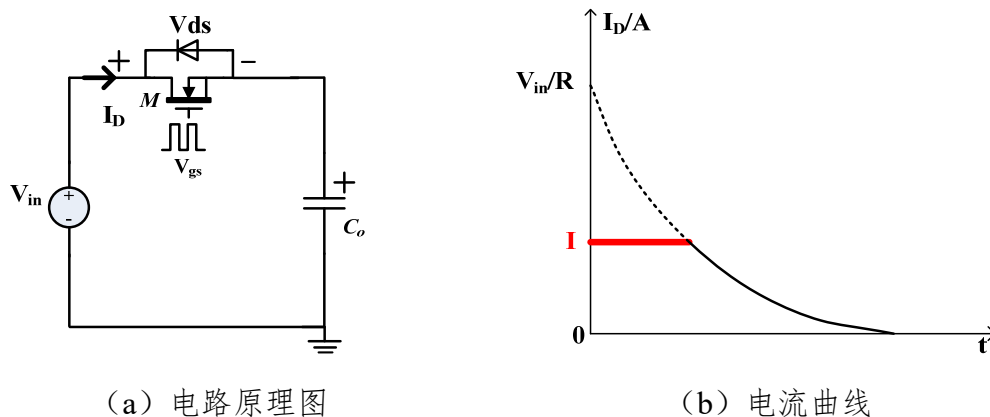


图 3.19 电容充电电路

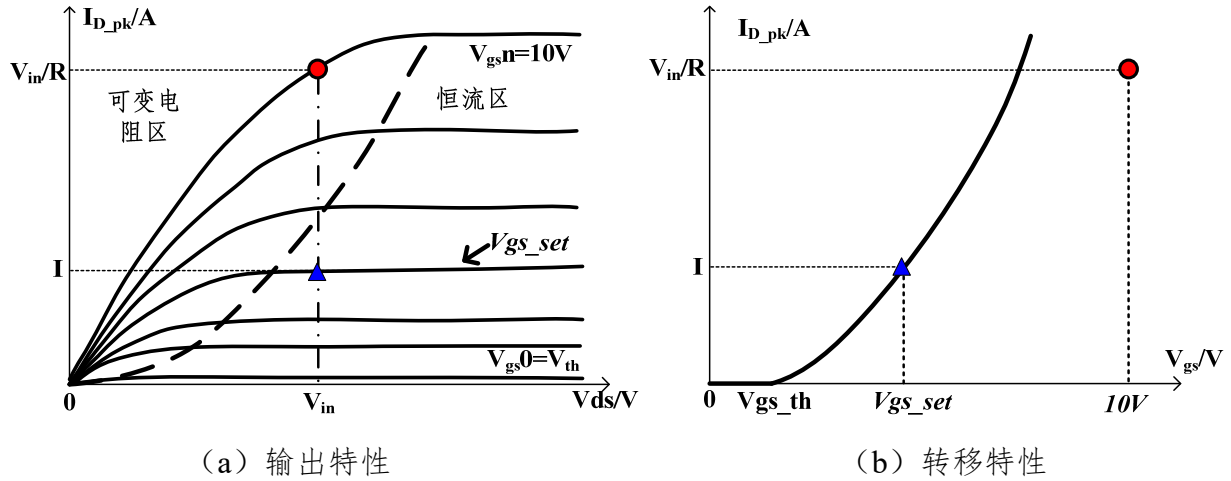


图 3.20 MOSFET 输出特性和转移特性

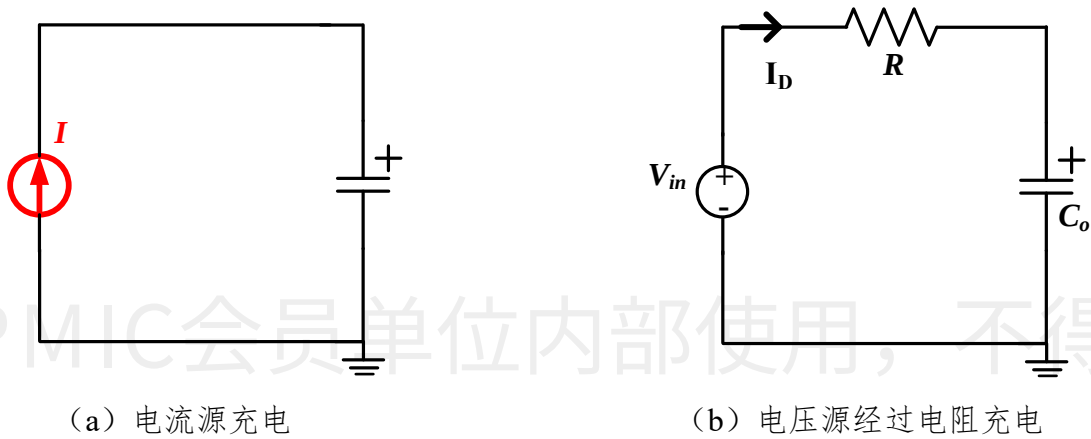


图 3.21 电容充电电路等效电路

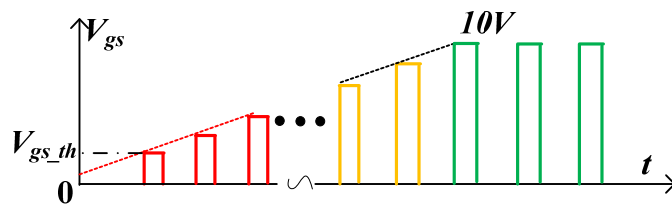


图 3.22 副边箝位谐振正激电路的软启动方法

沿着输出特性中 V_{gs_set} 对应的曲线从 I 继续下降到零。综上，当开关管 M 的 V_{gs} 较低使其工作在恒流区时，可有效限制流过开关管的电流，等效增大了开关管的电阻。

应用上述限流策略，本文提出的副边箝位谐振正激电路的软启动方法如下：在启动过程中保持开关管控制信号的工作频率和占空比固定，同时控制原边 MOSFET 的栅源极电压从开通阈值 V_{gs_th} 缓慢上升至稳态的控制电平值（10V），如图 3.22 所示。采用这种启动策略后，整个软启动过程中谐振电流峰值的轨迹如图 3.23 所示，在图 3.23 (a) 的 MOSFET 转移特性中，可以看出在启动过程的前一阶段，由于输出电压没有建立，

MOSFET 的沟道电流受 V_{gs} 控制, MOSFET 的沟道电流随着 V_{gs} 的升高而增大, 在图 3.23 (b) 的 MOSFET 输出特性中, 可以看出随着输出电压的建立, MOSFET 开通期间的 V_{ds} 逐渐减小, MOSFET 逐渐从恒流工作区过渡到可变电阻区。因为进入可变电阻区后, V_{gs} 进一步提高, MOSFET 导通电阻减小, 因而谐振电流峰值可能会有小幅上升, 之后输出电压继续升高, 谐振电感两端电压减小, 谐振电流峰值下降。随着 V_{gs} 继续提高, 电路最终进入稳态工作点。综上, 利用 MOSFET 恒流工作区限制电路中能量后, 电路在启动过程中没有电流应力问题。此外, 由于启动过程中 MOSFET 关断电流较小, 谐振电感能量较小, 电路也没有电压应力过高的问题。

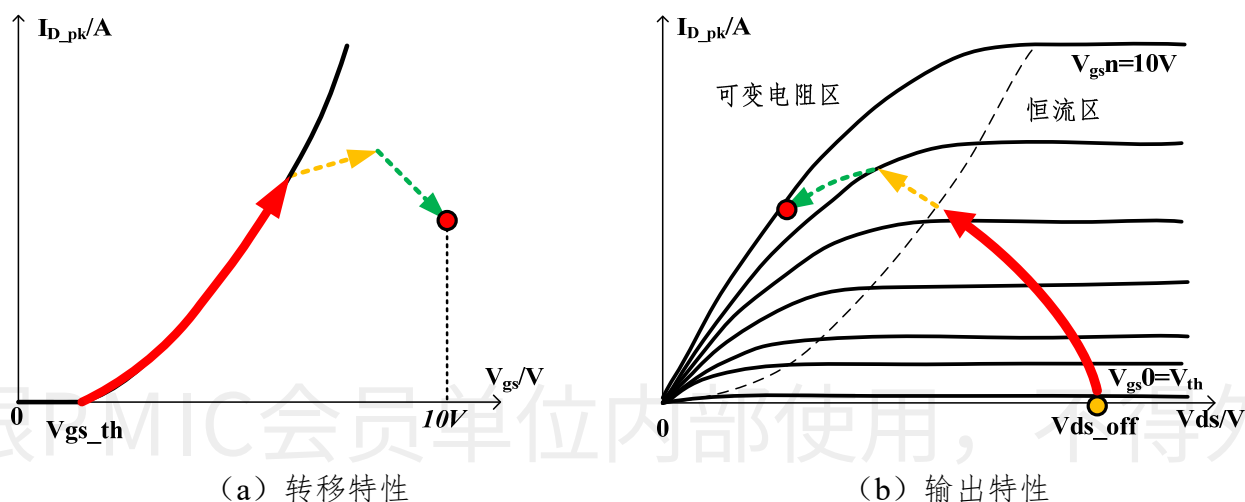


图 3.23 软启动过程中谐振电流峰值轨迹

3.3.3.2 软启动控制信号实现

为了实现图 3.22 中的软启动控制信号, 可以采用图 3.24 中的结构, 利用驱动芯片的输出驱动信号高电平为芯片供电电压的特性, 为驱动芯片提供电压缓慢上升直至稳态电平的电压源 (这里称之为斜坡电压源)。当给定驱动芯片的控制信号后, 图 3.24 中的驱动芯片即可输出高电平缓慢上升的驱动信号。考虑到驱动芯片一般设置了欠压锁定, 当这一欠压锁定值高于开关器件的门极开通阈值时, 可以采用一个变压器实现驱动电平的匹配。

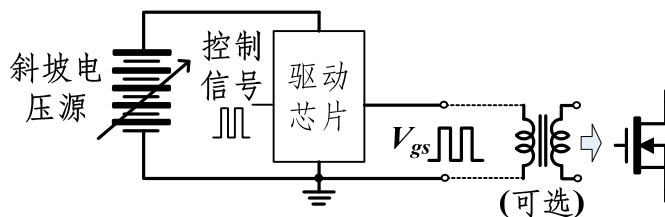


图 3.24 软启动信号实现方法

对于斜坡电压源的实现，可以采用图 3.25 所示的结构，基于一个稳压 Buck 电路（或线性稳压器），在电路的分压电阻网络上并联一个由电容 C_a 、电阻 R_3 、二极管 D_a 构成的软启动网络（如图中粗线所示）。在 Buck 开始启动时，输出电压给 C_a 、 R_3 充电， C_a 电压缓慢上升。当 C_a 上电压较低时，二极管 D_a 导通， C_a 和 R_1 并联，这等效地降低了 Buck 电路的分压电阻 R_1 和 R_2 的比例，且随着 C_a 电压的上升，输出电压 V_p 上升。 D_a 左端电压为参考电压 Ref ，右端电压为输出电压减去 C_a 上电压，当输出电压和 C_a 电压上升到令 D_a 截止后，电路的反馈由 R_1 和 R_2 控制，直至输出电压 V_p 最终到达稳态。

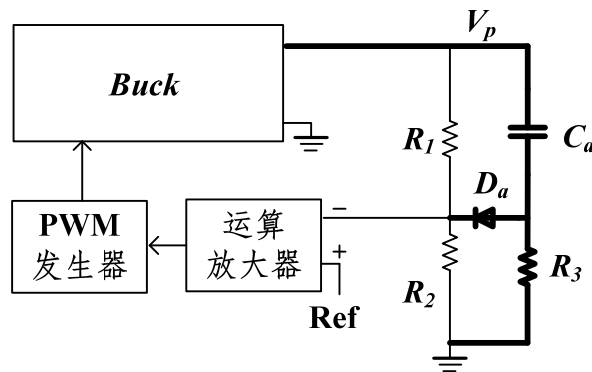


图 3.25 斜坡电压源产生电路

3.4 实验验证

3.4.1 实验样机及波形

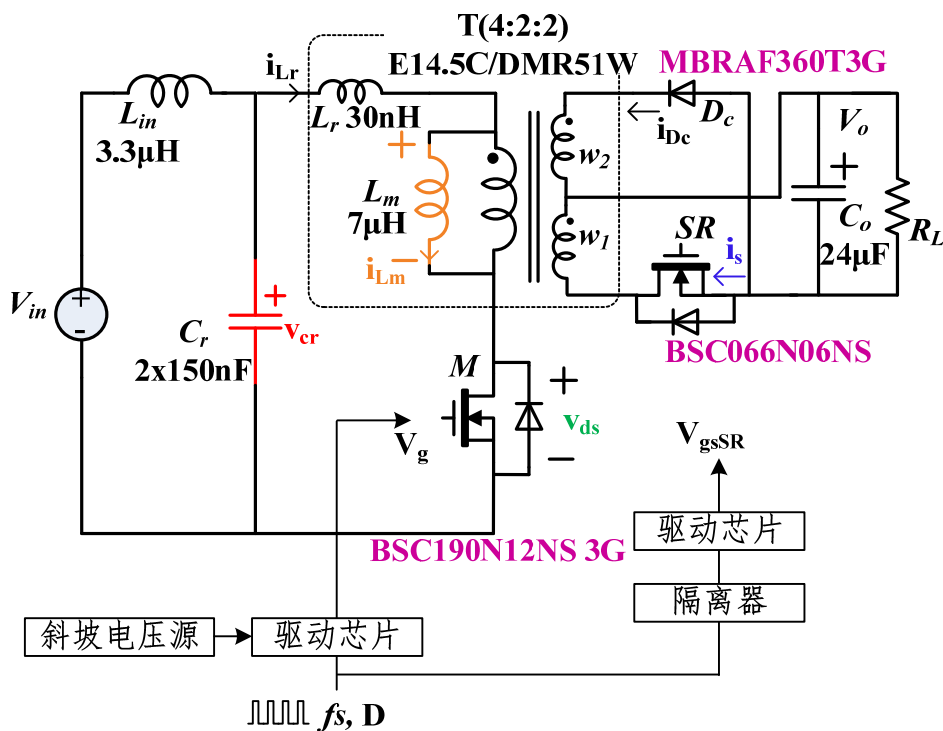


图 3.26 样机原理图

根据上述的分析,设计了一台工作频率大于 1MHz 的样机来验证所提出拓扑的高频性能和低电压应力。样机的指标如下: $V_{in}=18\sim36V$ (24V 额定), $V_o/V_{in}=0.5$, 不同输入电压下的最大输出电流为 5.5A。图 3.26 给出了实验样机的原理图, 关键元件的型号及参数已在图中标出; 电路的谐振电感采用变压器的漏感实现; 变压器的副边采用同步整流来提高效率, 并且采用两个 SR 直流侧并联的结构来减小导通损耗; 电路原边开关管采用驱动芯片驱动, 驱动信号根据 3.2.3 节求得并由信号发生器给出, 驱动信号通过电容隔离器隔离后为副边驱动芯片提供信号, 在信号路径上加入 RC 延时环节完成原副边驱动信号的同步; 电路原边驱动芯片采用 Buck 实现的斜坡电压源供电以完成电路的软启动。

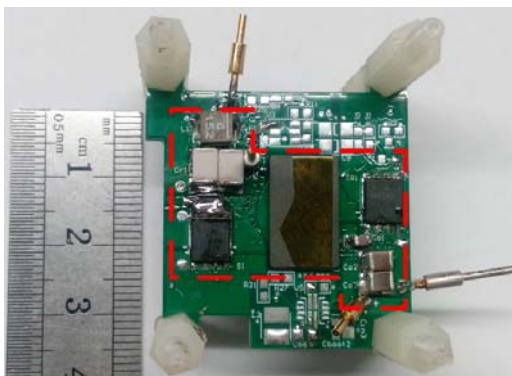


图 3.27 样机图片

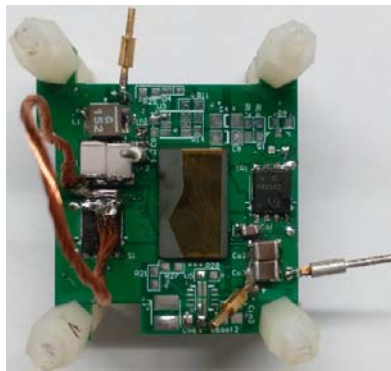


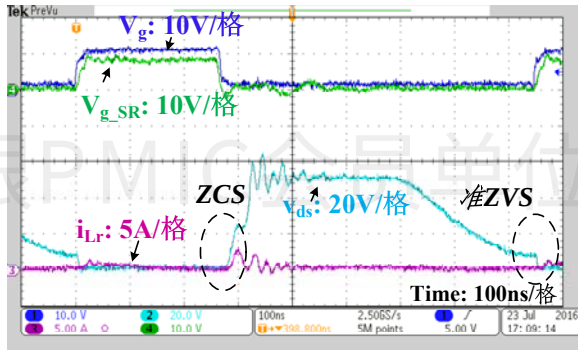
图 3.28 带电流测量引线的样机图片

电路样机图片如图 3.27 所示, 变压器的漏感用作谐振电感 L_r , 其电感值约为 30nH。考虑到样机期望的工作频率为 MHz 以上及 PCB 板上有限的空间, 最终样机上的谐振电容为 300nF ($2\times150\text{nF}$, C0G 材质)。

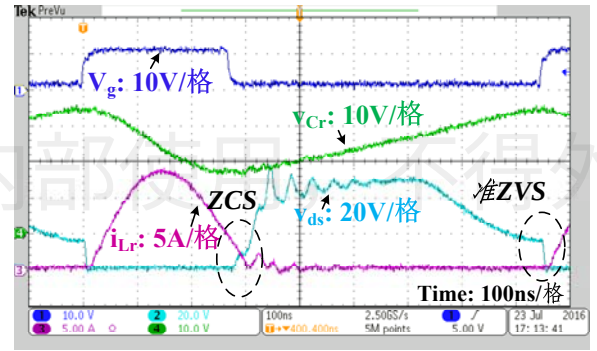
为了验证原边开关管的准零电流关断特性, 需要测量图 3.27 所示样机的谐振电流 i_{Lr} 。为此, 在原边开关管所在支路中串联一根电流测量引线, 如图 3.28 所示, 进而可以用电流探头观测谐振电流。这一额外的引线会等效地使谐振电感(变压器漏感串联引线电感)增加到 60nH, 相应地, 谐振电容减小到 94nF ($2\times47\text{nF}$, C0G 材质), 电路的开

关频率为 1.18MHz。

图 3.29 给出了图 3.28 所示样机在额定输入电压 (24V) 时的关键波形。图 3.29 (a) 是在空载条件下, 图 3.29 (b) 是在满载条件下, 这里的满载条件是指满载输出电流 (5.5A)。 V_g 和 V_{g_SR} 分别为主开关 M 和 SR 的门极驱动信号, 电压 v_{ds} 为原边开关管的漏-源极电压, i_{Lr} 为谐振电流, v_{Cr} 为谐振电容电压。在两种负载情形下, 如图中所圈出的, 原边开关管都实现了准零电压开通和准零电流关断。在图 3.29 (b) 中, 当 v_{ds} 下降到较低值 (约 16V) 时, 开关管开通。因为开通电压较低, 相应的开通损耗与输出功率相比很小, 只有 $0.231W (f \times E_{on})$, 因而称原边开关管实现了准零电压开通。开关管开通时寄生电容 C_{oss} 上储存的能量 E_{on} 可通过器件数据手册上的非线性电容曲线求得。同时在图 3.29 (b) 中给出谐振电容电压波形, 与 2.3.1 节分析一致, 当实现准零电流关断时, 器件开通时间内的 v_{Cr} 波形具有对称性。在最终样机中去除电流测量引线以减小谐振电感时, 可利用 v_{Cr} 的这一对称性来判断电路是否实现了零电流关断。



(a) 空载

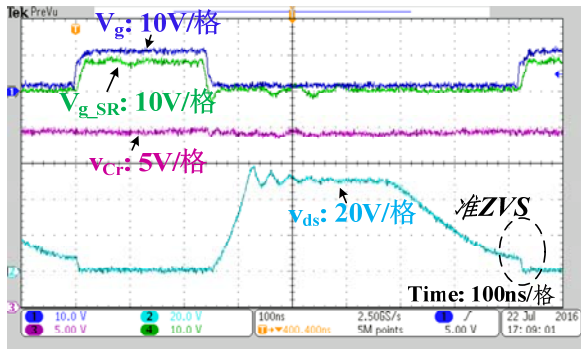


(b) 满载

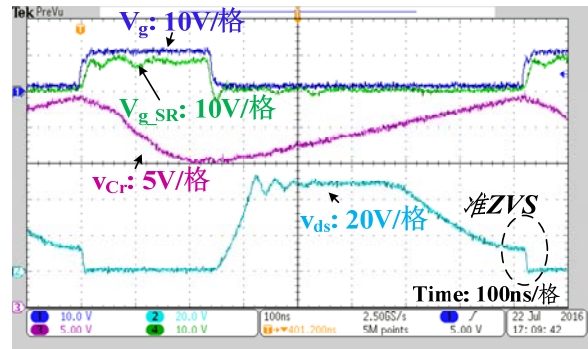
图 3.29 额定输入时带电流测量引线样机的关键波形

图 3.30 给出了未接电流测量引线的样机在额定输入电压下的关键波形。谐振电容容值为 188nF ($4 \times 47nF$, C0G), 电路的开关频率为 1.22MHz, 占空比为 0.29。图 3.30 (a)、(b) 分别是电路在空载和满载下的波形, 由图中 v_{Cr} 波形的对称性可知, 电路实现了 QZVZCS。但是, 与模式 IV 的持续时间相比, 开关管的开通时间较短, 电路的占空比较小, 这会导致电路的导通损耗增大, 降低电路的效率性能。注意到图中模式 IV 结束时 v_{ds} 的变化斜率很小, 以稍许增加开关管的开通电压为代价, 模式 IV 的持续时间可以大大缩短, 从而可以增大电路工作的占空比, 减小电路的导通损耗, 这一开通损耗和导通损耗的折中是副边箝位谐振正激电路效率优化中的一个重要考虑点。需要注意的是, 电路开关管的开通电压不能过分提高, 事实上, 当开关管的开通电压从 20V 提高到 30V 时, 电路的开通损耗会加倍。

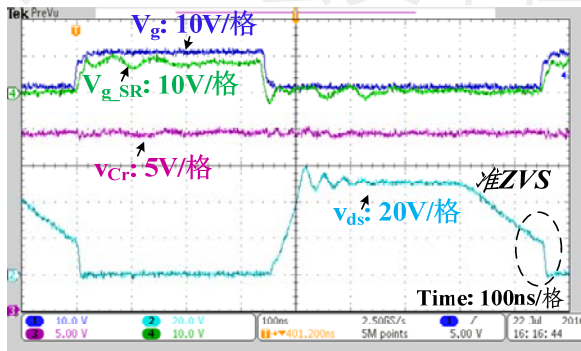
图 3.31 给出了图 3.27 所示样机谐振电容较大时的关键波形。谐振电容由 2 个 C1812C154J1GACTU 实现, 容值为 300nF , 这是目前 1812 封装下 C0G 材质的陶瓷电容能具有的最大容值。电路的开关频率为 1.175MHz , 占空比为 0.4。图 3.31 (a) 是电路在额定输入电压下空载时的波形, 图 3.31 (b) 是电路在额定输入电压下满载时的波形, 图 3.31 (c) 是电路在 36V 输入下满载时的波形。同样, 电路实现了 QZVZCS。由于 C_r 增大, 与图 3.30 相比, 电路的导通时间增大。图 3.32 给出了电路在额定输入电压和 36V 输入时 SR 和箝位二极管的电压, 可见副边 SR 也实现了准 ZVS。由于变压器漏感



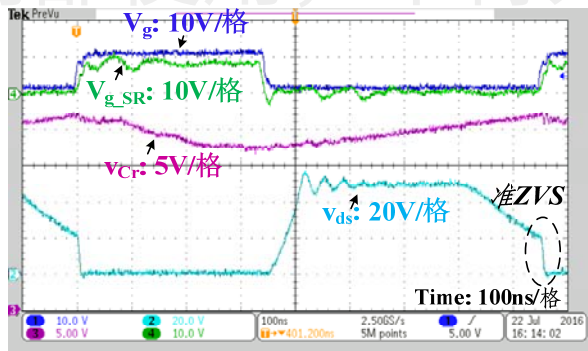
(a) 空载



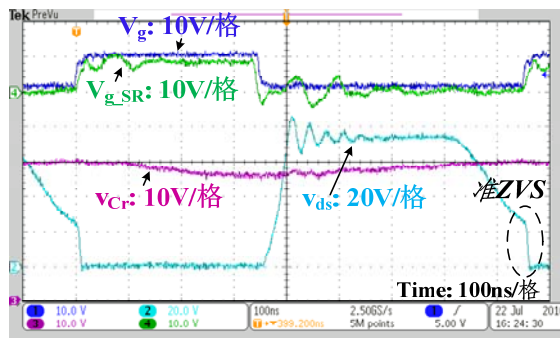
(b) 满载

图 3.30 额定输入下样机 C_r 较小时的关键波形

(a) 24V 输入空载



(b) 24V 输入满载



(c) 36V 输入满载

图 3.31 样机 C_r 较大时的关键波形

的存在，SR 的漏-源极电压也有一些振荡，这会导致副边器件的电压应力稍大于 2 倍的输出电压。

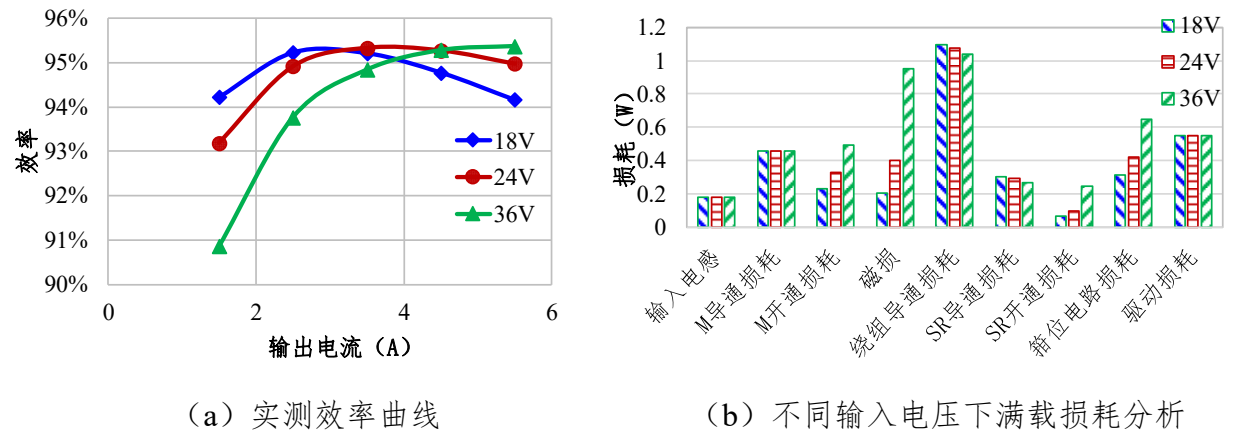
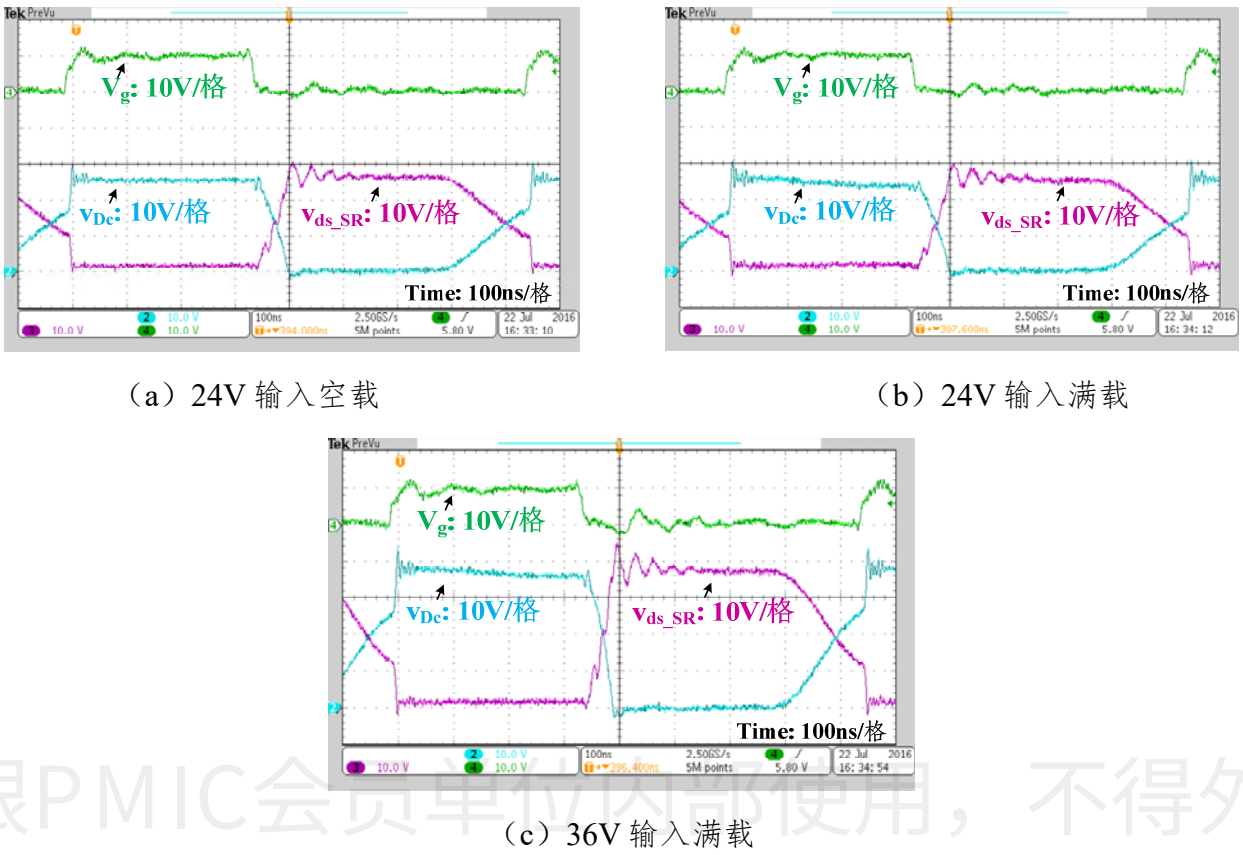


图 3.33 (a) 给出了电路在不同输入电压和不同负载电流下的效率曲线。在额定输入电压下，电路的峰值效率为 95.3%，满载时的效率接近 95%。这里没有考虑开关管的驱动损耗。图 3.33 (b) 给出了电路在不同输入电压和满载时的损耗分析。从损耗分析可见，与电流有效值相关的导通损耗占了总损耗的最大部分（损耗分析过程参见下一小

节），因此，适当牺牲开通损耗以增大占空比有利于提高电路效率。图 3. 34 给出了电路在不同输入电压下输出电压随负载电流变化的曲线，可见输出电压始终约为输入电压的一半，证明了本文提出的电路可以用作 DCX。根据图 3. 27 标出的主电路部分和 24V 输入时的最大输出功率（66W），该样机达到了 270W/in³ 的功率密度，是目前主流的小功率隔离模块的功率密度（约 150W/in³）的近两倍^[177-179]。

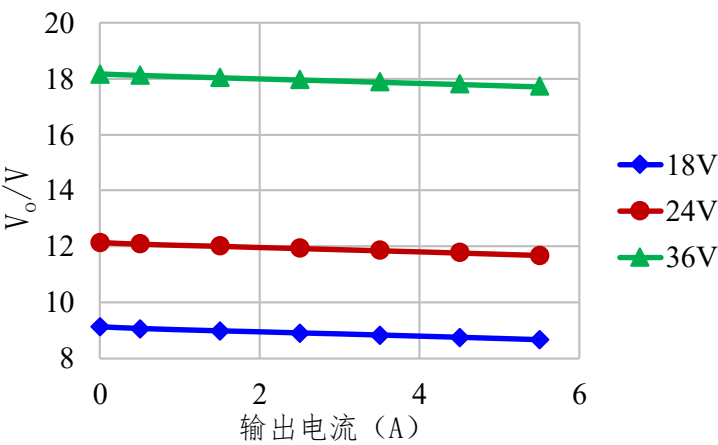


图 3. 34 实测样机的负载调整特性

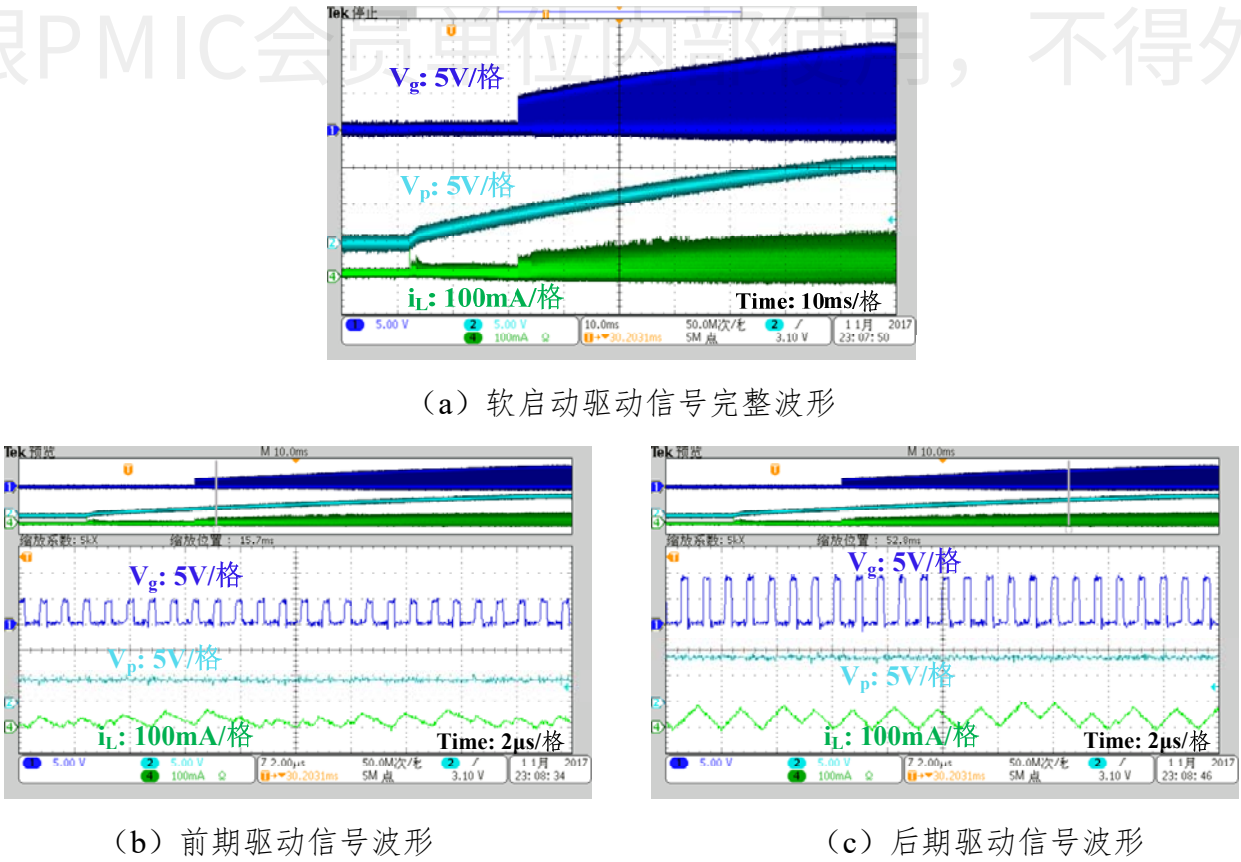
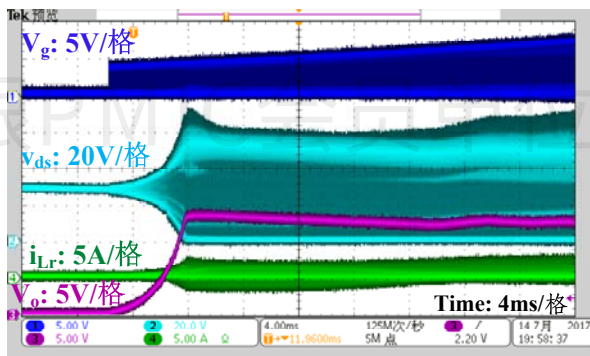


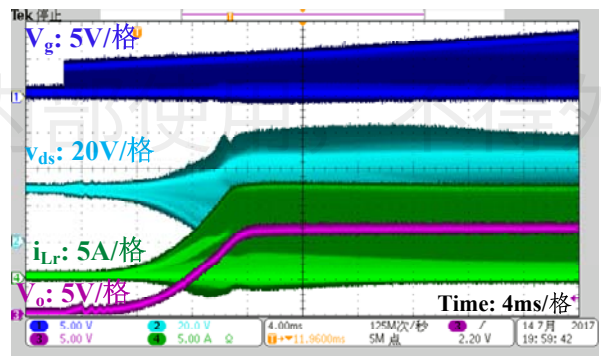
图 3. 35 软启动驱动信号、斜坡电压源波形

图 3.35 给出了样机软启动中应用的器件驱动信号波形，这里利用了图 3.24 和图 3.25 所示的软启动控制信号实现方法。图 3.35 (a) 为软启动驱动信号的完整波形，当给驱动芯片输入期望频率和占空比的控制信号并利用 2 通道的斜坡电压源为驱动芯片供电后，驱动芯片即可输出高电平缓慢提高的软启动信号，且信号高电平从驱动芯片欠压锁定 (UVLO) 电压开始上升，上升过程中会经过原边 MOSFET 的米勒平台电压；通道 4 为 Buck 电路的电感电流，可见随着驱动电压的升高，驱动损耗增大，Buck 的输出电流也缓慢增大。图 3.35 (b) 和 (c) 分别为软启动完整信号前期和后期的展开图，可以看出，软启动控制信号确实保持了固定的频率和占空比，且高电平逐渐提高，可以保证 MOSFET 器件从恒流区逐渐转移到可变电阻区，从而实现电路的软启动功能。

为了验证所提出的软启动方法可以减小启动过程中的电流应力，图 3.36 给出了带电流测量引线样机在 24V 输入时的空载和满载启动波形，可见 V_o 平稳上升，没有过冲或跌落；开关管漏源极电压 v_{ds} 没有电压过冲，谐振电流 i_{Lr} 也没有电流过冲，证明了所提出软启动方法的有效性。

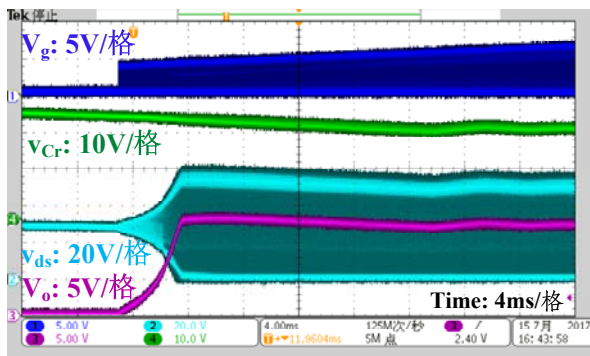


(a) 空载

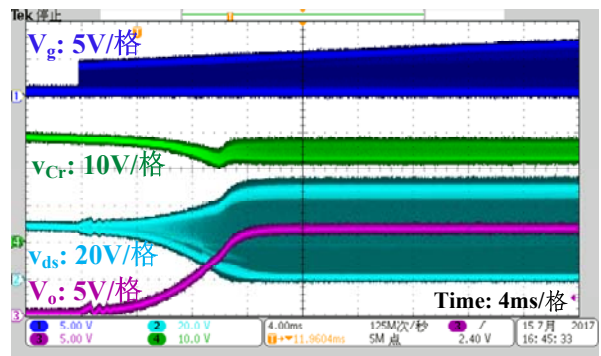


(b) 满载

图 3.36 带电流测量引线样机启动波形图 (24V 输入)



(a) 空载



(b) 满载

图 3.37 无电流测量引线样机启动波形图 (24V 输入)

图 3.37 给出了无电流测量引线样机在 24V 输入时的空载和满载启动波形，同样地，电路实现了可靠启动，没有电压或电流应力问题。此外，可以看出在启动开始时刻，谐振电容上已经建立了电压，验证了 3.3.1 节的启动过程分析。

3.4.2 损耗分析

副边箝位谐振正激直流变压器的损耗主要包括输入电感的导通损耗 P_L 、开关管的驱动损耗、开关 M 的导通损耗 P_{con_M} 和开通损耗 P_{on_M} 、SR 的导通损耗 P_{con_SR} 和开通损耗 P_{on_SR} 、变压器的磁损 P_{core} 和绕组导通损耗 $P_{winding}$ 以及箝位电路的损耗 $P_{clamping}$ 。

1) 输入电感的导通损耗

输入电感的导通损耗可通过输入平均电流 I 求得，

$$P_L = I^2 R_L, \quad (3.18)$$

式中 R_L 为输入电感的直流电阻，可查阅电感数据手册获得。

2) 开关管的驱动损耗

根据器件的驱动电压 V_g 和工作频率 f 可求得器件的驱动损耗，

$$P_{driving} = Q_g V_g f. \quad (3.19)$$

3) 原边开关管 M 和副边 SR 的导通损耗

根据 3.2 节给出的谐振电流表达式 $i_{Lr}(t)$ 和励磁电流表达式 $i_{Lm}(t)$ ，可以求得 M 和 SR 的导通损耗分别如式(3.20)和(3.21)所示，

$$P_{con_M} = \int_0^{T_{on}} i_{Lr}(t)^2 R_{dson_M} dt / T_s. \quad (3.20)$$

$$P_{con_SR} = \int_0^{T_{on}} [2(i_{Lr}(t) - i_{Lm}(t))]^2 \frac{R_{dson_SR}}{2} dt / T_s. \quad (3.21)$$

式中 R_{dson_M} 和 R_{dson_SR} 分别为原边和副边 MOSFET 的导通电阻。

4) 原边开关管 M 和副边 SR 的开通损耗

根据开关管的实验电压波形 v_{ds} 和 v_{ds_SR} 可以得到对应开关管的开通电压，结合器件数据手册中的结电容参数曲线，可以求得开关管开通时储存在结电容 C_{oss} 上的能量 E_{on} ，进而可得器件的开通损耗，

$$P_{on_M} = E_{on_M} f. \quad (3.22)$$

$$P_{on_SR} = 2E_{on_SR} f. \quad (3.23)$$

5) 变压器损耗

变压器磁芯单位体积的磁芯损耗 p_v 可基于磁芯数据手册通过 Steinmetz 公式拟合得

到, 如式(3.24)所示, 进一步地可以求得变压器的磁损。

$$p_v = kf^\alpha B^\beta. \quad (3.24)$$

$$P_{core} = p_v \cdot V_e. \quad (3.25)$$

式中, B 为变压器磁密变化的一半, k 、 α 和 β 是磁芯的材料参数。

变压器原边绕组的导通损耗如式(3.26)所示,

$$P_{winding_pri} = \int_0^{T_{on}} i_{Lr}(t)^2 R_{AC_pri} dt / T_s. \quad (3.26)$$

变压器副边绕组的导通损耗如式(3.27)所示,

$$P_{winding_sec} = \int_0^{T_{on}} [2(i_{Lr}(t) - i_{Lm}(t))]^2 R_{AC_sec} dt / T_s, \quad (3.27)$$

式中 R_{AC_pri} 和 R_{AC_sec} 分别是变压器原边和副边绕组的交流电阻。总的变压器绕组损耗如式(3.28)所示,

$$P_{winding} = P_{winding_pri} + P_{winding_sec}. \quad (3.28)$$

6) 箝位电路损耗

如图 3.6 所示, 励磁电路 i_{Lm} 在模态 I 中从 0 升高至峰值 i_{Lm_pk} , 在模态 III 中从峰值电流减小到零, 且两个模态的时长相等, 因而模态 I 中的励磁电流表达式 $i_{Lm}(t)$ 可用来计算箝位电路的损耗。考虑到变压器的变比为 2:1:1, 箝位电路中的电流是原边励磁电流的 2 倍, 箝位二极管的导通损耗如式(3.29)所示,

$$P_{con_Dc} = \int_0^{T_{on}} 2i_{Lm}(t)V_F dt / T_s, \quad (3.29)$$

式中 V_F 为箝位二极管的正向导通压降。

箝位绕组的导通损耗如式(3.30)所示,

$$P_{clamping_winding} = \int_0^{T_{on}} (2i_{Lm}(t))^2 R_{AC_clamping} dt / T_s, \quad (3.30)$$

式中 $R_{AC_clamping}$ 为箝位绕组的交流电阻。

箝位绕组的总损耗为

$$P_{clamping} = P_{con_Dc} + P_{clamping_winding}. \quad (3.31)$$

3.5 本章小结

为了解决本文第二章提出的电流源输入型谐振复位正激电路的电压应力问题, 本章提出并分析了一种具有副边二极管箝位的单管谐振正激电路。只利用一个简单的箝位二极管, 即可箝位原边开关管的电压应力, 同时还保留了基本单管谐振正激电路的 ZVZCS

特性。实验结果验证了所提出的电路的有效性。在固定频率固定占空比控制下，本文所提出的电路可以实现高频工作，实现高效高功率密度的设计，因而适合小功率不调整母线变换器应用场合。

此外，针对单管谐振拓扑软启动的难题，本章提出了一种利用开关器件恒流工作区来实现电路软启动的方法，该方案可以有效减小单管谐振拓扑启动过程中的电压应力和电流应力，而且还能推广应用至 LLC 等双端谐振拓扑。文中介绍了该方法的原理和实现方式。

最后，搭建了一台 MHz 工作频率的样机，验证了电路的可行性，并通过实验对文中理论分析和参数设计进行了验证。

仅限PMIC会员单位内部使用，不得外传

第4章 有源箝位谐振正激直流变压器及其轻载控制策略

在基本的电流源输入型谐振正激电路上应用有源箝位技术,即得到了本章提出的电流源输入型有源箝位谐振正激电路,虽然箝位电容和辅助开关管的引入增加了电路的复杂度,但是变换器的性能可以得到很大的提高。另一方面,由于变压器原边侧两个开关管功能上不对称,辅助管可以采用性能较差、成本较低的 MOSFET 器件,因而其结构又较传统半桥谐振电路简单,在小功率应用场合能够做到较好的性能和成本的折中。本章详细介绍电流源输入型有源箝位谐振正激电路的工作原理、给出电路参数的优化设计方法,并提出一种独特的负载自适应导通时间控制策略,可以大幅提高直流变压器轻载时的效率性能。

4.1 电流源输入型有源箝位谐振正激直流变压器

在 3.2 节中,为了解决单管谐振正激电路开关管的电压应力问题,提出了副边箝位的单管谐振正激电路。这种副边箝位技术利用与副边主绕组匝数相同的箝位绕组以及箝位二极管对主开关管的漏源极电压进行有效箝位,结构十分简单。然而,由于变压器绕组间不能实现理想耦合,变压器原边开关管小电流关断时变压器漏感中仍有部分储能无法回收,这造成了开关管漏源极电压的高频振荡,并以损耗的形式耗散掉。并且,当采用二极管箝位的方案时,变压器的激磁电压和去磁电压均固定,因而对应的激磁和去磁时间成比例,考虑到这两部分时间为整个开关周期的主要部分,所以电路的占空比不能灵活调整。在 3.4 节的样机实现中,变压器的激磁电压和去磁电压相等,对应的变压器激磁时间和去磁时间相等,激磁时间即为电路向输出传递能量的有效时间,考虑到实现开关管准零电压开通的额外时间,样机只能实现 0.4 的占空比,这使得电路的电流有效值较大,降低了电路重载时的效率性能。

4.1.1 电路结构

3.1.2 节已经对采用有源箝位技术的单管谐振正激电路结构进行了介绍,其有两种实现方式,一是箝位支路并联在原边开关管两端,一是箝位支路并联在变压器原边绕组两端,分别如图 3.4 (a)、(b) 所示。图 3.4 (a) 中变压器原边侧的两个开关管能够实现共地驱动,这里从驱动实现简单的角度选择该方案进行分析,电路结构重新绘制如图 4.1。与第三章介绍的采用无源箝位技术的方案相比,尽管多使用了一个开关管,采用有源箝位的方案有以下优势:(1) 所有漏感能量都能得到回收,开关管漏源极电压无过冲;(2) 变压器结构简单;(3) 可灵活实现大占空比;(4) 更好的 ZVS 特性。更重

要的是，作为有源箝位方法的特性，箝位电容的电压与开关管的占空比成比例，这一特性可以用来提高电路作为直流变压器时轻载工况下的效率。

在图 4.1 所示的电路中，输入电压源与输入电感 L 串联构成一个电流源，变压器 T 的原边绕组和原边主开关管 S_w 串联，谐振电容 C_r 链接了这两个串联支路。变压器的漏感 L_r 用作谐振电感，辅助开关管 S_a 和箝位电容 C_c 构成的串联支路并联在 S_w 两端， S_a 采用 PMOS 实现。变压器的匝比为 $n:1$ ， L_m 是变压器的励磁电感。 SR 是副边的同步整流开关管，变压器副边绕组与 SR 串联后连接到输出端。

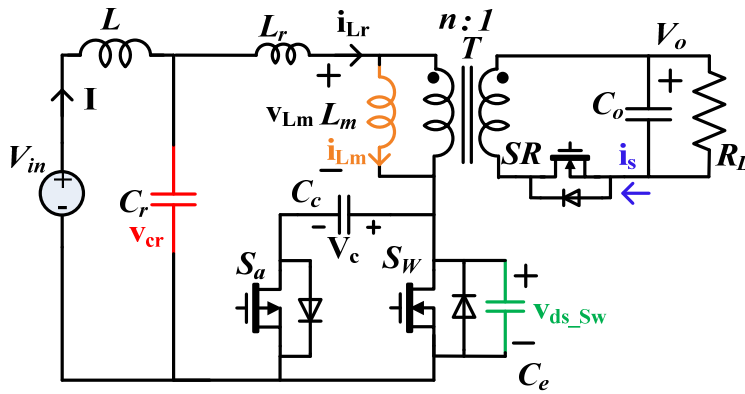


图 4.1 有源箝位谐振正激电路原理图

4.1.2 电路工作原理

为了简化电路的分析，这里对该电路的参数作以下假设：

- 1、输入电感 L 比谐振电感 L_r 大得多（10 倍以上），在开关周期内，它可以看作一个电流源；
- 2、箝位电容 C_c 和输出滤波电容 C_o 较大，在一个开关周期内它们上面的电压 V_c 和 V_o 近似保持不变，可以看作电压源。忽略二极管的正向导通压降，忽略器件和元件的导通电阻；
- 3、参照图 3.9 的等效过程， S_w 、 S_a 、 SR 和变压器寄生电容可等效成一个并联在原边主开关管漏源极的等效电容 C_e 。

基于上述假设条件，电路工作的关键波形如图 4.2 所示。 S_w 和 SR 由相同的驱动信号控制，导通时间为 T_{on} ， S_a 由驱动信号 V_{gs_Sa} 控制，导通时间为 T_{on_Sa} ， S_w 和 S_a 的控制信号间存在两个死区时间 T_d 。需要注意的是，因为 S_a 采用 PMOS 实现，当 V_{gs_Sa} 的电平为负值时， S_a 开通。一个开关周期可以分成 5 个模态，相应模态的等效电路如图 4.3 所示。同样地，根据 2.3.1 节分析的电流源输入型谐振腔的单位增益特性，当电路原边开关管实现图 4.2 所示的 ZVZCS 特性时，电路的输入输出电压满足关系（ $n \times V_o = V_{in}$ ），可用

作直流变压器 (DCX)。

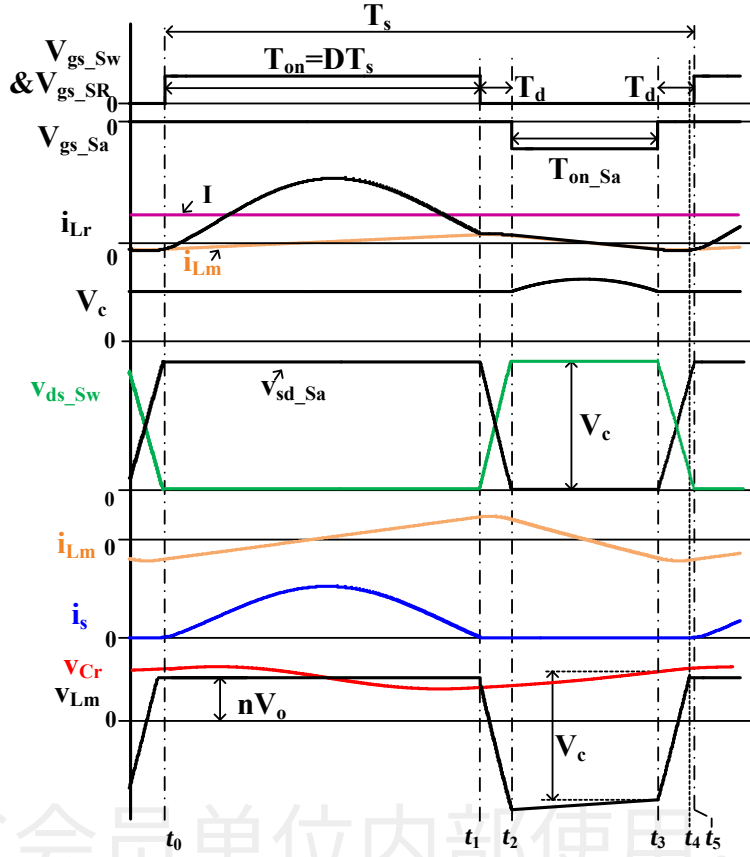


图 4.2 电路关键参数波形图

模态 I $[t_0-t_1]$: 当 S_w 两端电压下降到零时, S_w 和 SR 开通, 模态 I 开始。 L_r 开始与 C_r 谐振, 谐振电流 i_{Lr} 为正弦波形。副边电流 i_s 也为正弦波形, 并为输出电容提供能量。输出电压施加在变压器上, 励磁电感 L_m 两端电压被箝位在 $n \times V_o$, 励磁电流 i_{Lm} 线性上升。在 t_1 时刻, i_{Lr} 与 i_{Lm} 相等, S_w 和 SR 关断, 这一模态结束。因为 i_{Lm} 在 t_1 时刻很小, 开关管 S_w 实现了准 ZCS 关断, 同时 SR 实现了 ZCS 关断, SR 没有体二极管损耗和反向恢复损耗。

模态 I 的简化等效电路图如图 4.4 所示。根据基尔霍夫定律和相应的初始条件, 原边谐振电流 i_{Lr} 和谐振电容电压 v_{Cr} 可以分别表示为式(4.1)、(4.2)。

$$i_{Lr}(t) = I - I \cos \omega t + \frac{V_{Cr}(0) - V_o'}{\omega L_r} \sin \omega t \quad (4.1)$$

$$v_{Cr}(t) = L_r I \omega \sin \omega t + V_o' + (V_{Cr}(0) - V_o') \cos \omega t \quad (4.2)$$

式中 $I (=P_{in}/V_{in})$ 为输入平均电流, $V_{Cr}(0)$ 为 t_0 时刻的谐振电容电压, $V_o' (=n \times V_o = V_{in})$ 是输出电压折算到原边的值, $\omega = 1/\sqrt{L_r C_r}$, $0 < t < (t_1 - t_0)$ 。

励磁电流 i_{Lm} 的表达式为式(4.3)，模式 I 的持续时间如式(4.4)所示。

$$i_{Lm}(t) = (V_o' / L_m) \cdot (t - \Delta t_1 / 2) \quad (4.3)$$

$$\Delta t_1 = t_1 - t_0 = \frac{I_{Lm_pk}}{V_o' / L_m} = T_{on} \quad (4.4)$$

式中 I_{Lm_pk} 为 t_1 时刻励磁电流值。

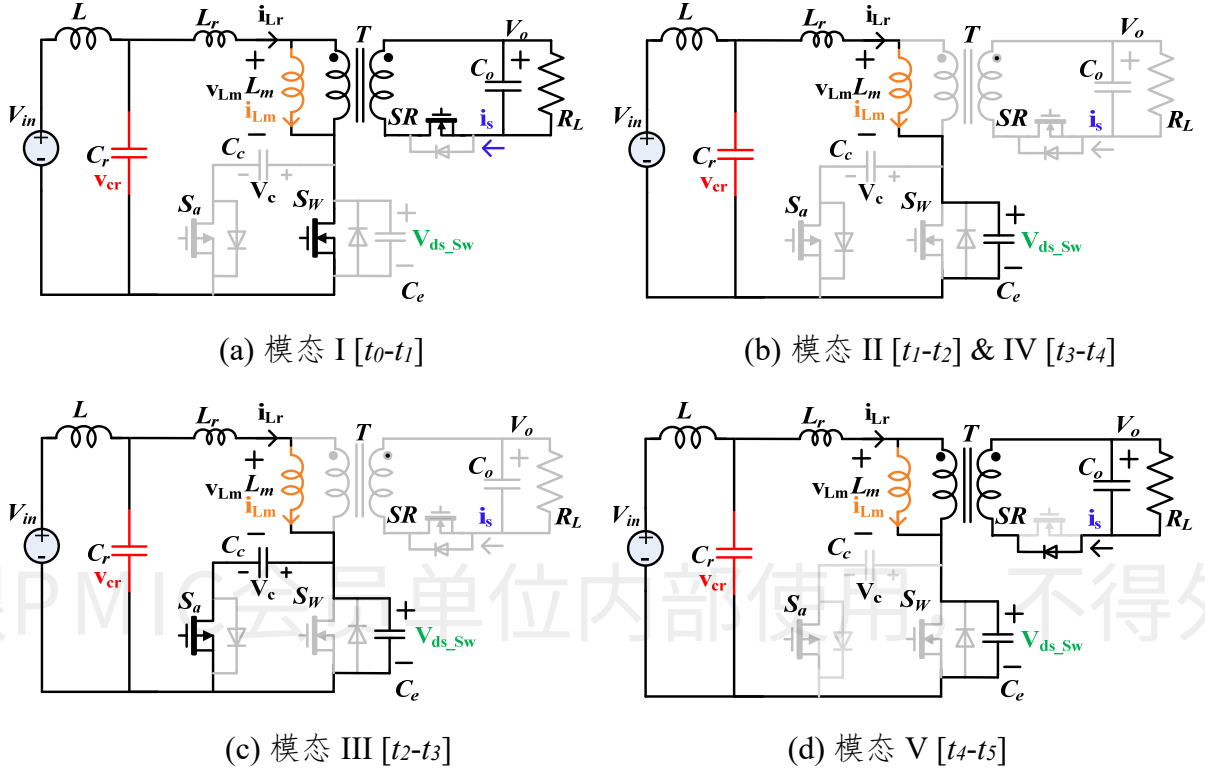


图 4.3 工作模式等效电路

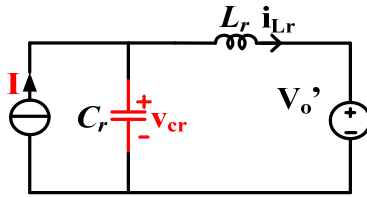


图 4.4 模式 I 的简化等效电路

模式 II $[t_1-t_2]$: 因为 SR 零电流关断且其体二极管反向截止，输出电压与绕组断开，使得 L_m 可以参与谐振。模式 II 的等效电路如图 4.5 所示。因为 $C_r \gg C_e$ ， C_r 可以看作一个电压源，又因为 $L_m \gg L_r$ 且这一模式的持续时间很短， L_m 可以看作一个给 C_e 快速充电的电流源。当 C_e 上的电压到达箝位电压 V_c 时， S_a 的体二极管正向偏置，模式 II 结束。

$$\Delta t_2 = t_2 - t_1 = C_e \cdot V_c / I_{Lm_pk} = T_d \quad (4.5)$$

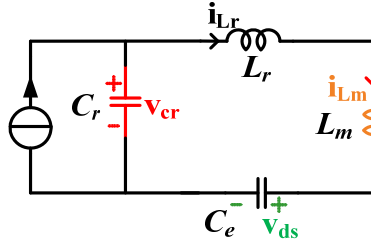


图 4.5 模态 II 的等效电路

模态 III $[t_2-t_3]$: 在 t_2 时刻, S_a 可以实现零电压开通。 L_m 两端电压被箝位在 (V_c-v_{cr}) , 忽略 v_{cr} 的电压纹波并将 v_{cr} 用其直流分量来近似 (直流分量参见 2.3.1 节的分析), L_m 的箝位电压为 (V_c-V_{in}) , i_{Lm} 线性下降。因为采用了有源箝位方法, S_w 漏源极电压可以实现很好的箝位, v_{ds_Sw} 上没有电压振荡, 且漏感能量可以储存到箝位电容上得到回收。当 S_a 关断且 i_{Lm} 下降到其负向峰值时, 这一模态结束。

$$\Delta t_3 = t_3 - t_2 = \frac{2I_{Lm_pk}}{(V_c - V_{in})/L_m} = T_{on_Sa} \quad (4.6)$$

模态 IV $[t_3-t_4]$: 在 t_3 时刻, S_a 关断, 电路进入模态 IV, 该模态的等效电路与模态 II 相同。励磁电感电流在其负向峰值 $(-i_{Lm_pk})$, 并可近似成一个电流源给 C_e 放电。当 v_{ds_Sw} 下降时, L_m 两端电压逐渐上升。当 v_{Lm} 上升至到 $(n \times V_o)$ 时, SR 的体二极管开始导通, 这一模态结束。此时 SR 可实现零电压开通, 但由于谐振电容电压的纹波, 原边开关管结电容还未放电至零电压, 具体分析如下: 参考第 2.3.1 节的分析, 谐振电容电压 v_{cr} 在 $[t_0-t_1]$ 和 $[t_1-t_5]$ 时间段内分别为一关于其直流分量 $V_{in} (=n \times V_o)$ 奇对称的波形。由于模态 IV 处于 $[t_1-t_5]$ 时间段的后期, 考虑到谐振电容的电压纹波, 谐振电容电压在 t_3 和 t_4 时刻的值满足 $v_{cr}(t_3) > V_{in}$ 和 $v_{cr}(t_4) > V_{in}$, 且由于输入侧电流源在 $[t_3-t_4]$ 时间段内继续给 C_r 充电, $v_{cr}(t_4)$ 稍高于 $v_{cr}(t_3)$ 。忽略谐振电感上的压降, S_w 漏源极电压 v_{ds_Sw} 在 t_4 时刻的值可表示为式(4.7)。

$$v_{ds_Sw}(t_4) = v_{cr}(t_4) - n \cdot V_o = v_{cr}(t_4) - V_{in} > 0 \quad (4.7)$$

所以在这一模态结束时, C_e 上仍有很低的电压。该模态的持续时间可近似为式(4.8)。

$$\Delta t_4 = t_4 - t_3 = C_e \cdot V_c / I_{Lm_pk} \approx T_d \quad (4.8)$$

模态 V $[t_4-t_5]$: 在 t_4 时刻, 由于 SR 体二极管导通, 输出电压开始施加在 L_m 上。电路的等效电路如图 4.3 (d) 所示。谐振电感 L_r 给 C_e 放电, v_{ds_Sw} 继续下降。当 v_{ds_Sw} 在 t_5 时刻下降到零, S_w 的体二极管正向偏置, 这一模态结束, S_w 可以实现零电压开通。这一模

态持续时间非常短可以忽略。由此可见，有源箝位谐振正激电路的 ZVS 性能要优于第三章提出的副边箝位谐振正激电路，副边箝位谐振正激电路的原边开关管只能实现准 ZVS 开通。

4.1.3 电路参数设计考虑

从图 4.4 和图 4.5 的模态等效电路可知，电路的关键参数为谐振电感 L_r 、谐振电容 C_r 、励磁电感 L_m 以及等效电容 C_e ，这与第三章提出的副边箝位谐振正激电路是一致的。在这 4 个参数中，谐振电感 L_r 由变压器的漏感决定， C_e 由开关管和变压器的寄生参数确定，在器件选型确定、样机制作完成后，电路中能改变的谐振参数为 C_r 和 L_m 。另一方面，由于应用了有源箝位技术，电路控制上的灵活度得到提高，电路开关管的控制参数为主管导通时间 T_{on} 、辅助管导通时间 T_{on_sa} 以及死区时间 T_d ，按照图 4.2 所示的控制逻辑，这 3 个开关管的控制参数可转换为主管的工作频率 f_s 、占空比 D 以及主管和辅助管间的死区时间 T_d 。

本小节首先在给定谐振电感 L_r 、谐振电容 C_r 、等效电容 C_e 以及死区时间 T_d 的条件下，讨论开关管工作频率和占空比的设计方法，使得电路能够实现图 4.2 所示的 ZVZCS 特性并满足电压单位增益特性。然后针对可调整的关键参数 C_r 和 L_m ，讨论了它们的设计考虑。最后讨论了开关管寄生电容的非线性对电路 ZVZCS 特性的影响。

4.1.3.1 开关管的控制——工作频率和占空比

由于变压器原边侧主开关管导通期间电路的等效电路即为基本的 ICF 谐振腔，电路零电流关断条件同式(2.4)；且电路实现 ZVS 特性时，主开关管关断期间谐振电感所在支路没有安秒变化，式(2.5)同样可以满足，所以参考 2.3.2 节的分析设计方法，电路的 ZCS 条件与式(2.7)相同，这里不再赘述推导过程。

ZCS 特性实现条件：

$$T_{off} = -\frac{\sin \omega T_{on}}{\omega} - \frac{(\cos \omega T_{on} - 1)^2}{\omega \sin \omega T_{on}} \quad (4.9)$$

式中 $\omega = 1/\sqrt{L_r C_r} = 2\pi f = 2\pi / T_r$ 。该公式给出了满足开关管零电流关断的 T_{on} 和 T_{off} 的限制关系，可绘制如图 4.7 中的粗实线。可以看出，随着 T_{on} 的减小， T_{off} 逐渐增大，而且 T_{off} 增大的速率更快，本文 2.3.2 节已经对该关系的物理意义进行了详细的解释。

为了在曲线上确定电路的工作点，还需要另一个 T_{on} 和 T_{off} 的限制关系，这可以通过 L_m 的伏秒平衡来得到。通过限定 L_m 两端的电压为梯形波， L_m 的伏秒平衡关系可转换为电路 ZVS 特性的实现条件。

ZVS 特性实现条件:

为了简化 L_m 伏秒平衡的分析, 首先从对称性的角度对励磁电感两端的电压波形进行简化。从模态 III 的分析可知, $[t_2-t_3]$ 时间段内励磁电感两端电压 v_{Lm} 为 $(v_{Cr}-V_c)$ 。考虑到谐振电容电压 v_{Cr} 在 $[t_1-t_5]$ 时间段内为一关于其直流分量 V_{in} ($=n*V_o$) 奇对称的波形, 并且 $[t_1-t_2]$ 和 $[t_3-t_5]$ 表示的两段死区时间相等, 因而 v_{Cr} 在 $[t_2-t_3]$ 时间段内也为一关于其直流分量 V_{in} 奇对称的波形, 进一步地, 可以得到 v_{Lm} 在 $[t_2-t_3]$ 时间段内为一关于 $(V_{in}-V_c)$ 奇对称的波形。从伏秒的角度, v_{Lm} 在 $[t_2-t_3]$ 时间段内可以用其直流量 $(V_{in}-V_c)$ 等效, 从而电路关键参数的波形图可以简化成图 4.6。原边主开关管关断时间段包括 3 部分, 分别是辅助管 S_a 导通时间和两个死区时间 T_d 。图 4.6 相较于图 4.2 在两个死区时间内对 v_{Lm} 的波形也作了合理的近似, 因为第一个死区时间内负的伏秒减小, 第 2 个死区时间内负的伏秒增加, 两部分的变化可以近似抵消。根据图 4.6, 变压器励磁电感的伏秒平衡可表示为式 (4.10)。

$$V_{in} \cdot (T_{on} + \frac{V_{in} T_d}{V_c}) = (V_c - V_{in}) \cdot (T_{off} - T_d - \frac{V_{in} T_d}{V_c}) \quad (4.10)$$

式(4.10)可以简化为式(4.11)。

$$T_{off} = \frac{V_{in} \cdot T_{on}}{V_c - V_{in}} + \delta T_d \quad (4.11)$$

式中 $\delta = V_c / (V_c - V_{in})$ 。

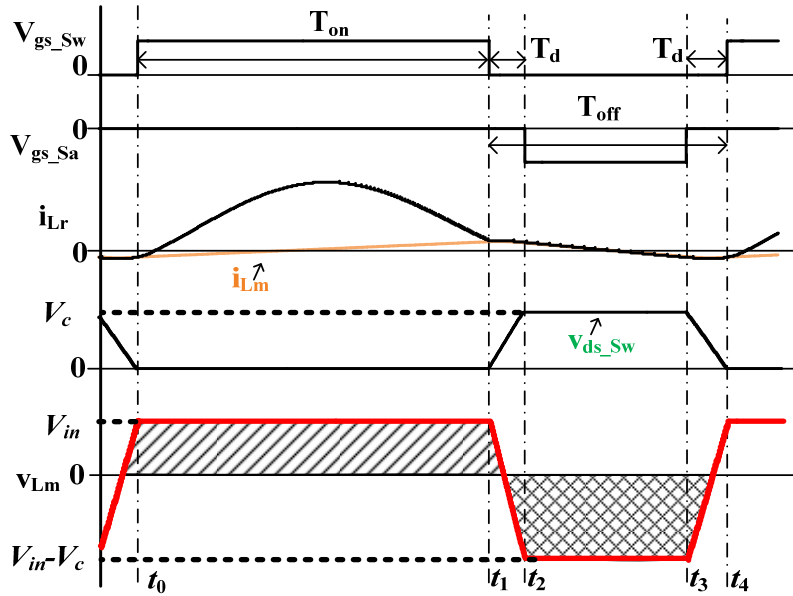


图 4.6 简化的关键参数波形图

根据期望的工作频率范围给定 T_d 后 (如 1MHz 工作频率对应 90ns 左右的死区时

间)，公式(4.11)具有两层含义。一是给定 V_c 后，这一方程实际上给出了保证原边开关管实现零电压开通的 T_{on} 和 T_{off} 的限制关系，可绘制成图 4.7 中的粗虚线，粗虚线与粗实线的交点即是期望的 (T_{on}, T_{off}) 工作点，从而可以确定保证电路实现 ZVZCS 的工作频率和占空比。可以看出，当 V_c 是输入电压 V_{in} 的 2 倍以上时，粗虚线的斜率大于 1，电路的工作点 T_{on} 大于 T_{off} ，电路的占空比大于 0.5，有利于减小电流有效值，减小电路的导通损耗。二是在图 4.7 粗实线上确定 (T_{on}, T_{off}) 工作点后，根据式(4.11)， V_c 会随着电路的工作点灵活变化，即图 4.7 中粗虚线的斜率可以跟随电路 (T_{on}, T_{off}) 工作点灵活调整，且均能使电路具有 ZVZCS 的工作特性。这意味着电路的占空比可以灵活调节且均能满足电路的电压单位增益特性，这一特性为该谐振电路所特有。4.2 节将利用这一特性来实现提高电路轻载效率的控制方法。

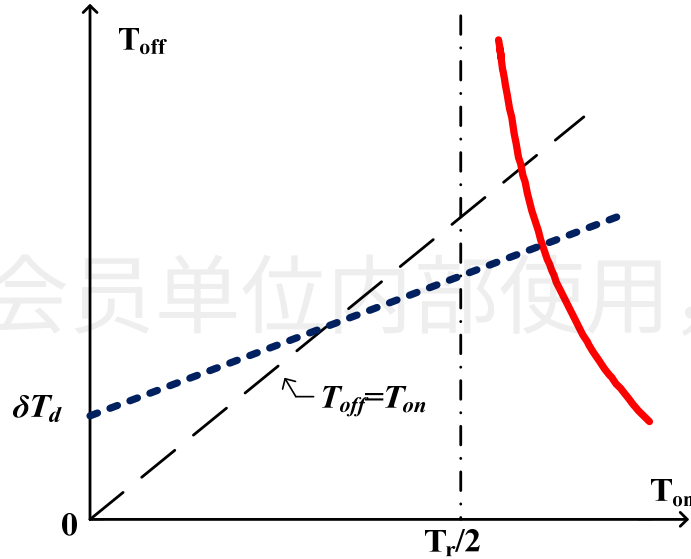


图 4.7 T_{on} - T_{off} 关系曲线

工作频率和占空比求解流程：

1) 选择原边开关管

在本文所针对的不调整 IBA 应用场合中，输入电压具有较窄的变化范围（从 V_{in_min} 到 V_{in_max} ）。为了充分发挥控制简单的优势，在不同输入电压下原边主开关管采用具有相同工作频率和占空比的控制信号，则根据式(4.11)，当输入电压取最大值 V_{in_max} 时，电路的箝位电压达到最大值 V_{c_max} ， V_{c_max} 同时也是原边开关管的最大电压应力。所以为了根据原边开关管的耐压值确定 V_{c_max} ，以代入式(4.11)确定电路的工作点，需要首先确定原边开关管的选型，下面给出根据期望的占空比 D_{exp} 选择原边开关管的方法。

根据期望的占空比 D_{exp} ，同时忽略 T_d ，可以从式(4.11)中得到最大输入电压下箝位电

容电压的估计值如下。

$$\begin{aligned} V_{in_max} \cdot T_{on} &\approx (V_{c_est} - V_{in_max}) \cdot T_{off} \\ V_{c_est} &\approx V_{in_max} / (1 - D_{exp}) \end{aligned} \quad (4.12)$$

基于这一最大箝位电压的估计值 V_{c_est} ，可以选定原边开关管，根据原边开关管的耐压并考虑一定的安全裕量，可以确定电路的最大箝位电压 V_{c_max} 。

2) 求解工作频率和占空比

将 V_{in_max} 和 V_{c_max} 代入式(4.11)可以得到式(4.13)。

$$T_{off} = \frac{V_{in_max} \cdot T_{on}}{V_{c_max} - V_{in_max}} + \frac{V_{c_max}}{V_{c_max} - V_{in_max}} T_d \quad (4.13)$$

联立式(4.9)和(4.13)，即可得到一组 (T_{on} , T_{off}) 工作点，这一 T_{on} 和 T_{off} 的组合可以得到 D_{exp} 附近的工作占空比。

3) 确定励磁电感值

为了保证电路的 ZVS 特性，励磁电流需要在模式 II 中将 C_e 充电至 V_{c_max} ，同时在模式 IV 中将 C_e 电压从 V_{c_max} 放电至 0，即需要满足式(4.14)。

$$I_{Lm_pk} = \frac{V_{in_max}}{L_m} \cdot \frac{T_{on}}{2} = \frac{C_e \cdot V_{c_max}}{T_d} \quad (4.14)$$

从式(4.14)中可以确定电路实现 ZVS 特性所需要的励磁电感 L_m 。

需要说明的是，由于上述求解流程中忽略了死区时间 T_d 来得到箝位电压的估算值 V_{c_est} ，而这一估算值比占空比为 D_{exp} 下的箝位电压实际值要小，所以基于 V_{c_est} 并根据上述流程求得的工作点的实际占空比较 D_{exp} 小。对于 1MHz 的开关频率，如果 T_d 较小，比如只有几十纳秒，则求得的占空比只比 D_{exp} 略小，对实际应用影响不大可以接受。如果选择的死区时间已经占据开关周期较大比例，则求得的占空比会与期望的占空比相差较大。幸运的是，现有的商用 MOSFET 器件的耐压值是离散的，而上述方法已经确定了一个器件耐压值，通过选择更高耐压的开关管并将式(4.9)和(4.13)迭代计算 1 至 2 次，即可求得与 D_{exp} 接近的占空比。

综上所述，给定 L_r 、 C_r 、 T_d 和 V_{c_max} （等效期望的占空比），保证电路实现 ZVZCS 特性的 L_m 、 T_{on} 和 T_{off} 可以根据上述设计流程确定，进而可以得到电路的工作频率和占空比： $T_s = T_{on} + T_{off}$ ， $D = T_{on} / T_s$ 。根据该工作参数给电路中的开关管施加给定的固定工作频率和固定占空比的控制信号，能保证电路的 ZVZCS 性能和电压单位增益特性，使得电路可以应用于高频不调整隔离型母线变换器应用场合。

4.1.3.2 励磁电感 L_m 和谐振电容 C_r 的设计考虑

第三章提出的副边箝位谐振正激电路的 ZVS 实现机制中, 励磁电感的初始电流为零, 因而用于实现 ZVS 的模式持续时间由励磁电感和电路寄生电容的谐振周期决定。而在有源箝位谐振正激电路的 ZVS 实现机制中, 励磁电感具有一定的初始电流, 并作为一个电流源给结电容充放电, 因而用于实现 ZVS 的模式持续时间与励磁电感值实现了解耦, 对电路优化影响较大的实际上是励磁电流的大小。且由 4.1.3.1 小结可知, 给定电路指标、谐振腔参数、器件选型和箝位电容最大值后, 保证电路实现 ZVS 的励磁电感值可通过式(4.14)求得。

对于励磁电流大小和电路死区时间的折中考虑分析如下。由式(4.14)可知, 在给定开关管选型的条件下, 也即给定 V_{c_max} 和 C_e 后, 电路励磁电流峰值与死区时间 T_d 成反比。当 T_d 选择较小时, 电路励磁电流需要设计得较大。虽然 T_d 减小有利于实现较大的占空比, 有利于减小导通损耗, 但励磁电流的增大又会带来导通损耗增大的效应(包括原边主开关管和辅助管), 因此, 励磁电流大小和电路死区时间在实际设计时需要折中考虑。

谐振电容的改变主要会影响电路的工作频率和占空比。谐振电容 C_r 和谐振电感 L_r 一起决定了电路的谐振周期, 当变压器结构确定后, L_r 随之确定, 较大的 C_r 会使得图 4.7 中粗实线沿着 T_{on} 轴正方向平移, 电路工作点的 T_{on} 增大。在死区时间 T_d 相同的情况下, 由于死区时间所占的比例减小, 增大 C_r 有利于增大电路工作的占空比, 有利于减小导通损耗; 但是 T_{on} 增大又增加了变压器的伏秒变化, 磁芯的最大磁通密度也会更大, 所以 C_r 过大会导致变压器的磁损过高, 甚至可能使磁芯饱和。因此, C_r 的选择需要在电路导通损耗和变压器磁损间进行折中。此外, 在高功率密度设计中, C_r 也受其尺寸的限制, 受限于目前多层瓷片电容的能量密度, 采用更多大容值的谐振电容(C0G 材质)会降低样机功率密度。

4.1.3.3 较低输入电压时的死区控制

上面给出的设计流程只考虑了最大输入电压。由式(4.12)可见, V_c 近似与输入电压 V_{in} 成比例。根据最大输入电压时确定的 L_m 、 T_{on} 和 T_d , 如果 C_e 不随输入电压变化而变化, 在整个输入电压范围内式(4.14)均能满足, 则电路的 ZVS 特性与输入电压无关。但是, 开关管的输出电容 C_{oss} 实际上是非线性的, 式(4.14)中使用的时间等效电容 C_e 会随着 V_c 的减小而增大。因此, 为了保证电路的 ZVS 特性, 当输入电压减小(即 V_c 减小)时, 需要相应地增加 T_d 来保证式(4.14)在整个输入电压范围内得到满足。

在从器件的应用手册中拟合出器件输出电容关于漏源极电压 V_{ds} 的函数 $C_{oss}(V_{ds})$ 后, 器件的时间等效电容 $C_{oss_tr}(V_{ds})$ 可以由式(4.15)求得。

$$C_{oss_tr}(V_{ds}) = \int_0^{V_{ds}} C_{oss}(u) du / V_{ds} \quad (4.15)$$

以 Infineon 的开关管 BSC190N15 为例, 该器件的 $C_{oss}(V_{ds})$ 和 $C_{oss_tr}(V_{ds})$ 如图 4.8 所示。该器件的耐压为 150V, 当 V_{ds} 从 100V 降低至 50V 时, 器件的 C_{oss_tr} 将会从 600pF 增加到 1100pF。根据式(4.14), 如果 T_d 保持适合高输入电压时的值不变化, 那么该死区时间将不足以实现低输入电压时的 ZVS 特性, 电路开关管在 MHz 频率工作时将会有很大的开通损耗。

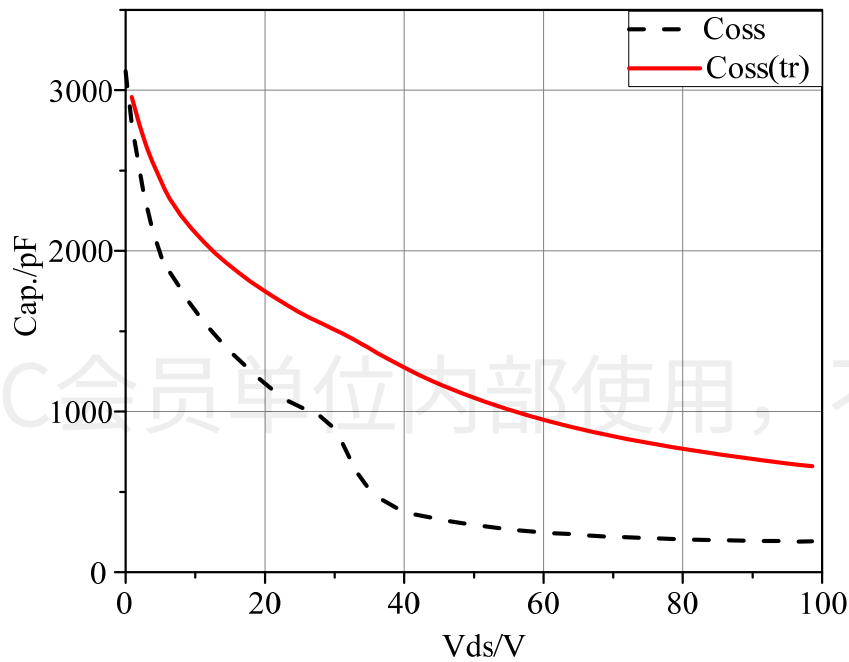


图 4.8 BSC190N15 输出电容的非线性

在 4.1.3.1 节确定 f_s 和 D 后, 为了求得较低输入电压下对应的死区时间 T_d , 需要在式(4.14)中考虑非线性的时间等效电容 C_{e_tr} , 可以得到公式如下。

$$I_{Lm_pk} = \frac{V_{in}}{L_m} \cdot \frac{T_{on}}{2} = \frac{C_{e_tr}(V_c) \cdot V_c}{T_d} \quad (4.16)$$

根据 4.1.3.1 节确定的 T_{on} 和 T_{off} , 在给定输入电压 V_{in} 下实现 ZVS 所需要的死区时间 T_d 和相应的 V_c 可以通过联立求解式(4.11)和(4.16)得到。根据给定 V_{in} 下的 (T_{on}, T_{off}, T_d) 组合, 可以很容易地得到图 4.2 所示的开关管的控制信号, 从而能够在整个输入电压范围内同时实现所期望的占空比以及开关管的 ZVS 开通。

4.1.4 高频变压器结构优化设计

3.2.4 节已经分析了高工作频率下采用平面变压器的优势，这里不再赘述。本节仍以 一个额定输出 50W，输入 18~36V（额定 24V）、输出电压/输入电压为 0.5 的母线变换器 为例进行变压器的优化设计。因为电路指标与 3.2.4 节相同，变压器的磁芯材料、磁芯尺 寸、绕组匝数直接沿用了第三章的优化分析结果，即变压器磁芯材料为东磁公司生产的 DMR51W、磁芯型号为 EC14.5C、变压器原边绕组匝数 N_p 为 4 匝、变压器副边匝数 N_s 为 2 匝。本节主要介绍适合有源箝位谐振正激电路的变压器绕组排布优化设计。

A) 变压器绕组排布

与副边箝位谐振正激相比，有源箝位谐振正激的变压器仅有原副边两个绕组，变压 器的绕组结构更为简单。因为变压器副边主绕组 N_s 中传输了大部分能量，因而在实际样 机中副边主绕组和 SR 需要采用并联结构以减小导通损耗。变压器副边绕组采用直流侧并 联结构，如图 4.9 所示，该结构先将绕组、 SR 和输出电容连接后，在直流电容之后进行 并联连接。图中虚线表示高频电流流路径，可见这种接法在高频回路中没有并联点， 消除了高频回路中并联点带来的损耗。

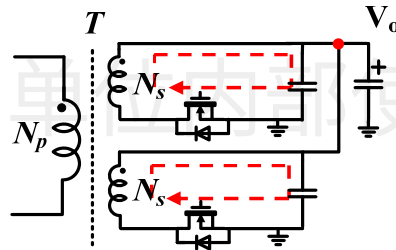


图 4.9 变压器副边并联结构

综合确定的变压器匝数：变压器原边绕组 4 匝、副边绕组两个 2 匝并联，一共 8 匝 绕组，本设计中采用 8 层 PCB 板实现平面变压器绕组，每一层 PCB 实现一匝绕组。在接 下来的分析中，原边绕组用字母 P 表示，副边主绕组用字母 S 表示。

高频变压器的绕组排布需要考虑高频涡流效应，包括集肤效应和邻近效应，这两种 效应均会造成变压器绕组内电流分布的不均匀，从而等效增大了变压器绕组的电阻，又 称交流电阻。变压器绕组的交流电阻与直流电阻之比称为交流系数 F_R 。文献[180]对变压 器中的高频涡流效应进行了建模分析，得出了变压器绕组的损耗模型，变压器绕组的交 流系数 F_R 如式(4.17)所示：

$$F_R = M' + \frac{(m^2 - 1)D'}{3}. \quad (4.17)$$

式中 M' 和 D' 分别为复数 M 和 D 的实部， $M = \alpha h \coth(\alpha h)$ ， $D = 2\alpha h \tanh(\alpha h / 2)$ ，

$\alpha = \sqrt{j\omega\mu_0\eta/\rho}$, $\eta = N_l a/b$, m 为一个绕组单元 (winding portion) 中的层数, 这里的绕组单元定义为磁动势零点与其相邻磁动势峰值之间的绕组 (将在具体绕组排布方式中进一步解释), ω 为角频率, h 为绕组铜层的厚度, N_l 为每层绕组中的匝数, a 为每层绕组的总宽度, b 为一层绕组中每匝绕组的宽度。可见, m 值的大小会对绕组的交流系数造成很大影响, 而变压器原副边的不同排布方式会改变 m 的大小, 需要进行优化分析。

对于本设计中的 8 层 PCB 绕组, 几种典型的绕组排布方式如图 4.10 所示, 对应的磁动势 (Magnetomotive force, MMF) 分布如图 4.11 所示。在图 4.11 (a) 的无交错结构中有两个磁动势为零点, 磁动势零点到磁动势峰值间分别为 4 层原边绕组和 4 层副边绕组, 因而这一种绕组排布方式中有两个绕组单元, 且 m 等于 4, 根据式(4.17)绕组的交流系数较大; 在图 4.11 (b) 和 (c) 的绕组排布中, 由于变压器原副边的绕组实现了交错排布, 因而这两种结构中分别存在 8 个磁动势零点, 对应 8 个绕组单元, 且每个绕组单元的 m 值为 1, 式(4.17)中的第二项为零, 涡流效应的不利影响得到很大抑制。

从磁动势分布角度看, 图 4.11 (b) 和 (c) 的两种排布方式的磁动势峰值一致, 绕组涡流效应的影响相近。但是考虑到副边绕组存在两个 2 匝绕组的并联, 而图 4.11 (c)

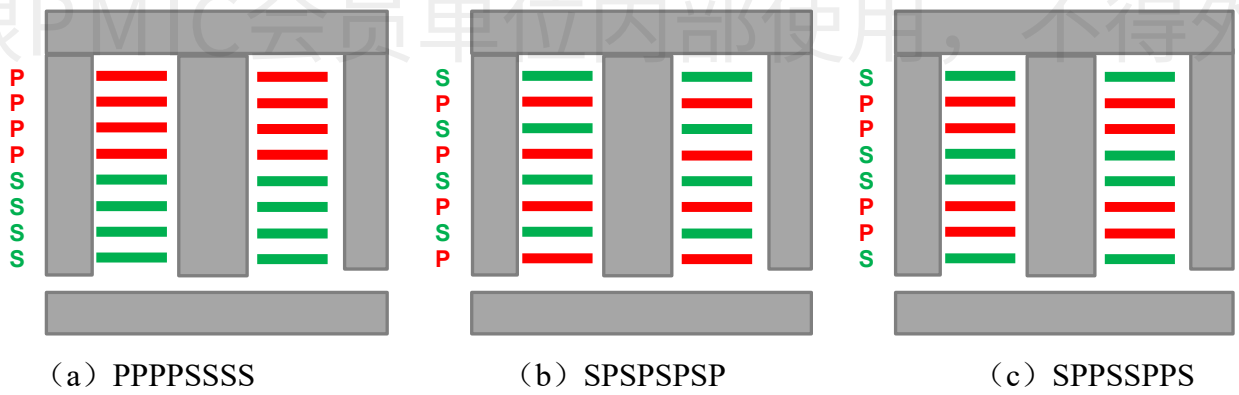


图 4.10 几种典型的绕组排布方式示意图

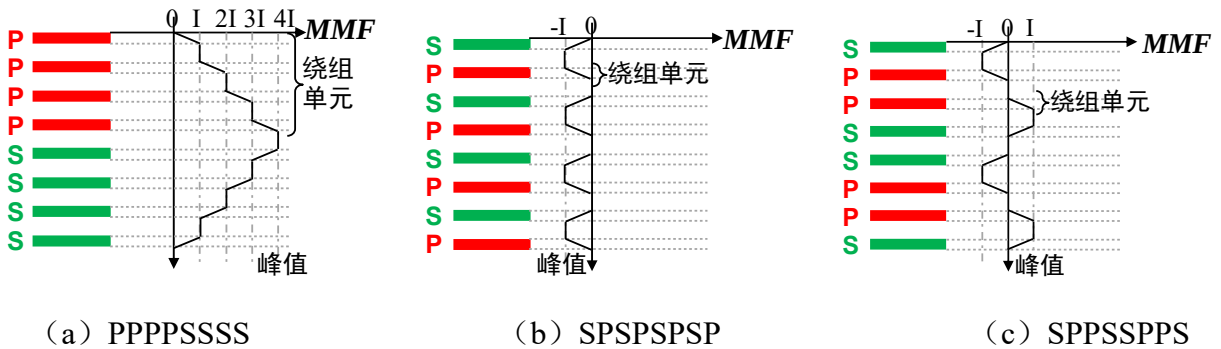


图 4.11 MMF 分布图

可以采用 1-4 层、5-8 层的盲孔工艺使得第 1、4 层和第 5、8 层构成的两个 2 匝绕组布局更对称，有利于副边两个 2 匝绕组的均流。此外，图 4. 9 中变压器副边的两个 SR 分别放置在 PCB 的顶层和底层，采用图 4. 11（c）的结构后，SR 可以直接跟第 1 层和第 8 层的副边绕组相连，减少了高频回路中的 PCB 过孔；而在图 4. 11（b）的结构中，第 8 层的 SR 需要通过 PCB 过孔实现与内层 PCB 绕组的连接。综合以上分析，本设计选用了 SPPSSPPS 的原副边绕组排布优化布局，既有利于减小高频涡流效应的影响，也有利于实现副边绕组的均流、简化副边绕组与 SR 的连接。

B) 变压器绕组结构

根据上述分析，利用 8 层 PCB 板完成了变压器绕组布局，如图 4. 12 所示，该结构对应于图 4. 9，包括变压器原副边绕组、副边 SR 以及高频回路电容。变压器绕组采用 SPPSSPPS 的交错方式，第 1、4 层利用通孔串联构成一个副边绕组，第 5、8 层串联构成另一个副边绕组，SR 和高频电容与副边绕组的两个端子紧密布局以减小高频回路包围的面积，两个副边高频回路在高频电容两侧通过通孔实现并联；原边 4 层绕组也利用通孔逐层串联。

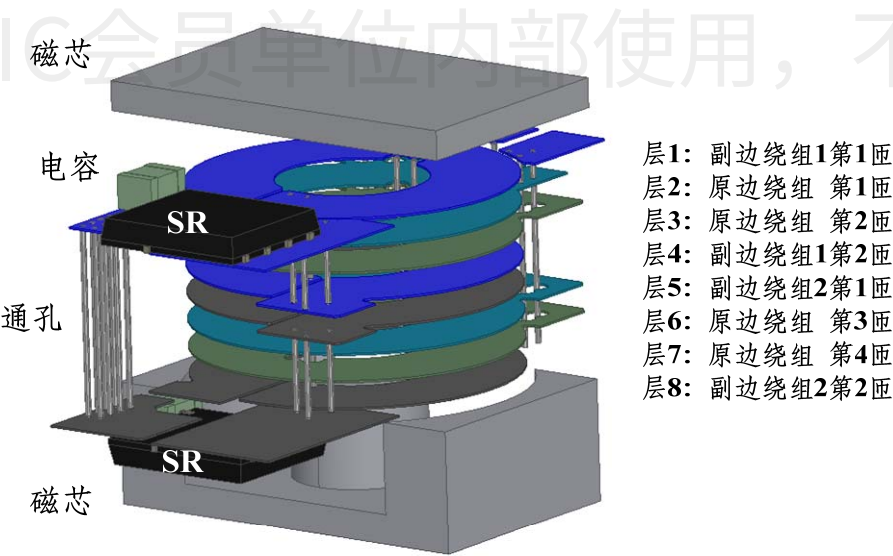


图 4. 12 变压器绕组纵向展开图

4.2 提升轻载效率的自适应导通时间控制

4.2.1 有源箝位谐振正激电路的轻载损耗分析

本节首先分析电路轻载下的损耗分布情况。根据 4.1 节的分析完成样机设计后，图 4. 13（a）给出了样机在额定电压（24V 输入、12V 输出）下 10%负载时的损耗分析，由于电路实现了全软开关，开关管的开关损耗可以忽略，同时因为电流较小，电路的导通损

耗较小,可见变压器的磁损为轻载损耗的主要部分(近96%)。同时磁损在量值上与轻载损耗可比,因而电路的轻载效率较低。图4.13(b)中给出了样机在额定电压下满载点的损耗分析,以与轻载损耗分布作对比,尽管此时变压器的磁损与轻载点相同,但电路的导通型损耗较大,因而磁损只占满载损耗的30%。

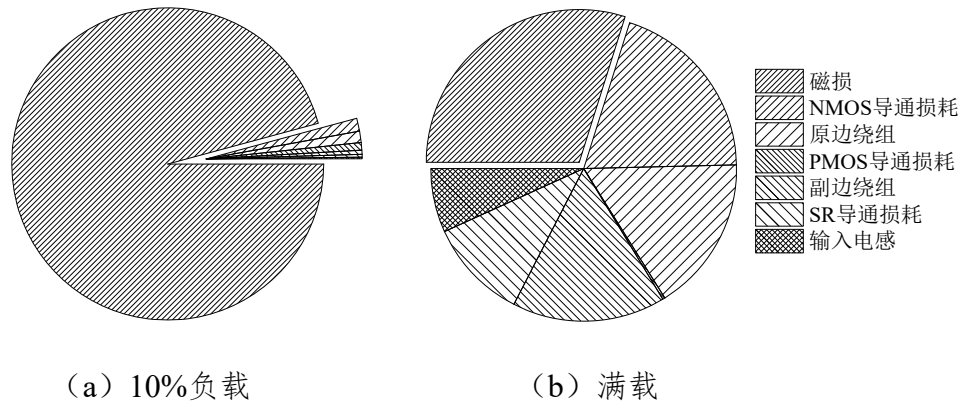


图 4.13 有源箝位谐振正激损耗分布

4.2.2 传统谐振电路的轻载效率提升策略及其借鉴意义

LLC 变换器因其相对简单的谐振腔结构和优良的软开关特性,成为目前应用最广的谐振电路,适用于高效高功率密度隔离 DC/DC 应用场合。在长期的应用实践中,学术界和工业界在提升 LLC 的轻载效率方面进行了很多研究,有效提高了 LLC 变换器的轻载效率。本节主要介绍 LLC 的轻载效率提升策略,作为典型的谐振变换器,其轻载效率提升理念对于其他谐振变换器也具有指导意义。

当应用于稳压场合时,LLC 一般采用频率调制(Frequency Modulation)的方法来实现电压的调节。根据基波等效方法,LLC 的电压增益随频率变化的曲线如图 4.14 所示。可见,理想情况下,通过提高电路的工作频率,LLC 电路能够降低轻载时的增益。但实际上,因为变压器副边整流管结电容的存在,LLC 电路轻载时的增益会随着频率的提高而升高^[181-183],这会导致电路轻载时的输出电压高于设定的电压,即采用频率调节的 LLC 电路无法实现轻载时的稳压。为了在保持频率调制方法的基础上解决上述问题,文献[184]提出了在输出增加死负载的方法,但这实际上是以增加损耗的代价解决了电压调整的问题;文献[181]通过在开关管上并联电容的方式缓解了轻载时的电压调整问题,但这种方法影响了电路的 ZVS 范围,也不利于效率的提升;文献[182]提出在谐振电感上并联阻容网络的方式来补偿副边结电容的影响,这种方式解决了轻载时的稳压问题,且不会影响开关管的 ZVS 范围,但仍不能提升电路的轻载效率。这是因为在给定工作频率

下，电路的驱动损耗和变压器的磁损无法减小，传统的频率控制方法很难提高电路的轻载效率。文献[183]通过揭示谐振点工作的 LLC 电路的变压器磁损不随负载变化的事实，指出减小轻载时的变压器磁损可以有效提升电路的轻载效率；文章基于全桥 LLC 电路，结合调频和移相的控制方法，通过移相减小了轻载下的有效占空比，既解决了轻载时的调压问题，又明显提升了电路的轻载效率；但这种方法只适用于全桥结构，且整体控制较为复杂。

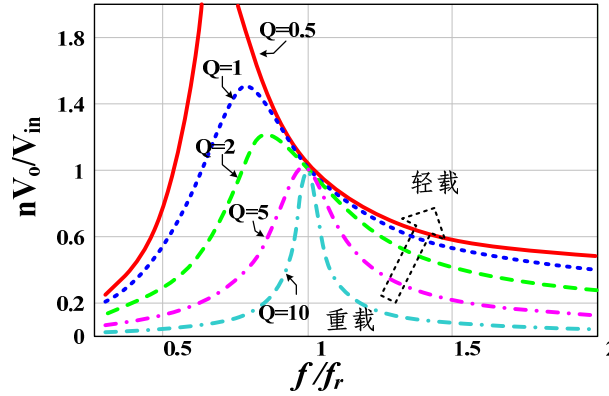


图 4.14 LLC 电路增益曲线（基波等效法）

另一类提升 LLC 电路轻载效率的控制策略称为“打嗝”模式（Burst mode）控制[185]，其控制思想为使电路在工作和停机之间交替切换。在电路工作时间 T_{burst} 内，LLC 电路工作在峰值效率点，电路的瞬时功率为峰值效率点的功率 P_{OPT} 。在电路停机时间 T_{off} 内，电路不工作，输出功率为零。通过控制打嗝模式的占空比 D_{burst} ，电路在打嗝模式中的输出平均功率如式(4.19)所示。

$$D_{burst} = T_{burst} / (T_{burst} + T_{off}) \quad (4.18)$$

$$P_{ave} = P_{OPT} \cdot D_{burst} \quad (4.19)$$

理想情况下，通过使电路在 T_{burst} 内工作在峰值效率点，“打嗝”模式可以使电路的轻载效率提高至峰值效率。但由于谐振腔的动态问题，实际上很难做到这一点。典型的 LLC 模拟控制器，如 Onsemi 的 NCP1398，采用滞环控制来实现“打嗝”模式，当负载减小时，输出电压升高，控制器提高电路的工作频率，当达到最大频率限制时使电路停机；负载依靠输出电容供电，输出电压下降，当电路的闭环反馈使得模拟控制器达到设定的最小频率阈值时，模拟控制器输出控制信号，电路进入工作状态。由于电路在工作时间段 T_{burst} 内仍然受闭环控制，随着 V_o 的提高，电路的谐振电流会逐渐减小[186]，也即电路不能始终工作在效率最高点，电路的轻载效率提升有限。通过最优轨迹控制方法（optimal trajectory control, OTC）[187, 188]，可以实现对谐振腔动态的精确控制，从而能

够使电路在工作时段 T_{burst} 中工作在峰值效率点，有效提高电路的轻载性能；但是这种方法需要采用数字控制，控制实现相对复杂。

通过以上分析，为了提高 LLC 谐振变换器的轻载效率，电路需要具有控制自由度实现对轻载下损耗机制的调控，或者增加控制维度——移相，或者采用“打嗝”模式，以降低轻载时的驱动损耗和磁损。但对于 LLC DCX 而言，由于采用固定的控制信号，且电路增益为 1 的工作点只有一个，因而电路的驱动损耗和磁损无法减小，因而在保证 DCX 工作特性的条件下无法实现轻载效率的提升。本章提出的有源箝位谐振 DCX 具有独特的增益特性，通过合理控制可以实现 DCX 工作特性下的轻载损耗机制的调控，提升电路的轻载效率，下一小节将进行详细分析。

4.2.3 有源箝位谐振正激电路的自适应导通时间控制策略

A) 控制策略分析

由式(4.11)可知，当 T_{on} 和 T_{off} 沿着图 4.7 中的粗实线变化时，为了满足励磁电感的伏秒平衡，箝位电容电压 V_c 会随之灵活变化。由于粗实线为电路的 ZCS 特性曲线，其上的工作点均能保证电路的 ZCS 特性，而箝位电容电压的灵活性也能保证电路的 ZVS 特性，因此，同一个样机可以工作在不同的工作频率和占空比的组合下，且都能保证实现 ZVZCS 和单位电压增益，这一特性是有源箝位谐振正激电路所独有的。在下面的分析中可以看到，这一特性可以用来提升电路的轻载工作效率。作为对比，LLC 和串联谐振电路只有在谐振点才能同时实现开关管的 ZVZCS 和单位电压增益特性。

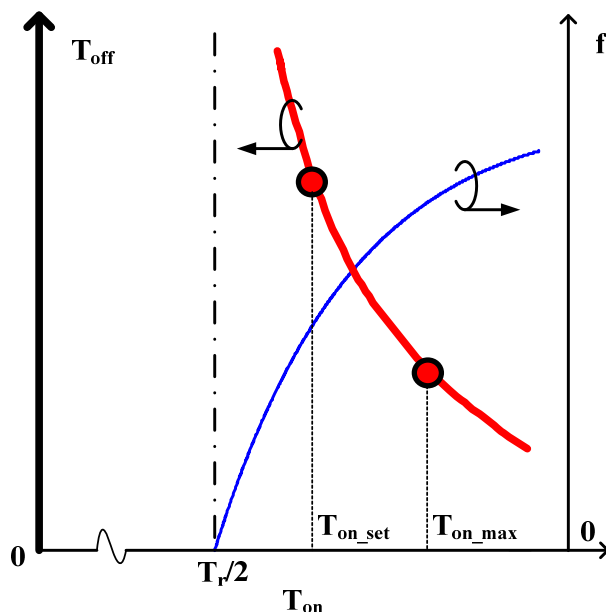


图 4.15 f_s 和 T_{off} 随 T_{on} 变化的曲线

基于 4.1.3 节的设计流程, 电路可以实现大于 0.5 的占空比, 这有利于减小电流有效值, 进一步地可以减小导通损耗, 有利于提升电路在重载下的效率。由于原边主开关管的导通时间 T_{on} 和关断时间 T_{off} 需要满足 ZCS 关系式(4.9), 因而它们是相关量, 在接下来的分析中选取 T_{on} 作为控制量。 T_{off} 随着 T_{on} 的减小而增大, 这一关系再次绘制在图 4.15 中, 其纵轴在图的左侧。当电路工作在较大的导通时间 T_{on_max} 时, 电路具有较大的占空比。图 4.15 中还给出了开关频率 f_s 随 T_{on} 变化的曲线, 其纵轴在图的右侧, 可以看出, f_s 随着 T_{on} 的减小而减小。

4.2.1 节指出变压器的磁损为轻载损耗的主要部分 (近 96%), 为了提升电路的轻载效率, 需要减小轻载下变压器的磁损。下面对有源箝位谐振正激电路变压器的磁损进行分析。

电路变压器的磁通密度变化如式(4.20)所示。

$$\Delta B = \frac{V_{in} \cdot T_{on}}{NA_e} \quad (4.20)$$

式中 N 是变压器原边绕组的匝数, A_e 是变压器磁芯的等效截面积。可以看出, 在固定的 V_{in} 下, ΔB 随着 T_{on} 的减小而减小。根据 Steinmetz 公式, 磁芯的损耗密度由式(4.21)给出。

$$p_v = kf_s^\alpha \Delta B^\beta \quad (4.21)$$

式中 k 、 α 和 β 是磁芯的材料参数。因为式(4.21)中的两个变量 f_s 和 ΔB 均随着 T_{on} 的减小而减小, p_v 随着 T_{on} 的减小而减小。综上, 给定变压器设计, 如磁芯尺寸、材料和绕组排布, 电路的磁损会随着 T_{on} 的减小而减小。考虑到变压器磁损为电路轻载下的主要损耗, 减小轻载条件下的磁损可以有效提升电路的轻载效率。基于上述特点, 本章提出的自适应 T_{on} 控制策略如下: 给定负载电流, 不同输入电压下 T_{on} 保持不变; 而输入电压不变的情况下, 通过检测负载电流, 轻载时减小 T_{on} 。

为了分析这种自适应 T_{on} 控制策略的影响, 这里考虑电路的两个工作点, 如图 4.15 所示, 电路重载下工作在导通时间为 T_{on_max} 的点, 轻载下工作在导通时间为 T_{on_set} 的点。在实际应用中, 通过在磁损和导通损耗间进行折中可以选择多个适应不同负载电流大小的工作点, 这样可以进一步提高电路的整体工作效率。在本文所提出的自适应控制策略中, 相同负载电流不同输入电压下 T_{on} 保持不变, 也即开关频率和原边开关管的占空比不变, 根据式(4.12), 箝位电压 V_c 在 V_{in_max} 和最大占空比 (也即 T_{on_max}) 时取得最大值。当 T_{on} 减小时, T_{off} 随之增加, 图 4.6 中正值阴影部分的宽度减小, 负值阴影部分的宽度增

加。根据 L_m 的伏秒平衡， (V_c-V_{in}) 会随着 T_{on} 的减小而减小，从而 V_c 也即原边开关管的电压应力会随着 T_{on} 的减小而减小。通过减小 T_{on} 来减小磁损的控制策略不会带来电压应力问题。将根据式(4.9)和负载条件给定的 T_{on_set} 、 T_{off_set} 以及 V_{in} 代入式(4.11)和式(4.16)中联立求解即可得到相应的 T_{d_set} 和 V_c ，综合 T_{on_set} 、 T_{off_set} 和 T_{d_set} 可以得到开关管的控制信号。

因为 V_c 随着 T_{on} 和 T_{off} 的不同组合而变化，为了避免 T_{on} 和 T_{off} 突然变化带来的暂态问题，当负载电流从较大值切换到小于预先设定的轻载阈值的电流值时， T_{on} 应当沿着 $T_{on}-T_{off}$ 曲线逐渐从 T_{on_max} 减小到 T_{on_set} ，以保证 V_c 平稳变化。

B) 控制策略实现

本节以一个额定输出 50W，输入 18~36V（额定 24V）、输出电压/输入电压为 0.5 的母线变换器为例具体说明轻载效率提升策略，电路的输出电流范围为 0~6A，电路的具体参数将在图 4. 17 中介绍。通过在导通损耗和磁损之间进行折中，这里将整个负载电流范围分成三部分，分别对应轻载、中等负载和重载，相应的导通时间、工作频率和占空比如表 4. 1 所示，可见，轻载时导通时间更短，变压器的磁损更小。图 4. 16 给出了自适应控制工作点和负载范围的映射关系，左图中有两条曲线，一条为 $T_{off}-T_{on}$ 的特性曲线，另

表 4. 1 负载自适应导通时间控制信号

I_o /A	导通时间 T_{on} /ns	f_s	占空比
0~2	375	850kHz	0.33
2~4	401	1.09MHz	0.44
4~6	426	1.25MHz	0.54

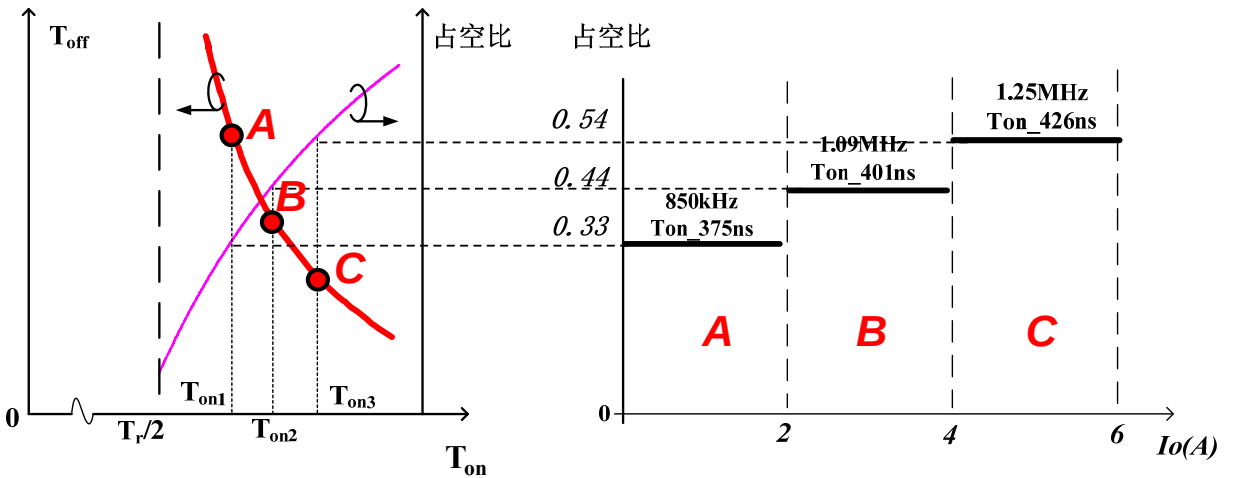


图 4. 16 自适应控制策略工作点和负载范围的映射关系

一条为工作占空比随 T_{on} 的变化曲线，分别对应左侧和右侧纵轴。 $T_{off}-T_{on}$ 特性曲线上的三个工作点 A、B、C 分别对应 0.33、0.44 和 0.54 的占空比；右图为电路工作占空比与负载范围的关系，通过左右两图的占空比纵轴的对应，即可直观地展示电路工作点与负载范围的映射关系。当电路的负载电流在任意两个负载范围间切换时，电路的控制信号应当随之更新以获得最佳的效率性能。需要说明的是，因为在全负载范围内电路在任意一个工作点均能稳定工作（实现 ZVZCS 和单位增益特性），电路可以较缓慢地实现工作点的切换。

基于表 4.1 的控制信号，图 4.17 给出了自适应导通时间控制的实现框图，通过微控制器来给出开关管的控制信号。因为表 4.1 中相邻工作点之间占空比相差 10% 左右，如果直接进行切换，由于箝位电容电压不能突变，电路的励磁电流会出现偏置。为了避免控制信号直接切换带来的暂态问题，实际中在相邻工作点之间插入了若干中间工作点，以使得占空比以 2% 左右的步长切换，这样能保证箝位电容电压平稳变化。数字控制实现中所应用的表格如表 4.2 所示，表中加粗的列分别对应图 4.16 中 C、B、A 三个工作点，对应的导通时间分别用 T_{on_set1} 、 T_{on_set2} 和 T_{on_set3} 表示。图 4.18 给出了自适应控制算法流程图，通过采样负载电流，判断当前的负载电流工作范围，如果电路没有工作在对应的最佳工作点，则查表使电路从当前的工作点逐渐切换到最佳工作点，并且每个中间点工作约 200 μ s。图中以电流大于 4A 为例给出了控制信号更新流程，另外两个电流范围的控制信号更新也是类似的。

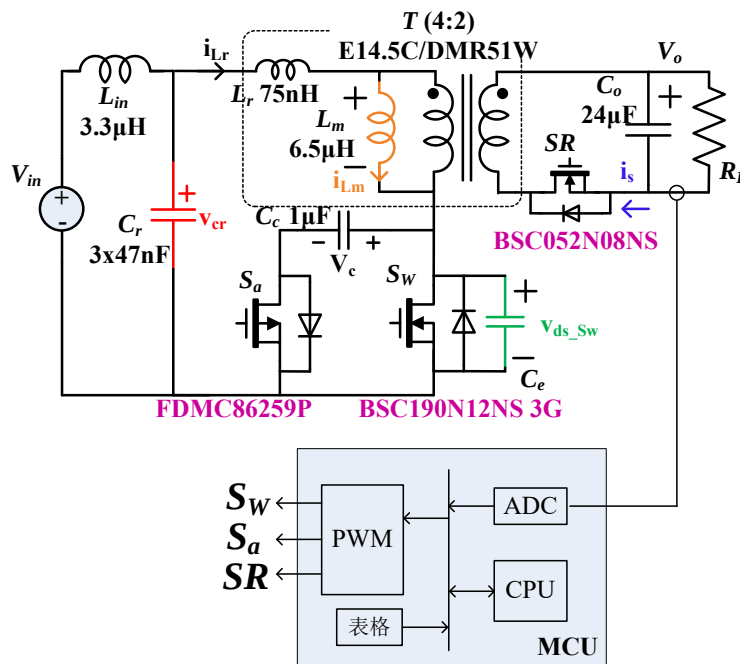


图 4.17 样机的简化原理图及控制实现框图

表 4.2 控制信号表格

T_{on}/ns	426.5	420	415	409	404	401	395	390	386	381	375
T_{off}/ns	374	403.6	429	463.2	495.4	516.5	563.9	609.5	651	710.7	797.1
T_d/ns	126.2	123	121.2	119.3	117.9	117	115.2	113.7	112.3	110.5	108.3
占空比	0.533	0.510	0.492	0.469	0.449	0.437	0.412	0.390	0.372	0.349	0.320

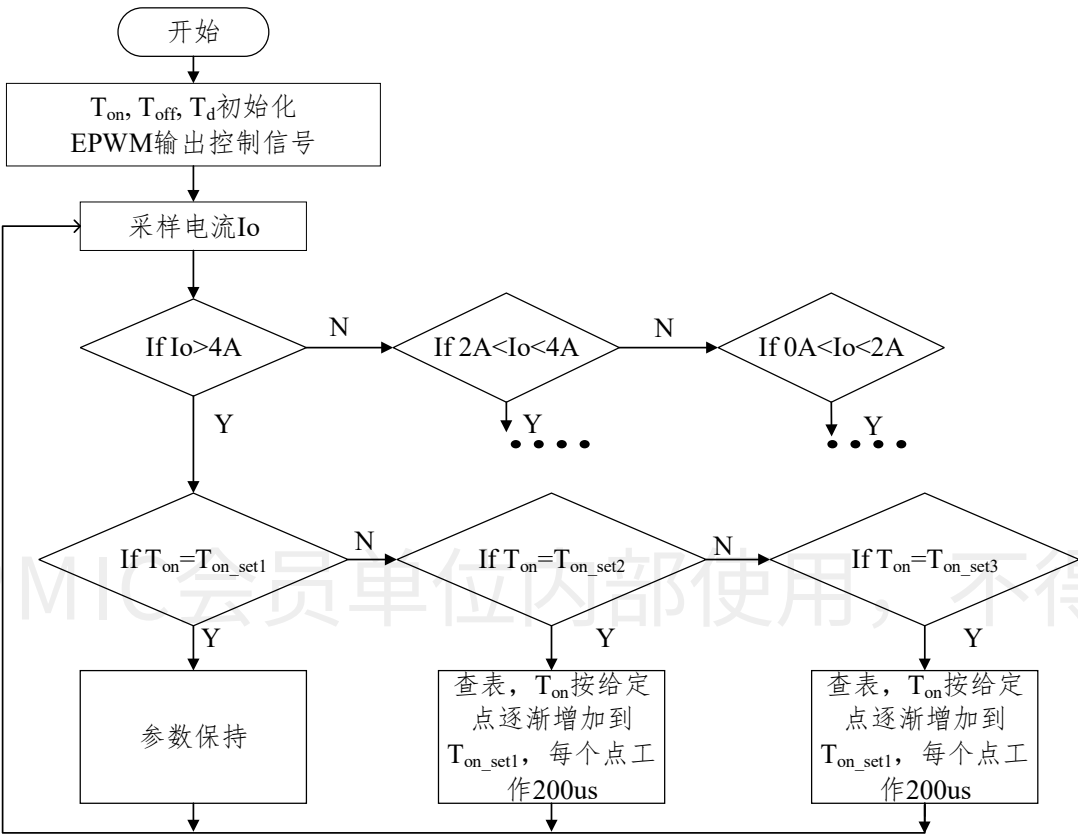


图 4.18 负载自适应导通时间控制流程图

4.3 实验验证

根据上述的分析，设计了一台工作频率大于 1MHz 的样机来验证所提出拓扑的高频性能。样机的指标如下： V_{in} =18~36V（24V 额定）， V_o/V_{in} =0.5，不同输入电压下的最大输出电流为 5.5A。实验样机的原理图已在图 4.17 中给出，为了减小电路重载时的导通损耗，希望电路的占空比在 0.6 左右，根据 4.1.3 的设计流程完成了原副边器件的选型，也标注在图 4.17 中。电路的样机图片如图 4.19 所示。电路变压器的漏感为 30nH 左右，为观测变压器原边电流，在原边开关管所在支路中串联一根电流测量引线，因而最终样机的谐振电感为变压器漏感和电流测量引线电感串联而成，其值约为 75nH；变压器的副边采用同步整流来提高效率，并且采用两个 SR 直流侧并联来减小导通损耗；开关管的控制

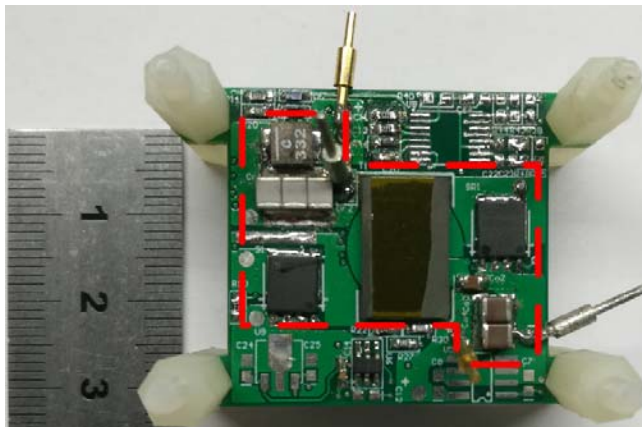


图 4.19 样机图片

信号由微控制器给定，原边的 S_w 和 S_a 通过驱动芯片驱动，副边 SR 通过隔离驱动芯片驱动。

根据所选定的原边器件耐压（150V），设定满载电流时最大输入电压（36V）下的箝位电容电压为 110V，另外根据 MHz 的工作频率设定死区时间 T_d 为 90ns，基于 4.1.3 节的设计流程可以确定电路的工作频率为 1.25MHz，工作占空比为 0.54，进一步地，根据式(4.14)可以得到励磁电感值约为 6.5uH，然后调整磁芯的气隙使得变压器的励磁电感为期望值。

图 4.20 给出了样机在额定输入电压（24V）时的关键波形。图 4.20（a）是在空载条件下，图 4.20（b）是在满载条件下。这里，满载条件是指满载输出电流（5.5A）。 V_{gs_Sw} 、 V_{gs_Sa} 和 V_{gs_SR} 分别为主开关 S_w 、 S_a 和 SR 的门极驱动信号， i_{Lr} 为谐振电流，电压 v_{ds} 为原边开关管的漏-源极电压，其高电平即为箝位电容电压。在两种负载情形下，如图中所圈出的，原边开关管都实现了零电压开通和准零电流关断。图 4.21（a）、（b）分别给出了样机在 18V 和 36V 输入时的满载关键波形，容易看出，原边开关管也实现了零电压开通和准零电流关断。图 4.21（b）中标识出了电路工作的 5 个典型模态，其中从 t_4 时刻谐振电流斜率的突变可以看出模态的切换，验证了时长较短的模态 5 的存在。在图 4.20 和图 4.21 还给出了不同输入电压下的死区时间，同分析一致，随着输入电压的减小，需要增大死区时间以保证电路的 ZVS 开通，电路的死区时间从 36V 输入时的 86ns 分别增加到 24V 时的 120ns 和 18V 输入时的 150ns。在图 4.21（a）中，受微控制器的限制， S_a 的导通时间不能设置得过小，相应的死区时间不足以实现开关管的零电压开通，但因为开通电压只有 10V，对应的开通损耗可以忽略；此外，通过适当减小励磁电感增大励磁电流可以解决这一问题。

为了说明较低输入电压时增加死区时间的必要性，图 4.22 给出了 18V 输入下，采用适合 36V 输入的死区时间时的关键波形，可见原边开关管开通电压为 20V，对应 1.25MHz 开关频率下的开通损耗约为 0.6W，占据了 18V 输入时满载功率的 1.2%，因而有必要对死区时间进行控制，以减小高频下开关管的开关损耗。

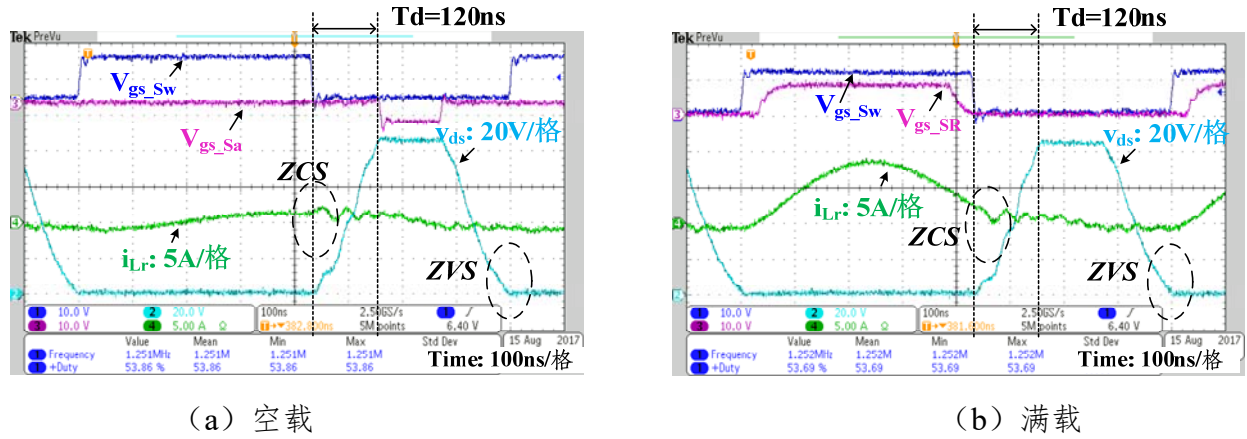


图 4.20 额定输入时样机的关键波形

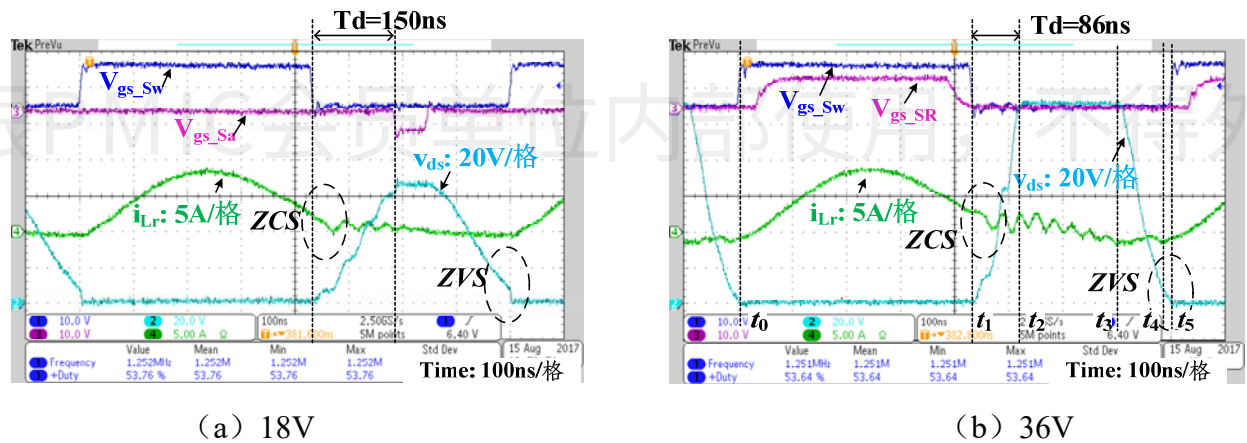


图 4.21 18V 和 36V 输入时样机的满载波形

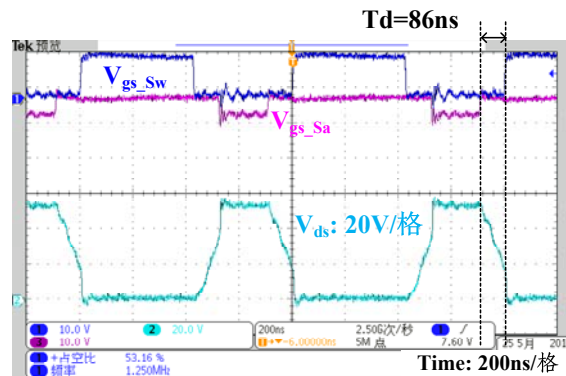


图 4.22 18V 输入下采用较小死区时间的关键波形

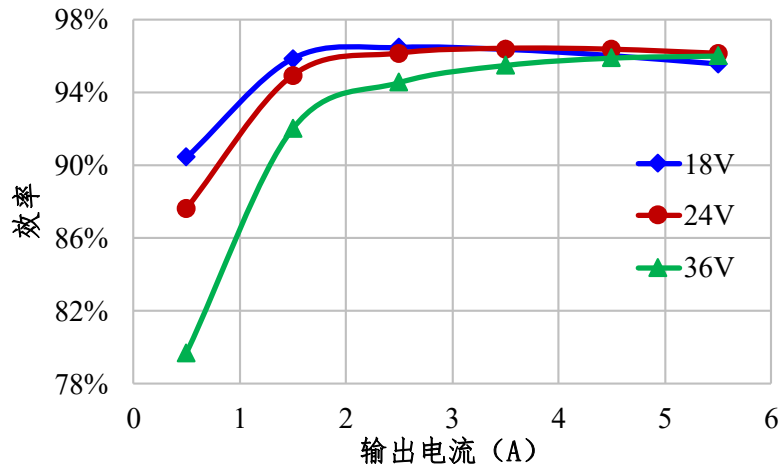
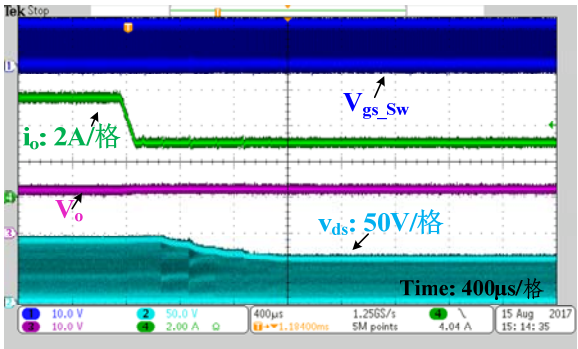


图 4.23 实测样机效率曲线（固定导通时间控制）

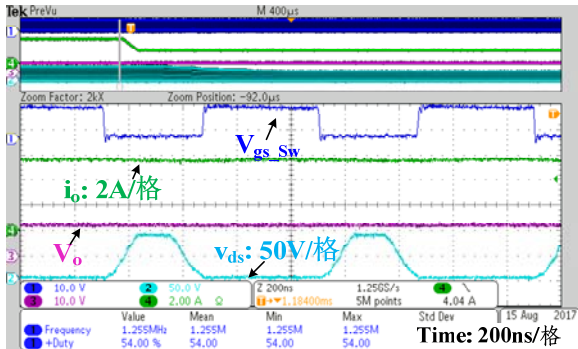
图 4.23 给出了样机在 1.25MHz 和 0.54 占空比控制（固定导通时间控制）时不同输入电压和不同负载电流时的效率曲线，需要说明的是，本文关注的是主电路的性能，效率曲线中没有计入开关管的驱动损耗。可见，电路额定输入电压时的满载效率达到了 96%，但是，电路在 0.5A 轻载时的效率低于 90%，尤其在输入电压较高、变压器磁损较大的情况下。

为了提升电路的轻载效率性能，在样机上应用了 4.2.2 节提出的负载自适应导通时间控制策略。图 4.24 给出了样机实现 5A 到 3A 跳变时的关键波形，图 4.24 (a) 为整个工作点切换过程，可见在负载电流向下跳变后，原边开关管漏源极电压 v_{ds} 逐渐降低，电路工作点逐渐从图 4.16 中 C 点转移到 B 点，在此过程中输出电压 V_o 保持 $V_{in}/2$ 不变，维持 DCX 的功能；图 4.24 (b)、(c) 和 (d) 分别为工作点切换过程前期、中期和结束后的波形展开图，从每张图片顶部缩略图中的灰色竖线可以看出其在整个切换过程中的位置，可以看出，开关管在整个过程中保持了 ZVS 特性。图 4.25 给出了样机实现 0.5A 到 5A 跳变时的关键波形，图 4.25 (a) 为整个工作点切换过程，可见在负载电流向上跳变后，原边开关管漏源极电压 v_{ds} 逐渐升高，电路工作点逐渐从图 4.16 中 A 点转移到 C 点，同样地，在此过程中输出电压 V_o 保持 $V_{in}/2$ 不变，维持 DCX 的功能；因为这一跳变的负载变化范围较大，切换前后工作点占空比相差 20%，因而切换时间也更长；图 4.25 (b)、(c) 和 (d) 分别为工作点切换过程前期、中期和结束后的波形展开图，同样地，在整个切换过程中开关管保持了 ZVS 特性。

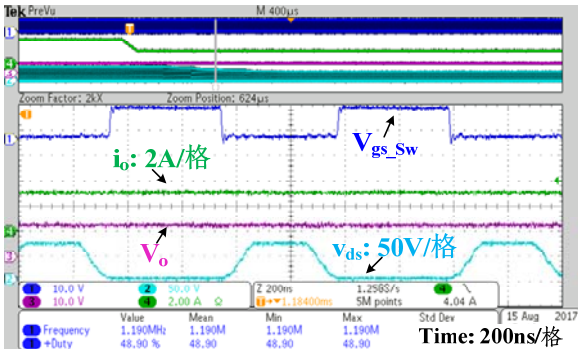
图 4.26 中的实线给出了采用负载自适应导通时间控制后样机的实测效率曲线，图 4.26 (a) - (c) 分别为 18V 输入、24V 输入和 36V 输入下的效率曲线。同时每张图中还以



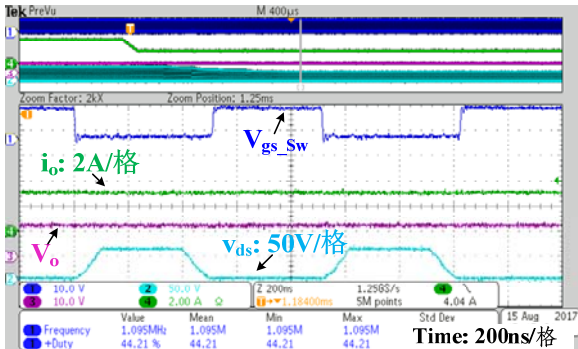
(a) 全过程



(b) 切换初期

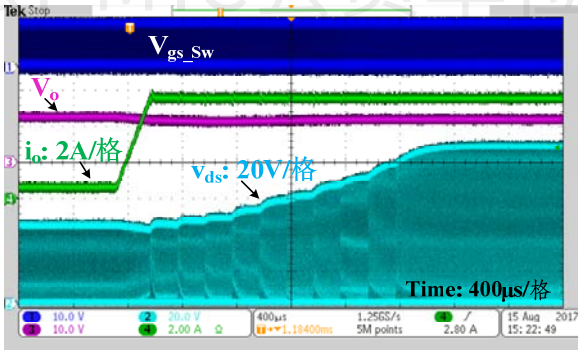


(c) 切换中期

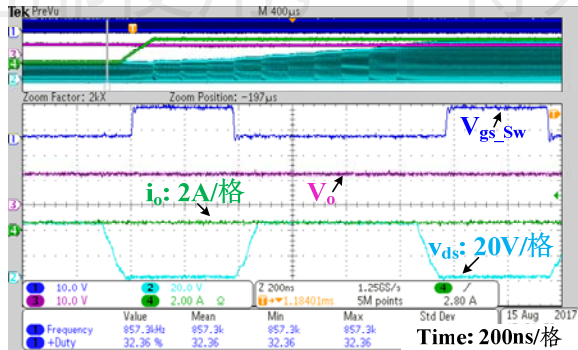


(d) 切换结束

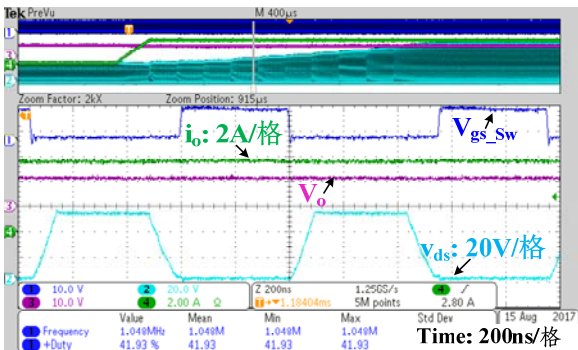
图 4.24 5A 到 3A 负载跳变的关键波形



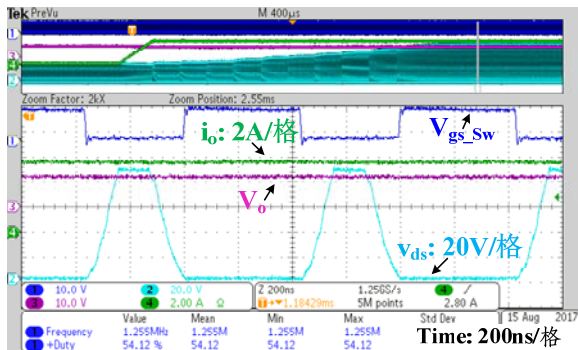
(a) 全过程



(b) 切换初期



(c) 切换中期



(d) 切换后期

图 4.25 0.5A 到 5A 负载跳变的关键波形

虚线的形式给出了样机在采用图 4.16 中三个稳态工作点控制信号时的效率, 比较三条虚线的效率, 可以看出工作频率最低的工作点轻载效率最高而满载效率最低, 这是因为该工作点磁损最小, 但同时占空比也最小、重载时导通损耗较大。样机最终的效率近似为三个稳态工作点效率的包络线, 通过在磁损和导通损耗之间进行折中, 样机实现了最优效率。与图 4.23 相比, 样机在额定输入下 0.5A 时的效率提升到了 93.5%, 验证了所提出的负载自适应导通时间控制策略的有效性。

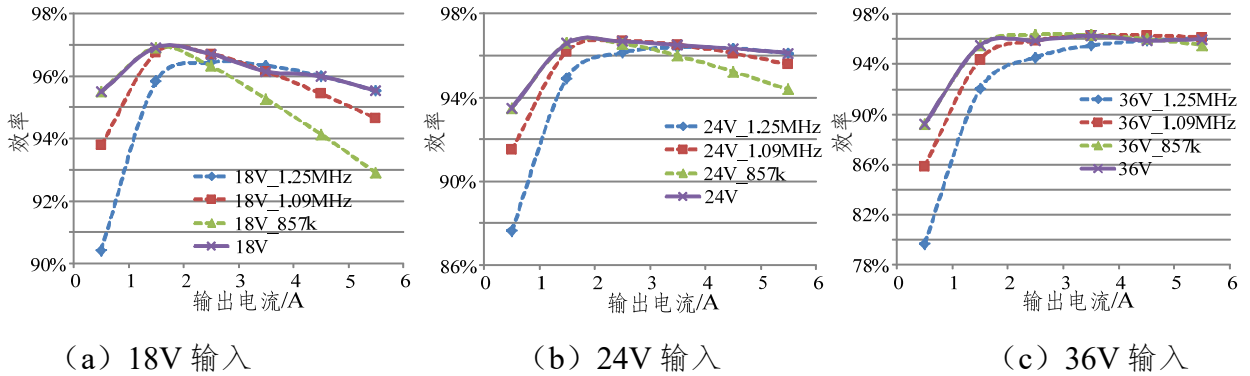


图 4.26 采用负载自适应导通时间控制后样机实测效率曲线

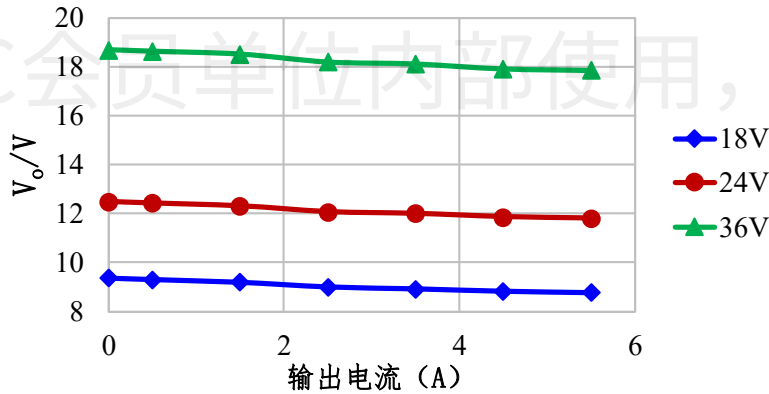
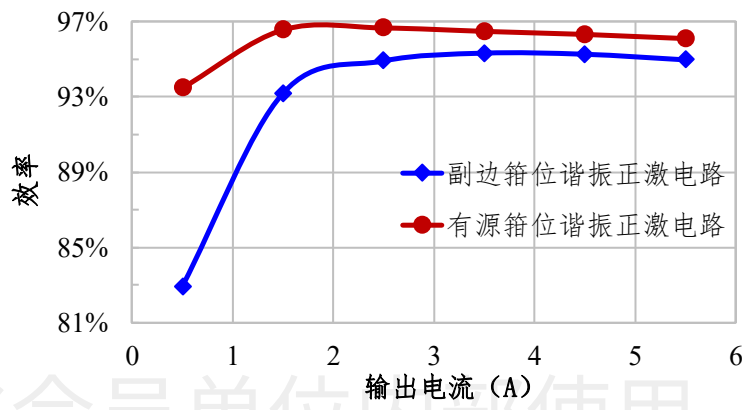


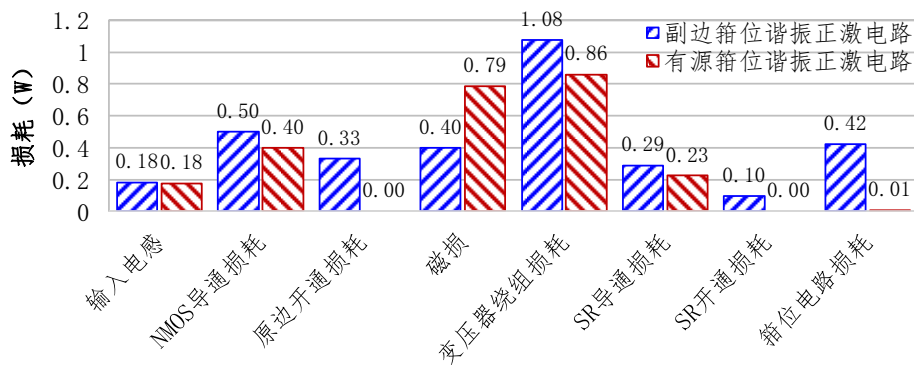
图 4.27 实测样机负载调整率特性

图 4.27 给出了在采用负载自适应导通时间控制后样机在不同输入电压下输出电压随负载电流变化的曲线, 可见输出电压始终约为输入电压的一半, 证明了本文提出的电路可以用作 DCX。根据图 4.19 标出的主电路部分和 24V 输入时的最大输出功率 (66W), 该样机仍实现了 $270\text{W}/\text{in}^3$ 的功率密度, 同样是目前主流的小功率隔离模块的功率密度 (约 $150\text{W}/\text{in}^3$) 的近两倍。图 4.28 (a) 给出了本章所提出的拓扑与第三章提出的副边箝位谐振正激电路在 24V 输入时的效率对比, 与第三章提出的拓扑相比, 本章提出的有源箝位谐振正激电路在保持相同功率密度的情况下, 实现了更好的效率性能。图 4.28 (b) 给出两个正激电路在 24V 输入下满载点 (5.5A) 时的损耗分析对比, 其中

原边开通损耗和副边开通损耗为副边箝位谐振正激电路所独有；箝位电路损耗在副边箝位谐振正激电路中指代箝位绕组和箝位二极管的损耗，在本章的有源箝位谐振正激电路中指代辅助管的导通损耗，且其值很小可以忽略。基于图 4.28 (b) 的损耗分析对比，有源箝位谐振正激电路相较于副边箝位谐振正激电路在满载点的 1%效率提升可分析如下：1、占空比较大，开关管和变压器绕组的导通损耗较小；2、开关管没有开关损耗；3、箝位电路损耗大为减小；4、变压器磁损略微增大抵消了部分效率提升效果。有源箝位谐振正激电路相较于副边箝位谐振正激电路在 0.5A 负载点的 10%效率提升可分析如下：1、开关管没有开关损耗；2、几乎没有箝位电路损耗；3、磁损相近。



(a) 24V 输入时的实测效率



(b) 满载点损耗分析对比

图 4.28 谐振正激电路效率对比及损耗分析对比

4.4 本章小结

为了进一步提升单管谐振 DCX 拓扑的效率性能，本章提出并分析了一种有源箝位谐振正激电路。利用有源箝位技术，电路能够完全回收变压器漏感中的能量，且能够在全负载范围内实现开关管的 ZVZCS 特性。为了适应宽电压范围工作，提出了开关管死区时间控制方法，可保证电路在全电压范围内实现开关管的 ZVZCS 特性。电路能够实现大于

0.5 的占空比，减小了电流有效值，有利于提升电路的重载效率性能。在固定频率固定占空比控制下，本章所提出的电路可以实现高频工作，实现高效高功率密度的设计，因而适合小功率不调整母线变换器应用场合。

此外，本章充分利用有源箝位技术的特性，在把握电路轻载损耗分布的基础上，提出了一种独特的负载自适应导通时间控制策略来进一步优化电路的轻载效率性能。文中介绍了该策略的原理和实现方法。

最后，搭建了一台 MHz 工作频率的样机，验证了电路的可行性和理论分析的正确性。

仅限PMIC会员单位内部使用，不得外传

第5章 总结与展望

5.1 本文工作总结

中间母线供电架构具有效率高、灵活性好、可扩展性强等优点，被广泛应用在各种工业供电系统中。本文结合近年来工业界 DC/DC 变流器高频化、模块化和功率集成的趋势，针对工业应用小功率母线变换器无法满足未来功率密度、效率需求的问题，从变换器拓扑结构与控制、元器件优化设计的角度进行了深入研究和探讨，研究内容和创新点包括以下几个方面：

- 针对现有串联谐振 DC/DC 变流器结构复杂的问题，研究电压源输入型谐振腔的内在结构限制，在此基础上提出了电流源输入型全谐振单元及其相应的拓扑推演方法，突破了电压型谐振拓扑开关网络复杂的限制，解决了小功率应用场合缺少高效单管谐振拓扑的问题。

现有隔离型谐振软开关拓扑具有优良的软开关特性，能够实现功率密度和效率较高的电源模块，但是存在拓扑方案复杂的问题。本文第二章分析了现有谐振腔缺乏对应单管拓扑的原因，在此基础上提出了电流源输入型和电流源输出型全谐振单元，这两种新型的全谐振单元可直接推演出对应的单管谐振拓扑。因为消除了全工作范围内开关管的开关损耗，所提出的单管谐振拓扑有效提高了小功率拓扑在高频工作下的效率性能，同时，高工作频率减小了无源元件的体积，提升了模块的功率密度。

基于对基本全谐振单元的扩展和组合，提出了复合谐振单元的构建方法及其拓扑推演方法，并进一步地提出一族能够同时实现开关管零电压开通和零电流关断的全谐振软开关拓扑，该族拓扑能够适应不同功率和电压等级的高效和高功率密度 DC/DC 的应用需求。

- 针对基本单管谐振拓扑器件电压应力较高的问题，本文研究了不同的箝位方法，并根据 DCX 降压应用提出了副边箝位谐振正激变换方法，不仅解决了器件的电压应力问题，而且有效提高了单管谐振拓扑的效率性能。

基本的单管谐振拓扑结构简单，且具有优良的软开关特性，但是存在开关管电压应力较高的问题。针对这一不适合较高输入电压的缺陷，本文研究了不同的开关管电压应力箝位方法，其中利用箝位绕组和箝位二极管的无源箝位方法结构上较为简单。

因为降压场合变压器副边匝数较少，箝位绕组设置在变压器副边有利于简化变压器绕组的设计，本文提出了副边箝位谐振正激变换拓扑。该拓扑通过输出电压实现了对开

关管两端电压的箝位, 开关管电压应力小, 使得电路可以采用耐压更低的开关管, 有利于提高电路的效率。另一方面, 该拓扑保留了基本单管谐振正激电路优良的软开关特性, 实现了开关管的准零电压零电流开关, 保持了高频工作时的高效率。

- 为了进一步提高单管谐振拓扑的效率性能, 本文提出了一种有源箝位谐振正激变换方法, 并引入导通时间可调的控制方式, 解决了轻载时全谐振 DC/DC 变换器中变压器磁芯损耗比重大的问题, 大幅提高了轻载效率。

尽管增加了一个辅助开关, 有源箝位谐振正激变换拓扑相较于无源箝位谐振正激变换器而言软开关特性更优, 占空比灵活性更好, 且变压器结构更简单, 因而效率更高。

传统谐振电路用作直流变压器时工作点固定, 变压器的磁损在不同负载下保持恒定, 因而轻载时变压器磁芯损耗比重大、轻载效率低。而有源箝位谐振正激变换器的箝位电容电压随控制参数灵活变化, 电路可以在不同工作点实现全软开关特性和单位增益特性。本文结合这一特性, 提出了一种变导通时间控制策略, 通过在不同负载下改变电路的导通时间, 巧妙地解决了轻载时全谐振 DC/DC 变换器中变压器磁芯损耗比重大的问题, 大幅提高了轻载效率。

- 针对单管谐振正激电路的软启动问题, 本文提出了一种利用开关器件恒流工作区的软启动方法, 实现了输出电压的缓慢建立, 同时减小了启动过程中谐振腔的电流过冲以及开关管的电压过冲。

传统的谐振电路采用限制谐振电感伏秒的方式减小启动过程中谐振腔的应力, 但这种方法无法应用到单管谐振正激电路中, 因为单管谐振正激拓扑器件两端电压没有被箝位, 器件大电流关断时漏感中的能量会在器件两端造成较高的电压应力。本文从增大主电路阻抗的角度, 利用开关器件的恒流工作区实现了一种适用于单管谐振正激电路的软启动方法, 有效解决了电路的软启动问题, 并且, 这一软启动概念还能推广应用至桥式谐振电路的启动。

表 5.1 给出了本文提出的谐振正激电路拓扑族的关键特性比较, 可见当三种电路的占空比均设置为 0.5 附近时, 基本的电流源输入型谐振正激电路具有最高的开关电压应力, 副边箝位谐振正激电路的开关电压应力适中, 而有源箝位谐振正激电路的开关电压应力最小; 基本的电流源输入型谐振正激电路和副边箝位谐振正激电路工作占空比小于 0.5, 而有源箝位谐振正激电路可以实现大于 0.5 的占空比; 三种拓扑中, 有源箝位谐振正激电路在多个导通时间不同的工作点均能工作, 因而可以实现一种独特的轻载效率提升控制策略; 三种拓扑的原边开关管数量均较少, 因而适用于小功率应用场合, 需要说

明的是，有源箝位谐振正激电路的辅助管中流过的电流较小，该辅助管可以选取导通电阻较大的开关器件。

表 5.1 本文提出的谐振正激电路拓扑族关键特性比较

拓扑	电流源输入型 谐振正激电路	副边箝位 谐振正激电路	有源箝位 谐振正激电路
电压应力 ($D \approx 0.5$)	$3.5 \times V_{in}$	$2.5 \times V_{in}$	$2 \times V_{in}$
适用占空比范围	<0.5	<0.5	>0.5
变导通时间能力	否	否	是
变压器原边开关数量	1	1	2(主管+辅助管)

图 5.1 给出了典型的小功率隔离 DC/DC 模块效率的比较（2016~2018 年），图中方形为绪论中综述的适合高频应用的准方波反激电路和 VHF 电路，三角形为两种典型的小功率隔离模块电源产品，而圆形为本文提出的两种谐振正激电路，可见在小功率应用场合，本文提出的谐振正激拓扑族具有更好的效率性能。

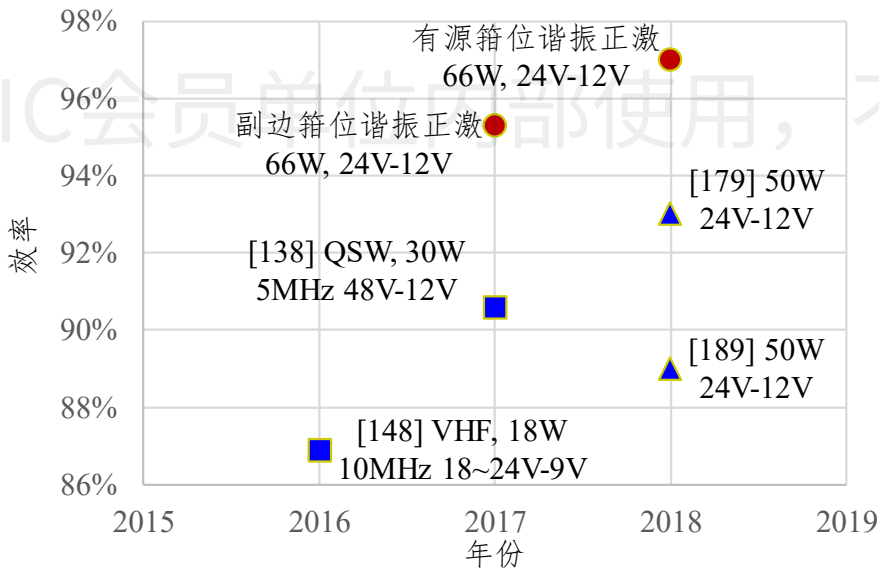


图 5.1 小功率隔离 DC/DC 模块效率比较（2016~2018 年）

5.2 后续研究展望

进一步提高母线变换器的效率和功率密度对于实现工业控制等应用系统的轻量化、小型化有着重要的意义。而高效高功率密度的母线变换器是一个涉及高频电路拓扑、高速低损开关、高频磁元件设计、高频高效驱动、EMI 抑制方法、集成与封装方法等高频化关键技术的研究方向。本文虽然针对小功率母线变换器完成了部分研究工作，但就该课题而言，未来还有许多问题和后续工作待进一步探索研究，其中包括：

(1) 本文基于硅器件对高频谐振正激电路的特性和电路设计进行了研究, 但 Si 器件在高频工作时驱动损耗较大, 影响了电路的效率性能。在当前宽禁带器件尚未成熟的背景下, 研究高频高效的驱动技术有助于提升该高频变换方法的实用性。

(2) 对于小功率母线变换器, 本文提出的方案通过高频化实现了主电路部分的小型化, 但是对于一个实用的电源模块而言, 系统还包括控制芯片、辅助供电、启动电路、保护等模块, 因而本文的方案离真正产业化应用还有一定距离。

(3) 本文提出的一族软开关拓扑中还有适合较大功率的拓扑, 为这些拓扑找到合适的应用场合还需进一步的探究。

(4) 本文主要针对小功率输出不控型高频母线变换器进行研究, 如何实现高频高效且输出可调整的小功率母线变换器也是值得进一步探究的方向。

仅限PMIC会员单位内部使用, 不得外传

参考文献

- [1] 中国idc圈. 2017-2018年中国IDC产业发展研究报告[EB/OL]. <http://www.idcquan.com/Special/2018baogao/>
- [2] 百度文库. 中小功率模块电源发展趋势[EB/OL]. <https://wenku.baidu.com/view/79f7de5fa36925c52cc58bd63186bceb19e8ed3b.html>
- [3] 彭宽宽. 数据中心一年耗电超过三峡大坝发电量, 是时候考虑储能型数据中心了[EB/OL]. <http://www.escn.com.cn/news/show-543833.html>
- [4] Miftakhutdinov R. Improving System Efficiency with a New Intermediate-Bus Architecture [C]. Texas Instruments Inc. Seminar, 2009.
- [5] Miftakhutdinov R. Power distribution architecture for tele- and data communication system based on new generation intermediate bus converter. IEEE INTELEC, 2008: 1-8.
- [6] Luo S. A review of distributed power systems part I: DC distributed power system [J]. IEEE Aerospace and Electronic Systems Magazine, 2005, 20(8): 5-16.
- [7] White R V. Emerging on-board power architectures [C]. IEEE APEC'03, 2003: 799-804.
- [8] Brush L. Distributed power architecture demand characteristics [C]. IEEE Applied Power Electronics Conference and Exposition, 2004: 342-345.
- [9] Lee F C, Barbosa P, Xu P, et al. Topologies and design considerations for distributed power system applications [J]. Proceedings of the IEEE, 2001, 89(6): 939-950.
- [10] Tabisz W A, Jovanovic M M, Lee F C. Present and future of distributed power systems [C]. IEEE APEC '92, 1992: 11-18.
- [11] Hua G C, Tabisz W A, Leu C S, et al. Development of a DC distributed power system [C]. IEEE APEC'94, 1994: 763-769.
- [12] Lee F C, Xu M, Wang S, et al. Design challenges for distributed power systems [C]. CES/IEEE 5th International Power Electronics and Motion Control Conference, 2006: 1-15.
- [13] Xu C D, Cheng K W E. A survey of distributed power system -AC versus DC distributed power system [C]. 2011 4th International Conference on Power Electronics Systems and Applications, 2011: 1-12.
- [14] Yang B. Topology Investigation for Front-End DC/DC Power Conversion for Distributed Power System [PhD], Virginia Tech, 2003.
- [15] Mazumder S K, Shenai K. On the reliability of distributed power systems: a macro- to microlevel overview using a parallel DC-DC converter [C]. 2002 IEEE 33rd Annual IEEE Power Electronics Specialists Conference, 2002: 809-814.
- [16] Miftakhutdinov R, Sheng L, Liang J, et al. Advanced control circuit for intermediate bus converter [C]. 2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition, 2008: 1515-1521.
- [17] Miftakhutdinov R. Power distribution architecture for tele- and data communication system based on new generation intermediate bus converter [C]. IEEE 30th International Telecommunications Energy Conference, 2008: 1-8.
- [18] Lee F C, Li Q. High-Frequency Integrated Point-of-Load Converters: Overview [J]. IEEE Transactions on Power Electronics, 2013, 28(9): 4127-4136.
- [19] Reusch D, Lee F C. High frequency isolated bus converter with gallium nitride transistors and integrated transformer [C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2012: 3895-3902.
- [20] Reusch D. High Frequency, High Power Density Integrated Point of Load and Bus Converters [PhD dissertation], Virginia Tech, 2012.
- [21] Ren Y, Xu M, Sun J, et al. A family of high power density unregulated bus converters [J]. IEEE Transactions on Power Electronics, 2005, 20(5): 1045-1054.
- [22] Barry M. Design issues in regulated and unregulated intermediate bus converters [C]. Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, 2004: 1389-1394.
- [23] Guenther R A, Patel R A. INTERMEDIATE BUS POWER ARCHITECTURE[P]. 2005[2005].
- [24] Lyu X, Li Y, Ren N, et al. Optimization of High-Density and High-Efficiency Switched-Tank Converter for Data Center Applications [J]. IEEE Transactions on Industrial Electronics, 2019.
- [25] Li Y, Lyu X, Cao D, et al. A 98.55% Efficiency Switched-Tank Converter for Data Center Application [J]. IEEE Transactions on Industry Applications, 2018, 54(6): 6205-6222.

- [26] Jiang S, Saggini S, Nan C, et al. Switched Tank Converters [J]. IEEE Transactions on Power Electronics, 2019, 34(6): 5048-5062.
- [27] Oliver S. High-voltage DC distribution is key to increased system efficiency and renewable-energy opportunities [C]. Vicor White Paper, 2012: 1-7.
- [28] Hayashi Y. Approach for highly efficient and ultra compact converters in next generation 380 V DC distribution system[C]. IEEE Energy Conversion Congress and Exposition, 2012: 3803-3810.
- [29] Simanjorang R, Yamaguchi H, Ohashi H, et al. High-efficiency high-power dc-dc converter for energy and space saving of power-supply system in a data center [C]. IEEE Applied Power Electronics Conference and Exposition, 2011: 600-605.
- [30] Bodi F, Ee H L. 380/400V DC powering option [C]. IEEE International Telecommunications Energy Conference (INTELEC), 2011: 1-8.
- [31] Becker D J, Sonnenberg B J. 400Vdc power distribution: Overcoming the challenges [C]. IEEE International Telecommunications Energy Conference (INTELEC), 2010: 1-10.
- [32] Abe S, Nomura K, Fukushima K, et al. Study on malfunction mechanism of semiconductor circuit breaker in 400V DC power supply system [C]. International Power Electronics Conference (IPEC), 2010: 2644-2649.
- [33] Noritake M, Iino T, Fukui A, et al. A study of the safety of the DC 400 V distribution system [C]. IEEE International Telecommunications Energy Conference (INTELEC), 2009: 1-6.
- [34] Matsumoto A, Fukui A, Takeda T, et al. Development of 400 Vdc power distribution system and 400 Vdc output rectifier [C]. IEEE International Telecommunications Energy Conference (INTELEC), 2009: 1-5.
- [35] Ton M, Fortenbery B, Tschudi W. DC power for improved data center efficiency [J]. Lawrence Berkeley National Laboratory, 2008.
- [36] 任小永. 高效率大功率密度通信模块电源技术的研究[D]. 南京航空航天大学, 2008.
- [37] Athalye P, Maksimovic D, Erickson R. High-performance front-end converter for avionics applications [aircraft power systems] [J]. IEEE Transactions on Aerospace and Electronic Systems, 2003, 39(2): 462-470.
- [38] Chen M, Afridi K K, Chakraborty S, et al. Multitrack Power Conversion Architecture [J]. IEEE Transactions on Power Electronics, 2017, 32(1): 325-340.
- [39] Ahmed M H, Fei C, Lee F C, et al. 48-V Voltage Regulator Module With PCB Winding Matrix Transformer for Future Data Centers [J]. IEEE Transactions on Industrial Electronics, 2017, 64(12): 9302-9310.
- [40] Fei C, Ahmed M H, Lee F C, et al. Two-Stage 48 V-12 V/6 V-1.8 V Voltage Regulator Module With Dynamic Bus Voltage Control for Light-Load Efficiency Improvement [J]. IEEE Transactions on Power Electronics, 2017, 32(7): 5628-5636.
- [41] Reusch D, Strydom J. Evaluation of Gallium Nitride Transistors in High Frequency Resonant and Soft-Switching DC/DC Converters [J]. IEEE Transactions on Power Electronics, 2015, 30(9): 5151-5158.
- [42] Glaser J, Strydom J, Reusch D. High Power Fully Regulated Eighth-brick DC-DC Converter with GaN FETs [C]. Proceedings of PCIM Europe, 2015: 1-8.
- [43] Reusch D, Lee F C. High frequency isolated bus converter with gallium nitride transistors and integrated transformer [C]. IEEE Energy Conversion Congress and Exposition, 2012: 3895-3902.
- [44] PQ60120QZB33[EB/OL]. <http://www.synqor.com/index.html>
- [45] BQ57120EZB38[EB/OL]. <http://www.synqor.com/index.html>
- [46] DCM3623x75H13C2yzz[EB/OL]. <http://www.vicorpower.com/>
- [47] BCM48Bx120y300A00[EB/OL]. <http://www.vicorpower.com/>
- [48] Ericsson BMR457[EB/OL]. <https://www.mouser.com/pdfdocs/BMR457.pdf>
- [49] Delta Q54SJ10892[EB/OL]. <http://www.delta-americas.com/Products/>
- [50] Delta E54SJ12040[EB/OL]. <http://www.delta-americas.com/Products/>
- [51] Yeaman P, Oliveira E. A high efficiency high density voltage regulator design providing VR 12.0 compliant power to a microprocessor directly from a 48V input [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2013: 410-414.
- [52] Vinciarelli P. LOW-LOSS TRANSFORMER-COUPLED GATE DRIVER[P]. [2005-6-28].
- [53] Wu X, Shi H. High Efficiency High Density 1 MHz 380V-12V DCX with Low FoM (Figure of Merit) Devices [J]. IEEE Transactions on Industrial Electronics, 2019: 1-9.
- [54] Fei C, Yang Y, Li Q, et al. Shielding Technique for Planar Matrix Transformers to Suppress Common-Mode EMI Noise and Improve Efficiency [J]. IEEE Transactions on Industrial Electronics,

- 2018, 65(2): 1263-1272.
- [55] Fei C, Lee F C, Li Q. High-Efficiency High-Power-Density LLC Converter With an Integrated Planar Matrix Transformer for High-Output Current Applications [J]. IEEE Transactions on Industrial Electronics, 2017, 64(11): 9072-9082.
- [56] Mu M, Lee F C. Design and Optimization of a 380 – 12 V High-Frequency, High-Current LLC Converter With GaN Devices and Planar Matrix Transformers [J]. IEEE Journal of Selected Topics in Power Electronics, 2016, 4(3): 854-862.
- [57] Huang D, Ji S, Lee F C. LLC Resonant Converter With Matrix Transformer [J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4339-4347.
- [58] BQ35211IEEC60[EB/OL]. <http://www.synqor.com/index.html>
- [59] BCM4414xD1E13A3yzz[EB/OL]. <http://www.vicorpower.com/>
- [60] DCM3714VD2K13E0C01[EB/OL]. <http://www.vicorpower.com/>
- [61] van Wyk J D, Lee F C. On a Future for Power Electronics [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2013, 1(2): 59-72.
- [62] Zhou J, Xu M, Sun J, et al. A Self-Driven Soft-Switching Voltage Regulator for Future Microprocessors [J]. IEEE Transactions on Power Electronics, 2005, 20(4): 806-814.
- [63] Lee K, Lee F C, Wei J, et al. Analysis and Design of Adaptive Bus Voltage Positioning System for Two-Stage Voltage Regulators [J]. IEEE Transactions on Power Electronics, 2009, 24(12): 2735-2745.
- [64] Bari S, Li Q, Lee F C. A New Fast Adaptive On-Time Control for Transient Response Improvement in Constant On-Time Control [J]. IEEE Transactions on Power Electronics, 2018, 33(3): 2680-2689.
- [65] Jin K, Sun Y, Xu M, et al. Integrated Magnetic Self-Driven ZVS Nonisolated Full-Bridge Converter [J]. IEEE Transactions on Industrial Electronics, 2010, 57(5): 1615-1623.
- [66] Ye S, Eberle W, Liu Y. A Novel Non-Isolated Full Bridge Topology for VRM Applications [J]. IEEE Transactions on Power Electronics, 2008, 23(1): 427-437.
- [67] Jin K, Xu M, Lee F C. A Switching-Capacitor PWM DC-DC Converter and Its Variations [J]. IEEE Transactions on Power Electronics, 2010, 25(1): 24-32.
- [68] Jin K, Xu M, Sun Y, et al. Evaluation of Self-Driven Schemes for a 12-V Self-Driven Voltage Regulator [J]. IEEE Transactions on Power Electronics, 2009, 24(10): 2314-2322.
- [69] Chen B, Lai Y. Switching Control Technique of Phase-Shift-Controlled Full-Bridge Converter to Improve Efficiency Under Light-Load and Standby Conditions Without Additional Auxiliary Components [J]. IEEE Transactions on Power Electronics, 2010, 25(4): 1001-1012.
- [70] Lin S, Chen C. Analysis and design for RCD clamped snubber used in output rectifier of phase-shift full-bridge ZVS converters [J]. IEEE Transactions on Industrial Electronics, 1998, 45(2): 358-359.
- [71] Redl R, Balogh L, Edwards D W. Optimum ZVS full-bridge DC/DC converter with PWM phase-shift control: analysis, design considerations, and experimental results [C]. APEC '94, 1994: 159-165.
- [72] Redl R, Sokal N O, Balogh L. A novel soft-switching full-bridge DC/DC converter: analysis, design considerations, and experimental results at 1.5 kW, 100 kHz [J]. IEEE Transactions on Power Electronics, 1991, 6(3): 408-418.
- [73] Wu X, Xie X, Zhao C, et al. Low Voltage and Current Stress ZVZCS Full Bridge DC – DC Converter Using Center Tapped Rectifier Reset [J]. IEEE Transactions on Industrial Electronics, 2008, 55(3): 1470-1477.
- [74] Cho J, Sabate J A, Hua G, et al. Zero-voltage and zero-current-switching full bridge PWM converter for high-power applications [J]. IEEE Transactions on Power Electronics, 1996, 11(4): 622-628.
- [75] Zhao L, Li H, Wu X, et al. An Improved Phase-Shifted Full-Bridge Converter With Wide-Range ZVS and Reduced Filter Requirement [J]. IEEE Transactions on Industrial Electronics, 2018, 65(3): 2167-2176.
- [76] Lin B, Chiang H, Tseng C, et al. Analysis and Implementation of an asymmetrical half-bridge converter [C]. International Conference on Power Electronics and Drives Systems, 2005: 407-412.
- [77] Choi B, Lim W, Bang S, et al. Small-signal analysis and control design of asymmetrical half-bridge DC-DC converters [J]. IEEE Transactions on Industrial Electronics, 2006, 53; 53(2; 2): 511-520.
- [78] Arias M, Lamar D G, Linera F F, et al. Design of a Soft-Switching Asymmetrical Half-Bridge Converter as Second Stage of an LED Driver for Street Lighting Application [J]. IEEE Transactions on Power Electronics, 2012, 27; 27(3; 3): 1608-1621.
- [79] Lee I, Moon G. A New Asymmetrical Half-Bridge Converter With Zero DC-Offset Current in Transformer [J]. IEEE Transactions on Power Electronics, 2013, 28(5): 2297-2306.
- [80] Xu X, Khambadkone A M, Leong T M, et al. A 1-MHz Zero-Voltage-Switching Asymmetrical Half-

- Bridge DC/DC Converter: Analysis and Design [J]. IEEE Transactions on Power Electronics, 2006, 21(1): 105-113.
- [81] Eberle W, Liu Y. A zero voltage switching asymmetrical half-bridge DC/DC converter with unbalanced secondary windings for improved bandwidth [C]. IEEE Power Electronics Specialists Conference, 2002: 1829-1834.
- [82] Han S, Moon G, Youn M. A high efficiency ZVS PWM asymmetrical half bridge converter for plasma display panel sustaining power module [C]. IEEE Power Electronics Specialists Conference, 2004: 776-781.
- [83] Yeon C O, Lee J B, Lee I O, et al. Wide ZVS Range Asymmetric Half-Bridge Converter With Clamp Switch and Diode for High Conversion Efficiency [J]. IEEE Transactions on Industrial Electronics, 2016, 63(5): 2862-2870.
- [84] Huang D. Investigation of Topology and Integration for Multi-Element Resonant Converters [PhD dissertation], Virginia Polytechnic Institute and State University, 2013.
- [85] Batarseh I. Resonant converter topologies with three and four energy storage elements [J]. IEEE Transactions on power electronics, 1994, 9(1): 64-73.
- [86] Wu H, Li Y, Xing Y. LLC Resonant Converter With Semiactive Variable-Structure Rectifier (SA-VSR) for Wide Output Voltage Range Application [J]. IEEE Transactions on Power Electronics, 2016, 31(5): 3389-3394.
- [87] Wu H, Mu T, Gao X, et al. A Secondary-Side Phase-Shift-Controlled LLC Resonant Converter With Reduced Conduction Loss at Normal Operation for Hold-Up Time Compensation Application [J]. IEEE Transactions on Power Electronics, 2015, 30(10): 5352-5357.
- [88] Kim J, Moon G. A New LLC Series Resonant Converter with a Narrow Switching Frequency Variation and Reduced Conduction Losses [J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4278-4287.
- [89] Inam W, Afridi K K, Perreault D J. Variable Frequency Multiplier Technique for High-Efficiency Conversion Over a Wide Operating Range [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(2): 335-343.
- [90] Gu Y, Lu Z, Hang L, et al. Three-Level LLC Series Resonant DC/DC Converter [J]. IEEE Transactions on Power Electronics, 2005, 20(4): 781-789.
- [91] Canales F, Barbosa P, Lee F C. A wide input voltage and load output variations fixed-frequency ZVS DC/DC LLC resonant converter for high-power applications [C]. IEEE Industry Applications Conference, 2002: 2306-2313.
- [92] Fu D, Lee F C, Qiu Y, et al. A Novel High-Power-Density Three-Level LCC Resonant Converter With Constant-Power-Factor-Control for Charging Applications [J]. IEEE Transactions on Power Electronics, 2008, 23(5): 2411-2420.
- [93] Jin K, Ruan X. Hybrid Full-Bridge Three-Level LLC Resonant Converter—A Novel DC - DC Converter Suitable for Fuel-Cell Power System [J]. IEEE Transactions on Industrial Electronics, 2006, 53(5): 1492-1503.
- [94] Haga H, Kurokawa F. Modulation Method of a Full-Bridge Three-Level LLC Resonant Converter for Battery Charger of Electrical Vehicles [J]. IEEE Transactions on Power Electronics, 2017, 32(4): 2498-2507.
- [95] Jiang T, Zhang J, Wu X, et al. A Bidirectional Three-Level LLC Resonant Converter With PWAM Control [J]. IEEE Transactions on Power Electronics, 2016, 31(3): 2213-2225.
- [96] Shakib S M S I, Mekhilef S. A Frequency Adaptive Phase Shift Modulation Control Based LLC Series Resonant Converter for Wide Input Voltage Applications [J]. IEEE Transactions on Power Electronics, 2017, 32(11): 8360-8370.
- [97] Zong S, Luo H, Li W, et al. Asymmetrical Duty Cycle Controlled Full-Bridge LLC Resonant Converter with Equivalent Switching Frequency Doubler [J]. IEEE Transactions on Power Electronics, 2016: 1.
- [98] Lee I, Moon G. Analysis and Design of a Three-Level LLC Series Resonant Converter for High- and Wide-Input-Voltage Applications [J]. IEEE Transactions on Power Electronics, 2012, 27(6): 2966-2979.
- [99] Steigerwald R L. A comparison of half-bridge resonant converter topologies [J]. IEEE Transactions on Power Electronics, 1988, 3(2): 174-182.
- [100] Huang D, Lee F C, Fu D. Classification and selection methodology for multi-element resonant converters [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2011: 558-565.
- [101] Severns R P. Topologies for three-element resonant converters [J]. IEEE Transactions on Power

- Electronics, 1992, 7(1): 89-98.
- [102] Chen W, Rong P, Lu Z. Snubberless Bidirectional DC-DC Converter With New CLLC Resonant Tank Featuring Minimized Switching Loss [J]. IEEE Transactions on Industrial Electronics, 2010, 57(9): 3075-3086.
- [103] Li B, Li Q, Lee F C, et al. A High-Efficiency High-Density Wide-Bandgap Device-Based Bidirectional On-Board Charger [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2018, 6(3): 1627-1636.
- [104] Guan Y, Wang Y, Wang W, et al. A High-Frequency CLCL Converter Based on Leakage Inductance and Variable Width Winding Planar Magnetics [J]. IEEE Transactions on Industrial Electronics, 2018, 65(1): 280-290.
- [105] Guan Y, Wang Y, Xu D, et al. A 1 MHz Half-Bridge Resonant DC/DC Converter Based on GaN FETs and Planar Magnetics [J]. IEEE Transactions on Power Electronics, 2017, 32(4): 2876-2891.
- [106] Wu H, Jin X, Hu H, et al. Multielement Resonant Converters With a Notch Filter on Secondary Side [J]. IEEE Transactions on Power Electronics, 2016, 31(6): 3999-4004.
- [107] Fu D, Lee F C, Liu Y, et al. Novel multi-element resonant converters for front-end dc/dc converters [C]. IEEE Power Electronics Specialists Conference, 2008: 250-256.
- [108] Kim M, Jeong H, Han B, et al. New Parallel Loaded Resonant Converter With Wide Output Voltage Range [J]. IEEE Transactions on Power Electronics, 2018, 33(4): 3106-3114.
- [109] Gilbert A J, Bingham C M, Stone D A, et al. Normalized Analysis and Design of LCC Resonant Converters [J]. IEEE Transactions on Power Electronics, 2007, 22(6): 2386-2402.
- [110] Forsyth A J, Ward G A, Molloy S V. Extended fundamental frequency analysis of the lcc resonant converter [J]. IEEE Transactions on Power Electronics, 2003, 18(6): 1286-1292.
- [111] Batarseh I, Liu R, Lee C Q, et al. Theoretical and experimental studies of the LCC-type parallel resonant converter [J]. IEEE Transactions on Power Electronics, 1990, 5(2): 140-150.
- [112] Ahmed M H, Fei C, Lee F, et al. Single-Stage High-Efficiency 48/1V Sigma Converter with Integrated Magnetics [J]. IEEE Transactions on Industrial Electronics, 2020, 67(1): 192-202.
- [113] Li S, Rong E, Min Q, et al. A Half-Turn Transformer With Symmetry Magnetic Flux for High-Frequency-Isolated DC/DC Converters [J]. IEEE Transactions on Power Electronics, 2018, 33(8): 6467-6470.
- [114] Huang D, Fu D, Lee F C, et al. High-Frequency High-Efficiency CLL Resonant Converters With Synchronous Rectifiers [J]. IEEE Transactions on Industrial Electronics, 2011, 58(8): 3461-3470.
- [115] Lu B, Liu W, Liang Y, et al. Optimal design methodology for LLC resonant converter [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2006: 1-6.
- [116] Yang B, Lee F C, Zhang A, et al. LLC resonant converter for front end DC/DC conversion [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2002: 1108-1112.
- [117] Ahmed M H, de Rooij M A, Wang J. High-Power Density, 900-W LLC Converters for Servers Using GaN FETs: Toward Greater Efficiency and Power Density in 48 V to 6V/12 V Converters [J]. IEEE Power Electronics Magazine, 2019, 6(1): 40-47.
- [118] Liu T, Han Y, Wu X, et al. A MHz Regulated DC Transformer with Wide Voltage Range [C]. IEEE International Power Electronics and Application Conference and Exposition (PEAC), 2018: 1-4.
- [119] Hariya A, Koga T, Matsuura K, et al. Circuit Design Techniques for Reducing the Effects of Magnetic Flux on GaN-HEMTs in 5-MHz 100-W High Power-Density LLC Resonant DC - DC Converters [J]. IEEE Transactions on Power Electronics, 2017, 32(8): 5953-5963.
- [120] Lim S, Hanson A J, Santiago-Gonzalez J A, et al. Capacitively-aided switching technique for high-frequency isolated bus converters [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2016: 98-105.
- [121] Sun J, Chen W, Yang X. EMI prediction and filter design for MHz GaN based LLC half-bridge converter [C]. IEEE International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia), 2016: 297-304.
- [122] Wu X, Chen H, Qian Z. 1-MHz LLC Resonant DC Transformer (DCX) With Regulating Capability [J]. IEEE Transactions on Industrial Electronics, 2016, 63(5): 2904-2912.
- [123] Zhang L, Wu X, Chen H. 1MHz LLC resonant DC-DC converter with PWM output regulation capability [C]. IEEE International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia), 2016: 445-450.
- [124] Hariya A, Matsuura K, Yanagi H, et al. Five-Megahertz PWM-Controlled Current-Mode Resonant DC-DC Step-Down Converter Using GaN-HEMTs [J]. IEEE Transactions on Industry Applications, 2015, 51(4): 3263-3272.

- [125] Kumar A, Lu J, Afridi K K. Power Density and Efficiency Enhancement in ICN DC - DC Converters Using Topology Morphing Control [J]. IEEE Transactions on Power Electronics, 2019, 34(2): 1881-1900.
- [126] Kumar A, Pervaiz S, Afridi K K. High-Performance Single-Stage Isolated 48V-to-1.8V Point-of-Load Converter Utilizing Impedance Control Network and Distributed Transformer [C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2018: 3838-3843.
- [127] Lu J, Perreault D, Otten D, et al. Impedance Control Network Resonant dc-dc Converter for Wide-Range High-Efficiency Operation [J]. IEEE Transactions on Power Electronics, 2016, 31(7): 5040-5056.
- [128] Gunter S J, Afridi K K, Otten D M, et al. Impedance control network resonant step-down DC-DC converter architecture [C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2015: 539-547.
- [129] Inam W, Afridi K K, Perreault D J. High Efficiency Resonant DC/DC Converter Utilizing a Resistance Compression Network [J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4126-4135.
- [130] Lu J, Afridi K K. High-Efficiency Impedance Control Network Resonant DC - DC Converter With Optimized Startup Control [J]. IEEE Transactions on Industry Applications, 2017, 53(4): 3880-3889.
- [131] Lu J, Kumar A, Afridi K K. Step-down impedance control network resonant DC-DC converter utilizing an enhanced phase-shift control for wide-input-range operation [C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2016: 1-6.
- [132] Lee S, Choi S, Moon G. High-Efficiency Active-Clamp Forward Converter With Transient Current Build-Up (TCB) ZVS Technique [J]. IEEE Transactions on Industrial Electronics, 2007, 54(1): 310-318.
- [133] Lin B, Huang K, Wang D. Analysis, design, and implementation of an active clamp forward converter with synchronous rectifier [J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2006, 53(6): 1310-1319.
- [134] Li Q M, Lee F C. Design consideration of the active-clamp forward converter with current mode control during large-signal transient [J]. IEEE Transactions on Power Electronics, 2003, 18(4): 958-965.
- [135] Torrico-Bascop R, Barbi N. A double ZVS-PWM active-clamping forward converter: analysis, design, and experimentation [J]. IEEE Transactions on Power Electronics, 2001, 16(6): 745-751.
- [136] Zhang Z. High-frequency Quasi-square-wave Flyback Regulator [PhD Dissertation], Virginia Tech, 2016.
- [137] Maksimovic D. Design of the zero-voltage-switching quasi-square-wave resonant switch [C]. IEEE Power Electronics Specialists Conference, 1993: 323-329.
- [138] Zhang Z, Ngo K D T. Multi-megahertz quasi-square-wave flyback converter using eGaN FETs [J]. IET Power Electronics, 2017, 10(10): 1138-1146.
- [139] Zhang Z, Ngo K D T, Nilles J L. A 30-W flyback converter operating at 5 MHz [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2014: 1415-1421.
- [140] Casey L F, Schlecht M F. A high-frequency, low volume, point-of-load power supply for distributed power systems [J]. IEEE Transactions on Power Electronics, 1988, 3(1): 72-82.
- [141] Sokal N O, Sokal A D. Class E-A new class of high-efficiency tuned single-ended switching power amplifiers [J]. IEEE Journal of Solid-State Circuits, 1975, 10(3): 168-176.
- [142] Redl R, Molnar B, Sokal N O. Class E Resonant Regulated DC/DC Power Converters: Analysis of Operations, and Experimental Results at 1.5 MHz [J]. IEEE Transactions on Power Electronics, 1986, PE-1(2): 111-120.
- [143] Raab F. Idealized operation of the class E tuned power amplifier [J]. IEEE Transactions on Circuits and Systems, 1977, 24(12): 725-735.
- [144] Han Y, Leitermann O, Jackson D A, et al. Resistance Compression Networks for Radio-Frequency Power Conversion [J]. IEEE Transactions on Power Electronics, 2007, 22(1): 41-53.
- [145] Rivas J M, Wahby R S, Shafran J S, et al. New Architectures for Radio-Frequency DC-DC Power Conversion [J]. IEEE Transactions on Power Electronics, 2006, 21(2): 380-393.
- [146] Chen Y, Lee F C, Amoroso L, et al. A resonant MOSFET gate driver with efficient energy recovery [J]. IEEE Transactions on Power Electronics, 2004, 19(2): 470-477.
- [147] Guan Y, Wang Y, Bian Q, et al. High-Efficiency Self-Driven Circuit With Parallel Branch For High Frequency Converters [J]. IEEE Transactions on Power Electronics, 2018, 33(2): 926-931.
- [148] Zhang Z, Zou X, Dong Z, et al. A 10-MHz eGaN Isolated Class- ϕ 2 DCX [J]. IEEE Transactions on

- Power Electronics, 2017, 32(3): 2029-2040.
- [149] Guan Y, Wang Y, Wang W, et al. Analysis and Design of a High-Frequency DC/DC Converter Based on a Resonant Rectifier [J]. IEEE Transactions on Industrial Electronics, 2017, 64(11): 8492-8503.
- [150] Zhang Z, Lin J, Zhou Y, et al. Analysis and Decoupling Design of a 30 MHz Resonant SEPIC Converter [J]. IEEE Transactions on Power Electronics, 2016, 31(6): 4536-4548.
- [151] Hu J, Sagneri A D, Rivas J M, et al. High-Frequency Resonant SEPIC Converter With Wide Input and Output Voltage Ranges [J]. IEEE Transactions on Power Electronic, 2012, 27(1): 189-200.
- [152] Kaminski N. State of the art and the future of wide band-gap devices [C]. European Conference on Power Electronics and Applications, 2009: 1-9.
- [153] Mishra U K, Parikh P, Wu Y. AlGaIn/GaN HEMTs-an overview of device operation and applications [J]. Proceedings of the IEEE, 2002, 90(6): 1022-1031.
- [154] Huang X. High Frequency GaN Characterization and Design Considerations [PhD Dissertation], Virginia Polytechnic Institute and State University, 2016.
- [155] Reusch D, Strydom J. Evaluation of Gallium Nitride Transistors in High Frequency Resonant and Soft-Switching DC - DC Converters [J]. IEEE Transactions on Power Electronics, 2015, 30(9): 5151-5158.
- [156] Nan C, Ayyanar R, Xi Y. A GaN based 2.2 MHz active-clamp buck converter for automotive applications [C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2016: 1-8.
- [157] Zhang Z, Dong Z, Hu D, et al. Three-Level Gate Drivers for eGaN HEMTs in Resonant Converters [J]. IEEE Transactions on Power Electronics, 2017, 32(7): 5527-5538.
- [158] Liu Z, Huang X, Zhang W, et al. Evaluation of high-voltage cascode GaN HEMT in different packages [C]. IEEE Applied Power Electronics Conference and Exposition, 2014: 168-173.
- [159] Reusch D, Strydom J. Understanding the Effect of PCB Layout on Circuit Performance in a High-Frequency Gallium-Nitride-Based Point of Load Converter [J]. IEEE Transactions on Power Electronics, 2014, 29(4): 2008-2015.
- [160] Chen M, Araghchini M, Afridi K K, et al. A Systematic Approach to Modeling Impedances and Current Distribution in Planar Magnetics [J]. IEEE Transactions on Power Electronics, 2016, 31(1): 560-580.
- [161] Ferroxcube. Design of Planar Power Transformers[EB/OL]. <http://ferroxcube.home.pl/appl/info/plan desi.htm>
- [162] Fu D, Wang S, Kong P, et al. Novel Techniques to Suppress the Common-Mode EMI Noise Caused by Transformer Parasitic Capacitances in DC - DC Converters [J]. IEEE Transactions on Industrial Electronics, 2013, 60(11): 4968-4977.
- [163] Yan C, Li F, Zeng J, et al. A Novel Transformer Structure for High power, High Frequency converter [C]. IEEE PESC, 2007: 214-218.
- [164] Fu D, Lee F C, Wang S. Investigation on transformer design of high frequency high efficiency dc-dc converters [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2010: 940-947.
- [165] 陈慧. 高压直流服务器电源的高效率DC-DC拓扑结构及其控制策略研究[D]. 浙江大学, 2015.
- [166] Saggini S, Zambetti O, Rizzolatti R, et al. An Isolated Quasi-Resonant Multiphase Single-Stage Topology for 48-V VRM Applications [J]. IEEE Transactions on Power Electronics, 2018, 33(7): 6224-6237.
- [167] Cai Y S, Ahmed M H, Li Q, et al. Optimized Design of Integrated PCB-Winding Transformer for MHz LLC Converter [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2019: 1452-1458.
- [168] Ahmed M H, Nabih A, Lee F C, et al. High-efficiency, High-density Isolated/Regulated 48V Bus Converter with a Novel Planar Magnetic Structure [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2019: 468-475.
- [169] 徐德鸿. 电力电子技术. 第二版[M].
- [170] Moon D, Park J, Choi S. New Interleaved Current-Fed Resonant Converter With Significantly Reduced High Current Side Output Filter for EV and HEV Applications [J]. IEEE Transactions on Power Electronics, 2015, 30(8): 4264-4271.
- [171] Kuwabara K, Miyachika E. A Very Wide Input Range DC-DC Converter [C]. IEEE INTELEC, 1987: 228-233.
- [172] Drofenik U, Musing A, Kolar J W. Voltage-dependent capacitors in power electronic multi-domain simulations [C]. International Power Electronics Conference (IPEC), 2010: 643-650.
- [173] Tabisz W A. High-frequency Multi-resonant Power Conversion Techniques [PhD Dissertation],

- Virginia Tech, 1990.
- [174] Feng W, Lee F C. Optimal Trajectory Control of LLC Resonant Converters for Soft Start-Up [J]. IEEE Transactions on Power Electronics, 2014, 29(3): 1461-1468.
- [175] Fei C, Lee F C, Li Q. Digital Implementation of Soft Start-Up and Short-Circuit Protection for High-Frequency LLC Converters With Optimal Trajectory Control (OTC) [J]. IEEE Transactions on Power Electronics, 2017, 32(10): 8008-8017.
- [176] BSC190N15NS3 G[EB/OL]. <https://www.infineon.com/cms/en/product/power/mosfet/20v-300v-n-channel-power-mosfet/120v-300v-n-channel-power-mosfet/bsc190n15ns3-g/>
- [177] Delta S24SP12005[EB/OL]. <http://www.delta-americas.com/Products/>
- [178] Delta V36SE12005[EB/OL]. <http://www.delta-americas.com/Products/>
- [179] Mornsun VRB_LD-50W[EB/OL]. <https://www.mornsun.cn/>
- [180] Dowell P L. Effects of eddy currents in transformer windings [J]. Proceedings of the Institution of Electrical Engineers, 1966, 113(8): 1387-1394.
- [181] Kim J, Kim C, Kim J, et al. Analysis for LLC resonant converter considering parasitic components at very light load condition [C]. IEEE International Conference on Power Electronics and ECCE Asia (ICPE & ECCE), 2011: 1863-1868.
- [182] Yeon C, Kim J, Park M, et al. Improving the Light-Load Regulation Capability of LLC Series Resonant Converter Using Impedance Analysis [J]. IEEE Transactions on Power Electronics, 2017, 32(9): 7056-7067.
- [183] Kim J, Kim C, Kim J, et al. Analysis on Load Adaptive Phase-Shift Control for High Efficiency Full-Bridge LLC Resonant Converter in Light Load Conditions [J]. IEEE Transactions on Power Electronics, 2016, 31(7): 4942-4955.
- [184] Ye Y, Yan C, Zeng J, et al. A novel light load solution for LLC series resonant converter [C]. International Telecommunications Energy Conference (INTELEC), 2007: 61-65.
- [185] Jang Y, Jovanovic M M. Light-Load Efficiency Optimization Method [J]. IEEE Transactions on Power Electronics, 2010, 25(1): 67-74.
- [186] Wang B, Xin X, Wu S, et al. Analysis and Implementation of LLC Burst Mode for Light Load Efficiency Improvement [C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2009: 58-64.
- [187] Feng W, Lee F C, Mattavelli P. Optimal Trajectory Control of Burst Mode for LLC Resonant Converter [J]. IEEE Transactions on Power Electronics, 2013, 28(1): 457-466.
- [188] Fei C, Li Q, Lee F C. Digital Implementation of Light-Load Efficiency Improvement for High-Frequency LLC Converters With Simplified Optimal Trajectory Control [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2018, 6(4): 1850-1859.
- [189] Recom RPP50-2412S[EB/OL]. <http://www.recom-power.com>

攻读博士学位期间的研究成果

第一作者:

- [1] **Qin Wei**, Yu Naipeng, Zhou Zongjie, Wu Xinke. Active-Clamp ZVZCS Resonant Forward DC Transformer (DCX) With Load-Adaptive ON-Time Control [J]. IEEE Transactions on Power Electronics, 2018, 33(12): 10490-10500. (SCI)
- [2] **Qin Wei**, Wu Xinke, Zhang Junming. Current-Feed Single-Switch Forward Resonant DC Transformer (DCX) With Secondary Diode-Clamping [J]. IEEE Transactions on Industrial Electronics, 2017, 64(10): 7790-7799. (SCI)
- [3] **Qin Wei**, Wu Xinke, Zhang Junming. A Family of DC Transformer (DCX) Topologies Based on New ZVZCS Cells With DC Resonant Capacitance [J]. IEEE Transactions on Power Electronics, 2017, 32(4): 2822-2834. (SCI)
- [4] **Qin Wei**, Zhang Le, Wu Xinke. Re-examination of ZVS Condition for MHz LLC Converter Operating at Resonant Frequency [C]. 2018 IEEE International Power Electronics and Application Conference and Exposition (PEAC), 2018: 1-4. (EI, 国际会议)
- [5] **Qin Wei**, Yang Jinxu, Qiu Kai, Wu Xinke. A current-feed single-switch forward resonant DC transformer (DCX) with secondary diode-clamping [C]. 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), 2017: 2945-2949. (EI, 国际会议)
- [6] **Qin Wei**, Lan Guixing, Wu Xinke. A family of ZVSZCS resonant DCX with DC resonant capacitor [C]. 2015 IEEE 2nd International Future Energy Electronics Conference (IFEEEC), 2015: 1-6. (EI, 国际会议)
- [7] **Qin Wei**, Zhu Bo, Zhang Xu, Wu Xinke. A novel current-feed soft-switching two-switch forward resonant DC-DC Transformer (DCX) [C]. 2014 International Power Electronics and Application Conference and Exposition (PEAC), 2014: 126-130. (EI, 国际会议)

第二作者:

- [8] Li Bin, **Qin Wei**, Yang Yuchen, Li Qiang, Lee Fred C., Liu Dong. A High Frequency High Efficiency GaN Based Bi-Directional 48V/12V Converter with PCB Coupled Inductor for Mild Hybrid Vehicle [C]. 2018 IEEE 6th Workshop on Wide Bandgap Power Devices and Applications (WiPDA), 2018: 204-211. (EI, 国际会议)
- [9] 吴新科, 秦伟, 电流源输入型谐振软开关 DC/DC 变换器, 中国, CN 103887976 B. (发明专利 授权, 导师第一作者)
- [10] 吴新科, 秦伟, 邱凯, 隔离型高频低损驱动电路, 中国, CN 106877635 B. (发明专利 授权, 导师第一作者)