

密 级: _____

学 号: 21610038

浙江大学

硕士学位论文



中文论文题目: 一种原边箝位的单管正激谐振直流母线变换器的研究

英文论文题目: Study of a Current-feed Single-switch Forward Resonant DC Transformer (DCX) Primary Diode-clamping

申请人姓名: 邱 凯

指导教师: 郭 清 副教授

合作导师: 吴新科 教授

专业名称: 电力电子与电力传动

研究方向: 高频高功率密度 DCDC 变换器

所在学院: 电气工程及其自动化学院

论文提交日期 2019 年 1 月 15 日

一种原边箝位的单管正激谐
振直流母线变换器的研究



论文作者签名: 郭凯

指导教师签名: 郭清

论文评阅人 1: 董伯藩\教授\浙江大学电气工程学院

评阅人 2: 姚文熙\副教授\浙江大学电气工程学院

评阅人 3: 陈 怡\教授\浙江工业大学

评阅人 4: _____

评阅人 5: _____

答辩委员会主席: 谢小高\教授\杭州电子科技大学

委员 1: 张军明\教授\浙江大学电气工程学院

委员 2: 吴新科\教授\浙江大学电气工程学院

委员 3: 郭 清\副教授\浙江大学电气工程学院

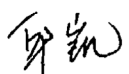
委员 4: 陈 敏\副教授\浙江大学电气工程学院

委员 5: _____

答辩日期: 2019 年 3 月 9 日

浙江大学研究生学位论文独创性声明

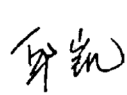
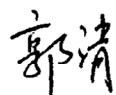
本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得浙江大学或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：  签字日期： 2019 年 1 月 15 日

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

(保密的学位论文在解密后适用本授权书)

学位论文作者签名：  导师签名： 

签字日期：2019 年 3 月 15 日

签字日期：2019 年 1 月 15 日

本论文研究工作受资助

- 1)国家自然科学基金资助**(51877191)**
- 2)浙江省杰出青年基金资助**(LR18070001)**
- 3)国家重点研发计划项目**(2017YFB0402804)**

仅限PMIC会员单位内部使用，不得外传

致 谢

15 年 9 月从野战部队选择复原后，我选择了考研。经历过备考的痛苦、得到录取通知的欣喜，16 年 5 月来到浙里。时光荏苒岁月如梭，不觉间已度过 3 个年头。在浙大学习的三年里，收获颇多。

首先感谢吴新科教授，感谢您 16 年将我收入门下。在这 3 年中您对电力电子学科的热爱，对待科研严谨的治学态度，深深感染着我。和您相处 3 年受益匪浅，您不仅是我学术上的引路人，更是我人生观上的精神导师。在毕业后的日子里，我也会以您为榜样工作生活。祝您身体健康，万事如意，祝我们实验室在您的领导下早日成为世界一流实验室。

感谢董伯藩教授对我学习上给予的指导和帮助，您丰富的工程经验、严谨的治学态度深深感染着我，祝您身体健康，万事如意！感谢周大姐对我生活上的帮助，您的辛勤劳作让我们免除了科研外的后顾之忧，祝您家庭幸福，工作顺利！

感谢秦伟师兄，从我加入博蓝实验室起，在科研上获得了秦伟博士无私的帮助，从 review 文献到电路分析再到样机调试，处处都留下了你帮助我的影子。从秦伟博士身上，我看到了一名优秀博士的全部品质。祝你在今后的日子里工作顺利，前程似锦。

感谢刘天骥博士，作为实验室的同学，宿舍的室友，生活上的兄弟。你在科研工作中给予我无私的帮助，在生活中给我带来的欢乐。祝你身体健康，科研顺利。

感谢杨金旭博士，在考研复试阶段对我耐心的帮助，杨金旭博士扎实的学术功底、认真的工作态度、热心的为人处世都是我学习的榜样。祝你多发论文，科研顺利。

感谢刘邵凯、赵臣凯，作为在实验室中志同道合的朋友，虽然你们已经毕业，但我们在浙里结下的友谊不会随着距离而消散。祝你们工作顺利，实现人生抱负。

感谢董泽政博士、张思亮博士，祝你们在科研顺利，多发论文；感谢同一届的施鸿波，周宗杰，作为同窗好友，祝你们入职后工作顺利，事事顺心；感谢康培林、韩阅、吴佳文、张博成、陈子健、齐雨、李光灿、田霖、梵高、孙家红等师弟师妹，祝你们在吴老师的带领下将博蓝实验室推向新的高度。

最后感谢我的父母，你们是我精神上的支柱，无论我做什么选择你们都会在我背后无条件的支持我，你们常说我的快乐就是你们最大的幸福，在这里我想说其实您二位的健康、心情快乐也是我努力奋斗的动力源泉。学生时代的幕布已开始缓缓的落下，新的阶段等待我去探索！

邵凯

摘 要

随着科技的发展,数据中心和通信基地的供电系统在过去二十年中经历了从集中式供电系统到分布式供电架构再到中间总线架构的巨大变化。中间母线供电架构因其低成本、高可靠性、便于升级更新等优势得到越来越广泛的应用。

通过调研可知,目前工业界对于小功率(小于 150W)通信设备供电方案,通常采用第 1 级不可调的中间母线变换器(Bus Converter or DCX)。由于大部分负载功率都要经过这一级转换,因此其效率要求较高。在频率较低的情况下,相移全桥拓扑因其结构简单,开关管零电压开通易于实现的特性,在母线变换器中的到了普遍应用。随着人们对功率密度要求的不断提高,当变换器开关频率提升至兆赫兹等级时,相移全桥拓扑由于副边同步整流管无法实现软开关导致反向恢复损耗大,电压应力高,无法满足高密度、高效率要求。谐振拓扑由于可以实现所有半导体器件的软开关,能够在高频情况下表现出良好的效率特性。传统半桥或者全桥谐振拓扑原边使用两个或四个开关管,对于低功率等级通信和信息设备应用中,这种多开关管的拓扑成本高。单管谐振拓扑由于其准软开关特性,在小功率的应用场合中可以代替 LLC 拓扑,并且单管拓扑只使用一个开关管,相比于传统半桥谐振拓扑大大节约了成本。

本文针对现有单管谐振拓扑原边开关管两端电压应力过大的问题,提出了一种变压器原边箝位的单管正激谐振拓扑,通过在变压器原边增加一个绕组与二极管的方法,将主开关管两端电压箝位至 2 倍的输入电压,大幅降低了开关管电压应力。在兼顾单管谐振拓扑软开关特性、驱动方便、开关管数量较少等优点的同时,原边开关管可以选择耐压更低的开关管,降低开关管导通损耗,提升了效率。文中分析了工作模态,给出了关键参数的设计过程并针对大型通信卫星通信设备电源的应用场合,设计了样机,结合实验验证了理论分析的正确。

关键词: 谐振, 单管正激, 箝位, 软开关

Abstract

With the development of technology, the power supply systems of data centers and communication base stations have undergone tremendous changes in the past two decades from centralized power supply systems to distributed power supply architectures to intermediate bus architectures. The intermediate bus power supply architecture is more and more widely used due to its low cost, high reliability, easy to upgrade and update.

According to the research, the current industry for the low power (less than 150W) communication equipment power supply scheme, usually using the first level of the non-adjustable intermediate bus converter (Bus Converter or DCX). Since most of the load power has to undergo this level of conversion, its efficiency requirements are high. In the case of low frequency, the phase-shifted full-bridge topology is widely used in busbar converters due to its simple structure and easy implementation of zero-voltage switching of the switching transistor. As people's requirements for power density continue to increase, when the switching frequency of the converter is increased to the megahertz level, the phase-shifted full-bridge topology cannot be realized due to the soft switching of the secondary-side synchronous rectifier, resulting in large reverse recovery loss and high voltage stress. Meet high density and high efficiency requirements. The resonant topology exhibits good efficiency characteristics at high frequencies because it enables soft switching of all semiconductor devices. Traditional half-bridge or full-bridge resonant topologies use two or four switching transistors. For low-power communication and information equipment applications, this multi-switch has a high topology cost. Due to its quasi-soft switching characteristics, the single-tube resonant topology can replace the LLC topology in low-power applications, and the single-tube topology uses only one switching transistor, which saves cost compared to the traditional half-bridge resonant topology.

Aiming at the problem of excessive voltage stress at the primary side of the existing single-tube resonant topology, a single-tube forward-synchronous resonant topology of the transformer primary clamp is proposed. The method of adding a winding and a diode to the primary side of the transformer is proposed. The voltage across the main switch is clamped to twice the input voltage, which greatly reduces the voltage stress of the switch. While taking into

account the advantages of simple single-tube resonance topology, convenient driving, and small number of switching tubes, the primary switching tube can select a switching tube with lower withstand voltage, reduce the conduction loss of the switching tube, and improve the efficiency. In this paper, the working mode is analyzed, the design process of key parameters is given, and the prototype is designed for the application of power supply for large-scale communication satellite communication equipment. The theoretical analysis is verified by experiments.

Key words: resonant, Single Forward, Clamping, Soft switching

仅限PMIC会员单位内部使用，不得外传

插图清单

图 1-1 通信系统电源总线结构.....	(14)
图 1-2 分布式电源系统.....	(15)
图 1-3 混合电源供电系统.....	(16)
图 1-4 中间母线供电架构.....	(17)
图 1-5 小功率通信和信息设备应用中分布式电源架构.....	(18)
图 1-6 半桥 LLC 拓扑电路图.....	(19)
图 1-7 LLC 电路谐振腔电路图.....	(20)
图 1-8 [14]提出谐振腔.....	(21)
图 1-10 单管谐振电路.....	(22)
图 2-1 变压器原边箝位的单管正激谐振拓扑.....	(24)
图 2-2 开关周期波形图.....	(25)
图 2-3 电路开关周期模态图.....	(26)
图 2-4 模态 1(t_0-t_1)等效电路图.....	(27)
图 2-5 模态 1(t_0-t_1)简化电路图.....	(27)
图 2-6 应用叠加定理后等效电路图.....	(27)
图 2-7 模态 2(t_1-t_2)等效电路图.....	(29)
图 2-8 模态 2(t_1-t_2)简化电路图.....	(30)
图 2-9 模态 4(t_3-t_4)简化电路图.....	(30)
图 2-10 T_{on} 与 T_{off} 的关系图.....	(31)
图 3-1 1MHz 频率下不同磁新材料材料磁损密度曲线图.....	(36)
图 3-2 东磁公司 DMR 51W 材料磁损密度曲线.....	(36)
图 3-3 变压器绕组模型.....	(37)
图 3-4 不同原边绕组匝数下磁芯的磁通密度 B	(40)
图 3-5 不同原边绕组匝数下磁芯的磁损.....	(40)
图 3-6 变压器原边绕组直流电阻损耗图.....	(41)
图 3-7 变压器箝位绕组直流电阻损耗图.....	(42)
图 3-8 变压器副边绕组直流电阻损耗图.....	(42)
图 3-9 变压器绕组导通损耗图.....	(43)

图 3-10 变压器结构示意图.....	(44)
图 3-11 备选绕组的排布方式.....	(44)
图 3-12 变压器绕组结构图.....	(45)
图 3-13 原边开关管 M 损耗图.....	(46)
图 3-14 副边同步整流管 SR 损耗图.....	(47)
图 3-15 同步整流管个数对损耗影响图.....	(48)
图 3-16 驱动电路及辅助供电电路框图.....	(48)
图 3-17 驱动变压器电路图.....	(48)
图 3-18 不同输入电压下辅助供电电路图.....	(50)
图 3-19 电压调整器电路.....	(51)
图 3-20 变换器启动电路电路图.....	(51)
图 3-21 启动电路工作原理图.....	(53)
图 3-22 变压器原边箝位的单管正激谐振拓扑仿真原理图.....	(53)
图 3-23 变压器原边箝位的单管正激谐振拓扑仿真波形图.....	(54)
图 3-24 实验样机图.....	(54)
图 3-25 100V 输入电压的实验波形.....	(55)
图 3-26 70V 输入电压的实验波形.....	(56)
图 3-27 输出电压图.....	(57)
图 3-28 启动电路与辅助供电的电路图.....	(58)
图 3-29 启动电路的实验波形.....	(59)
图 3-30 效率曲线.....	(60)
图 3-31 样机热成像图.....	(60)

列表清单

表 3-1 电路设计指标.....(35)

表 3-2 EC 型磁芯参数.....(39)

表 3-3 650VGaN 器件.....(45)

表 3-4 100VGaN 器件.....(46)

表 3-5 原边箝位的单管正激谐振拓扑仿真电路基本参数.....(52)

表 3-6 试验样机详细参数.....(54)

仅限PMIC会员单位内部使用，不得外传

目 录

致谢i

摘要iii

Abstractiv

插图清单vi

列表清单viii

1 绪论 1

 1.1 论文研究背景及意义 1

 1.1.1 分布式电源系统发展 1

 1.1.2 小功率通讯设备中分布式电源系统应用 4

 1.2 单管谐振拓扑的研究 5

 1.3 本论文的研究内容 8

2 变压器原边箝位的单管正激谐振拓扑分析 9

 2.1 拓扑的开关模态分析 9

 2.2 关键参数的分析 15

 2.2.1 开关频率 f 以及主开关管 M 占空比 D 15

 2.2.2 励磁电感 L_m 16

 2.2.3 谐振电容 C_r 17

 2.3 本章小结 19

3 电路设计 20

 3.1 应用场合及设计指标 20

 3.2 高频变压器设计 20

 3.2.1 变压器损耗模型 20

 3.2.2 变压器设计 23

 3.3 主开关管 M 及副边 SR 选择 29

 3.4 驱动电路设计 32

 3.5 辅助供电设计 33

 3.6 启动电路设计 35

3.7 仿真验证	37
3.4.1 仿真电路说明	38
3.4.2 仿真结果	38
3.8 实验验证	39
3.8.1 主电路工作验证	39
3.8.2 启动电路工作验证	41
3.8.3 样机效率	42
3.9 样机热点分析	43
3.9.1 同步整流管 SR 损耗分析	43
3.6.2 变压器 T 损耗分析	44
3.10 本章小结	44
4 总结与展望	45
参考文献	46

仅限PMIC会员单位内部使用，不得外传

1 绪 论

1.1 论文研究背景及意义

DC-DC 功率模块在工业、医疗、军事等领域中已经得到广泛应用,随着科技的发展,以上领域对于 DC-DC 模块功率密度的需求也在不断地提高。目前,由于通信和信息设备(ICT)的广泛使用,通讯基站和数据中心的功耗迅速增加^{[1][2]}。根据相关部门统计,2016 年我国数据中心年耗电量为 1200 亿度,相当于世界上规模最大的水电站三峡水电站 2016 年的发电总量^[3]。面对如此巨额的电能消耗,在通讯基站及数据中心的应用中,电源系统的高效率和高功率密度已成为必然趋势。

1.1.1 分布式电源系统发展

文献^[4]中提到用于数据中心和通信设备的配电系统在过去二十年中经历了从集中式供电系统到分布式供电架构再到中间总线架构的巨大变化。

最初通信设备里,只需要一个唯一的-48V 电压对机电交换机供电,而这个电压由 AC-DC 整流设备和备用电池提供。自 60 年代以来,由于半导体材料的发展,机电继电器逐步被电子半导体开关所代替。因此需外加从-48V 产生+5 V 和±12 V 的 DC-DC 变换器。如图 1-1 所示,这种位于机架或机柜底部的集中电源由 AC-DC 整流器,备用电池和 DC-DC 变换器组成。电能通过大而昂贵的供电母线,传送到机柜内的每个架子中。这种集中式供电系统在 80 年代中期占主导地位^{[5][6]}。90 年代后,这种集中式供电系统仍在用于低端台式机和服务器中有所应用,但由于价格昂贵、故障率高(任何元件故障都可能导致系统崩溃)、输出的静态和动态调节性能差等缺点,这种总线结构已在功率相对较大的数据中心、通信系统和工业配电系统中淘汰。

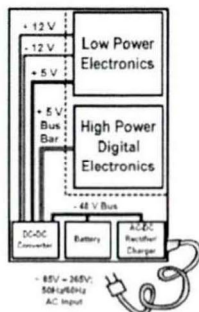


图 1-1 通信系统电源总线结构

分布式电源系统在 90 年代初期得到了快速的发展, 这种系统广泛应用于数据中心、通信系统中^{[7][8]}。如图 1-2 所示, 大功率的集中供电已被前端的 AC-DC 电源取代, 前端 AC-DC 变换器和电池提供一个 -48V 电压作为总线电压连接到电源系统的各个部分, 再将电压通过隔离的 DC-DC 变换器转化为各部分负载所需电压。分布式电源系统被广泛归功于以下因素: (1)数字模块需要低压高功率电源(2)模块化高功率密度 DC-DC 变换器技术成熟, 价格降低(3)市场需求更灵活的, 简化的电源系统(4)更高的可靠性需求。

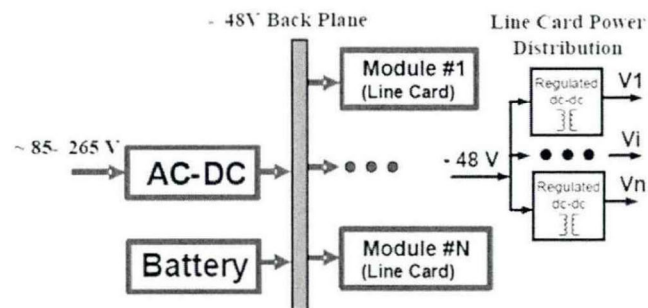


图 1-2 分布式电源系统

分布式电源系统可提供负载所需各种电压, 但是成本仍然比较高, 因为每个负载端都需要一个隔离的 DC-DC 变换器^[9]。文献^[4]中提出了一种新型供电结构, 这种结构只采用一个隔离的输出电压可调的 DC-DC 变换器提供最大功率负载所需的输出电压, 再以这一输出电压为输入, 使用多个非隔离型的点负载变换器为不同的负载供电如图 1-3 所示, 这种结构被称为混合式电源系统。这种系统的提出极大降低了分布式供电系统的成本。又由于点负载变换器可以贴近负载放置, 因此减小变换器到负载间的寄生参数, 提高了动态响应速度。混合供电系统在母线电压高于 3.3V 时拥有较高的效率。在这种情况下, 单级可调的隔离转换器不会降低整个系统的效率。当母线电压低于 3.3V 时, 混合电源系统的总功率可需要被限制在 200W 以下。这是因为在混合电源系统中存在电流在电源和接地层中循环, 当功率增大时, 电流随之增大而导致严重的损耗和 EMI 问题。

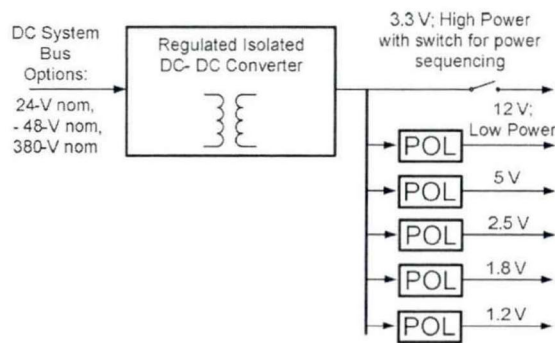


图 1-3 混合电源供电系统

随着 IC 产业的发展，芯片的供电电压不断降低，目前主流的供电电压范围为 0.5 V 至 3.3 V。根据 IC 市场的供电点需求，输出为 0.5 V 至 3.3 V 范围内的低电平电源数量不断增加，其可靠性也在不断提高。因此自 2000 年初以来，数据中心和通信设备开始采用中间母线供电架构^{[10][11][12]}，如图 1-4 所示。在大多数应用中，中间母线供电架构包含前端的 AC-DC 电源，AC-DC 电源输出电压作为隔离型 DC-DC 变换器输入电压的典型值为 24V 或 48V。而在数据中心或通信基站中，隔离型 DC-DC 变换器的输入电压为 380V，这个输入电压由一个功率因数校正模块提供^[13]。隔离型 DC-DC 变换器的输出电压作为中间母线电压，其典型值为 5V 到 14V。中间母线电压再通过不同的非隔离的点负载变换器向不同的负载进行供电。中间母线供电架构拥有以下优点：(1)由于只采用一个隔离型变换器，且非隔离的 POL 调整器相对成本较低，所以降低了整个系统的成本。(2)由于没有严格的中间母线电压需求中间母线变换器设计可以简单化。(3)由于非隔离 POL 变换器临近电子功率模块，所以可以提高电能质量。(4)系统便于调整与升级，拥有更高的系统整体可靠性。

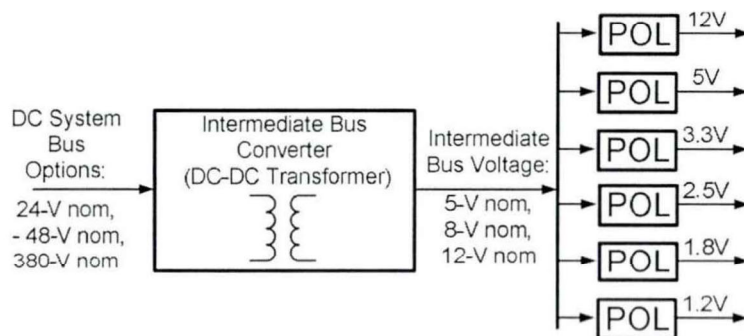


图 1-4 中间母线供电架构

1.1.2 小功率通讯设备中分布式电源系统应用

由于半导体器件耐压等级的提高以及应用中供电电压需求越来越低,中间母线架构已经应用于通信和信息设备领域多年,相比于传统的分布式电源架构,中间母线架构拥有需要隔离度较低 DC-DC 变换器、动态特性好等优点^{[14][15]}。中间母线架构分为 2 级,通常情况下第 1 级采用标称 48V 输入并将其降低到 8-12V 范围^[16],第 2 级采用点负载变换器(POL)。

在小功率(小于 150W)通信和信息设备中,如图 1-5(a)所示的传统分布式电源架构与如图 1-5(b)所示的第 1 级可调的中间母线架构都有所应用。根据^[17]可知对于目前的工业产品,传统分布式电源架构与第 1 级可调的中间母线架构拥有相同的效率。但由于中间母线架构使用更加灵活,暂态特性更好。因此市场中,相比于传统分布式电源架构第 1 级可调的中间母线架构更受到青睐。图 1-5(c)为第 1 级不可调的中间母线架构,由于更易于优化变压器、电感等无源元件,因此相比于 1-5(b)为第 1 级不可调的中间母线架构更具竞争力。

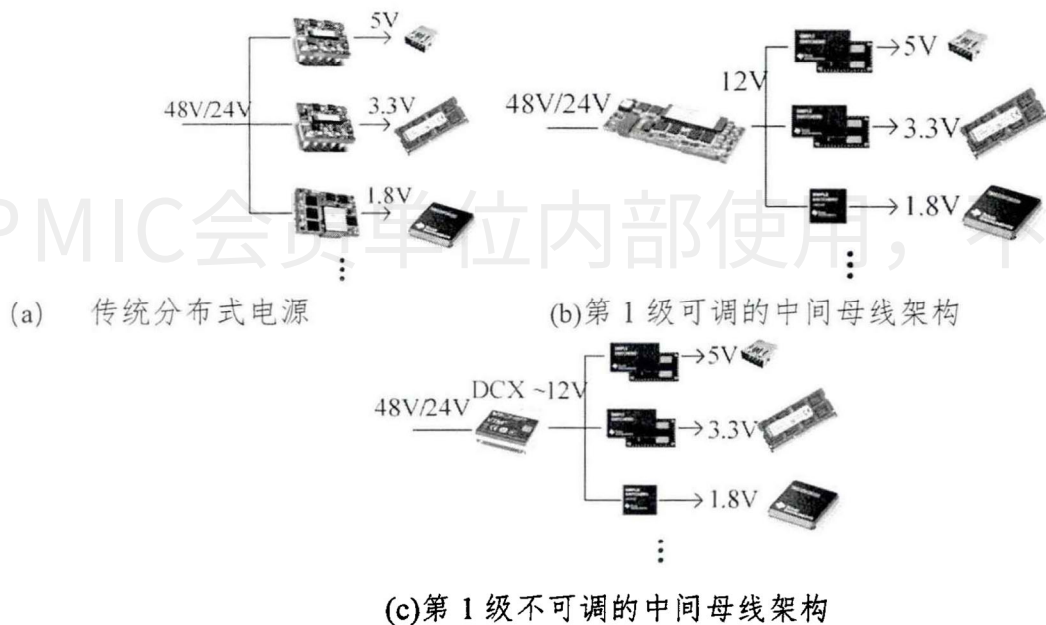


图 1-5 小功率通信和信息设备应用中分布式电源架构

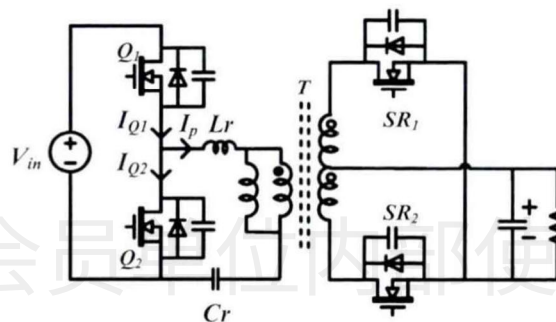
在第 1 级不可调的中间母线架构中,总线变换器通常在固定频率及小于 50% 占空比的条件下工作。因此总线变换器可采用例如相移全桥、半桥和有源钳位正激等拓扑,这些拓扑由于硬开关问题只能在几百千赫兹频率下工作。随着对变换器功率密度要求的不断提高,当变换器工作于兆赫兹等级时,通过文献^{[17][18][19][20][21]}可以看出,在兆赫兹等级固定频率工作条件下 LLC 谐振拓扑即可以通过实现所有半导体器件的软开关特性从而提高效率,

又可以通过缩小无源元件的体积实现高功率密度。因此总线变换器可采用能够实现零电压开通零电流关断(ZVZCS)特性的 LLC 谐振拓扑^[18]。

基于 LLC 的拓扑使用两个或更多个开关管,对于低功率等级通信和信息设备应用中,这种多开关管的拓扑通常是不经济的。因此针对低功率应用中单管谐振拓扑的开发是存在商业价值的。

1.2 单管谐振拓扑的研究

为验证单管谐振拓扑的可行性,首先要了解 LLC 拓扑的谐振腔工作情况。图 1-6(a)为半桥 LLC 拓扑电路图。因为只分析谐振腔工作情况,所以可以忽略死区时间认为上下管占空比各为 50%。因此 LLC 拓扑谐振腔电流如图 1-6(b)所示,图中谐振腔电流 i_c 等于原边电流 i_p 。



(a) 半桥 LLC 拓扑电路图

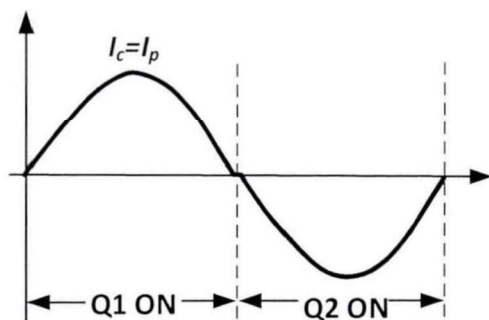
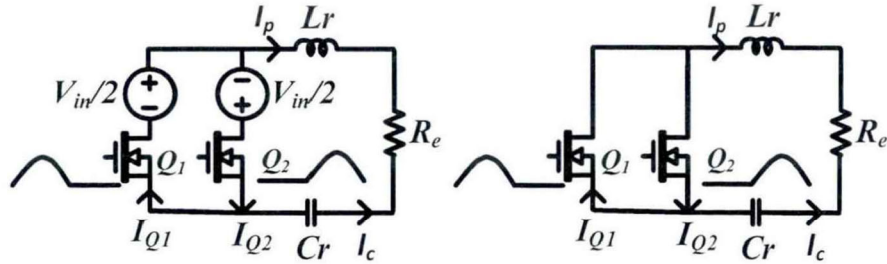


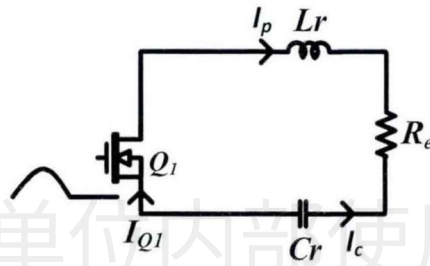
图 1-7 (b)谐振腔电流图

根据 LLC 电路的工作模态,易得包含开关管的等效电路图如图 1-7(a)所示,图中 R_e 为负载电阻。从电流的角度来看,图 1-7(a)可以进一步简化为图 1-7(b)。根据图 1-6 可知,流过开关管 Q1 及 Q2 的电流波形如图 1-7(b)所示。由于谐振腔中谐振电容与谐振电感及等效电阻串联,因此谐振腔中电流需双向流通以满足谐振电容 C_r 的电荷平衡,所以开关管

Q1、Q2 需提供正向与反向电流的流通过径。当去掉一个开关管 Q2 后, 如图 1-7(c)所示, 电路工作模态变为一个电压源持续为谐振电容充电的过程, 谐振腔内电流单向流通。当谐振电容 C_r 两端电压达到稳态等于输入电压 V_{in} 时, 电路不再向副边传递能量。因此, 上述固有特征决定 LLC 的串联谐振拓扑不能简单地通过减少开关管的方式拓展为单管拓扑。



(a)LLC 电路等效电路图(b)LLC 电路简化电路图



(c)去掉开关管 Q2 后简化电路图

图 1-7 LLC 电路谐振腔电路图

当图 1-7(c)中开关管 Q1 工作频率等于谐振电感 L_r 与谐振电容 C_r 谐振频率时, 谐振电感 L_r 与谐振电容 C_r 继续谐振, 谐振电流 i_p 波形为正弦波形状。根据图 1-7(c)中 i_c 与 i_p 的参考方向, 易得 $i_c = -i_p$, i_c 电流波形如图 1-9 中虚线部分所示。根据前面的分析可知, 由于 i_c 单向, 谐振腔内满足谐振电容 C_r 的电荷平衡, 因此谐振腔无法正常工作。为解决谐振腔存在的问题, 文献^[16]提出了一种谐振腔的构造方法, 如图 1-8 所示, 图 1-9 为其电流波形。图 1-8 的做法为在图 1-7(c)基础上在谐振电容两端并联一个电流源, 电流方向如图 1-8 所示。这意味着在谐振电流中 i_p 增加一个直流分量 I_0 , 然后根据基尔霍夫电流定律从谐振电流 i_p 中减去这一直流分量 I_0 得到流过谐振电容的电流 i_c , 此时的 i_c 由图 1-9 中的虚线变为实线。图 1-9 中斜向阴影区域的面积代表谐振电容的充电电荷, 竖向阴影区域的面积代表谐振电容的放电电荷。当调节 I_0 大小使两部分阴影区域相等时, 使谐振电容 C_r 的满足电荷平衡, 谐振腔便可以正常工作。

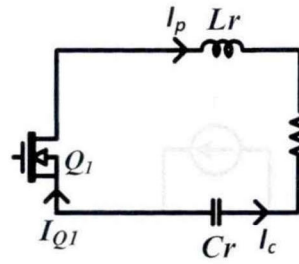


图 1-8 [14]提出谐振腔

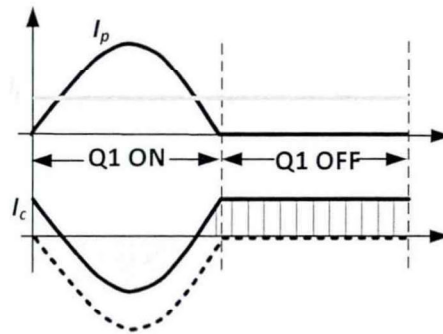


图 1-9 [14]提出谐振腔电流波形图

根据以上分析可以构造出如图 1-10 所示单管谐振电路。其中 L 为大电感与输入电源一起等效为电流源，为谐振腔中加入直流分量，使谐振电容满足电荷守恒。

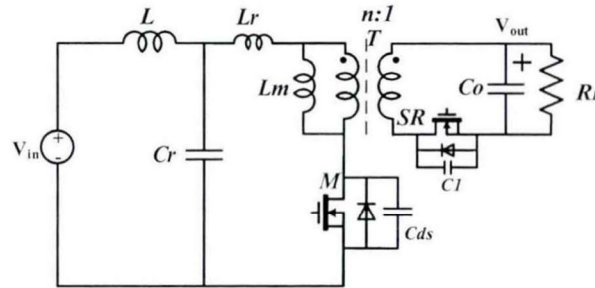


图 1-10 单管谐振电路

文献[21]对图 1-10 单管谐振电路进行了分析，通过文献[21]可知图 1-10 所示电路可以实现原边开关管的零电压开通电流关断的软开关特性，又满足 DCX 变换器的传输特性，在小功率应用中具有较高效率，因此可以在小功率的应用场合下代替 LLC 谐振拓扑。

但是，电路存在主开关管 M 两端电压应力过大问题，导致在开关管 M 的选择中需选择耐压远高于输入电压 V_{in} 的开关管，增大了导通损耗，不利于变换器整体效率的提升。因此本文在图 1-10 拓扑的基础上提出了一种原边绕组箝位的结构解决了上述问题。

1.3 本论文的研究内容

本文提出了一种变压器原边绕组箝位的单管正激谐振拓扑,在工作过程中,能实现开关管的准零电压开通(qusai-ZVS)及准零电流关断(qusai-ZVS),保证电路的软开关特性。相比于传统 LLC 谐振拓扑,本拓扑减少一个开关管,降低了成本,简化了控制,并且仍能保持高效率工作。

本论文的内容主要安排如下:

第一章绪论,针对电源系统的高效率和高功率密度化趋势问题,首先介绍了供电架构的发展,之后通过通信和信息设备应用中供电架构的小功率(小于 150W)应用问题引出现有 LLC 谐振拓扑的不足,对单管正激谐振拓扑的发展进行了研究,最终提出了现有变压器原边绕组箝位的单管正激谐振拓扑。

第二章第一节对变压器原边绕组箝位的单管正激谐振拓扑进行了模态分析。第二节针对开关频率 f 、占空比 D 、励磁电感 L_m 与谐振电容等关键参数进行了分析,并给出了关键参数的设计方法。

第三章第一节针对大型通信微信中通讯设备的应用场合,对高频变压器、开关管、驱动电路、辅助供电电路、启动电路进行了设计。第二节利用 Psim 仿真软件,对电路的工作原理进行了验证。第三节制作了样机,对拓扑的软开关特性及 DCX 特性进行了验证,并测量了变换器效率。第四节对样机的热点进行了损耗分析。

第四章对本课题研究进行了总结并对下一步工作进行了展望。

2 变压器原边箝位的单管正激谐振拓扑分析

2.1 拓扑的开关模态分析

变压器原边箝位的单管正激谐振拓扑如图 2-1 所示, 其中 L 为输入电感, L_r 为谐振电感由变压器漏感充当, C_r 为谐振电容, D 为箝位二极管, M 为主开关管, SR 为副边同步整流管, M 与 SR 的驱动策略相同, C_o 为输出滤波电容, R_L 为等效电阻负载。T 为变压器, 其原边绕组、箝位绕组、副边绕组的匝数比为 $n:n:1$ 。

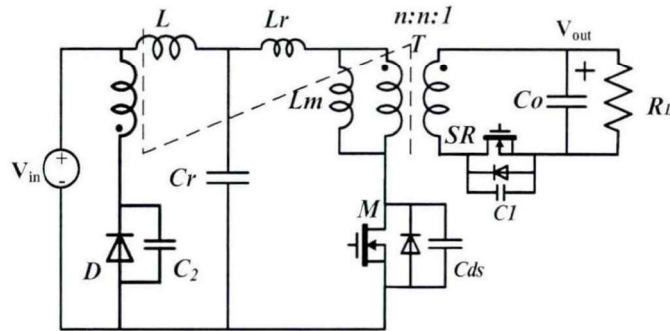


图 2-1 变压器原边箝位的单管正激谐振拓扑

为方便模态分析, 先做如下假设:

- (1) 输入电感 L 电感量远大于谐振电感 L_r (10 倍以上), 所以在一个开关周期中输入电压源 V_{in} 与输入电感 L 可以等效为一个电流源 I ;
- (2) 输出电容 C_o 容值足够大, 在一个开关周期内可以等效为一个恒定电压源;
- (3) 箝位二极管为理想二极管, 无正向导通压降及反向恢复特性。

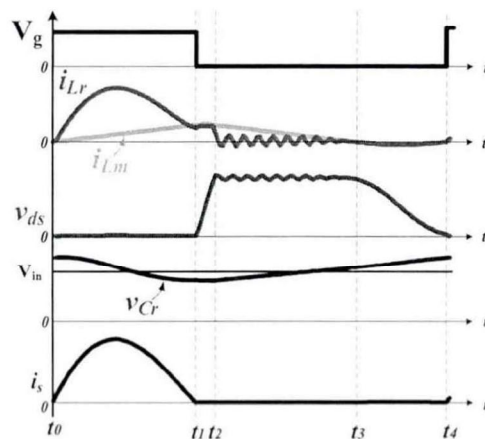


图 2-2 开关周期波形图

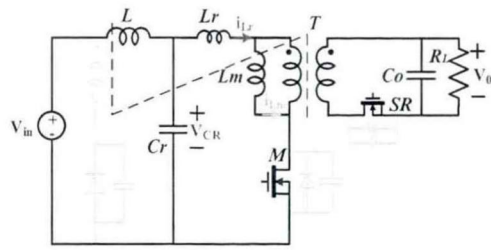
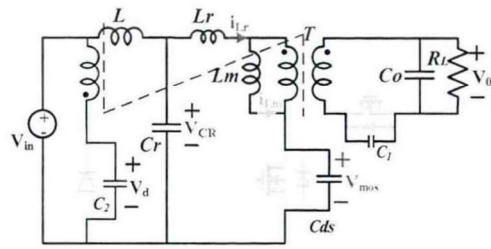
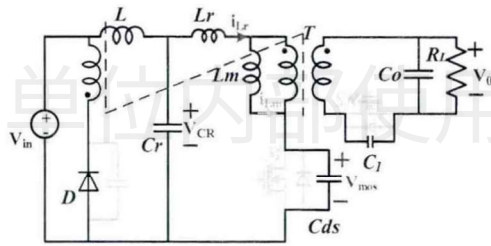
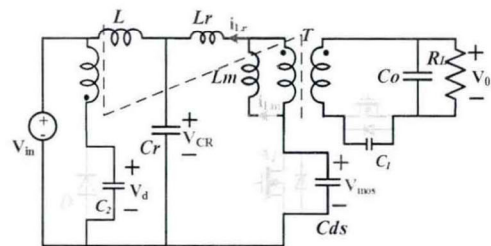
(a) 模态 1(t_0-t_1)电路图(b) 模态 2(t_1-t_2)电路图(c) 模态 3(t_2-t_3)电路图(d) 模态 4(t_3-t_4)电路图

图 2-3 电路开关周期模态图

在以上假设的基础上，电路的具体开关模态分析如下：

模态 1(t_0-t_1)：如图 2-3(a)所示， t_0 时刻，变压器原边主开关管 M 与变压器副边同步整流管 SR 同时开通，其电路如图 2-2(a)所示。励磁电感两端电压被输出电压 V_o 箝位，励磁

电流 i_{Lm} 从 0A 起以斜率 $n*V_o/L_m$ 成线性上升。在此模态中谐振电感 L_r 与谐振电容 C_r 发生谐振, 所以原边电流 i_{Lr} 从 0A 起按正弦波形状发生变化, 箝位二极管 D 两端电压等于输入电压 V_{in} 与原边绕组两端电压 $n*V_o$ 之和。在 t_1 时刻励磁电流 i_{Lm} 等于原边电流 i_{Lr} 时(此时励磁电流大小为 I_{Lm_peak}), 原边主管 M 与副边同步管 SR 同时关断, 此模态结束进入下一模态。

由于励磁电感 L_m 远大于谐振电感 L_r , 因此励磁电流 i_{Lm} 在 t_1 时刻相对较小, 原边主管 M 是一种准零电流关断(qusai-ZCS), 可以近似认为是零电流关断(ZCS)。变压器副边电流 i_s 等于谐振电流 i_{Lr} 与励磁电流 i_{Lm} 之差, 根据之前模态分析在 t_1 时刻变压器副边电流 i_s 为 0, 因此副边同步整流管 SR 是零电流关断(ZCS)。

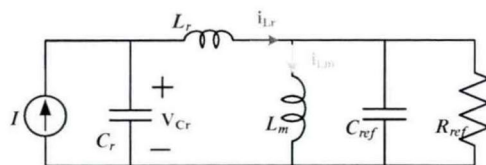


图 2-4 模态 1(t_0 - t_1)等效电路图

通过之前假设(1)输入电感 L 电感量远大于谐振电感 L_r (10 倍以上), 可将输入电压源 V_{in} 与输入电感 L 等效为一个电流源 I; 再通过变压器副边元器件按照匝数比等效至原边, 可将此模态电路图等效为如图 2-4 所示等效电路图, 其中 C_{ref} 为输出电容 C_o 等效至原边后等效电容, R_{ref} 为电阻负载等效至原边电阻。通过假设(2)输出电容 C_o 容值足够大以及模态(1)中励磁电感两端电压被输出电压 V_o 箝位两个条件, 根据变压器匝数比, 可将图 2-4 中励磁电感 L_m 、等效电容 C_{ref} 、等效电阻 R_{ref} 简化成电压为 $V_o'=n*V_o$ 的电压源, 简化后的电路图如图 2-5 所示。

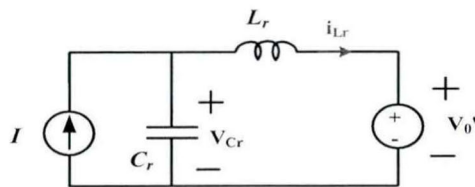
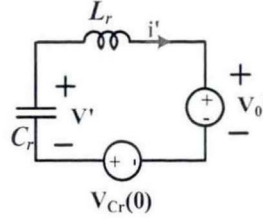


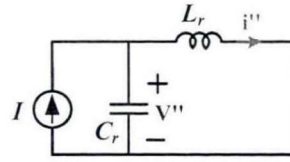
图 2-5 模态 1(t_0 - t_1)简化电路图

在 t_0 时刻谐振电容 C_r 存在初始储能, 其两端初始电压定义为 $V_{cr}(0)$ 。而谐振电感初始储能为零, 其初始电流值为零。根据电路原理中叠加定理, 如图 2-6 所示, 可以将简化电路图分为电压源作用及电流源作用两部分进行分析。图中 v' 、 i' 分别为只在电压源作用下

谐振电容 C_r 两端电压及流过谐振电感 L_r 电流； v'' 、 i'' 分别为只在电流源作用下谐振电容 C_r 两端电压及流过谐振电感 L_r 电流。



(a) 电压源作用部分



(b) 电流源作用部分

图 2-6 应用叠加定理后等效电路图

根据基尔霍夫定律，分别列写电压源作用部分图 2-6(a)、电流源作用部分 2-6(b)状态方程，整理后得出输出方程的矩阵形式如(2-1)、(2-2)所示。

$$\begin{bmatrix} \frac{dv'}{dt} \\ \frac{di'}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{C_r} \\ \frac{1}{L_r} & 0 \end{bmatrix} \cdot \begin{bmatrix} v' \\ i' \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ \frac{1}{L_r} & 0 \end{bmatrix} \cdot \begin{bmatrix} V_{Cr}(0) - V'_0 \\ 0 \end{bmatrix} \quad (2-1)$$

$$\begin{bmatrix} \frac{dv''}{dt} \\ \frac{di''}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{C_r} \\ \frac{1}{L_r} & 0 \end{bmatrix} \cdot \begin{bmatrix} v'' \\ i'' \end{bmatrix} + \begin{bmatrix} -\frac{1}{C_r} & 0 \\ 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} I \\ 0 \end{bmatrix} \quad (2-2)$$

解一阶微分方程，得：

只在电压源作用下谐振电容 C_r 两端电压 v' ，表达式如(2-3)所示，

$$v' = (V_{Cr}(0) - V'_0) \cdot (\cos \omega t - 1) \quad (2-3)$$

只在电压源作用下流过谐振电感 L_r 电流 i' ，表达式如(2-4)所示，

$$i' = \frac{(V'_0 - V_{Cr}(0)) \sin \omega t}{L_r \cdot \omega} \quad (2-4)$$

只在电流源作用下谐振电容 C_r 两端电压 v'' ，表达式如(2-5)所示，

$$v'' = \frac{I \cdot \sin \omega t}{C_r \cdot \omega} \quad (2-5)$$

只在电流源作用下流过谐振电感 L_r 电流 i'' ，表达式如(2-6)所示，

$$i'' = I \cdot (1 - \cos \omega t) \quad (2-6)$$

两组电压叠加后，得在模态 1 中谐振电容 C_r 两端电压，表达式如(2-7)所示，

$$v_{cr}(t) = v' + v'' = (V_{cr}(0) - V'_0) \cdot (\cos \omega t - 1) + \frac{I \sin \omega t}{C_r \omega} \quad (2-7)$$

两组电流叠加后, 得在模态 1 中流过谐振电感 L_r 电流, 表达式如(2-8)所示,

$$i_{Lr}(t) = i' + i'' = \frac{(V'_0 - V_{cr}(0)) \sin \omega t}{L_r \omega} + I \cdot (1 - \cos \omega t) \quad (2-8)$$

T_{on} 为模态 1 持续时间, 根据模态 1 中励磁电流线性上升的特性, 可得其表达式如(2-9)所示,

$$T_{on} = t_1 - t_0 = \frac{I_{Lm_peak}}{V'_0 / L_m} \quad (2-9)$$

在以上表达式中, ω 为谐振角频率, 表达式如(2-10)所示

$$\omega = 1 / \sqrt{L_r \cdot C_r} \quad (2-10)$$

V'_0 为输出电压按变压器变比(1: n)折算到原边的等效电压值, 表达式如(2-11)所示

$$V'_0 = nV_0 \quad (2-11)$$

I 为输入电感 L 与输入电压源 V_{in} 等效电流源电流值, 表达式如(2-12)所示

$$I = P / V_{in} \quad (2-12)$$

P 为输入功率。

模态 2(t_1 - t_2): 如图 2-3(b)所示, t_1 时刻, 变压器原边主开关管 M 与变压器副边同步整流管 SR 同时关断, 谐振电流 i_{Lr} 开始对主开关管 M 等效结电容 C_{ds} 充电, C_{ds} 两端电压 V_{ds} 开始上升, 变压器原边绕组两端电压开始下降。当 V_{ds} 上升至 2 倍 V_{in} 时, 变压器原边绕组两端电压下降至 $-V_{in}$, 根据绕组极性箝位绕组两端电压上升至 V_{in} , 根据基尔霍夫电压定律, 箝位二极管两端电压下降至 0 后开通, 模态 2 结束进入下一模态。

模态 2 等效电路图如图 2-7 所示, 其中 C_2 为箝位二极管 D 两端等效结电容, C_1 为变压器副边 SR 两端等效结电容与输出电容 C_o 串联后等效至原边电容。由于励磁电感 L_m 远大于谐振电感 L_r , 在这个高阶谐振网络中, 谐振电感 L_r 与寄生电容之间的谐振可以被忽略。由于此模态持续时间较短, 励磁电流 i_{Lm} 可近似认为在此模态中恒定, 又由于谐振电容 C_r 的容值远大于等效电容 C_e , 此模态中谐振电容 C_r 两端电压也可近似认为恒定。因此模态 2 可进一步简化为励磁电感 L_m 以恒定电流 I_{Lm_peak} 对等效电容 C_e 充电过程, 其中 C_e 为原边开关管 M 两端结电容 C_{ds} 、箝位二极管 D 两端结电容 C_2 、等效电容 C_1 并联之和, 如图 2-8 所示。

Δt_2 为模态 2 持续时间, 根据图 2-8 恒流源为结电容充电模型, 可得其表达式如(2-13)所示,

$$\Delta t_2 = t_2 - t_1 = \frac{2V_{in} \cdot C_e}{I_{Lm_peak}} \quad (2-13)$$

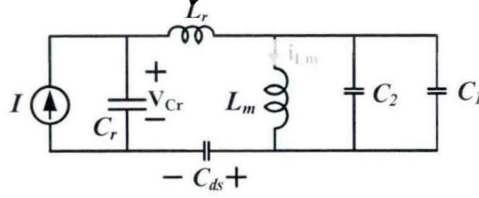


图 2-7 模态 2(t_1 - t_2)等效电路图

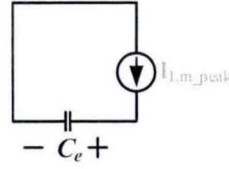


图 2-8 模态 2(t_1 - t_2)简化电路图

模态 3(t_2 - t_3): 如图 2-3(c)所示, t_2 时刻, 箝位二极管 D 正向导通, 箝位绕组两端电压被箝位在输入电压 V_{in} , 根据变压器原边绕组与箝位绕组极性关系, 原边绕组两端电压被箝位在 $-V_{in}$, 励磁电流 i_{Lm} 从 I_{Lm_peak} 起以斜率 $-V_{in}/L_m$ 成线性下降。由于励磁电感 L_m 两端电压被输入电压箝位, 原边主开关管 M 的结电容 C_{ds} 与谐振电感 L_r 发生高频振荡, 所以原边电流 i_{Lr} 与原边主管 M 两端电压 v_{ds} 存在轻微的震荡, 影响了箝位效果。当励磁电流 i_{Lm} 下降至零时, 变压原边绕组两端电压开始上升, 箝位绕组两端电压开始下降, 箝位二极管关断, 模态 3 结束, 进入下一模态。

Δt_3 为模态 3 持续时间, 根据 DCX 电路特性即模态 3 分析可近似认为模态 3 持续时间等于模态 1 持续时间 Δt_1 , 如表达式(2-14)所示

$$\Delta t_3 = \Delta t_1 \quad (2-14)$$

模态 4(t_3 - t_4): 如图 2-3(d)所示, t_3 时刻, 原边主开关管 M 两端电压 V_{ds} 开始下降, 原边电流 i_{Lr} 等于励磁电流 i_{Lm} 开始反向流通, 当 V_{ds} 电压下降至零时, 一个完整的开关周期结束。随着原边主开关管与副边箝位开关管的开通, 电路进入下一个开关周期。此模态中, 由于 V_{ds} 电压下降至 0 后, 主开关管 M 才开通, 因此主开关管 M 可以实现零电压关断(ZVS)。

模态 4 等效电路图与模态 2 等效电路图相同, 因此等效电路图如图 2-7 所示可以简化为图 2-9 模态 4 简化电路图。由于谐振电容 C_r 远大于等效电容 C_e , 因此在此模态中 C_r 可

以近似认为电压源，模态 4 可以看作励磁电感 L_m 与等效电容 C_e 谐振的过程。当 V_{ds} 电压由 $2V_{in}$ 谐振至零时，励磁电流 i_{Lm} 刚好由零谐振至零，模态 4 的持续时间约为励磁电感 L_m 与等效电容 C_e 的半个谐振周期。

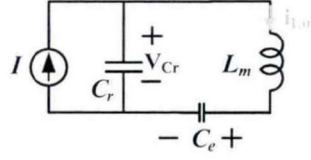


图 2-9 模态 4(t_3-t_4)简化电路图

Δt_4 为模态 4 持续时间，根据之前分析，可得其表达式如(2-15)所示

$$\Delta t_4 = t_4 - t_3 = \pi \sqrt{L_m \cdot C_e} \quad (2-15)$$

2.2 关键参数的分析

2.2.1 开关频率 f 以及主开关管 M 占空比 D

在参数设计的中需满足变压器原边箝位的单管正激谐振拓扑软开关特性，结合模态分析 1 可知及图 2-2 开关周期波形图可知，在模态 1 结束时，励磁电流 i_{Lm} 等于谐振电流 i_{Lr} ，由于励磁电感 L_m 远大于谐振电感 L_r ，因此励磁电流 i_{Lm} 在 t_1 时刻相对较小，可近似认为此时励磁电流 i_{Lr} 为 0，可以列出满足实现主开关管 M 零电流关断的表达式(2-16)

$$i_{Lr}(T_{on}) = 0 \quad (2-16)$$

其中， T_{on} 为模态 1 持续时间。

通过模态分析可知，原边电流在一个开关周期内的平均值等于输入电感 L 与输入电压源 V_{in} 等效电流源电流值 I ，可得表达式(2-17)

$$\frac{1}{T_s} \int_0^{T_{on}} i_{Lr}(t) dt = I \quad (2-17)$$

其中， T_s 为开关周期，其表达式(2-18)

$$T_s = T_{on} + T_{off} \quad (2-18)$$

T_{off} 为一个开关周期中开关管断开时间，

根据表达式(2-8)、(2-16)、(2-17)可以解出 T_{off} 关于 T_{on} 的表达式(2-19)

$$T_{off} = -\frac{\sin \omega T_{on}}{\omega} - \frac{(\cos \omega T_{on} - 1)^2}{\omega \sin \omega T_{on}} \quad (2-19)$$

表达式(2-19)是在满足主开关管零电流关断(ZCS)时 T_{off} 关于 T_{on} 的关系式,在解出表达式(2-19)的过程中输入电流 I 被抵消,这说明此拓扑主开关管的零电流关断(ZCS)特性与负载无关。表达式(2-19)在图 2-10 中如粗实线所示。

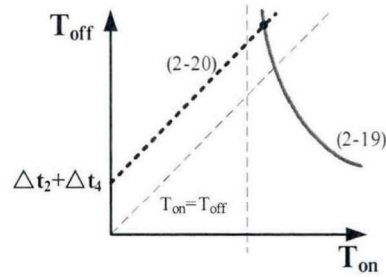


图 2-10 T_{on} 与 T_{off} 的关系图

根据模态 3 的分析可知,由于拓扑 DCX 特性模态 3 的持续时间等于主开关管导通时间 T_{on} ,因此可得到 T_{on} 与 T_{off} 的另一个表达式(2-20)。

$$T_{off} = \Delta t_2 + \Delta t_3 + \Delta t_4 = T_{on} + \Delta t_2 + \Delta t_4 \quad (2-20)$$

表达式(2-20)确保了原边主开关管零电压开通(ZVS)特性,在图 2-10 中如粗虚线所示。在图中 2-10 中,(2-19)粗实线与(2-20)粗虚线交点所代表的 T_{on} 与 T_{off} 的关系确保了主开关管 M 同时满足零电压开通(ZVS)电流关断(ZCS)的软开关特性。

通过式(2-13)、(2-14)、(2-15)、(2-19)、(2-20)可以列出确定 T_{on} 与 T_{off} 的方程组(2-21),

$$\begin{cases} T_{off} = -\frac{\sin \omega T_{on}}{\omega} - \frac{(\cos \omega T_{on} - 1)^2}{\omega \sin \omega T_{on}} \\ T_{off} = T_{on} + \frac{2L_m \cdot C_e}{T_{on}} + \pi \sqrt{L_m \cdot C_e} \end{cases} \quad (2-21)$$

通过数值计算软件 MathCad 可以分别解出 T_{on} 与 T_{off} ,之后可以通过表达式(2-18)确定开关频率 f ,通过表达式(2-22)确定占空比 D 。

$$D = T_{on}/T_s \quad (2-22)$$

总结起来,在给定谐振参数(L_r , C_r , L_m , C_e)的情况下,可以根据上述分析确定所提出的拓扑的固定工作频率和占空比。通过由此由此设计达到的开关管准软开关特性,确保变换器在高频情况下的高效率应用。

2.2.2 励磁电感 L_m

在高功率密度的中间母线结构的 DC-DC 变换器设计中,基于 PCB 绕组的平面变压器由于其非常低的总高度和优异的热特性而被广泛使用。对于给定的电源规格,可以首先

根据预期的尺寸和开关频率范围确定变压器的关键参数,例如磁芯尺寸,匝数比和绕组布置。因此,谐振电感 L_r 也就是变压器漏感是由变压器设计决定,并且在制造原型后不能改变。此外,等效电容 C_e 是由主开关管 M , 箝位二极管 D 和变压器副边同步整流管 SR 的寄生电容决定变压器,在电路器件确定后也是固定不变的。因此在电路中,可以控制的谐振参数是谐振电容 C_r 和励磁电感 L_m 。

在实际设计中,最大励磁电感 L_m 是由变压器的原边绕组的匝数与磁芯决定。通过模式 4 的分析可知,较小的励磁电感 L_m 会导致较小的模式 4 持续时间 Δt_4 , 通过 T_{on} 和 T_{off} 之间的关系可知, T_{on} 和 T_{off} 差异也较小。因此,可以选择图 2-10 中较大的 T_{on} 和较小的 T_{off} , 这可以使得占空比更大,提高由输入向负载传递功率时间比重。然而,较小的励磁电感 L_m 也会导致较大的励磁电流,这会增加原边开关管 M 和钳位二极管 D 的导通损耗。更重要的是,为获得较小的励磁电感 L_m , 变压器磁芯中会有较大的气隙从而导致在变压器气隙处的漏磁通变大,漏磁通会切割变压器绕组,在变压器绕组中形成额外的涡流,在高频平面变压器中,极大增加了 PCB 绕组涡流损耗。因此很难获得励磁电感 L_m 的最优值。

在设计中,本文从功率输送比 k 的角度选择 L_m , 功率输出比 k 被定义为在满载条件下通过钳位二极管 D 的功率(P_{Dc})与总功率(P_{o_full})之比,如式(2-23)所示。

$$k = \frac{P_{Dc}}{P_{o_full}} = \frac{I_{Dc}}{I_{o_full}} = \frac{I_{Lm}}{I_{o_full}} \quad (2-23)$$

其中, I_{Dc} 为流过箝位二极管 D 的平均电流, I_{Lm} 为主开关管 M 导通时间 T_{on} 内励磁电流 i_{Lm} 的平均值, I_{o_full} 为满载情况下输出电流。通过工程经验可知,当 k 值被选择在 0.1 附近时会获得一个相对较好的主电路效率。当占空比 D 为 0.5 时,励磁电流的平均值 I_{Lm} 可近似等于 $I_{Lm_peak}/4$ 。再根据式(2-9)便可以决定励磁电感 L_m 值。

2.2.3 谐振电容 C_r

根据模式 1 分析可知,谐振电容器 C_r 与谐振电感 L_r 一起决定了谐振周期。当变压器结构确定以后,漏感也就是谐振电感 L_r 也就随之确定,如图 2-10 所示,较大的谐振电容 C_r 将使粗实线向 T_{on} 轴的正方向移动。当电路中功率器件选定后,等效电容 C_e 也随之确定,模式 2 和模式 4 的持续时间 $\Delta t_2 + \Delta t_4$ 变化很小。根据表达式(2-20)可知,较大的谐振电容 C_r 意味着较大的占空比 D , 这有利于降低整体的导通损耗。在高频设计中,通过上一节的分析可知,为了增加占空比 D , 特别是在高频电路中,增大谐振电容 C_r 的做法优于减小励磁电感 L_m 的做法。

但是, 谐振电容 C_r 不能无限制增加。因为较大的导通时间 T_{on} 意味着变压器绕组上的伏秒数较大、变压器磁芯的磁通密度随之较高。因此, 过分地增加谐振电容 C_r 会导致严重的变压器磁损, 如谐振电容 C_r 过大, 变压器核心有着饱和的风险。因此, 谐振电容 C_r 的选择是导通损耗和变压器磁损之间的权衡。此外, 在高功率密度变换器设计中, 谐振电容 C_r 也受其尺寸的限制。在实际应用中, 谐振电容 C_r 通常 C0G 材质的电容, 谐振电容 C_r 容值大小与使用 C0G 材质的电容总体积成正比, 也就是说随着谐振电容 C_r 的变大, 变换器的整体功率密度将会变低, 这部分将在后续实验章节中进行进一步讨论。

选择谐振电容 C_r 的另一个重要因素是主开关管 M 的电压应力, 因为当主开关 M 断开时, 开关管两端电压应力与谐振电容 C_r 两端电压 v_{Cr} 有关; 并且, 谐振电容 C_r 两端电压 v_{Cr} 有关具有电压纹波。如图 2-2 所示, 在 t_2 时刻后较大的主开关管 M 两端电压值 V_{ds} 值决定主开关管 M 的电压应力。第一个尖峰与 t_2 时刻存储在漏电感中 L_r 中的能量有关。这种尖峰可以通过减小漏感 L_r (更好的变压器设计) 或降低 t_2 时刻的关断电流来解决。根据模态 1 分析可知, 由于主开关 M 的准零电流关断(qusai-ZCS), 关断电流仅是励磁电流最大值, 因此这个电流值是相对较小的。如式(2-24)所示, 可以从能量守恒的角度估算这个电压尖峰值(V_{pk})。

$$E(V_{pk}) - E(2V_{in}) = \frac{1}{2} L_r I_{Lm}^2 \quad (2-24)$$

其中, $E(V_{pk})$ 是指当主开关管两端电压 v_{ds} 为峰值电压为 V_{pk} 时储存在其结电容 C_{ds} 中的能量, $E(2V_{in})$ 是指当主开关管两端电压 v_{ds} 为峰值电压为 $2V_{in}$ 时储存在其结电容 C_{ds} 中的能量。

根据模态 3 分析, 在 t_3 时刻的主开关管 M 两端电压值 $v_{ds}(t_3)$ 与此时谐振电容 C_r 两端电压 $v_{Cr}(t_3)$ 有关。根据模态 4 分析看出, 在模态 4 中由于原边开关管断开, 等效电流源一直向谐振电容 C_r 充电, 使得此模态中谐振电容 C_r 两端电压 v_{Cr} 不断上升, 因此 $v_{Cr}(0)$ 大于 $v_{Cr}(t_3)$, 故在 t_3 时刻的主开关管 M 两端电压值 $v_{ds}(t_3)$ 可以用在 t_0 时刻的谐振电容 C_r 两端电压 $v_{Cr}(0)$ 加输入电压 V_{in} 所得值近似。当使用较大的 C_r 时, 谐振电容 C_r 两端电压 v_{Cr} 将具有较小的纹波, 导致较低的 $v_{Cr}(0)$ 值。结合表达式(2-8)与(2-16), 可得 t_0 时刻的谐振电容 C_r 两端电压 $v_{Cr}(0)$ 关于主开关管导通时间 T_{on} 的关系式如式(2-25)所示,

$$V_{Cr}(0) = I\omega L_r \frac{\cos \omega T_{on} - 1}{\sin \omega T_{on}} \quad (2-25)$$

当 T_{on} 通过 2.2.1 节分析确定后, 表达式(2-24)、(2-25)可以用来检验所选择的谐振电容 C_r 是否满足电压应力的要求。

在这种高频降压总线转换器设计中, 由于应用场合输出功率通常小于 100W, 因此输入电流 I 实际上很低。故而, 与输入电压 V_{in} 相比, 谐振电容 C_r 两端电压 v_{Cr} 的电压纹波非常低。因此, 可以忽略由谐振电容 C_r 两端电压 v_{Cr} 的电压纹波引起的电压应力问题。在实际设计中, t_3 时刻的主开关管 M 两端电压值 $v_{ds}(t_3)$ 可以近似认为 $2 * V_{in}$, 用以简化设计。

2.3 本章小结

本章对变压器原边箝位的单管正激拓扑进行了模态分析, 并推导了每个模态中重要参数的数学表达式。针对设计中的重要参数: 开关频率、占空比、励磁电感、谐振电容的设计进行了详细分析。

仅限PMIC会员单位内部使用, 不得外传

3 电路设计

3.1 应用场合及设计指标

本文提出的拓扑拟应用于采用中间母线供电架构的大型通讯卫星中为通讯卫星中通讯设备供电，总功率为 100W。本拓扑作为两级结构中的第一级，其参数要求如表 3-1 所示。

表 3-1 电路设计指标

项目	最小值	额定值	最大值
输入电压	70V _{dc}	100V _{dc}	110V _{dc}
效率	90%(10%载)	92%(满载)	94%(半载)
输出电压	10V _{dc}	14.3V _{dc}	15.6V _{dc}
输出电流	0A		7A
尺寸要求	1/8 砖		

3.2 高频变压器设计

3.2.1 变压器损耗模型

根据东磁公司锰锌功率铁氧体相关技术文档可知，适用于高频(频率大于 1MHz)情况下的磁芯材料有 DMR 50B、DMR 51W 和 DMR 52 三种。根据三种磁芯材料数据手册，绘制磁损曲线如图 3-1 所示。图中横坐标为磁通密度，单位为毫特斯拉；纵坐标为单位体积的磁芯损耗，单位为毫瓦每立方厘米；三条曲线按照自上而下的顺序依次为 DMR 50B、DMR 52、DMR 51W。根据数据手册，测试频率为 1MHz，测试温度为 100℃。通过图 3-1 可以看出，DMR 51W 材料在相同磁通密度的情况下单位体积磁损最小即 DMR 51W 材料拥有最好的高特性，这种优势随着磁通密度的增加愈发明显。因此，本文变压器磁芯材料选用 DMR 51W。

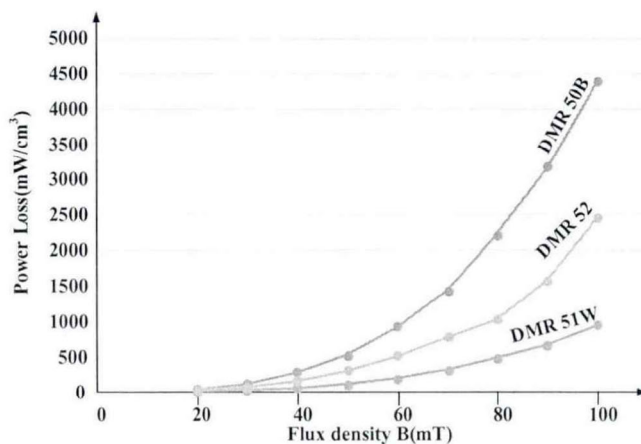


图 3-1 1MHz 频率下不同磁新材料材料磁损密度曲线图

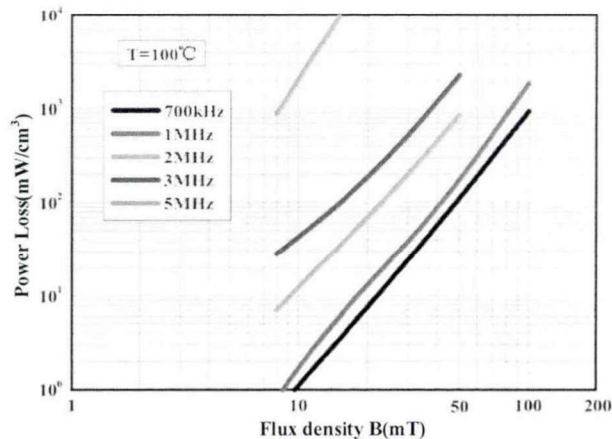


图 3-2 东磁公司 DMR 51W 材料磁损密度曲线

变压器磁损主要由涡流损耗、磁滞损耗及残留损耗三部分组成，磁损与工作频率 f 、工作磁感应强度幅值 B ，磁芯体积 V_e 有关，根据东磁公司 DMR 51W 材料的数据手册，如图 3-2 磁损密度曲线所示，可以拟合出单位体积下用以计算磁损密度的 Steinmetz 方程，如式(3-1)所示，

$$P_{vcore} = 10^{-5.193} \cdot f^{2.133} \cdot B^{2.914} \quad (3-1)$$

其中， B 代表磁通密度单位为 mT ， f 为工作频率单位为 kHz ， P_{vcore} 为磁损密度单位为 mW/cm^3 。

根据模态分析可知文中变换器的磁芯单向磁化，工作在第一象限，因此工作磁通密度的变化量 ΔB 等于磁通密度 B ，由表达式(3-2)所确定，

$$\Delta B = B = \frac{V_{in} \cdot T_{on}}{n \cdot A_e} \quad (3-2)$$

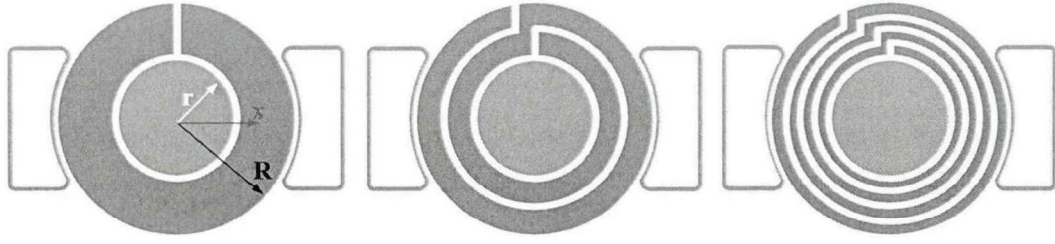
其中， V_{in} 为输入电压单位为 V ， T_{on} 为主开关管 M 导通时间单位为 s ， n 为变压器原边匝数， A_e 为磁芯中柱截面积单位为 cm^2 。

结合表达式(3-1)、(3-2)便可以得到变压器磁芯损耗表达式，如式(3-3)所示，

$$P_{core} = P_{vcore} \cdot V_e = 10^{-5.193} \cdot f^{2.133} \cdot \left(\frac{V_{in} \cdot T_{on}}{n \cdot A_e} \right)^{2.914} \cdot V_e \quad (3-3)$$

其中， V_e 为磁芯体积单位为 cm^3 。

变压器的另一部分损耗为绕组损耗 P_{copper} ，其大小与流过绕组电流有效值 I_{rms} ，绕组等效电阻 R 有关。为提高变压器集成度，提升变换器整体功率密度，本文绕组采用 PCB 平面绕组结构。图 3-3 为变压器绕组模型，现以 1 层 PCB 板中包含 1 匝绕组的结构为例，如图 3-3(a)所示，对绕组直流电阻 R_{dc} 进行分析。



(a) 1 层 PCB 板中包含 1 匝绕组 (b) 1 层 PCB 板中包含 2 匝绕组 (c) 1 层 PCB 板中包含 3 匝绕组

图 3-3 变压器绕组模型

由电阻定义可知,电阻阻值大小与电阻体长度、横截面积以及电阻材料的电阻率有关,根据图 3-3(a)模型可以列出绕组直流电阻 R_{dc1} 关系式(3-4)如下所示,

$$R_{dc1} = \frac{\rho}{\int_r^R \frac{h}{2\pi x} dx} \quad (3-4)$$

解式(3-4)得绕组 1 层 PCB 板中包含 1 匝绕组结构的直流电阻 R_{dc1} 的表达式(3-5)如下所示,

$$R_{dc1} = \frac{\rho \cdot 2\pi}{h} \cdot \frac{1}{\ln R - \ln r} \quad (3-5)$$

其中, ρ 为电阻率, h 为绕组厚度, R 为绕组外半径, r 为绕组内半径。

根据以上方法可以分别推出 1 层 PCB 板中包含 2 匝绕组结构的直流电阻 R_{dc2} 与 1 层 PCB 板中包含 3 匝绕组结构的直流电阻 R_{dc3} , 分别如表达式(3-6)、(3-7)所示。

$$R_{dc2} = \frac{\rho \cdot 2\pi}{h} \cdot \left(\frac{1}{\ln(r+d) - \ln r} + \frac{1}{\ln R - \ln(R-d)} \right) \quad (3-6)$$

$$R_{dc3} = \frac{\rho \cdot 2\pi}{h} \cdot \left(\frac{1}{\ln(r+d) - \ln r} + \frac{1}{\ln(r+2d+g) - \ln(r+d+g)} + \frac{1}{\ln R - \ln(R-d)} \right) \quad (3-7)$$

其中, d 为每匝绕组宽度, g 为绕组间间隔。

当变换器工作在兆赫兹级频率情况下时,由于绕组内电流的临近效应与趋肤效应导致在绕组中产生涡电流现象。因此引入交流电阻系数 F_R 用以衡量涡电流对绕组损耗的影响,根据文献^[22]可知绕组的交流电阻系数 F_R 与 PCB 绕组的厚度、绕组宽度及绕组的排布结构密切相关,根据文献^[23]对文献^[22]的修正可知, PCB 绕组的交流系数表达式如式(3-8)所示,

$$F_r = M' + \frac{m^2 - 1}{3} D' \quad (3-8)$$

其中, 上述表达式中变量表达式如式(3-9)-(3-12)所示,

$$M = \alpha \cdot h \cdot \coth(\alpha \cdot h) \quad (3-9)$$

$$D=2\alpha \cdot h \cdot \tanh(\alpha \cdot h) \quad (3-10)$$

$$\alpha = \sqrt{\frac{j\omega\mu_0\eta}{\rho}} \quad (3-11)$$

$$\eta = N_1 \cdot \frac{b}{a} \quad (3-12)$$

其中, D' 与 M' 分别为 D 与 M 的实部, m 为绕组所占 PCB 层数, ω 为角频率, h 为 PCB 绕组厚度, N_1 是每层 PCB 上绕组匝数, α 是每层绕组的总宽度, b 是每一匝绕组的宽度, ρ 是绕组的电阻率。

通过以上分析, 可以得到的绕组的交流电阻 R_{ac} 表达式, 如式(3-13)所示,

$$R_{ac} = R_{dc} \cdot F_r \quad (3-13)$$

再结合式(3-9)-(3-12)便可得到不同绕组结构的交流电阻表达式, 再根据式(3-14)可算出变压器绕组损耗 P_{copper} ,

$$P_{copper} = I_{rms}^2 \cdot R_{acx} \quad (3-14)$$

其中, I_{rms} 为流过绕组的电流有效值, R_{acx} 为绕组的交流电阻。

结合式(3-3)与(3-14)便可得到变压器总损耗 P_T , 如式(3-15)所示。

$$P_T = P_{core} + P_{copper} \quad (3-15)$$

3.2.2 变压器设计

根据前文分析, 确定变换器工作频率 $f=1\text{MHz}$, 占空比 $D=40\%$, 在设计中以负载为半载点效率最高为目标进行设计。根据 DCX 变换器输入输出特性及设计指标, 易得到变压器原边绕组(P)、箝位绕组(C)、副边绕组(S)的变比为 $P:C:S=7:7:1$ 。

表 3-2 EC 型磁芯参数

磁性 型号	中柱截 面积 $A_e(\text{mm}^2)$	磁芯体 积 $V_e(\text{mm}^3)$	窗口宽 度 $d(\text{mm})$
EC9	8.8	123.2	2.11
EC12	25.4	401.32	2.125
EC19	25.1	978.9	4.35
EC26	46.6	1989.82	6.15

表 3-2 为东磁公司提供的 EC 型磁芯参数, 通过式(3-2)可计算出在原边绕组匝数为 7、14、21 匝的情况下, 不同型号磁芯的磁通密度 B 值, 如图 3-4 所示。通过数据手册可知, DMR 51 材料的饱和磁通密度为 430mT, 通过图 3-4 可知原边绕组为 7 匝且采用 EC9 型号磁芯的情况会导致磁芯饱和, 其他情况均不会发生磁芯饱和现象。

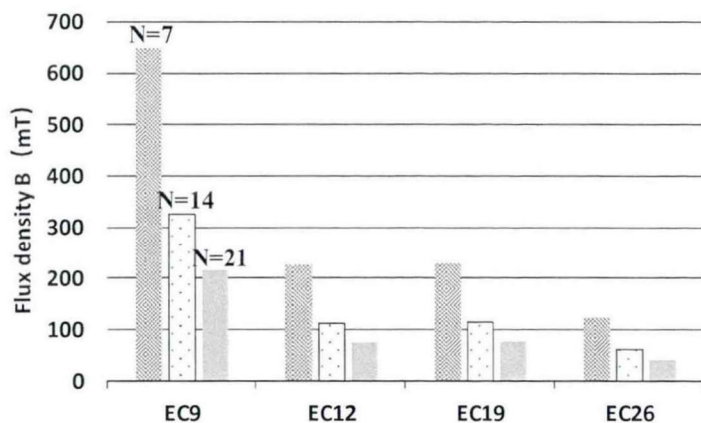


图 3-4 不同原边绕组匝数下磁芯的磁通密度 B

根据式(3-3)可计算出原边绕组匝数为 7、14、21 匝的情况下，不同型号磁芯的磁损 P_{core} ，如图 3-5 所示。由于原边绕组为 7 匝且采用 EC9 型号磁芯的组合会导致磁芯饱和，因此在图 3-5 中没有如上组合的磁损。通过图 3-5 可以看出，对于同一磁芯随着原边绕组匝数的增大，磁损变小。从 EC12、EC19、EC26 可以看出当原边绕组数由 14 匝增大为 21 匝后，磁损的减小并不明显。因此变压器原边绕组(P)、箝位绕组(C)、副边绕组(S)的匝数比选为 $P:C:S=14:14:2$ 。在原边绕组匝数为 14 的情况下，EC12 磁芯的磁损略大于 EC26 的磁损，但通过表 2-2 可知，EC12 磁芯体积远小于 EC26 磁芯体积，从损耗与功率密度折中的角度，选择磁芯型号为 EC12。

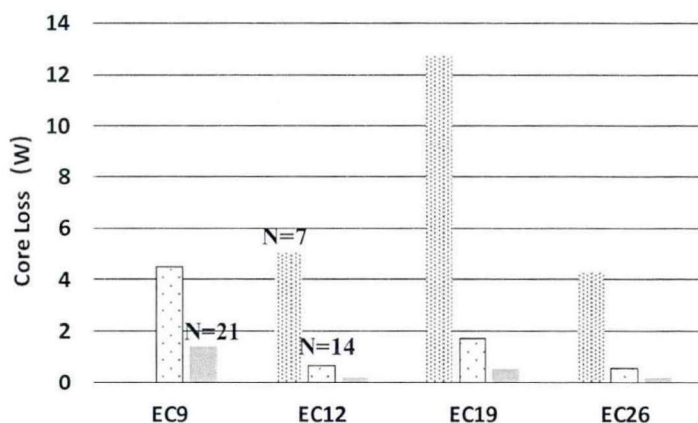


图 3-5 不同原边绕组匝数下磁芯的磁损

当磁芯选定后，变压器磁芯绕组的最大宽度已经选定，又由于 PCB 制作工艺要求，导线线径不得小于 10mil，导线线间隔不得小于 8mil。根据表 3-2 可知，EC12 型号磁芯每

层绕组排布数不能多于3匝。根据2.1节的分析可得原边绕组、箝位绕组、副边绕组电流有效值表达式如式(3-16), (3-17), (3-18)所示

$$I_{prms} = \sqrt{f \int_0^{T_{on}} \left[i_{Lr}(t) + \frac{V_{in}}{L_m} t \right]^2 dt} \quad (3-16)$$

$$I_{crms} = \sqrt{f \int_0^{T_{on}} \left(\frac{V_{in}}{L_m} t \right)^2 dt} \quad (3-17)$$

$$I_{srms} = \sqrt{f \int_0^{T_{on}} \left[N \left(i_{Lr}(t) - \frac{V_{in}}{L_m} t \right) \right]^2 dt} \quad (3-18)$$

其中, I_{prms} 为原边绕组电流有效值, I_{crms} 为箝位绕组电流有效值, I_{srms} 为副边绕组电流有效值, f 为开关频率, T_{on} 为原边主开关管 M 导通时间, V_{in} 为输入电压, L_m 为励磁电感, N 为原边匝数, $i_{Lr}(t)$ 为原边电流其表达式如式(2-8)所示。

根据式(3-5), (3-6), (3-7), (3-16)可得在额定输入电压 $V_{in}=100V$, PCB 每层铜厚为 1 盎司情况在原边绕组分别选用每层 PCB1 匝、2 匝、3 匝, 负载由空载变为满载情况下原边绕组直流电阻损耗 P_{pcop} , 如图 3-6 所示, 图中 n 为每层 PCB 绕组匝数。根据图 3-6 可以看出随着每层匝数的减小, 直流电阻损耗下降十分明显, 因此原边绕组采用每层 1 匝的排布方式。

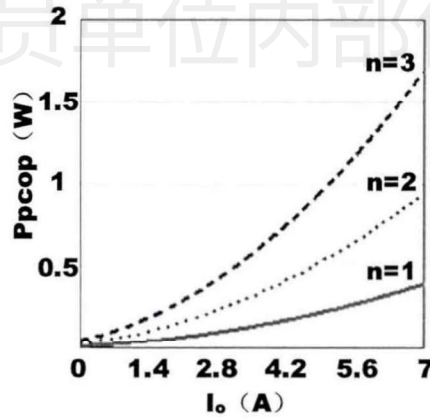


图 3-6 变压器原边绕组直流电阻损耗图

根据式(3-5), (3-6), (3-7), (3-17)可得在额定输入电压 $V_{in}=100V$, PCB 每层铜厚为 1 盎司情况在箝位绕组分别选用每层 PCB1 匝、2 匝、3 匝, 负载由空载变为满载情况下原边绕组直流电阻损耗 P_{ccop} , 如图 3-7 所示, 图中 n 为每层 PCB 绕组匝数。由于箝位绕组用于箝位原边开关管两端电压 v_{ds} , 并不流过总功率, 因此箝位绕组的电流较小, 根据 2.1 节中模态 3 分析可知, 流过箝位绕组的电流有效值近似等于模态 3 中励磁电流有效值。因此, 箝位绕组损耗不随负载变化而变化。根据图 3-7 可以看出当箝位绕组采用每层 PCB3

匝绕组的结构时，箔位绕组直流电阻损耗约为 50mW，占总功率的 0.05%，可以满足损耗要求，因此原边绕组采用每层 3 匝的排布方式。

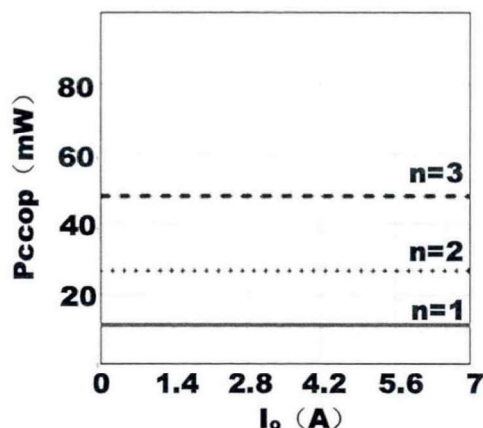


图 3-7 变压器箔位绕组直流电阻损耗图

根据式(2-20)，(2-21)，(2-22)，(2-37)可得在额定输入电压 $V_{in}=100V$ ，PCB 每层铜厚为 1 盎司情况在副边绕组分别选用每层 PCB1 匝、2 匝、3 匝，负载由空载变为满载情况下原边绕组直流电阻损耗 P_{ccop} ，如图 3-7 所示，图中 n' 为每匝绕组采用并联的 PCB 层数。由于变压器器原副边变比为 7:1，因此流过副边绕组的电流有效值相对较大。副边绕组采用多层并联的方式用以减小直流电阻，从而达到降低导通损耗的目的。通过图可以看出当采用 6 层 PCB 板并联作为副边绕组后，增加并联层数对于损耗的影响变小，因此副边绕组选用 6 层 PCB 板并联的结构。

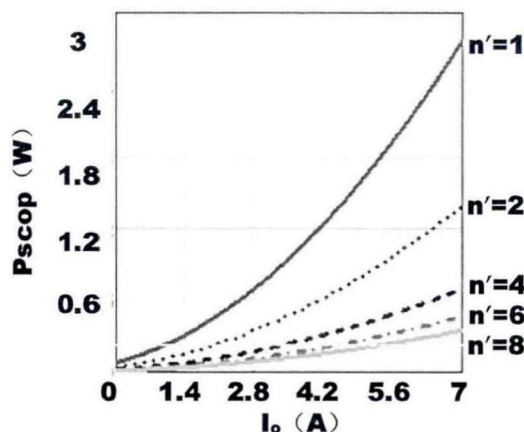


图 3-8 变压器副边绕组直流电阻损耗图

综合图 3-6，图 3-7，图 3-8 可得在选定绕组结构条件下，不同铜厚对变压器绕组导通损耗的影响，如图 3-9 所示，图中 h 为绕组厚度。通过图 2-18 可以看出当铜厚增加至 2

盎司后, 再增加铜厚对损耗的显小并不明显, 而 3 盎司铜厚的 PCB 板造价远高于 2 盎司铜厚 PCB 板, 结合损耗与成本两方面考虑, 选择 PCB 板铜厚为 2 盎司。

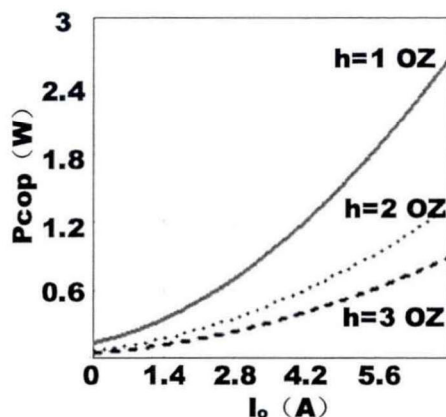


图 3-9 变压器绕组导通损耗图

通过以上分析可知变压器原边绕组、箝位绕组、副边绕组的匝数比为 $P:C:S=14:14:2$, 原边绕组每匝数使用 1 层 PCB, 箝位绕组每 3 匝使用 1 层 PCB, 副边绕组每匝使用 6 层 PCB, 因此可以算出变压器绕组共使用 32 层 PCB 板, 若使用 1 副磁芯制作变压器, 绕组总高度会高过磁芯窗口高度, 即便定做磁芯, PCB 板制作成本也将十分昂贵, 由于副边绕组采用多层并联结构, 层数过多时难以实现同一绕组不同层间的均流。

采用多套磁芯的矩阵变压器结构可以很好的解决上述问题。综合变换器功率密度、效率、成本三方面因素, 本文选用 2 副磁芯制作变压器。变压器结构示意图如图 3-10 所示, 2 幅磁芯上绕组的排布方式完全相同, 每副磁芯上原边绕组使用 PCB 层数为 7 层匝数为 7 匝, 箝位绕组使用 PCB 层数为 3 层匝数为 7 匝, 副边绕组使用 PCB 层数为 6 层匝数为 1 匝。2 幅磁芯间绕组的采用串联的方式进行连接, 通过如上做法可以将源本需求 32 层 PCB 板降为 16 层, 再通过叠板工艺, 可将 PCB 板降为 8 层, 极大节约了 PCB 制作成本。

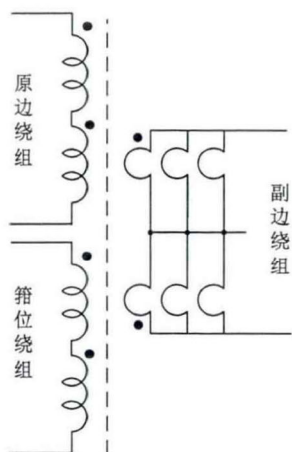


图 3-10 变压器结构示意图

通过模态分析,在相同的工作频率下谐振电容 C_r 的大小与谐振电感 L_r 的大小成反比,通过 2.2.3 节分析可知,在相同频率下,满足磁芯不饱和的情况,谐振电容 C_r 值越大越有利于实现导通损耗的降低。因此在设计中我们希望谐振电感 L_r 值越小越好。在电路中谐振电感 L_r 由变压器漏感 L_m 充当,在确定变压器磁芯,绕组结构的情况下,绕组的排布方式影响漏感的大小。由于漏感的大小与变压器原副边绕组的耦合情况正相关,因此有 3 种备选绕组的排布方式如图 3-10 所示(由于 2 幅磁芯上绕组的排布方式完全相同因此只给出 1 幅磁芯上绕组排布)。根据磁仿真工具 MaxWell,仿真出 3 种结构的原副边绕组间漏感分别为 24nH, 40nH, 与 72nH。根据仿真结果,可以得出结构 1 的漏感最小的结论,因此选择结构 1 作为绕组排布方式,变压器绕组结构图如图 3-11 所示。

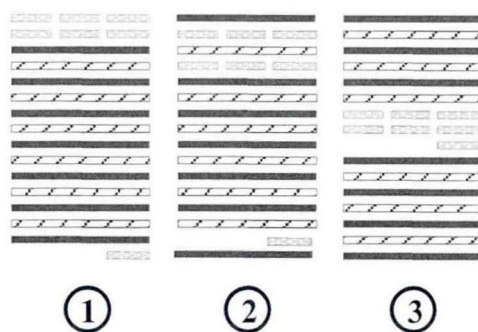


图 3-10 备选绕组的排布方式

其中, ————— 为原边绕组, // 为副边绕组, - - - 为箝位绕组。

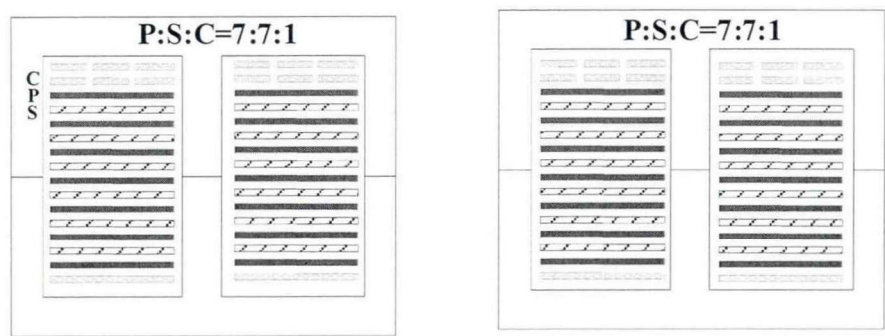


图 3-11 变压器绕组结构图

3.3 主开关管 M 及副边 SR 选择

对于传统 Si 基 MOSFET 结构中门极金属与半导体之间有一层 SiO₂，它可以有效阻挡电流的通过，提高控制极的绝缘能力。由于文中变换器应用于大型通信卫星中，在太空环境下，变换器时时刻刻与宇宙射线相互接触，当射线中的高能粒子入射到 SiO₂ 层时，会在 SiO₂ 层内均匀地激发出空穴电子对。使沟道导电，器件变为长通型器件，损坏变换器。因此在开关器件的选择上通常选择抗辐照的航天级 Si 基 MOSFET，但由于航天级器件价格高昂，不利于变换器整体成本的控制。

随着宽禁带器件的不断发展的不断发展，GaN 器件日益成熟，GaN 材料的开关管通过沟道内的二维电子气导电，因此不受宇宙射线的影响，GaN 器件的价格虽高于传统 Si 基器件但远低于航天级 Si 基开关管，因此本文开关管选用 GaN 器件。

由于输入电压最大值为 110V，根据模态分析可知，原边开关管需承受 220V 的电压应力，副边 SR 需承受 31V 的电压应力。为使得正开关管安全，开关管选择是需留有一定的电压余量，因此原边开关管需选择耐压为 300V 以上的器件，副边 SR 需选择耐压为 50V 以上的器件。

表 3-3 为 GaN System 公司耐压为 650V 的开关管参数表，表 3-4 为 GaN System 公司耐压为 100V 的开关管参数表。

表 3-3 650VGaN 器件

	$R_{dson}(m\Omega)$	$Q_g(nC)$	$C_{oss}(pF)$
GS66516T	25	12.1	284
GS66508T	50	5.8	142
GS66508P	50	5.8	142
GS66508B	50	5.8	142
GS66506T	67	4.4	106
GS66504B	100	3	71

表 3-4 100VGaN 器件

	$R_{dson}(m\Omega)$	$Q_g(nC)$	$C_{oss}(pF)$
GS61008P	7	12	346
GS61004B	15	6.2	0.9

根据公式(3-13)可算出开关管的导通损耗 P_{con} ,

$$P_{con} = I_{rms}^2 \cdot R_{dson} \quad (3-13)$$

其中, I_{rms} 为流过关开关的电流有效值, R_{dson} 为开关管的导通电阻。

仅限PMIC会员单位内部使用，不得外传

(3-13)与(3-14)可以得到开关管总损耗 P_M , 如式(3-15)所示

$$P_M = P_{con} + P_{dri} \quad (3-15)$$

根据表 3-3 及公式(3-14)-式(3-15), 可得在开关频率为 1MHz 额定输入电压满载情况下原边开关管总损耗, 如图 3-12 所示。根据图 3-12 可知, 在 GaNSystem 公司的 650V 耐压的开关器件中, 由于其输入电容较小, 导致驱动损耗较小, 在开关损耗中导通损耗占主要部分。根据图 3-12 可知, GS66516T 开关损耗最小, 因此原边开关管选择 GS66516T。

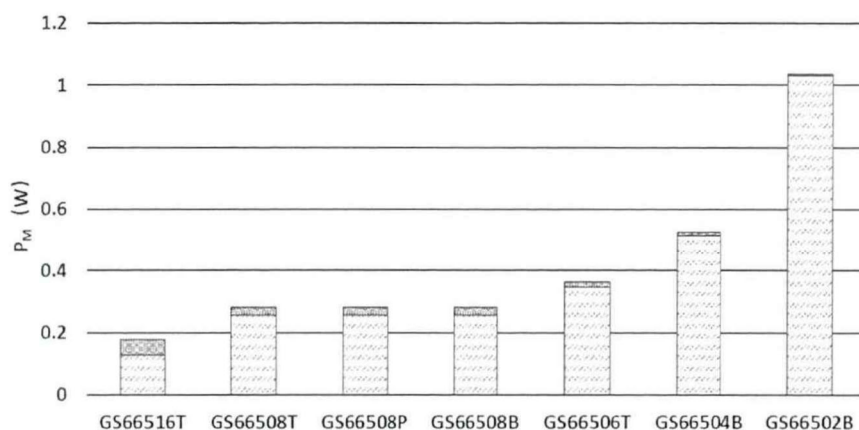


图 3-12 原边开关管 M 损耗图

根据表 3-4 及公式(3-15)-式(3-15), 可得在开关频率为 1MHz 额定输入电压满载情况下副边同步整流管 SR 总损耗, 如图 3-13 所示。根据图 3-13 可知, GS61008P 的开关损耗小于 GS61004B, 因此副边同步整流管 SR 选用 GS61008P。但由于副边电流有效值较大导致副边 SR 导通损耗依然较大, 因此采用 SR 并联方式降低导通电阻从而降低导通损耗。图 3-14 为并联 SR 个数与副边 SR 总损耗的关系, 在综合考虑成本及效率两方面因素, 因此选择副边 SR 个数为 2 个。

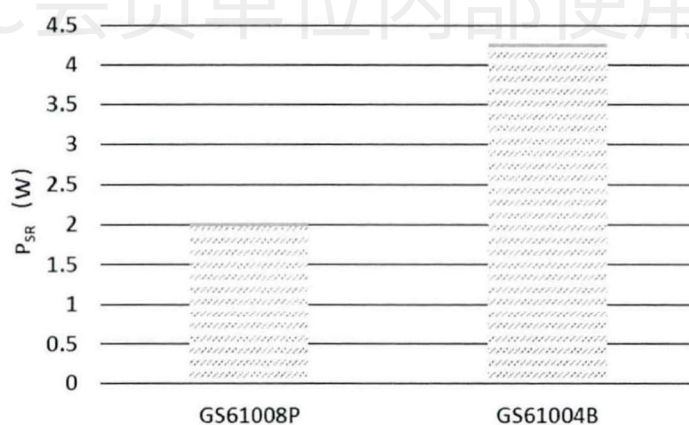


图 3-13 副边同步整流管 SR 损耗图

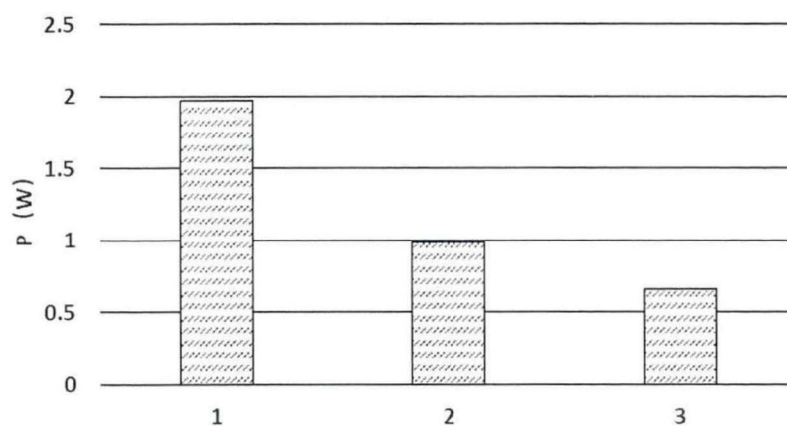


图 3-14 同步整流管个数对损耗影响图

3.4 驱动电路设计

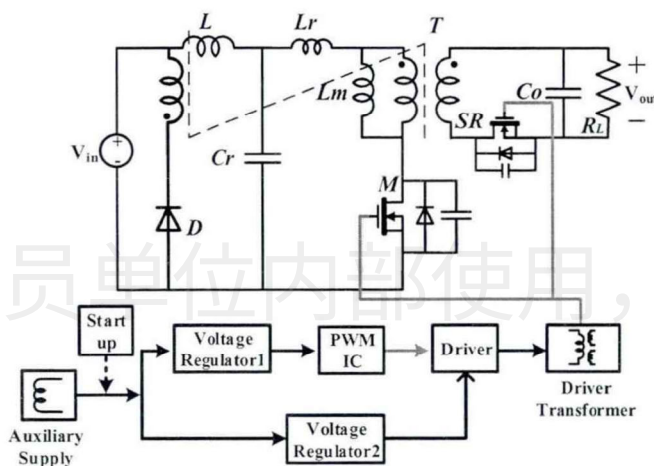


图 3-15 驱动电路及辅助供电电路框图

图 3-15 为本文提出的变压器原边箝位的单管正激谐振电路驱动及辅助供电框图。拓扑中功率开关管包含变压器原边主开关管 M 以及变压器副边同步整流管 SR , 它们的导通、关断时序相同。由于主开关管 M 以及同步整流管 SR 的源级不共地, 对于如上情况的传统驱动方式为采用两个单通道输出驱动芯片分别对主开关管 M 以及同步整流管 SR 进行驱动。由于变换器工作于航天条件下, 因此驱动芯片需采用拥有抗辐照特性的航天级驱动芯片。航天级驱动芯片成本远高于普通驱动芯片, 因此本文采用如图 3-16 所示驱动电路图, 采用一个驱动芯片与驱动变压器配合的驱动方式, 大大解决了变换器的设计成本。

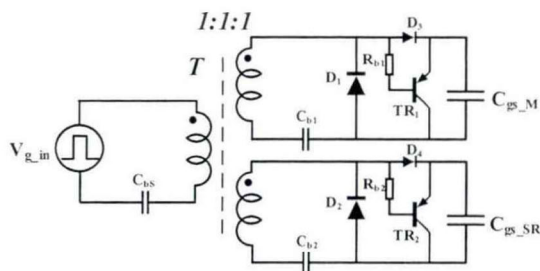


图 3-16 驱动电路图

图 3-16 为驱动电路电路图。图 3-16 中， V_{g_in} 为单通道输出驱动芯片输出，图中使用方波源进行等效。电容 C_{bs} 、 C_{b1} 、 C_{b2} 分别为驱动变压器原、副边隔直电容； D_1 、 D_2 为 2 个肖特基二极管； D_3 、 D_4 为 2 个肖特基二极管，用以构成门极电容的充电回路； TR_1 、 TR_2 为两个 PNP 二极管，用以构成门极电容的放电回路。电容 C_{gs_M} 、电容 C_{gs_SR} 分别为主开关管 M 以及同步整流管 SR 的门极等效电容。现通过电容 C_{gs_M} 充放电过程对驱动电路的工作原理进行分析，当输入电压 V_{g_in} 为正时，二极管 D_1 断开，PNP 三极管 TR_1 基极电压小于发射极电压，三极管工作于截至区。驱动变压器次级绕组通过肖特基二极管 D_3 向门极电容 C_{gs_M} 充电。当输入电压 V_{g_in} 为零时，由于隔直电容 C_{b1} 的作用二极管 D_1 导通，二极管 D_3 关断，三极管 TR_1 开通，门极电容 C_{gs_M} 通过三极管 TR_1 放电，电容电压下降至 0V 后，三极管 TR_1 关断，门极电压稳定在 0V。

为节约样机成本，同样达到验证驱动电路工作原理的目的。驱动芯片选用传统单通道输出驱动芯片，目前主流驱动芯片拉电流与灌电流分别为 4A 与 8A，可以满足电路所需驱动能力，因此选择德州仪器公司型号为 UCC275128-Q1 产品作为驱动芯片。

由于变换器工作在开关频率为兆赫兹等级情况下，且根据 2.2.1 节分析可知主开关的最大占空比不会大于 50%，驱动芯片的输入信号采用高速电压模式脉宽调制器(PWM IC)产生，根据如上要求，选择德州仪器公司型号为 UCC35705 的产品作为驱动信号发生器。其产生驱动信号的最大频率为 4MHz，理论上可实现驱动信号 0%-100%全范围占空比的产生，可以满足样机设计要求。

3.5 辅助供电设计

根据驱动芯片 UCC275128-Q1 的数据手册结合 2.3.3 节主开关管 M 选择可知驱动芯片的供电电压为 7V，根据高速电压模式脉宽调制器 UCC35705 的数据手册可知，其供电电压为 13V。如直接将输入电压 V_{in} 作为辅助供电输入，输入电压为 100V 而需求电压为 13V

与 7V，因此需外加降压电路，增加变换器整体成本，降低变换器功率密度及效率。本文采用在主电路变压器中增加一个辅助绕组，将辅助绕组的输出作为辅助供电电源的输入，配合电压调节器对驱动芯片及高速电压模式脉宽调制器进行供电。由于变换器输入电压 V_{in} 范围为 70V-110V，为满足在全范围输入电压条件下为高速电压模式脉宽调制器供电，变压器原边绕组与辅助绕组的变比应为 7:2，因此辅助绕组的输出电压范围为 20V-31.4V。在电压调节器的设计中需将 20V-31.4V 转化为 13V 与 7V，增加了辅助供电电路的损耗，降低了整体功率变换器的效率。

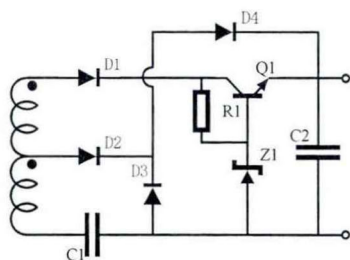


图 3-17 辅助供电电路

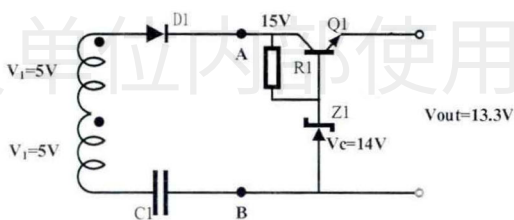
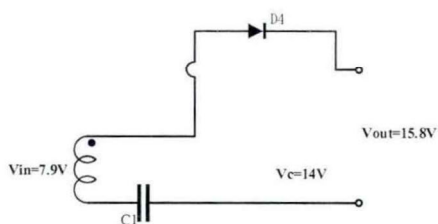
(a) 输入电压 $V_{in}=70V$ 时辅助供电电路图(b) 输入电压 $V_{in}=110V$ 时辅助供电电路图

图 3-18 不同输入电压下辅助供电电路图

本文采用如图 3-17 所示电路作为辅助供电电路，辅助绕组采用中心抽头结构，变压器原边绕组与辅助绕组的变比仍为 7:2。图中 D_1 、 D_2 、 D_3 、 D_4 为 Si 基二极管， C_1 为容值较大的输入电容， Q_1 为 NPN 三极管， Z_1 为稳压值为 14V 的稳压二极管， C_2 为容值较大的输出电容。当输入电压 V_{in} 为 70V 时，如图 3-18(a) 所示，根据变压器变比，每个辅助绕组

上电压 V_1 为 5V，根据分压关系，输入电容 C_1 上的电压为 5V，因此图中 A、B 两点间电压为 15V，由于稳压管稳压值为 14V，NPN 三极管 Q_1 开通，辅助供电电路输出 V_{out} 为稳压管 Z_1 稳压值与 NPN 三极管基极与发射极间导通压降之差，易得此时辅助供电电路输出电压 $V_{out}=13.3V$ ；当输入电压 V_{in} 为 110V 时，如图 3-18(b)所示，根据变压器变比，每个辅助绕组上电压为 7.9V，根据分压关系，输入电容 C_1 上的电压为 7.9V，二极管 D_4 开通，NPN 三极管 Q_1 关断，输出电压 $V_{out}=15.8V$ 。采用如上结构后，相比于前文所提，辅助供电电路的输出电压范围由 20V-31.4V 变为 13.3V-15.8V，极大减小的电压变化范围，使得电压调整器的设计变得简单，减小了辅助供电电路的损耗，提升了变换器整体的效率。

电压调整器采用如图 3-19 所示电路，Q 为 NPN 三极管，Z 为稳压管二极管，当 V_a 电压大于稳压管 Z 稳压值时，三极管 Q 开通，输出电压 V_b 等于稳压管稳压值与三极管基极与发射极间导通压降之差。可以通过此电路将辅助供电电路输出电压降为驱动芯片及高速电压模式脉宽调制器所需供电电压。

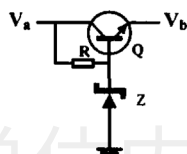


图 3-19 电压调整器电路

3.6 启动电路设计

通过上一节分析可知，驱动芯片的辅助供电由变压器辅助绕组提供，在提高变压器磁芯利用率，提升变换器功率密度的同时，带来了新的问题。当电路正常工作时，变压器辅助绕组才会输出辅助供电电压使驱动芯片正常工作，但电路正常工作又需要驱动芯片先正常工作。在变换器各部分元器件上存在由驱动芯片先正常工作到主电路正常工作再到辅助供电工作的工作时序。因此，此电路需外加启动电路来保证驱动芯片的优先工作。

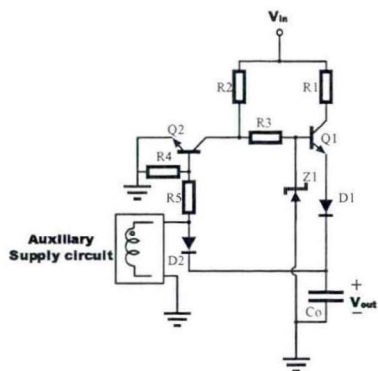
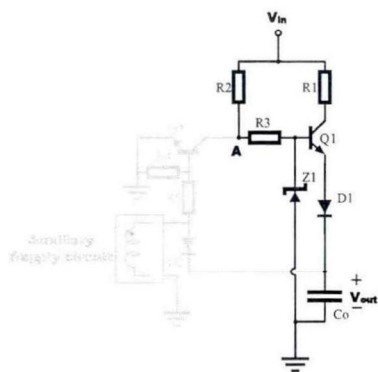
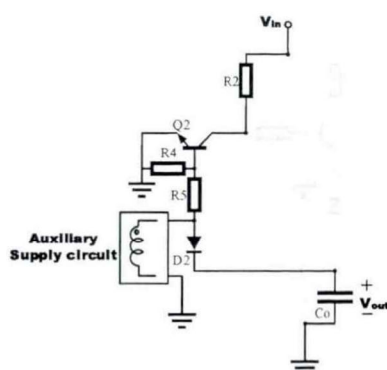


图 3-20 变换器启动电路电路图

图 3-20 为变换器使用的启动电路图，其中 Q_1 、 Q_2 为两个 NPN 型三极管， D_1 、 D_2 为两个 Si 基二极管， Z_1 为稳压二极管其稳压值略小于辅助供电电路输出电压的最小值， C_o 为容值较大的输出电容，方框中带有绕组的符号代表上一节中提到的辅助供电电路。现对启动电路的工作原理进行分析，当开启输入电源时，由于此时辅助供电电路没有工作，此时工作电路工作状态如图 3-21(a)所示，根据 NPN 型三极管特性， Q_1 开通， R_2 为阻值较大电阻，用于承受输入电源，二极管 D_1 正向导通，输入电压通过电阻 R_1 ，三极管 Q_1 ，二极管 D_1 向输出电容 C_o 充电，再通过电压调整器使驱动芯片工作，主电路开始正常工作，辅助供电电路开始工作。辅助供电电路工作后，工作电路工作状态如图 3-21(b)所示，三极管 Q_2 开通，图中 A 点电压即三极管 Q_1 基极电压下降至零，三极管 Q_1 关断，此时辅助供电电路通过二极管 D_2 向输出电容 C_o 充电，驱动芯片的供电方式完成由启动电路供电到辅助供电电路的转换。



(a) 辅助供电电路工作前启动电路电路图



(b)辅助供电电路工作后启动电路电路图

图 3-21 启动电路工作原理图

3.7 仿真验证

本文利用 Powersim 仿真软件来验证变压器原边箝位的单管正激谐振拓扑的工作原理, 参数如表 3-5 所示。仿真原理图如图 3-22 所示, 与拓扑的原理框图图 3-15 基本一致, 为了简化分析, 仿真中用电阻负载来代替实际负载, 下面将分模块具体说明。仿真步长设置为 10ns。

表 3-5 原边箝位的单管正激谐振拓扑仿真电路基本参数

电路参数	符号	参数值
输入电压	V_{in}	100Vdc
负载电阻	R_o	2.04 Ω
输出功率	P_o	100W
变压器匝数比(P 原边绕组, C 箝位绕组, S 副边绕组)	P:C:S	7:7:1
励磁电感	L_m	20 μ H
输入电感	L_{in}	10 μ H
谐振电感	L_r	50nH
谐振电容	C_r	188nF
等效电容	C_e	300pF
开关频率	f	1.08MHz
占空比	D	0.34

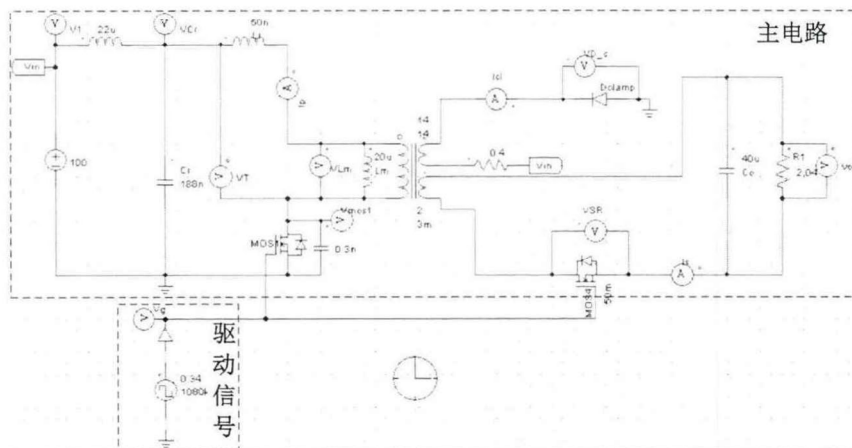


图 3-22 变压器原边箝位的单管正激谐振拓扑仿真原理图

3.7.1 仿真电路说明

根据图 3-22 所示，输入侧串联 22uH 电感为输入电感，变压器原边串联 50nH 电感作为变压器漏感，在电路工作中作为谐振感。变压器两端并联 20uH 电感作为变压器励磁电感。原边开关管 M 上并联 300pF 电容，用于等效原边开关管 M、副边 SR、箝位二极管结电容并联等效电容。根据输出电压及总功率，使用 2.04Ω 电阻等效负载。因此，主电路可以模拟出电路工作与满载时电路正常工作时的工作情况。

3.7.2 仿真结果

图 3-23 给出了变压器原边箝位的单管正激谐振拓扑仿真波形图(100V 输入 100W/7A 输出)，图中从上之下依次为驱动电压 V_g 波形、原边电流 i_p 及励磁电流 i_{Lr} 波形，主开关管两端电压 V_{ds} 波形，及输出电压 V_o 波形。

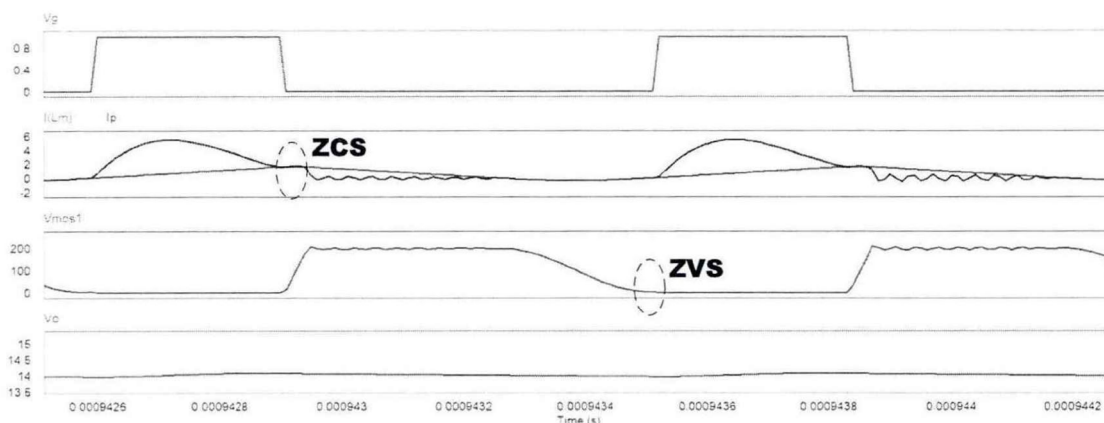


图 3-23 变压器原边箝位的单管正激谐振拓扑仿真波形图

通过图 3-23 可以看出，在开关管 M 关断时，原边电流值等于励磁电流值，可以看做时零电流关断(ZCS)。在主开关管 M 开通前，主开关管 M 两端电压已下降至零可以实现

零电压开通(ZVS)。电路满足软开关工作特性。通过输出电压为 14.1V 可知电路满足 DCX 输出特性。仿真实验与理论分析一致，验证理论分析的正确。

3.8 实验验证

根据前文分析，实验搭建了 1MHz，70-110V(额定 100V)输入电压，输出电压 14.2V，输出电流 7A 的样机来验证压器原边箝位的单管正激谐振拓扑仿工作情况。

表 3-6 详细列出了样机的关键参数。试验样机图如图 3-24 所示，该样机功率密度为 W/in³。

表 3-6 试验样机详细参数

元器件	型号	元器件	型号
原边开关管 M	GS66516T	副边 SR	GS61008P
输入电感 Lin	XAL4030-472ME	谐振电容 Cr	C3225C0G2J333
箝位二极管 D	C3D10065E	变压器磁芯	EC12/DMR 51W

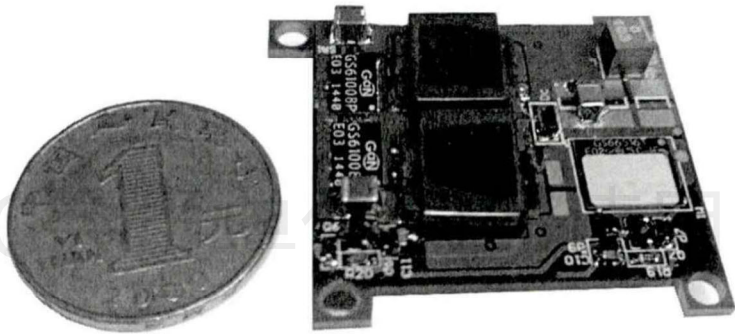


图 3-24 实验样机图

3.8.1 主电路工作验证

图 3-25 为样机在 110V 输入电压下的实验波形，其中， V_g 为主开关管 M 与同步整流管 SR 的驱动电压， i_{Lr} 为原边电流， v_{ds} 为主开关管 M 两端电压。通过满载实验 3-25(a)，与半载实验 3-25(b)，可以看出电路均可以实现准零电流关断(quasi-ZCS)与准零电压开通(quasi-ZVS)。图 3-26、图 3-27 分拨为输入电压为 100V、70V 时的实验波形，同样证明的电路的准软开关特性。

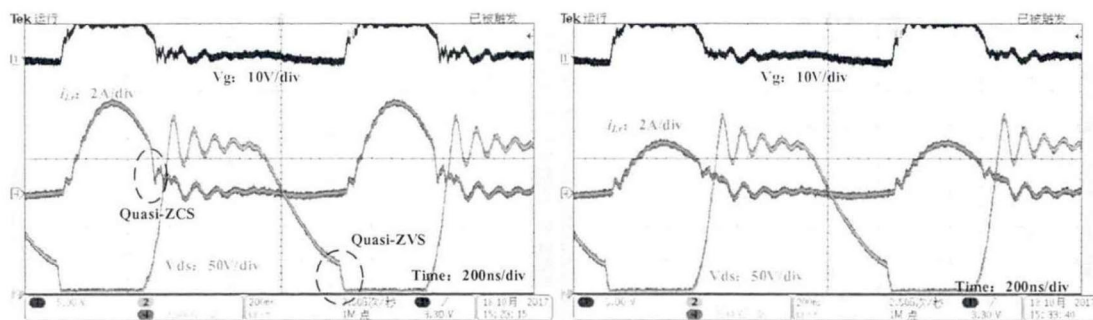
(a) 满载($I_o=7A$)实验波形(b) 半载($I_o=3.5A$)实验波形

图 3-25 110V 输入电压的实验波形

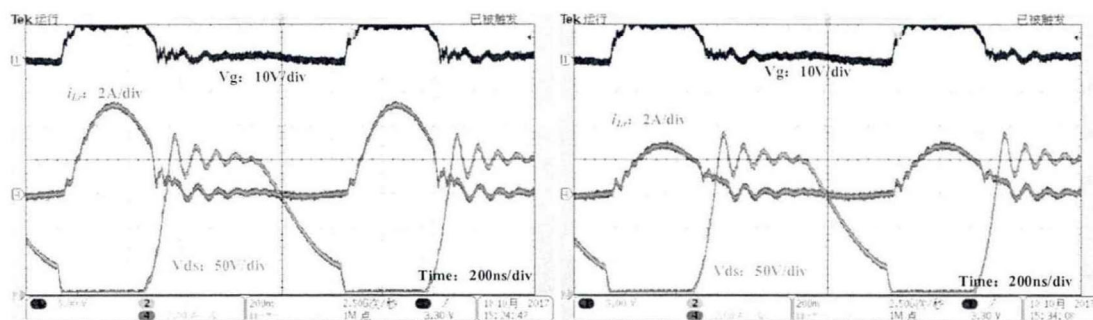
(a) 满载($I_o=7A$)实验波形(b) 半载($I_o=3.5A$)实验波形

图 3-26 100V 输入电压的实验波形

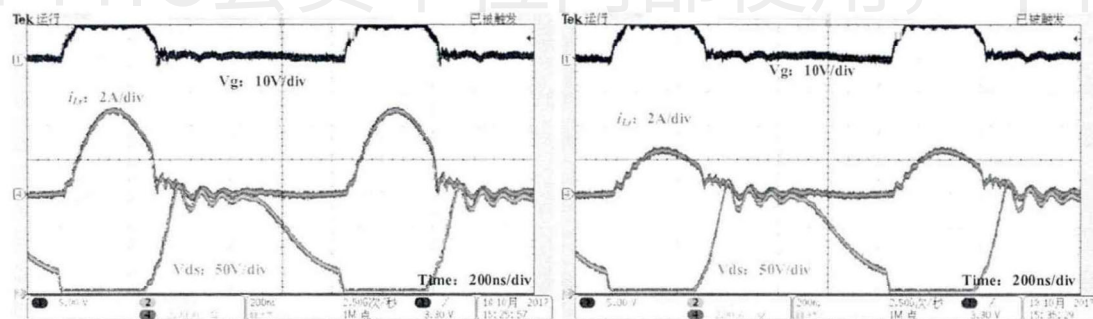
(a) 满载($I_o=7A$)实验波形(b) 半载($I_o=3.5A$)实验波形

图 3-26 70V 输入电压的实验波形

图 3-27 为不同输入电压在全负载范围内的输出电压图，横坐标为负载电流值，纵坐标为输出电压值。通过图 3-27 可知，变换器可以在全电压范围全负载范围内实现 DCX 输出特性。

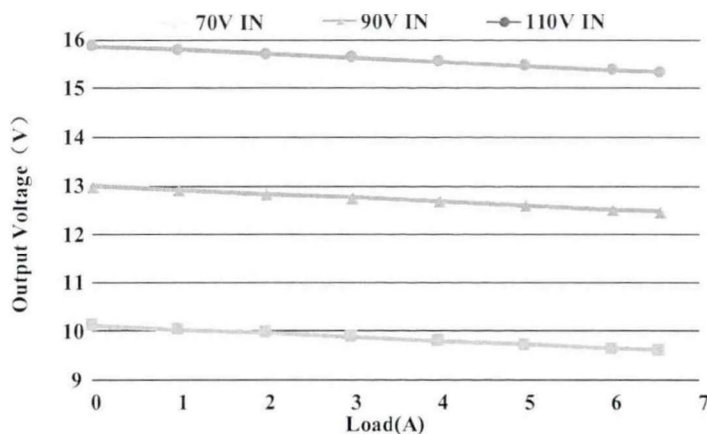


图 3-27 输出电压图

3.8.2 启动电路工作验证

通过 3.4 节分析可知电由于辅助供电来源于变压器绕组, 因此电路正常工作需要启动电路。图 3-28 为启动电路与辅助供电的电路图, 图中已标好所使用器件的型号。其中 V_{c1} 为启动电路及辅助绕组的输出电压, V_{z1} 为三极管 Q_1 的基极电压, V_{driver} 为驱动芯片的驱动信号输入电压, V_{gate} 为驱动芯片的输出电压。 V_{ds} 为原边主开关管 M 两端电压, 图 3-28 中并未标出, $V_{\text{auxiliary}}$ 为辅助绕组输出电压。

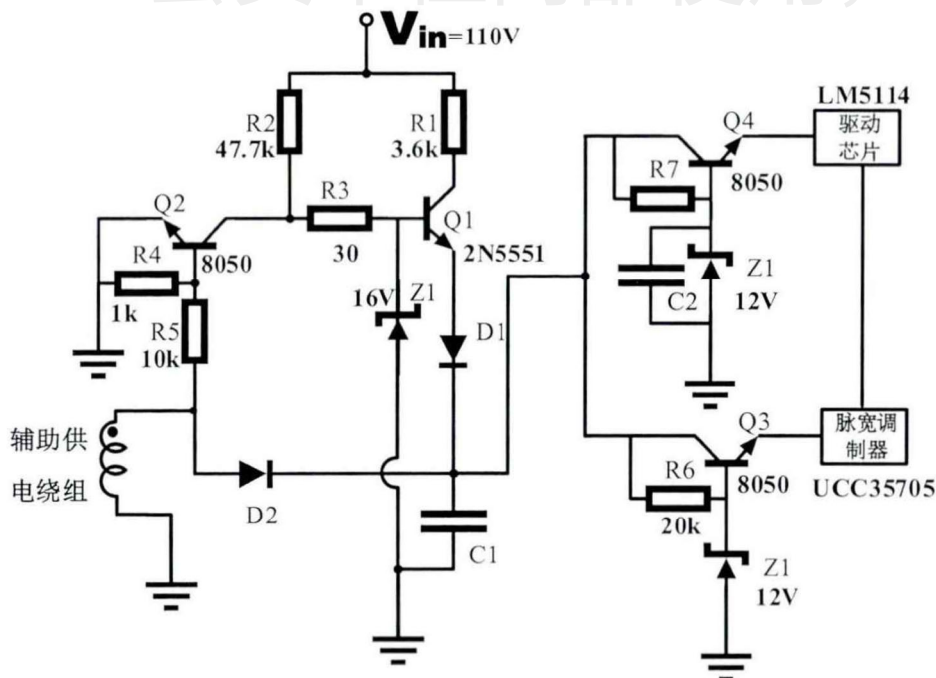
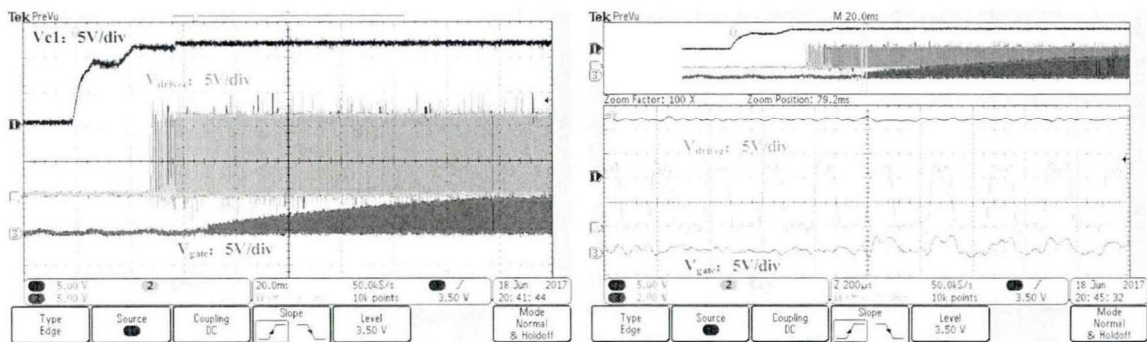
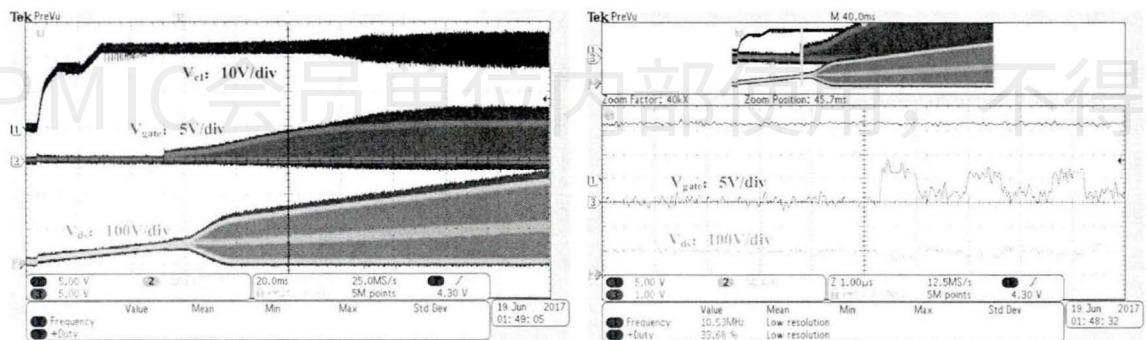


图 3-28 启动电路与辅助供电的电路图

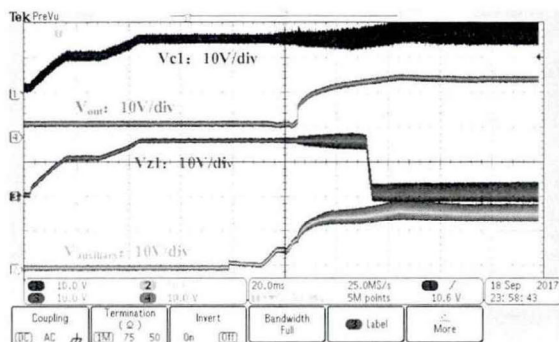
图 3-29 为启动电路波形图,通过图 3-29(a)可以看出在启动过程中由于电容 C2 的存在使得高频脉冲调制器 UCC35705 先开始工作及驱动芯片的信号输入先于驱动驱动芯片的供电,通过图 3-29(b)可以看出驱动芯片的输出电压逐渐变大符合开关管软启动的要求。图 3-29(c)、(d)可以看出主开关管两端电压 V_{ds} 电压逐渐变大,验证了软启动的设计。图 3-29(e)可以看出当电路正常工作后,通过 $V_{auxiliary}$ 电压开始上升看出辅助绕组开始为驱动电路供电,通过 V_{z1} 下降至零可以看出启动电路停止工作。



(a) 20ms/格时刻下 V_{c1} , V_{diver} , V_{gate} 波形 (b) 1us/格时刻下 V_{c1} , V_{diver} , V_{gate} 波形



(c) 20ms/格时刻下 V_{c1} , V_{gate} , V_{ds} 波形 (d) 1us/格时刻下 V_{c1} , V_{gate} , V_{ds} 波形



(e) 20ms/格时刻下 V_{c1} , V_{z1} , $V_{auxiliary}$ 波形

图 3-29 启动电路的实验波形

3.8.3 样机效率

图 3-30 为输入电压为 70V, 100V, 110V 时, 在负载电流为 1A-7A 范围内的效率曲线。由图可以看出在输入电压为 70V, 负载电流为 4A 时功率变换器效率最高, 为 94.83%。

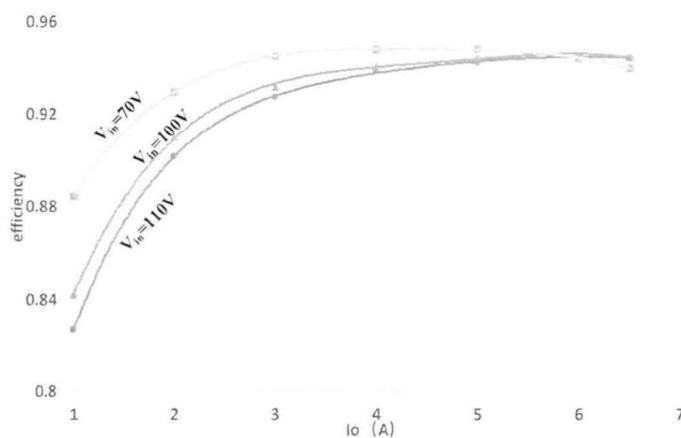


图 3-30 效率曲线

3.9 样机热点分析

图 3-31 为样机工作在开关频率为 1MHz、输入电压为 110V, 负载为满载(负载电流为 6.46A)的条件下的热成像图。通过图 3-31 可将看出副边同步整流管 SR 与变压器 T 温度相比其他器件温度较高, 可知这两部分损耗也较大, 因此对副边同步整流管 SR 与变压器 T 进行损耗分析。

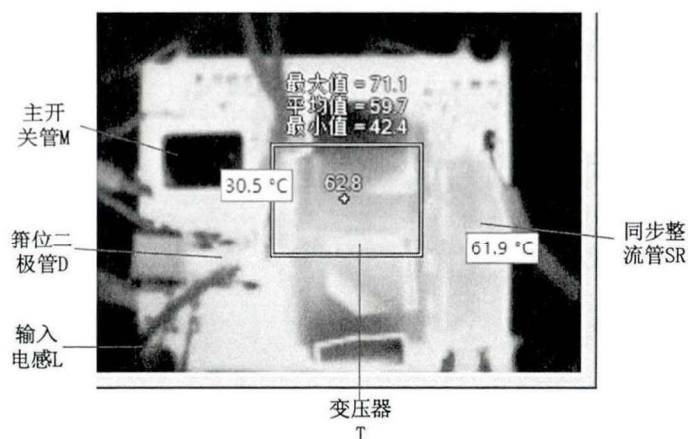


图 3-31 样机热成像图

3.9.1 同步整流管 SR 损耗分析

样机中同步整流管 SR 选用 GaN SYSTEM 公司型号为 GS61008P 的开关管, 由于样机温度由热成像仪测量, 数值较为准确, 因此可以利用热阻分析同步整流管 SR 的损耗。表 3-7 为开关管 GS61008P 的热阻。

表 3-7 GS61008P 热阻

参数	符号	数值	单位
结到壳热阻	$R_{\theta JC}$	0.55	摄氏度/瓦特
结到顶层热阻	$R_{\theta JT}$	7	摄氏度/瓦特
结到环境热阻	$R_{\theta JA}$	23	摄氏度/瓦特

跟据热阻定义可得公式(3-16)

$$\frac{T_J - T_T}{R_{\theta JT}} = P = \frac{T_J - T_A}{R_{\theta JA}} \quad (3-16)$$

其中, T_J 为 SR 结温, T_T 为 SR 表层温度, T_A 为环境温度, $R_{\theta JT}$ 为结到顶层热阻, $R_{\theta JA}$ 为结到环境热阻。

式(3-16)中 T_T 可根据图 3-31 读出为 61.9°C , T_A 可根据温度计读出为 25°C , $R_{\theta JT}$ 、 $R_{\theta JA}$ 可根据表 3-7 读出分别为 7°C/W 、 23°C/W 。因此可以算出 SR 损耗为 $\text{PSR}=2.31\text{W}$ 。

3.9.2 变压器 T 损耗分析

3.2 节中已详细介绍了变压器磁损与铜损的计算方法。根据式(3-16)-(3-18)可以算出变压器铜损 $P_{\text{copper}}=0.83\text{W}$ 。根据式(3-3)可以计算出变压器磁损 $P_{\text{mag}}=3.4\text{W}$, 因此可得变压器总损耗 $P_T=4.23\text{W}$ 。

3.10 本章小结

本章对变压器原边箝位的单管正激谐振拓扑进行了模态分析, 并对拓扑关键的参数的选取给出了具体设计方法。针对大型通信卫星的应用场合对高频变压器给出了具体设计方案, 并根据太空中辐射强的特点选取了开关管。从提升高率密度的角度设计了驱动电路、辅助供电电路, 并针对辅助供电电路特性设计了启动电路。通过仿真验证了理论分析, 并制作样机, 通过实验验证了拓扑的软开关特性及 DCX 特性。最后测量了样机的效率并对样机热点进行了损耗分析。

4 总结与展望

在工业、军事、航空航天等应用领域,对于 DC-DC 功率变换器的效率、功率密度的要求在不断地提高。相比于单级结构,两级结构在效率、功率密度上更具有优势。两级结构的第一级通常为不可调的隔离型母线变换器(DCX),第二级通常为具有可调能力的点负载变换器。目前,多种尺寸小效率高的不可调隔离性母线变换器都是基于全桥或半桥结构设计的,因此都具有 2 个或 2 个以上的开关管,这使得器件数量增多,增加了变换器成本,驱动复杂。因此本文选取单管谐振拓扑作为研究对象。

本文主要研究意义与工作内容可以概括为:

第一,提出了一种应用于小功率(150W 以下)的变压器原边箝位的单管正激谐振拓扑,相比于传统 LLC 拓扑,只采用一个开关管,极大的节约了成本。

第二,分析了该拓扑的工作模态,并给出了关键参数的设计过程。针对航天级应用给出了高频变压器的设计方案及开关管的选择方案。

第三,利用仿真软件验证了拓扑的工作原理,并针对 1MHz, 70-110V(额定 100V)输入电压,输出电压 14.2V 的应用设计了样机,验证了拓扑的软开关特性及 DCX 特性,并测量了样机效率。

本课依然存在一些问题值得进一步研究:

第一,在高频变压器的设计中选取了标准品作为磁芯,限制了高频变压器的设计,变压器损耗有进一步优化的空间,变换器整体效率可以进一步提升。

第二,由于绕组排布方式决定了漏感的大小,而漏感作为谐振电感在相同开关频率下成反比。文中样机设计中漏感过大导致谐振电容选择过小,使得开关管 ZVS 特性变差,增大了开通损耗。因此,在选定变压器后,在绕组排布上可以进一步优化,从而减小漏感,增大谐振电容,变换器整体效率可以进一步提升。

作者简历及在学期间所取得的科研成果

第一作者

"基于 GaN 器件的电流源输入型 ZVZCS 绕组箝位单管正激 DCX 变换器." (电力电子技术 2017.12).

第三作者

"A currentfeed single-switch forward resonant DC transformer with secondary diode clamping."(APEC2017).

仅限PMIC会员单位内部使用，不得外传

参考文献

- [1] R. R. Schmidt, C. Belady, A. Classen, and T. Davidson, "Evolution of data center environmental guidelines," ASHRAE Transactions, vol. 110, p. 559, 2004.
- [2] K. Kant, "Data center evolution," Computer Networks, vol. 53, pp. 2939-2965, 2009.
- [3] 中国 idc 圈. 全国数据中心将达 8 万 1 年耗电超过三峡大坝发电量[N/OL].
<http://news.idcquan.com/news/131592.shtml>.
- [4] R. Miftakhutdinov, "Power Distribution Architecture for Tele- and Data Communication System Based on New Generation Intermediate Bus Converter", Proceedings of the 30th International Telecommunications Energy Conference (INTELEC), San Diego, U.S., 2008.
- [5] L. Thorsell, "Will distributed on-board DC/DC converters become economically beneficial in telecom switching equipment?," INTELEC 1990 Conference Proceedings, pp. 63-69.
- [6] "A designers' guide to distributed power architectures using DC/DC power modules," Ericsson Components AB, 1996.
- [7] W. Tabisz, M. Jovanovic, F. Lee, "Present and future of distributed power systems," APEC 1992 Conference Proceedings, pp.11-18.
- [8] P. Lindman and L. Thorsell, "Applying distributed power modules in telecom systems", IEEE Trans. Power Electron., vol. 11, no. 2, pp. 365-373, March 1996.
- [9] B. Narveson, "How many isolated DC-DC's do you really need?," APEC 1996 Conference Proceedings, Volume 2, pp.692-695.
- [10] D. Morrison, "Distributed power moves to Intermediate Bus Voltage", Electronic Design, pp. 55-62, 16 September 2002.
- [11] R. White, "Emerging On-Board Power Architectures", APEC 2003 Conference Proceedings, Volume 2, pp.799-804.
- [12] F. M. Mills, "An Alternative Power Architecture for Next Generation Systems", IPEMC 2004 Conference Proceedings, pp.67-72.
- [13] J. Zhu and S. Dou, "Intermediate bus voltage optimization for high voltage input VRM", ICEPT 2006 Conference Proceedings, pp.1-4.
- [14] R. V. White, "Emerging on-board power architectures," in APEC'03.Eighteenth Annual IEEE. vol. 2, pp. 799 - 804.
- [15] S. Luo, "A review of distributed power systems part I: DC distributed power system," Aerospace and Electronic Systems Magazine, IEEE, vol.20, pp. 5-16, 2005.
- [16] D. Reusch and F. C. Lee, "High frequency isolated bus converter with gallium nitride transistors and integrated transformer," in Energy Conversion Congress and Exposition (ECCE), 2012 IEEE, Raleigh, NC, 2012, pp. 3895-3902.
- [17] Wei Qin ; Guixing Lan ; Xinke Wu. "A family of ZVSZCS resonant DCX with DC resonant capacitor", 2015

IEEE 2nd International Future Energy Electronics Conference (IFEEEC) .

[18] H. Chen and X. Wu, "LLC Resonant DC Transformer (DCX) with Parallel PWM Output Tight Regulation," in Energy Conversion Congress and Exposition (ECCE), 2014 IEEE, pp. 4742-4747.

[19] P. Vinciarelli, "Point of load sine amplitude converters and methods," U.S. Patent 7,145,786, Dec. 5 2006.

[20] Y. Ren, M. Xu, J. Sun, and F. C. Lee, "A family of high power density unregulated bus converters," Power Electronics, IEEE Transactions on, vol. 20, pp. 1045-1054, 2005-01-01 2005.

[21] W. Qin, B. Zhu, X. Zhang, and X. Wu, "A novel current-feed soft-switching two-switch forward resonant DC-DC Transformer (DCX)," in Electronics and Application Conference and Exposition (PEAC), 2014 International, pp. 126-130.

[22] P. L. Dowell, "Effects of eddy currents in transformer windings," Electrical Engineers, Proceedings of the Institution of, vol. 113, no. 8, pp. 1387-1394, Aug. 1966.

[23] X. Wu, H. Chen and Z. Qian, "1-MHz LLC Resonant DC Transformer (DCX) With Regulating Capability," in IEEE Transactions on Industrial Electronics, vol. 63, no. 5, pp. 2904-2912, May 2016.

仅限PMIC会员单位内部使用，不得外传