

分类号: TM46

单位代码: 10335

密 级: _____

学 号: 21710067

浙江大学

硕士学位论文



中文论文题目: 半桥 LLC 谐振变换器的共模噪声抑制
方法研究

英文论文题目: Suppressing Methods of Common-Mode
Noise in Half-Bridge LLC Resonant
Converter

申请人姓名: 韩阅

指导教师: 吴新科 教授

专业名称: 电气工程

研究方向: 电力电子与电力传动

所在学院: 电气工程学院

论文提交日期 2020 年 1 月 8 日

半桥 LLC 谐振变换器的共模噪声抑制方法研究



论文作者签名: 韩阅

指导教师签名: 吴新科

论文评阅人 1: 匿名评审

评阅人 2: 匿名评审

评阅人 3: 匿名评审

评阅人 4: _____

评阅人 5: _____

答辩委员会主席: 谢小高 研究员

委员 1: 张军明 教授

委员 2: 吴新科 教授

委员 3: 陈敏 副教授

委员 4: 邵帅 副教授

委员 5: 郭清 副教授

答辩日期: 2020. 3. 11

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：韩阅 签字日期：2020年3月11日

仅限PMIC会员单位内部使用，不得外传

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名：韩阅 导师签名：吴宇科

签字日期：2020年3月11日

签字日期：2020年3月11日

致谢

转眼间三年的研究生时光已接近尾声，心中虽饱含对未来的期待，但却对学生生涯实在不舍。非常荣幸能在浙里求学，总算是不负努力圆了年少时的梦想。当然也非常感谢这三年的种种经历，给我历练，让我成长。

首先最要感谢的是我的导师吴新科教授，感谢您在科研上对我的指导和帮助，在做事方法上对我的点拨和启发。您严谨的科研态度和缜密的逻辑思维，让本不擅长思考的我受益匪浅；您化繁为简和举一反三的能力，也让我渐渐有所感悟。您作为导师，不仅自己勇于突破舒适区，给我们树立榜样；而且对学生因材施教，对我们理解和关照良多。感谢您多次为我提供宝贵的学习交流机会，不仅拓宽了我的视野，还锻炼了我做学术报告的能力。您牺牲了很多陪伴家人的时间，将心血倾注在我们身上，真的非常幸运能做您的学生，您教授的点点滴滴都将是陪伴我一生的财富。祝您事业一帆风顺，也希望实验室在您的带领下越来越好。

感谢董伯藩教授给予我的指导和帮助。每次向您请教问题，您总是能从本质上给予解答，让我茅塞顿开。您深厚的专业积累、严谨负责的态度和对教育事业的奉献都让我十分敬佩。祝您身体健康，幸福长寿。

感谢实验室周大姐对我的关心照顾，您作为实验室的大管家为我们提供了良好的后勤保障，是您的辛苦付出让我们可以专心科研，没有后顾之忧；也是您的贴心关照，让我感受到家人般的温暖。祝您身体健康，阖家幸福。感谢葛老师在实验测试时给予的耐心指导与帮助。

感谢温暖的实验室大家庭，是你们让我在浙大有了归属感。感谢师兄秦伟、杨金旭、施鸿波、张思亮、董泽政、刘天骥、张乐、周宗杰、赵臣凯、邱凯对我的帮助，是你们带我走入电力电子的大门，是你们无数次的耐心指点才有了我今天的成果，也是你们的支持与鼓励给我力量，让我能从挫折中爬起，让我始终坚强。感谢同窗吴嘉文、虞乃鹏、张博诚、康培林，回忆起那段一起上课、互帮互助的时光仍感到非常开心。感谢师弟齐雨、范高、李光灿、田霖、陈子健、李力超、孙家红，同你们一起讨论让我收获颇丰，和你们一起玩耍令我放松舒畅。

感谢室友闫园、侯佳萱、蒋轶澄、何敏元、李琳娟，与你们朝夕相处让我倍感温暖，是你们教会我包容和理解，也是你们让我在疲惫时卸下压力。非常开心能与这么优秀的你们成为室友，祝你们前程似锦，祝我们友谊长存。

基金资助

本论文研究工作受国家自然科学基金（51877191），国家重点研发计划项目（2017YFB0402804）和浙江省杰出青年基金（LR18070001）资助。

This work was supported by National Natural Science Foundation of China under Grant (51877191), the National Key Research and Development Program of China (2017YFB0402804) and Zhejiang Natural Science Outstanding Young Scholar Foundation (LR18070001).

仅限PMIC会员单位内部使用，不得外传

摘要

随着信息技术的蓬勃发展,由电网供电的 AC/DC 电源被广泛应用于通信、服务器和数据中心等领域,其通常由 PFC 变换器、隔离 DC/DC 变换器和 EMI 滤波器三个部分组成,其中大部分 DC/DC 变换器都采用 LLC 谐振拓扑。虽然 LLC 谐振拓扑能够实现原边开关管的零电压开通和副边整流管的零电流关断,具有良好的软开关特性,但是由于变压器的层间电容会传递严重的共模噪声,导致 EMI 滤波器的体积占比仍在五分之一左右。为提高整机的功率密度,减小 EMI 滤波器的体积,需要减小 LLC 谐振变换器的共模噪声,为此本文进行了以下研究。

首先,针对采用盘式利兹线和 PCB 绕组混叠式变压器的半桥 LLC 谐振变换器,本文从变压器优化设计的角度对共模噪声传导路径进行了研究,并尝试了不同的抑制方法。首先建立了 LLC 谐振变换器的共模等效模型,通过分析绕组上 dv/dt 分布,设计了一种共模噪声最小的绕组排布方式。在此基础上,本文提出了一种改进式屏蔽法以抑制原副边绕组间的共模噪声。此外,本文还采用了外加屏蔽罩和插入屏蔽层的方法以抑制绕组与磁芯间的共模噪声。最后设计了一台样机对上述不同方法进行了实验验证。

为了进一步提高功率密度,变换器频率通常被推高至兆赫兹并采用 PCB 绕组变压器。但是,PCB 平面变压器由于层间电容更大,其共模噪声也更严重,不仅会导致变换器无法正常工作,甚至会干扰损毁周围仪器设备。因此兆赫兹 LLC 谐振变换器的共模噪声问题也亟需解决。

针对采用全 PCB 绕组平面变压器的兆赫兹半桥 LLC 谐振变换器,由于原副边绕组通常完全交错以减小涡流损耗,此时采用屏蔽绕组会导致变压器结构复杂并大幅降低 PCB 利用率,因此本文从拓扑优化设计和控制策略优化设计的角度对共模噪声进行了抑制。首先本文通过傅里叶分解得到了影响共模噪声的关键因素是绕组上的最大电压变化量。在此基础上,文中提出了一种静点构造法,将原边拆分为多个半桥拓扑并串联以减小每个半桥拓扑中绕组上的最大电压变化量。此外,对采用静点构造法搭建的输入串联输出并联的 LLC 谐振变换器,本文采用了多种交错并联优化控制策略进一步抑制了变换器的共模噪声。最后设计了一台样机进行了实验验证。

关键词: LLC 谐振变换器, 共模噪声, 屏蔽, 兆赫兹, 静点构造法, 交错并联

Abstract

With the rapid development of information technology, the off-line AC/DC power supply is widely adopted in territories such as communication, computer server and data center power architecture. The off-line AC/DC power supply usually consists of three parts: the PFC converter, the isolated DC/DC converter and the EMI filter, in which most of the DC/DC converters are using LLC resonant topology. Although LLC resonant topology has good soft-switching characteristic and can achieve zero-voltage-switching (ZVS) for the primary switching devices and achieve zero-current-switching (ZCS) for the secondary switching devices, the large inter-winding capacitance in the transformer conducts severe common-mode (CM) noise and the EMI filter still occupies about one fifth of the total volume. In order to improve the power density of the power supply and reduce the volume of EMI filter, it is significant to reduce the CM noise in LLC resonant converter.

First, for the half-bridge LLC resonant converter using hybrid transformer structure and constructing with spiral litz-wire winding and PCB winding, this dissertation focus on optimizing the transformer structure to reduce the CM noise, and several suppressing methods are tried. First, the CM equivalent model of the LLC resonant converter is built to analyze the dv/dt distribution along the winding, and the transformer windings are rearranged following the principle to achieve the smallest CM noise. Taking advantage of such a good winding arrangement, an improved shielding method is proposed to reduce the CM noise which conducts between the primary and secondary winding. Furthermore, wrapping the transformer with a shielding case and inserting a shielding layer between the windings and the core are adopted to reduce the CM noise conducting between the winding and the core. Finally, an experimental prototype is built to verify the CM noise reduction effect.

In order to improve the power density, the switching frequency of the converter is usually pushed to MHz and the transformer is using printed circuit board (PCB) as windings. But the inter-winding capacitance is larger in the planar PCB transformer, and the CM noise is more severe, which not only drives the converter operating in the

wrong condition, but also interfaces even damages the equipment around. In conclusion, it is also urgent to solve the large CM noise in MHz LLC resonant converter.

For the MHz half-bridge LLC resonant converter using planar transformer and constructing with all PCB windings, the primary winding and secondary winding are usually fully interleaved to reduce the loss caused by the eddy current, so inserting shielding layers is not suitable anymore because it makes the transformer structure more complex and reduces the PCB utilization. So the dissertation reduces the CM noise by optimizing the topology and the control strategy. First, the Fourier Transform is applied to locate the key factor which influences the CM noise, and the result is that the Δv on the winding determines the CM noise. On this basis, a static point construction method is proposed to reduce the CM noise. In this method, the primary side is separated into several half-bridge topologies, so the Δv on the winding can be reduced. Besides, a series inputs and parallel outputs (ISOP) LLC resonant converter is built using the static point construction method, and several optimizing interleaving control strategies are adopted to achieve the cancellation effect and further reduce the CM noise. Finally, an experimental prototype is built to verify the CM noise reduction effect using the optimized ISOP topology and interleaving control strategies.

Key words: LLC resonant converter, Common-mode noise, Shielding, MHz frequency, Static point construction method, Interleaving

插图清单

图 1.1 一个标准的由电网供电的 AC/DC 电源	1
图 1.2 PFC 中的共模噪声源及传导路径	2
图 1.3 近年来全球及 Google 数据中心平均 PUE	3
图 1.4 数据中心传统交流供电架构	3
图 1.5 数据中心 380V 高压直流母线供电架构	4
图 1.6 阻抗平衡的 Boost 变换器	5
图 1.7 阻抗平衡的 Boost 变换器的共模等效模型	6
图 1.8 采用阻抗平衡法的半桥 LLC 谐振变换器	6
图 1.9 外加变压器辅助绕组的构造抵消变压器法	7
图 1.10 优化变压器绕组排布方式的构造抵消变压器法	8
图 1.11 变压器原副边绕组的屏蔽法	9
图 1.12 变压器原副边绕组的改进屏蔽法	10
图 1.13 LLC 谐振变换器共模噪声抑制方法总结	10
图 2.1 半桥 LLC 谐振变换器原理图	12
图 2.2 半桥 LLC 谐振变换器中各噪声点的关键波形	12
图 2.3 原边绕组两端点噪声的基波时域波形	13
图 2.4 谐振电容的电压纹波对共模噪声的影响	14
图 2.5 半桥 LLC 谐振变换器的共模等效电路	15
图 2.6 简化的半桥 LLC 谐振变换器共模等效电路	15
图 2.7 盘式利兹线绕组和 PCB 绕组交错的混叠式变压器示意图	16
图 2.8 半桥 LLC 谐振变换器混叠式变压器截面图	16
图 2.9 带有 dv/dt 分布的绕组示意图	17
图 2.10 副边绕组 S_B-S_{C1} 与原边绕组相邻的排布情况	17
图 2.11 副边绕组 S_B-S_{A1} 与原边绕组相邻时绕组上 dv/dt 分布	18
图 2.12 采用改进式屏蔽法的变压器截面图	19
图 2.13 采用改进式屏蔽法的绕组模型及 dv/dt 分布	20
图 2.14 绕组与磁芯间的共模噪声传导路径	20
图 2.15 外加屏蔽罩的变压器	21
图 2.16 内加屏蔽层的变压器	21
图 2.17 半桥 LLC 谐振变换器实验样机原理图	22
图 2.18 半桥 LLC 谐振变换器实验样机实物图	22
图 2.19 未采用及采用改进屏蔽法的原理图对比	23
图 2.20 未采用共模噪声抑制方法时 Y 电容上电流波形	23
图 2.21 采用改进屏蔽法时 Y 电容上电流波形	24
图 2.22 采用改进屏蔽法并优化气隙位置后 Y 电容上电流波形	24
图 2.23 采用改进屏蔽法并优化气隙位置后外加屏蔽罩的 Y 电容上电流	24
图 2.24 采用改进屏蔽法并优化气隙位置后内加屏蔽层的 Y 电容上电流	25
图 2.25 共模噪声频谱测试的仪器设备	25
图 2.26 未采用和采用改进屏蔽法的共模噪声频谱对比	26
图 2.27 未采用和采用改进屏蔽法的插入损耗曲线对比	26
图 3.1 不同开关频率的 LLC 谐振变换器所需滤波器的插入损耗曲线	28

图 3.2 每个独立变压器的结构示意图	29
图 3.3 两匝相邻原副边绕组的模型及绕组上 dv/dt 分布	30
图 3.4 两匝相邻原副边绕组的简化物理模型	30
图 3.5 兆赫兹 LLC 谐振变换器原边绕组原理图及原边绕组上 dv/dt 分布	31
图 3.6 兆赫兹半桥 LLC 谐振变换器原理图	31
图 3.7 基于静点构造法的 ISOP LLC 谐振变换器原理图	33
图 3.8 ISOP LLC 谐振变换器原边绕组原理图及原边绕组上 dv/dt 分布	34
图 3.9 采用同相控制和单元内交错并联控制的原理图对比	35
图 3.10 采用电路单元间交错并联控制的原理图	36
图 3.11 兆赫兹 LLC 谐振变换器实验样机原理图	38
图 3.12 兆赫兹 LLC 谐振变换器实验样机实物图	39
图 3.13 两个高压器件构成的半桥 LLC 谐振变换器的关键波形	39
图 3.14 低压器件串联而成的 ISOP LLC 谐振变换器的关键波形	40
图 3.15 未采用和采用静点构造法的 LLC 谐振变换器共模噪声频谱图	40
图 3.16 采用电路单元内交错并联控制的关键波形	41
图 3.17 采用电路单元内交错并联控制的共模噪声频谱图	42
图 3.18 采用电路单元间交错并联控制的关键波形	42
图 3.19 采用电路单元间交错并联控制的共模噪声频谱图	43
图 3.20 采用基于交错并联的综合控制策略的关键波形	44
图 3.21 采用基于交错并联的综合控制策略的共模噪声频谱图	44
图 3.22 采用基于交错并联综合控制策略的插入损耗曲线	45

仅限PMIC会员单位内部使用，不得外传

附表清单

表 2.1 半桥 LLC 谐振变换器实验样机的关键参数.....	22
表 3.1 兆赫兹 LLC 谐振变换器实验样机的关键参数.....	38

仅限PMIC会员单位内部使用，不得外传

目次

致谢.....	I
基金资助.....	II
摘要.....	III
Abstract.....	IV
插图清单.....	VI
附表清单.....	VIII
目次.....	IX
1 绪论	1
1.1 论文研究背景.....	1
1.2 LLC 谐振变换器共模噪声抑制方法研究现状	5
1.2.1 阻抗平衡法.....	5
1.2.2 噪声抵消法.....	7
1.2.3 屏蔽法.....	9
1.3 本文主要研究内容.....	10
2 半桥 LLC 谐振变换器的共模噪声优化设计	12
2.1 半桥 LLC 谐振变换器的共模噪声模型	12
2.1.1 共模噪声源.....	12
2.1.2 共模噪声传导路径.....	15
2.2 变压器绕组设计.....	16
2.3 共模噪声的屏蔽方法.....	18
2.3.1 绕组间共模噪声屏蔽方法.....	18
2.3.2 绕组与磁元件间共模噪声屏蔽方法.....	20
2.4 实验验证.....	22
2.5 本章小结.....	26
3 兆赫兹半桥 LLC 谐振变换器的共模噪声抑制方法	28
3.1 兆赫兹半桥 LLC 谐振变换器的共模噪声模型	28
3.1.1 共模电流计算.....	29
3.1.2 共模噪声的决定因素.....	32

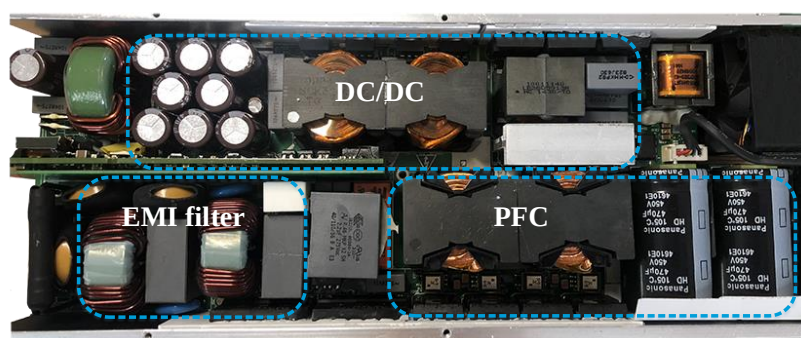
3.2 基于拓扑优化的共模噪声抑制方法.....	32
3.2.1 静点构造法.....	32
3.2.2 基于静点构造法的 ISOP LLC 谐振变换器	33
3.3 基于控制策略优化的共模噪声抑制方法.....	34
3.3.1 电路单元内交错并联控制策略.....	34
3.3.2 电路单元间交错并联控制策略.....	35
3.3.3 基于交错并联的综合控制策略.....	37
3.4 实验验证.....	37
3.5 本章小结.....	45
4 总结与展望	46
4.1 全文工作总结.....	46
4.2 研究工作展望.....	47
参考文献.....	48
攻读硕士学位期间取得的研究成果.....	52

仅限PMIC会员单位内部使用，不得外传

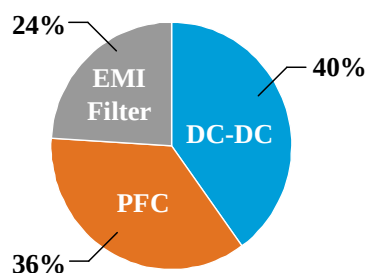
1 绪论

1.1 论文研究背景

随着信息技术行业的蓬勃发展,由电网供电的 AC/DC 电源(off-line AC/DC power supply)在平板电视、通信基站、计算机服务器和数据中心等领域得到了越来越广泛的应用,因此由电网供电的 AC/DC 电源其市场需求和市场规模都越来越大^[1]。通常来讲,由电网供电的 AC/DC 电源由三部分组成,分别是 EMI 滤波器(electromagnetic interference filter, EMI Filter)、功率因数校正电路(power factor correction, PFC)和隔离 DC/DC 变换器。一个标准的由电网供电的电源如图 1.1 (a)所示,各个部分的体积占比如图 1.1 (b)所示,其中 EMI 滤波器体积占到整机的五分之一左右。为了尽可能减小电源的体积以适应高功率密度的需求,一方面要从优化隔离 DC/DC 变换器入手,通过提高开关频率的方式减小电源的体积;另一方面要从减小电源的噪声入手,通过抑制电源中的差共模噪声来减小 EMI 滤波器的体积。目前针对隔离 DC/DC 变换器的优化设计已非常丰富^{[2]-[6]},但是对变换器中噪声抑制方法的研究还很不完善。因此本文主要从抑制变换器噪声的角度入手,减小 EMI 滤波器体积,从而提高变换器的功率密度。



(a) 由电网供电的 AC/DC 电源实物图



(b) 由电网供电的 AC/DC 电源中各部分体积占比

图 1.1 一个标准的由电网供电的 AC/DC 电源

电源中的 EMI 噪声分为差模噪声 (differential-mode noise, DM noise) 和共模噪声 (common-mode noise, CM noise) 两种, 它们分别是由电路中较大的电流变化 di/dt 和较大的电压变化 dv/dt 导致。在由电网供电的 AC/DC 电源中, 差模噪声主要产生于 PFC 部分, 而这部分噪声可以通过交错并联的方式得到抑制, 因为输入电流纹波可以得到有效减小^[7]; 但共模噪声问题相对比较复杂, PFC 部分和 DC/DC 部分都会产生共模噪声。如图 1.2 所示, PFC 部分的共模噪声是由开关管的开关动作产生的较大 dv/dt 引起的, 并通过开关管和大地间的寄生电容 (parasitic capacitance) C_{DG} 传导到线路阻抗稳定网络 (line impedance stabilization network, LISN) 中。通常来讲, PFC 部分的开关管漏极和大地之间的寄生电容一般是几十 pF, 而隔离 DC/DC 部分由于存在体积庞大的变压器, 其中层间电容约为几百甚至上千 pF, 因此 PFC 部分产生的共模噪声相比于隔离 DC/DC 而言通常可以被忽略^{[8]-[9]}。此外, PFC 部分产生的共模噪声可以通过交错并联和阻抗平衡等方式得以有效解决^{[10]-[11]}, 因此本文主要解决隔离 DC/DC 变换器中的共模噪声问题。

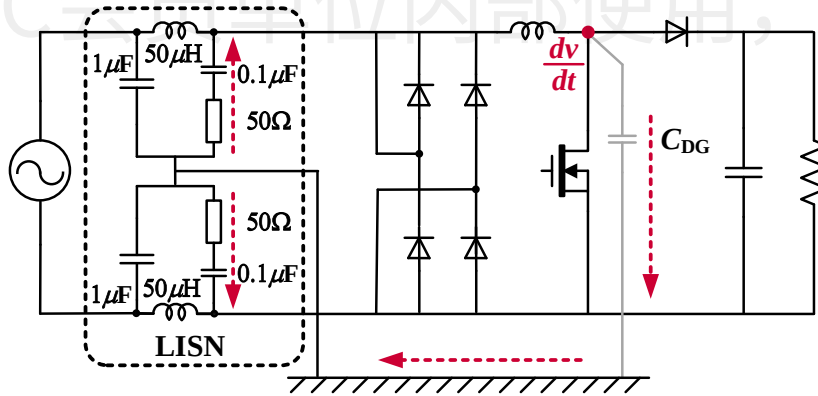


图 1.2 PFC 中的共模噪声源及传导路径

在所有工业用的电源中, 工业界对数据中心 (internet data center, IDC) 服务器电源的性能和指标要求最为严格, 因为在大数据和云计算快速发展的时代背景下, 数据中心的耗电量越来越大^{[12]-[13]}。据统计, 2016 年全球数据中心的耗电量近 416 兆瓦, 相当于英国全国总耗电量的 40%, 如此大的耗电量每四年还会翻一倍^[14]。衡量数据中心能效指标的是电能使用效率 (power usage effectiveness, PUE), 该值是数据中心总电耗和 IT 设备总电耗的比值, 该比值越小, 说明数据中心的

电能使用效率越高。根据数据中心权威认证机构 Uptime Institute 发布的报告^[15]，并综合先进数据中心领导者 Google 发布的官方数据^[16]，绘制了近年来全球数据中心的平均 PUE 和 Google 数据中心的 PUE 逐年变换趋势，如图 1.3 所示。从图中可以看出，全球数据中心的 PUE 是逐年下降的，呈现出效率不断提高的态势。但是 Google 等先进数据中心的 PUE 仅为 1.1 左右，全球数据中心的 PUE 指标与其相比仍有较大差距，因此提高数据中心整体效率以及数据中心服务器电源效率是未来的发展需求和趋势。

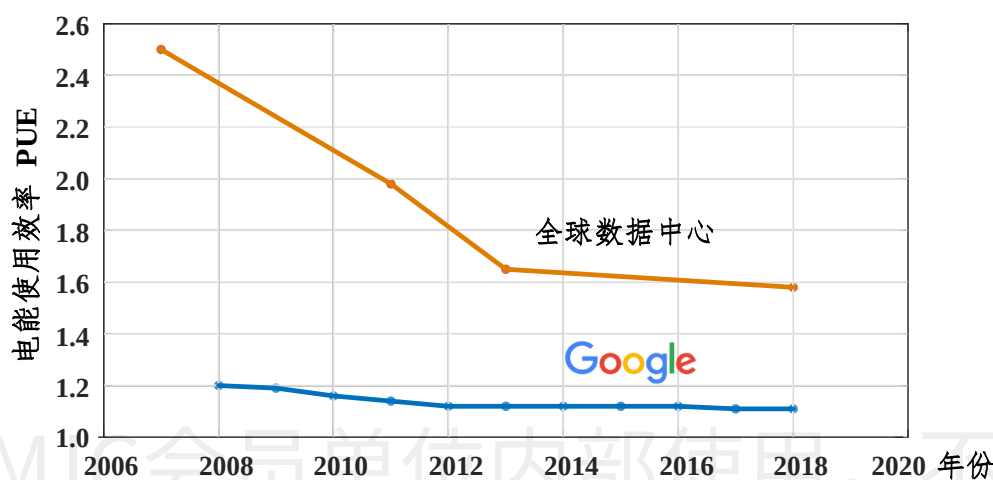


图 1.3 近年来全球及 Google 数据中心平均 PUE

数据中心传统的交流供电架构如图 1.4 所示。传统的供电架构中有多级的能量变换单元，例如交流不间断电源（AC uninterruptible power supply, AC UPS）部分是由两级结构组成，分别是 AC/DC 整流单元和 DC/AC 逆变单元。供电单元（power supply unit, PSU）也是由两级结构组成，分别是 AC/DC 整流单元和 DC/DC 单元。电网供电先要经过两级式的交流不间断电源，然后通过电能分配单元（power distribution unit, PDU）和两级式的供电单元给到负载，由此可见传统的交流供电架构结构复杂，因此其效率和可靠性通常都比较低^{[17]-[18]}。

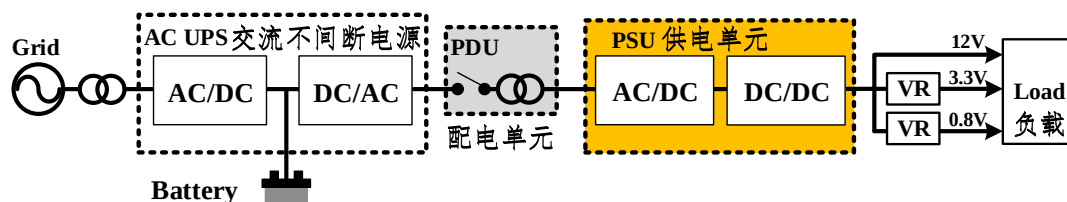


图 1.4 数据中心传统交流供电架构

为了解决数据中心传统的交流供电架构中存在的效率低、可靠性差等问题，工业界逐渐采用高压直流母线供电架构来替代传统的交流供电架构，Google、IBM 等先进数据中心采用 380V 和 48V 母线架构来代替 12V 母线架构^{[18]-[24]}，这里以 380V 的高压直流母线架构作为研究对象进行讨论。数据中心 380V 高压直流母线供电架构如图 1.5 所示，相比于传统交流供电架构，其中的能量变换单元大大减少。直流不间断电源（DC uninterruptible power supply, DC UPS）仅需要一级 AC/DC 整流器，而且供电单元也只需要一级 DC/DC 变换器。因此电网供电先经过一级直流不间断电源，然后通过配电单元分配到机架，再通过 DC/DC 变换器给到负载。由此可得，高压直流母线架构的结构更加简单，因此其效率和可靠性都较高。

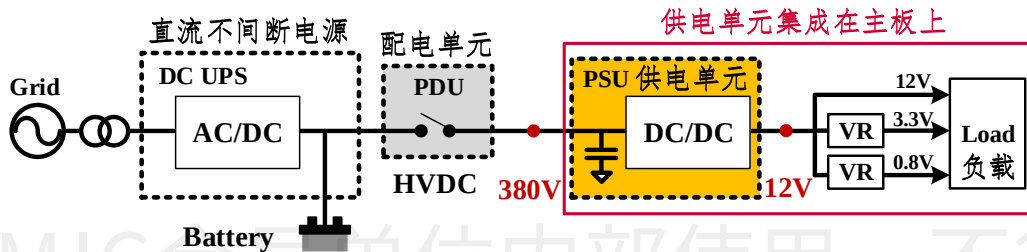


图 1.5 数据中心 380V 高压直流母线供电架构

供电单元所采用的 DC/DC 变换器是将 380V 隔离降压到 12V，如此小的输出电压对应着非常大的输出电流，这导致非常大的接触损耗。以一个 10kW 的机架服务器为例，其输出电流大约为 800A，即使机架内仅有 1mΩ 的接触电阻都会产生 640W 的接触损耗，最终导致效率下降 6.4 个点。此外，假设机架内共有 20 块主板，每个主板上的供电电流为 40A，较长的供电线路上的损耗也会使效率下降 1 个点左右。如果能将 DC/DC 电源模块直接集成在主板上，380V 的高压可以直接通过机架内的线缆给到每一块主板，这样既可以节省接触电阻损耗也可以节省线路损耗，这将大大提高供电效率。然而，若想将 DC/DC 电源模块集成在主板上，则需要 DC/DC 在高效率的同时兼具非常高的功率密度。

LLC 谐振变换器被广泛应用于高效率高功率密度的场合，因为其原边开关管可以在全负载范围内实现零电压开通（zero-voltage-switching, ZVS），副边同步整流管可以实现零电流关断（zero-current-switching, ZCS）^[25]。为了提高 LLC 谐

振变换器的功率密度，通常将变换器开关频率提高到兆赫兹以采用体积更小、更易于制造的平面变压器。然而平面变压器中的原副边绕组距离小，接触面积大，因此其具有极大的层间电容，并会导致非常严重的共模噪声问题。此时变换器的共模噪声严重不单单是无法通过 EMI 测试那么简单，严重的共模噪声会导致电路本身无法正常工作，甚至还会干扰并损坏它周围的仪器设备。

综上所述，不论是对于由电网供电的 AC/DC 电源而言，还是对于未来具有广阔发展前景的数据中心服务器电源而言，共模噪声问题都是其在追求更高效率更高功率密度等指标时必须解决的瓶颈问题。本文针对广泛应用在高效率高功率密度电源中的 LLC 谐振变换器，研究其共模噪声的抑制方法。

1.2 LLC 谐振变换器共模噪声抑制方法研究现状

目前针对 LLC 谐振变换器中的共模噪声问题，国内外的学者已经提出了许多方法，通过分析和总结可以将其概括分为阻抗平衡法（balance）、噪声抵消法（cancellation）、屏蔽法（shielding）等三大类方法。

1.2.1 阻抗平衡法

阻抗平衡法是通过拆分原电路中不对称的电感来构造平衡的惠斯通电桥。当各桥臂的阻抗匹配时电桥处于平衡状态，电路中的噪声源不再起作用，这样变换器中的共模噪声可以得到有效抑制。阻抗平衡概念是在 Boost 电路上首次提出^[26]，原有的 Boost 电感被分成了 L_1 、 L_2 上下两个电感，其原理图如图 1.6 所示。 C_a 是 MOSFET 漏极与大地之间的寄生电容， C_b 是二极管阴极、负载和大地之间的寄生电容， C_c 是负载、输出回路和大地之间的寄生电容。

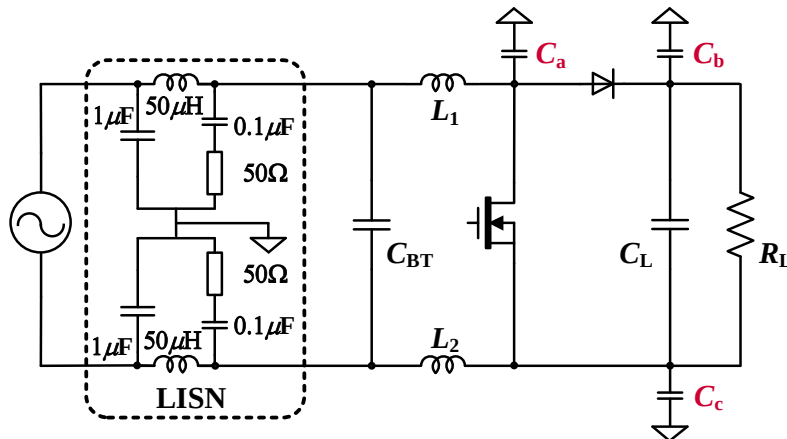


图 1.6 阻抗平衡的 Boost 变换器

为说明阻抗平衡法的根本原理，首先建立 Boost 电路共模等效模型。电路中的开关管用一个和其具有相同输出特性的电压源来代替，输入和输出的大电容可以看作短路，由此阻抗平衡的 Boost 变换器的共模等效模型如图 1.7 所示。

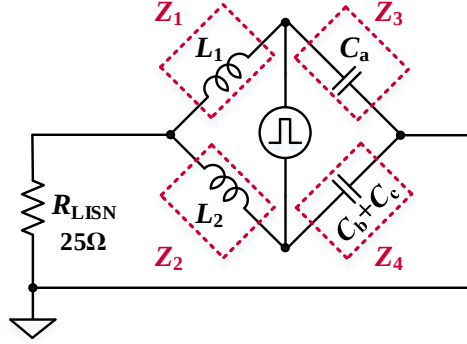


图 1.7 阻抗平衡的 Boost 变换器的共模等效模型

从图 1.7 中可以看出，两个电感和电路中的寄生电容构成了惠斯通电桥，只要满足如式(1.1)的阻抗平衡方程，则 LISN 网络的电阻上不会有共模电流流过。

$$\frac{Z_1}{Z_3} = \frac{Z_2}{Z_4} \quad (1.1)$$

文献[27]将阻抗平衡法应用在半桥 LLC 谐振变换器中。通过外加平衡电容、电感以及采用多种耦合平衡电感的方式，构造出多种平衡的惠斯通电桥，因此半桥 LLC 谐振变换器中的共模噪声得到了有效抑制，其原理图如图 1.8 所示。与之类似的，文献[28]将阻抗平衡法应用在了全桥 LLC 谐振变换器中。

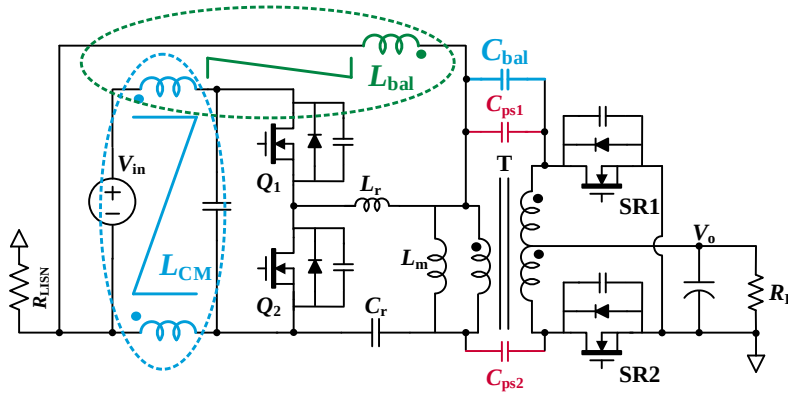


图 1.8 采用阻抗平衡法的半桥 LLC 谐振变换器

阻抗平衡法不仅可以应用在 Boost 电路中和 LLC 谐振变换器中，还可以拓展到双管正激电路等其他拓扑^[29]。但无论应用在哪种拓扑中，均需要外加无源元

器件以构造平衡的惠斯通电桥。这使得变换器结构变得更加复杂，而且会引入额外的损耗。此外，由于外加的元器件本身有一定误差，这使得惠斯通电桥的桥臂阻抗难以保证完全平衡。因此阻抗平衡法对变换器中的共模噪声抑制效果有限，且不适用于大规模的生产制造。

1.2.2 噪声抵消法

噪声抵消法分为构造抵消变压器和构造抵消拓扑两种类型。构造抵消变压器可以通过外加变压器辅助绕组及补偿电容，在变压器中构造出大小相等、方向相反的共模噪声源和可以抵消的共模电流。文献[30]-[31]是通过外加变压器辅助绕组的方式构造出可抵消的噪声源从而实现共模电流的抵消，其原理图如图 1.9 所示。文献[32]是在已有反向噪声源的基础上，通过外加补偿电容的方式构造出可抵消的共模电流。然而不论是外加变压器辅助绕组还是外加补偿电容都需要额外的元器件，不仅会引入损耗，而且补偿精度和共模噪声抵消效果也难以保证。尤其是对外加变压器辅助绕组而言，由于辅助绕组中交流电阻的影响，其高频段的共模噪声抑制效果会大打折扣^[33]。

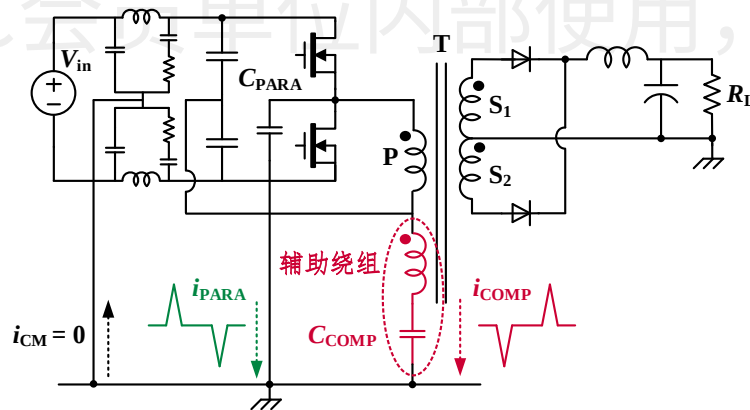


图 1.9 外加变压器辅助绕组的构造抵消变压器法

构造抵消变压器还可以通过优化变压器绕组排布方式来实现。令具有相同 dv/dt 分布的原副边绕组相邻，从而构造出原副边绕组间不传导共模电流的变压器结构。例如文献[34]是选择那些和副边绕组具有相同 dv/dt 分布的原边绕组，用铜皮（copper foils）作为其绕组材料代替原有的铜线绕组，并使其绕组宽度和副边绕组相同。由此，具有相同 dv/dt 分布的原副边绕组在空间位置上恰好对应，从而原副边绕组之间不会传导共模噪声，其原理图如图 1.10 所示。

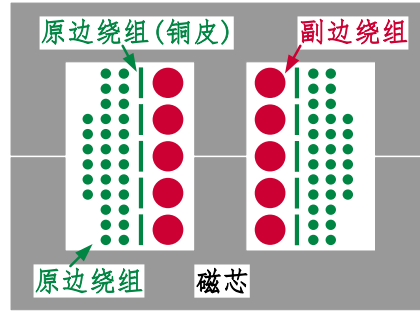


图 1.10 优化变压器绕组排布方式的构造抵消变压器法

文献[35]是对 CLLC 谐振变换器中平面变压器的绕组排布方式进行了优化设计。通过分析绕组上 dv/dt 分布并合理交叠排布原副边绕组，使得变压器中从原边传导到副边的电流与从副边传导到原边的电流可以恰好抵消，从而实现变压器中的零共模电流。文献[36]将这种概念应用在 LLC 谐振变换器中，并且对不同的变压器匝比以及不同的副边整流结构都进行了详细讨论。文献中提到经过合理的设计，对于任何匝比和任意的副边整流结构，只要将具有相同 dv/dt 分布的原副边绕组相邻，都可以达到共模噪声的抵消效果，文献将这种方法定义为构造绕组对法（paired layers）。

优化变压器绕组排布方式的构造抵消变压器法，既适用于线绕式变压器，也适用于平面变压器，且对于外电路的拓扑种类没有限制，是一种可广泛应用且较为有效的共模噪声抑制方法。然而这种方法仅仅是从共模传导路径的角度抑制共模噪声，并没有从真正意义上减小共模噪声的产生。由于变压器在制造过程中都无法避免地存在压合误差等工艺误差，因此相邻原副边绕组的位置无法保证完全一致，因此原副边绕组间仍会传导一定的共模电流^{[37]-[38]}。由此可以看出，若想从根本上减小共模噪声且不受各类误差的影响，还是应从减小共模噪声源的角度提出共模噪声抑制方法。

噪声抵消法的另一大类是构造抵消拓扑。这一方法从拓扑构造的角度出发，通过改变关键元器件位置以及采用多相拓扑交错并联等方式，在电路中构造出大小相等、方向相反的共模电流，从而使共模噪声得到抑制。文献[39]是通过改变中心抽头整流结构中二极管的位置来构造出反向可抵消的共模电流。这种方法可以不增加任何额外的元器件，仅改变已有元器件的端点连接就能够减小共模噪声。文献[40]-[43]也对正激电路和反激电路中二极管的位置进行了详细讨论，只要合

理设计二极管的位置,变换器中的共模噪声也可以得到有效减小。然而这种方法仅适用于几种特定的拓扑结构,无法在所有的拓扑类型中推广,特别是对于全桥等本身对称度较高的拓扑而言,这种方法并不适用。文献[44]是通过将两相半桥 LLC 谐振拓扑交错并联构造出可抵消的共模电流。虽然这种方法适用范围较广,但为了减小共模噪声而外加一相拓扑来交错并联会导致整个变换器变得复杂。

1.2.3 屏蔽法

采用屏蔽法来减小 LLC 谐振变换器的共模噪声是一种既简单又有效的方法。针对现在广泛使用的 PCB 平面变压器,文献[45]-[46]在原副边绕组间插入了一个与副边绕组具有相同形状的屏蔽层并将其接到原边地(primary ground, PGND)上,由此该屏蔽层具有与副边绕组相同的 dv/dt 分布。由于屏蔽层的存在,原边产生的共模噪声会被限制在原边侧;由于副边绕组和屏蔽绕组 dv/dt 分布相同,因此它们之间也不会传导共模电流,其原理图如图 1.11 所示。然而,在绕组之间插入屏蔽层会在一定程度上增加损耗,并且对于原副边绕组完全交错来减小涡流损耗的变压器而言,插入屏蔽层会使变压器结构变得复杂。

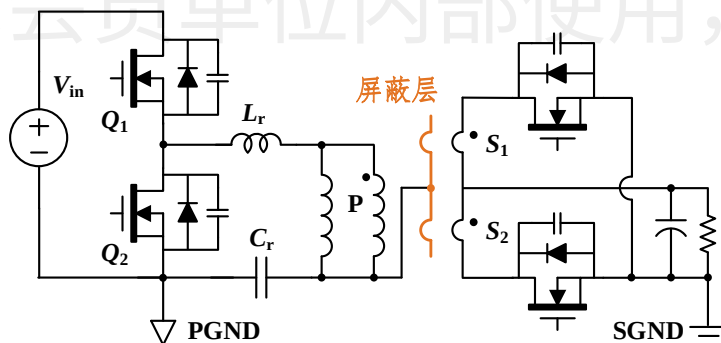


图 1.11 变压器原副边绕组的屏蔽法

在此基础上,文献[47]提出了一种改进的屏蔽方法,以求在减小共模噪声的同时保证变换器的高效率。改进屏蔽法是将插入原副边绕组之间的屏蔽层的一半串入原边作为原边绕组,通过减小原边电流来降低变换器的损耗,其原理图如图 1.12 所示。然而,这种改进屏蔽法不仅改变了变压器的匝比,并且仍然不适用于原副边绕组交错程度很高的变压器结构。文献[48]结合了构造绕组对和屏蔽的概念,用屏蔽对消的方法减小变换器中的共模噪声。然而这种方法仅适用于线绕式变压器,无法应用在 PCB 平面变压器上。

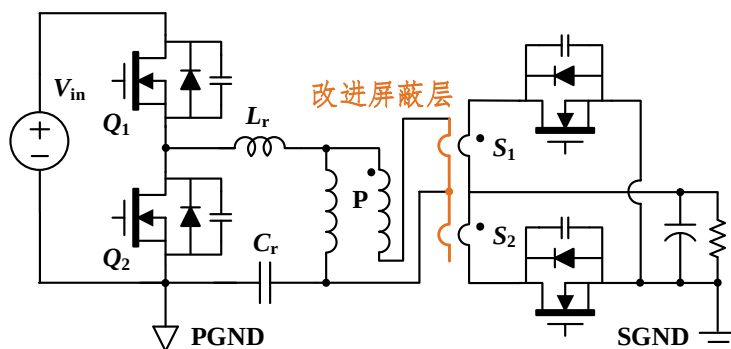


图 1.12 变压器原副边绕组的改进屏蔽法

归纳 LLC 谐振变换器的共模噪声抑制方法如图 1.13 中的树状图所示。这些抑制方法不仅有针对变压器结构的，也有针对拓扑结构的，但它们均是从传导过程和传导路径的角度入手去解决共模噪声问题的，目前从减小共模噪声源的角度入手去解决问题的还比较少。为了避免元器件自身误差和加工制造误差等影响，只有减小共模噪声源的大小才能从根本上解决变换器中共模噪声问题。因此本文不仅要在前人的基础上针对已有方法进行优化设计，还要从共模噪声的产生角度入手，提出减小共模噪声源的共模噪声抑制方法。

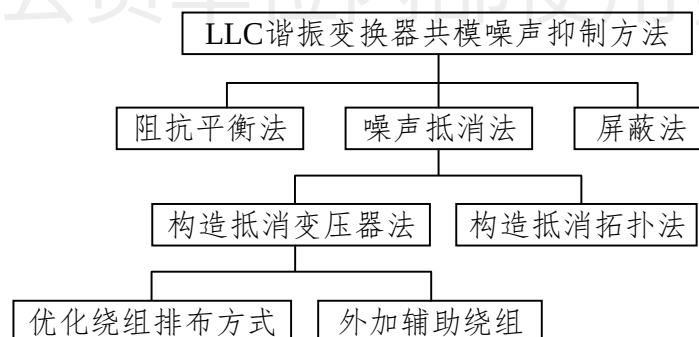


图 1.13 LLC 谐振变换器共模噪声抑制方法总结

1.3 本文主要研究内容

本文结合由电网供电的 AC/DC 电源和数据中心服务器电源的高效率高功率密度的发展趋势，针对 LLC 谐振变换器中的共模噪声问题，在调研了现有 LLC 谐振变换器共模噪声抑制方法的前提下，基于 LLC 谐振变换器的共模等效模型，从变压器结构、拓扑以及控制策略等方面入手对共模噪声进行了进一步优化，以满足电源高功率密度和低 EMI 的需求。本文的主要内容如下：

第一章介绍了由电网供电的 AC/DC 电源和数据中心服务器电源的行业发展趋势，详细阐述了目前电源设计及应用时所面临的严重共模噪声问题，调研了 LLC 谐振变换器共模噪声抑制方法的研究现状，确定了论文主要内容。

第二章针对采用盘式利兹线和 PCB 绕组混叠式变压器的半桥 LLC 谐振变换器，通过建立共模等效模型，详细分析并定位了主导共模噪声源和主要传导路径。在此基础上，本文从优化变压器结构的角度出发，通过建立变压器的 3D 模型以及分析绕组上 dv/dt 分布，设计了一种共模噪声最小的变压器绕组排布方式。根据相邻原副边绕组上 dv/dt 可抵消的特点，提出了一种改进屏蔽法以抑制变压器原副边绕组间传导的共模噪声。此外，文中还采用了在磁芯外加屏蔽罩和在磁芯与绕组间插入屏蔽层的方法以抑制磁芯与绕组间传导的共模电流。最后通过综合运用多种共模噪声的抑制方法，使得半桥 LLC 谐振变换器中的共模噪声得到了有效抑制，共模噪声抑制效果在一台样机上进行了实验验证。

第三章针对应用在数据中心供电架构中的兆赫兹变换器，首先分析了当频率推高到兆赫兹时，共模噪声更为严重的问题。然后通过对共模噪声的傅里叶分解，得到了影响共模噪声的关键因素。在此基础上，本文从减小共模噪声源的角度入手提出了一种静点构造法，旨在通过原边串联拓扑的方式减小绕组上的 dv/dt 分布。此外，本文应用静点构造法搭建了输入串联输出并联的 LLC 变换器，并在变换器中采用电路单元内交错并联、电路单元间交错并联和基于交错并联的综合控制策略等优化控制策略进一步减小了变换器中的共模噪声。最后通过实验对静点构造法和多种优化控制策略的共模噪声抑制效果进行了验证。

第四章总结了本文的研究工作，并对课题的研究方向进行了展望。

2 半桥 LLC 谐振变换器的共模噪声优化设计

2.1 半桥 LLC 谐振变换器的共模噪声模型

2.1.1 共模噪声源

为了分析半桥 LLC 谐振变换器的共模噪声，需要建立其共模等效模型。带有线路阻抗稳定网络的半桥 LLC 谐振变换器的原理图如图 2.1 所示，其中原边为开关半桥，副边为中心抽头的同步整流结构。

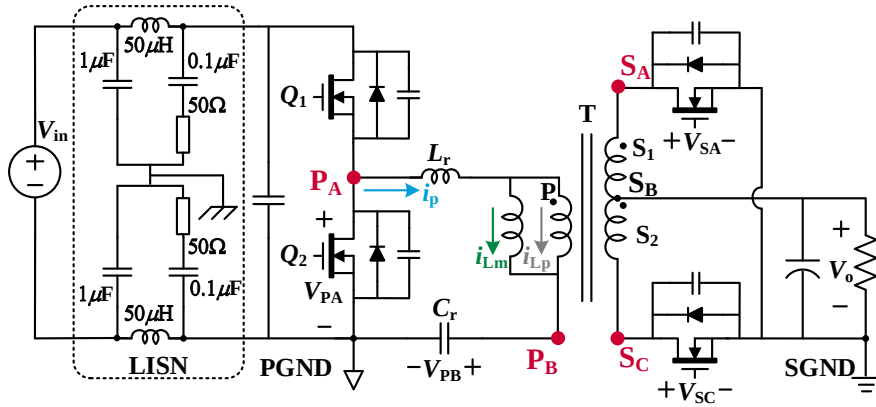


图 2.1 半桥 LLC 谐振变换器原理图

当 MOS 管在开关动作时，开关半桥中点 P_A 、原边绕组下端点 P_B 、副边开关管的漏极 S_A 和 S_C 四点会产生较大的 dv/dt ，从而产生较大的共模噪声，各噪声点的关键波形如图 2.2 所示。

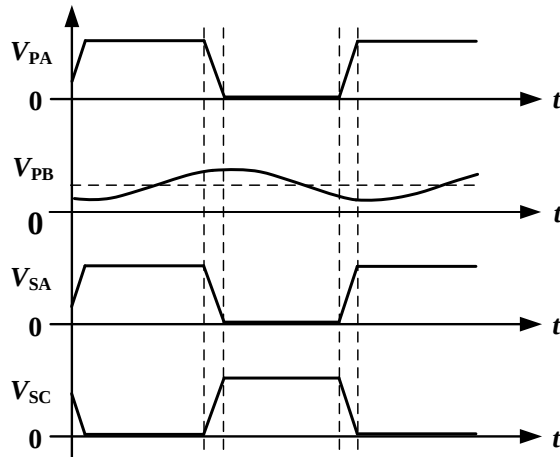


图 2.2 半桥 LLC 谐振变换器中各噪声点的关键波形

当使用 LLC 谐振拓扑构造直流变压器（DC transformer, DCX）时，由于谐振电感 L_r 通常远小于励磁电感 L_m ，因此在死区时间内谐振电感的电压可以忽略，

P_A 点产生的 dv/dt 可以看作直接加在原边绕组的上端点。此外，从图 2.2 中 V_{PB} 的波形可以看出，谐振电容 C_r 上的电压纹波会影响原边绕组的 dv/dt 分布，进而影响共模噪声，因此需要同时考虑原边绕组上端点的 dV_{PA}/dt 以及谐振电容在原边绕组下端点 P_B 产生的 dV_{PB}/dt 。由于影响 EMI 滤波器设计的主要因素是共模噪声的基波分量，故此处通过傅里叶分解得到 dV_{PA}/dt 的基波分量 M_1 以及 dV_{PB}/dt 的基波分量 $M_2(I_o)$ ，两个基波分量的时域波形如图 2.3 所示，其基波分量幅值分别如式(2.1)和式(2.2)所示。式(2.1)中， Δv 是输入电压大小， Δt 是用来实现软开关的死区时间， T_s 是开关周期。式(2.2)中， i_p 是原边电流， I_o 是负载电流大小，从表达式可以看出，基波分量 $M_2(I_o)$ 是随负载大小变化的。

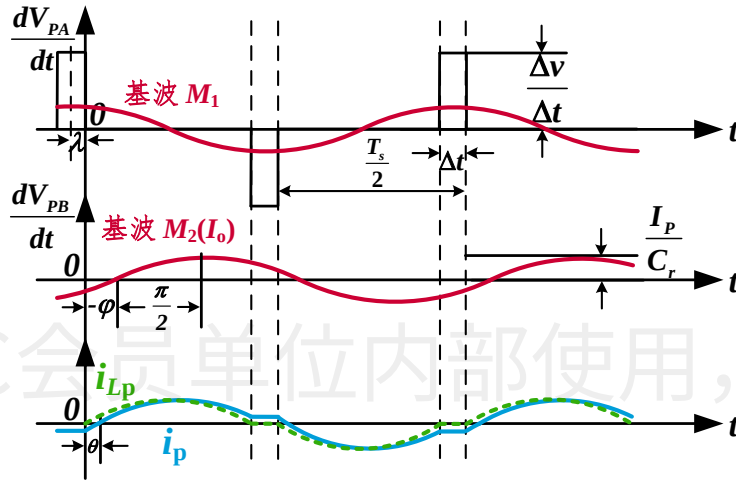


图 2.3 原边绕组两端点噪声的基波时域波形

$$M_1 = \frac{2\Delta v}{\Delta t} \cdot \frac{\Delta t}{\frac{T_s}{2}} \cdot \frac{\sin\left(\pi \frac{\Delta t}{T_s}\right)}{\pi \frac{\Delta t}{T_s}} = \frac{4\Delta v \Delta t}{\pi} \sin\left(\pi \frac{\Delta t}{T_s}\right) \quad (2.1)$$

$$M_2(I_o) = \sqrt{\left(\frac{2}{T_s} \int_{-\frac{T_s}{2}}^{\frac{T_s}{2}} \frac{i_p(I_o)}{C_r} \cos \omega_r t\right)^2 + \left(\frac{2}{T_s} \int_{-\frac{T_s}{2}}^{\frac{T_s}{2}} \frac{i_p(I_o)}{C_r} \sin \omega_r t\right)^2} \quad (2.2)$$

从图 2.3 中可以看出，基波 M_1 和基波 $M_2(I_o)$ 之间存在一个相位差的，因此在通过矢量合成方法计算总基波的幅值大小时，既要考虑单个基波的幅值大小，也要考虑其相位差。基波 $M_2(I_o)$ 相对坐标原点的相位 $\varphi(I_o)$ 如式(2.3)所示，基波 M_1 和基波 $M_2(I_o)$ 之间的相位差 $\psi(I_o)$ 如式(2.4)所示，其中 $\lambda = \Delta t \cdot \pi / T_s$ 。由此，矢量合成后的总基波幅值 $M_s(I_o)$ 如式(2.5)所示。谐振电容上电压纹波的影响可以通过

对比原基波分量 M_1 的幅值和考虑电压纹波影响时的合成基波分量 $M_s(I_o)$ 的幅值得到，变化比例定义为 $ratio(I_o)$ ，如式(2.6)所示。

$$\varphi(I_o) = \arcsin \left(\frac{\frac{2}{T_s} \int_{-\frac{T_s}{2}}^{\frac{T_s}{2}} \frac{i_p(I_o)}{C_r} \cos \omega_r t}{\frac{2}{T_s} \int_{-\frac{T_s}{2}}^{\frac{T_s}{2}} \frac{i_p(I_o)}{C_r} \sin \omega_r t} \right) \quad (2.3)$$

$$\psi(I_o) = \frac{\pi}{2} - \varphi(I_o) - \lambda \quad (2.4)$$

$$M_s(I_o) = \sqrt{M_1^2 + M_2(I_o)^2 + 2M_1M_2(I_o)\cos\psi(I_o)} \quad (2.5)$$

$$ratio(I_o) = 20 \log \left(\frac{M_s(I_o)}{M_1} \right) \quad (2.6)$$

由式(2.6)可以看出，谐振电容电压纹波的影响是随负载大小变化的，代入本章样机的实验参数，可以绘制出 $ratio(I_o)$ 随负载电流 I_o 的变化曲线，如图 2.4 所示。从图 2.4 中可以看出，即使在满载情况下，由电压纹波引起的共模噪声也在 0.3dB 以内，其影响可以忽略。因此，半桥 LLC 谐振变换器中谐振电容电压纹波的影响也可以忽略。

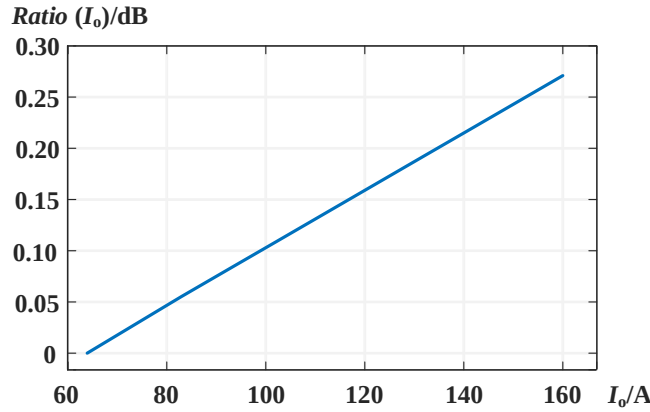


图 2.4 谐振电容的电压纹波对共模噪声的影响

在 EMI 频谱测试范围内 (150kHz-30MHz)，MOS 管可以用具有相同输出特性的等效电压源来代替，而输入和输出的大电容由于阻抗小可以被看做短路，最终半桥 LLC 谐振变换器的共模等效电路如图 2.5 所示。图中 25Ω 电阻表示 LISN 网络的并联等效电阻， Z_{para} 表示空间传导路径阻抗，副边地与大地之间既可以直接相连，也可以通过 Y 电容相连。

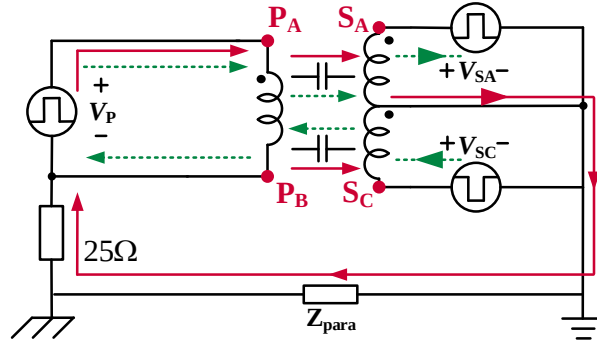


图 2.5 半桥 LLC 谐振变换器的共模等效电路

由图 2.5 可知，原边噪声源 V_P 直接作用在原边绕组上，并通过原副边之间的层间电容向副边传导共模电流。副边两个噪声源 V_{SA} 和 V_{SC} 分别作用在中心抽头的两个绕组上，并通过层间电容向原边传导共模电流。由于副边两个开关管的开关动作是相反的，因此噪声源 V_{SA} 和 V_{SC} 也是大小相等、方向相反的。在对称的变压器结构中，中心抽头的两个副边绕组与原边绕组间的层间电容相同，因此副边噪声源 V_{SA} 和 V_{SC} 传导到原边的共模电流也是大小相等、方向相反的。综上所述，副边两个噪声源产生的影响可以相互抵消，此时在半桥 LLC 谐振变换器中，主要的共模噪声源就是原边噪声源 V_P ，简化的共模等效电路如图 2.6 所示。

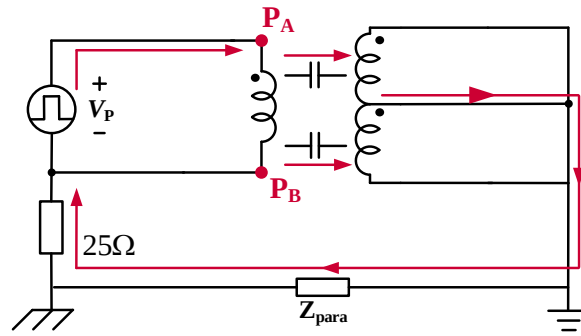


图 2.6 简化的半桥 LLC 谐振变换器共模等效电路

2.1.2 共模噪声传导路径

在确定了半桥 LLC 谐振变换器的共模噪声源后，共模噪声的传导路径在图 2.6 的共模等效电路图中用红色实线标出。但变压器中真实的共模传导路径要结合变压器的具体结构进行分析。盘式利兹线 (Litz wire) 绕组和印制电路板 (printed circuit board, PCB) 绕组交错的混叠式变压器以其涡流损耗小、效率高、绝缘强度好等特点被工业界广泛采用^{[49]-[51]}，其结构示意图如图 2.7 所示。顶部和底部绕组均为利兹线制成的原边绕组，中间绕组为 PCB 制成的副边绕组，整个变压

器为交错结构。

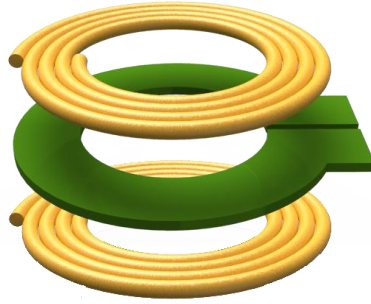


图 2.7 盘式利兹线绕组和 PCB 绕组交错的混叠式变压器示意图

由于本章是对 400V-37.5V 的半桥 LLC 谐振变换器进行共模噪声优化设计，因此变压器的匝比已确定为 16:3:3。原边的 16 匝绕组采用的是盘式利兹线绕组，连续的四匝排布在同一层上，因此共有四层原边绕组；为了减小损耗，副边每个绕组均由两匝并联而成，因此副边共需要 12 层 PCB，由此半桥 LLC 谐振变换器所采用的混叠式变压器的截面图如图 2.8 所示。在混叠式变压器中，忽略原边同一层中四匝绕组的长度差别，将每匝原边绕组和副边 PCB 绕组间的层间电容定义为 C_{ps} ，此为相对应原副边绕组间的共模噪声传导路径。

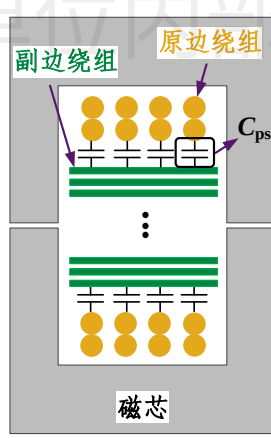
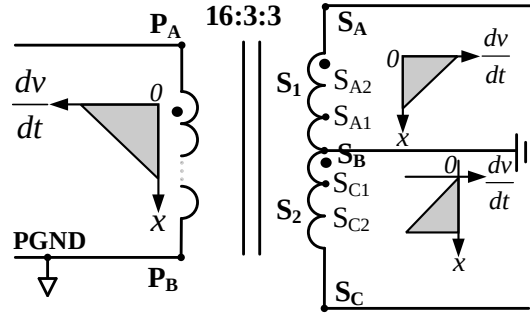


图 2.8 半桥 LLC 谐振变换器混叠式变压器截面图

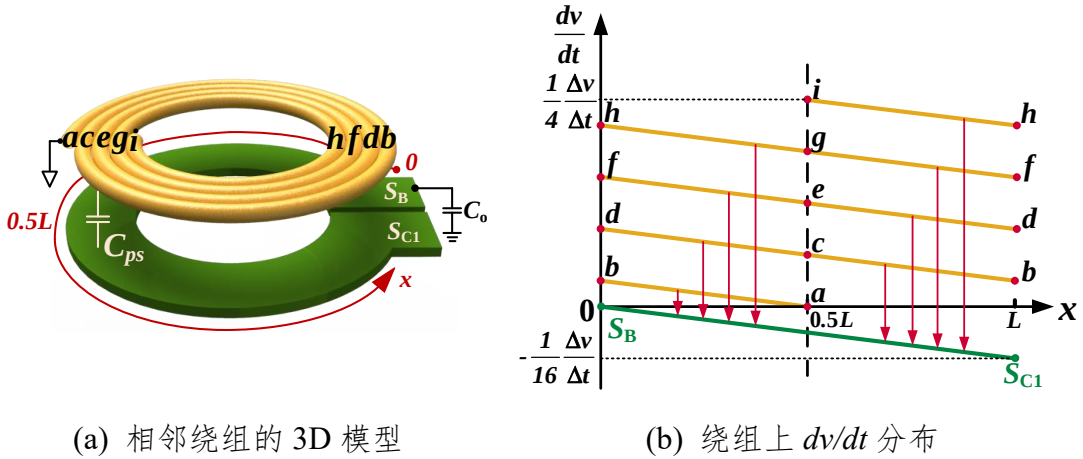
2.2 变压器绕组设计

由于在混合式变压器中，原副边绕组均有多匝且每匝绕组上 dv/dt 分布均不同，因此可以通过优化变压器的绕组排布方式，选择具有最小 dv/dt 的原副边绕组相邻，最终使得变压器中共模电流达到最小。假设绕组上 dv/dt 分布是线性的，则带有 dv/dt 分布的绕组示意图如图 2.9 所示。

图 2.9 带有 dv/dt 分布的绕组示意图

由图 2.9 可知，原边绕组越靠近原边地（primary ground, PGND），其具有的 dv/dt 越小；副边绕组越靠近副边地（secondary ground, SGND），其具有的 dv/dt 也越小。因此对于原边绕组来讲，应选择最靠近 PGND 的八匝绕组与副边相邻；而对于副边绕组排布来讲，具有最小 dv/dt 分布的绕组有两匝，分别为图 2.9 中 S_1 绕组的第一匝 S_B-S_{A1} 和 S_2 绕组的第一匝 S_B-S_{C1} 。

首先考虑绕组 S_B-S_{C1} 与原边绕组相邻，两层相邻的原副边绕组 3D 模型如图 2.10(a)所示。以 S_B 点为坐标原点，沿着 PCB 绕组建立 x 轴，可以得到原副边绕组上 dv/dt 分布如图 2.10(b)所示，其中开关半桥中点的电位变化表示为 $\Delta v/\Delta t$ ，每匝绕组的长度均为 L 。由绕组上的 dv/dt 分布图可知，每匝原边绕组的 dv/dt 均大于副边绕组 S_B-S_{C1} 上的 dv/dt ，因此共模电流的方向是由原边流向副边。各匝原边绕组产生的共模电流如式(2.7)至式(2.10)所示，总共模电流如式(2.11)所示。

图 2.10 副边绕组 S_B-S_{C1} 与原边绕组相邻的排布情况

$$i_{CM1} = \frac{1}{2} C_{ps} \cdot \frac{1}{32} \frac{\Delta v}{\Delta t} + \frac{1}{2} C_{ps} \cdot \frac{3}{32} \frac{\Delta v}{\Delta t} = \frac{1}{16} C_{ps} \cdot \frac{\Delta v}{\Delta t} \quad (2.7)$$

$$i_{CM2} = \frac{1}{2} C_{ps} \cdot \frac{3}{32} \frac{\Delta v}{\Delta t} + \frac{1}{2} C_{ps} \cdot \frac{5}{32} \frac{\Delta v}{\Delta t} = \frac{1}{8} C_{ps} \cdot \frac{\Delta v}{\Delta t} \quad (2.8)$$

$$i_{CM3} = \frac{1}{2}C_{ps} \cdot \frac{5}{32} \frac{\Delta v}{\Delta t} + \frac{1}{2}C_{ps} \cdot \frac{7}{32} \frac{\Delta v}{\Delta t} = \frac{3}{16}C_{ps} \cdot \frac{\Delta v}{\Delta t} \quad (2.9)$$

$$i_{CM4} = \frac{1}{2}C_{ps} \cdot \frac{7}{32} \frac{\Delta v}{\Delta t} + \frac{1}{2}C_{ps} \cdot \frac{9}{32} \frac{\Delta v}{\Delta t} = \frac{1}{4}C_{ps} \cdot \frac{\Delta v}{\Delta t} \quad (2.10)$$

$$i_{CM_total} = i_{CM1} + i_{CM2} + i_{CM3} + i_{CM4} = \frac{5}{8}C_{ps} \cdot \frac{\Delta v}{\Delta t} \quad (2.11)$$

从图 2. 10(b)中还可以看出, 当副边绕组 S_B - S_{C1} 与原边绕组相邻时, 原副边绕组的 dv/dt 分别位于 y 轴的正负两侧, 这使得原副边绕组上的 dv/dt 差距很大。由于副边采用的是中心抽头结构, S_1 绕组和 S_2 绕组具有相反的 dv/dt 分布, 所以当另外一匝副边绕组 S_B - S_{A1} 与原边绕组相临近时, 原副边绕组的 dv/dt 都大于零且位于 y 轴同侧, 这可以减小变压器中的共模电流。 S_B - S_{A1} 与原边绕组相邻的排布情况下, 绕组上 dv/dt 分布如图 2. 11 所示。图中, 对于原边第一匝绕组 a - b - c 与副边绕组 S_B - S_{A1} 而言, 在 0 - $0.5L$ 范围内, 共模电流是由副边流向原边; 在 $0.5L$ - L 范围内, 共模电流是由原边流向副边, 且这两部分电流幅值相同。因此, 共模电流仅在原边绕组 a - b - c 和副边绕组 S_B - S_{A1} 之间循环流动, 不会对外传导共模电流。除此之外, 其他三匝原边绕组相对于副边的 dv/dt 差值变小, 产生的共模电流均有减小。因此副边选择 S_B - S_{A1} 与原边相邻是一种共模噪声更小的排布方式。

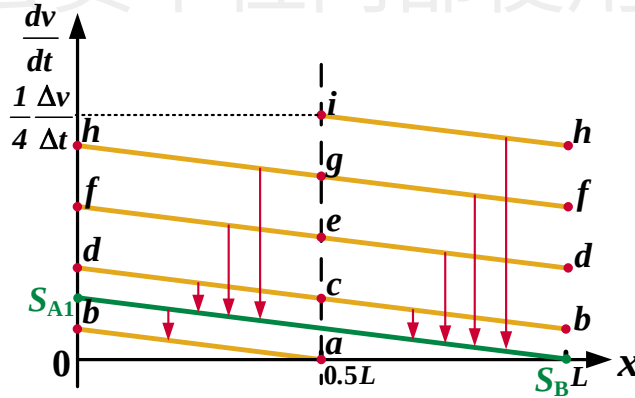


图 2. 11 副边绕组 S_B - S_{A1} 与原边绕组相邻时绕组上 dv/dt 分布

2.3 共模噪声的屏蔽方法

2.3.1 绕组间共模噪声屏蔽方法

即使选择了最优的绕组排布方式, 由于原副边绕组 dv/dt 的差距很大, 变压器中仍会有较大的共模电流产生。为了解决这一问题, 一种常用且有效的方法是在原副边绕组间插入一匝与副边绕组形状相同的屏蔽层^[7]。通常来讲, 插入的屏

屏蔽层一端连接到原边地，另一端悬空，这样原边产生的共模电流会被限制在原边侧，而不会向副边侧流动。此外，屏蔽层上 dv/dt 分布与副边绕组上 dv/dt 分布可以实现抵消，因此不会有共模电流在屏蔽层和副边绕组间流动。采用这种屏蔽方法可以有效抑制变压器内的共模噪声。

由图 2.11 可知，既然原边绕组 $a-b-c$ 和副边绕组 S_B-S_{A1} 具有可以相互抵消的 dv/dt 分布，那么对屏蔽法中的抵消思想加以利用，继而本文提出了改进式屏蔽法：直接将原边的一匝利兹线绕组 $a-b-c$ 换成一匝与副边绕组形状相同的铜皮，插在剩余的三匝盘式利兹线 and PCB 绕组之间充当屏蔽层。这种改进式屏蔽法不仅可以使其他三匝具有较大 dv/dt 的原边绕组可以不与副边绕组相邻，从而不产生共模电流；而且可以使唯一相邻的一对原副边绕组具有相同的 dv/dt 分布，从而使原副边之间不产生共模电流。此外，与直接插入一匝屏蔽层相比，原边可以节省一匝利兹线。由于变压器结构的对称性，在上下两对相邻的原副边绕组间均插入一匝铜皮，且把两匝铜皮并联以减小损耗。采用改进式屏蔽法的变压器截面图如图 2.12 所示，两匝相邻原副边绕组的 3D 模型和绕组上 dv/dt 分布如图 2.13 所示。由图 2.13 可知，采用改进式屏蔽法时，变压器中的共模电流可以被抵消至零。

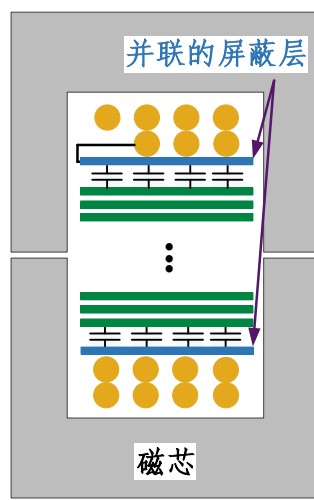
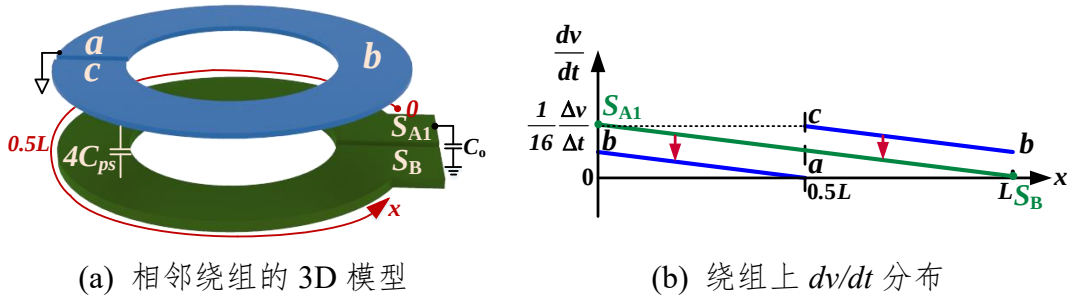


图 2.12 采用改进式屏蔽法的变压器截面图

图 2.13 采用改进式屏蔽法的绕组模型及 dv/dt 分布

2.3.2 绕组与磁元件间共模噪声屏蔽方法

虽然采用改进式屏蔽方法在理论上可以将变压器中的共模噪声完全抵消,但是由于变压器绕组间的层间电容并不是唯一的共模噪声传导路径,因此若要验证改进式屏蔽法对共模噪声的抑制效果,需要找到其他的共模噪声传导路径并加以解决。如图 2.14 所示,变压器中除了绕组与绕组间的层间电容,绕组与磁芯之间也存在很大的寄生电容。原边绕组上产生的 dv/dt 通过原边绕组与磁芯间的寄生电容 C_{pc} 和磁芯与外围电路之间的寄生电容 C_{cs} 向副边传导共模电流,这也是一条不可忽略的共模噪声传导路径。

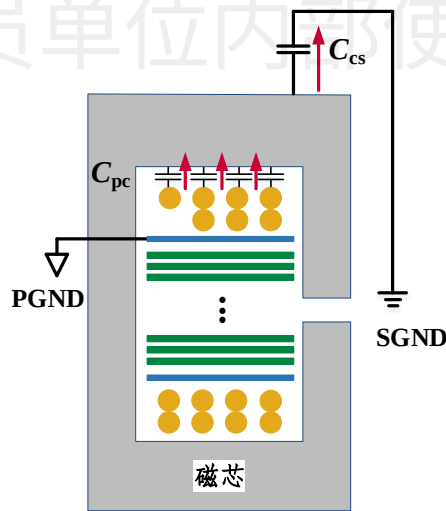


图 2.14 绕组与磁芯间的共模噪声传导路径

为了减小变压器磁芯与绕组间传导的共模噪声,工业界常用的方法是在磁芯外面包裹一个屏蔽罩,并将屏蔽罩接到原边地,外加屏蔽罩的变压器如图 2.15 所示。采用外加屏蔽罩时,原边产生的 dv/dt 会通过原边与磁芯间的寄生电容 C_{pc} 以及磁芯与屏蔽罩间的寄生电容 C_{sh} 形成位移电流传导到屏蔽罩上。由于屏蔽罩接原边地,位移电流又流回到原边。因此外加屏蔽罩的方法会将原边产生的电流

限制在原边侧，不会形成流向副边的共模电流，从而抑制了变换器中的共模噪声。

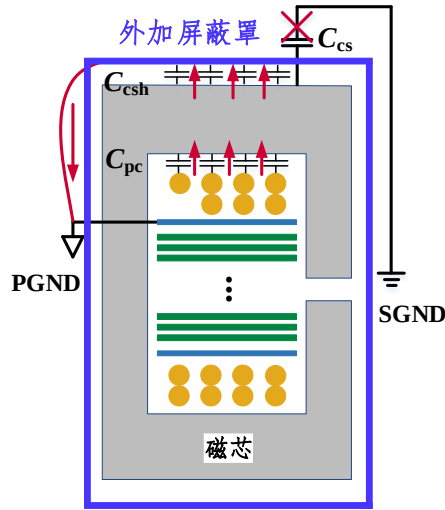


图 2.15 外加屏蔽罩的变压器

减小变压器磁芯与绕组间共模噪声的另一种常用方法是在原边绕组和磁芯之间加入一个屏蔽层，并将屏蔽层接到原边地。内加屏蔽层的变压器如图 2.16 所示。采用内加屏蔽层的方法，原边产生的位移电流会通过原边和屏蔽层间的电容 C_{psh} 再流回原边地，从而减小变换器中的共模噪声。但是由于加入的屏蔽层上也会感应出 dv/dt ，从而形成通过屏蔽层与磁芯间寄生电容 C_{sch} 以及磁芯与外围电路间寄生电容 C_{cs} 的共模电流。

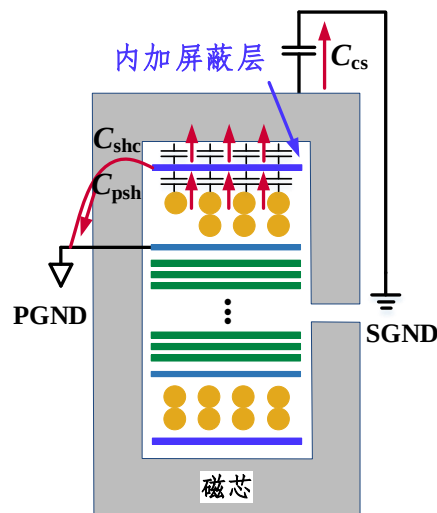


图 2.16 内加屏蔽层的变压器

采用内加屏蔽层的方法虽可以有效抑制磁芯与绕组间的共模电流，但仍有部分共模电流不能被完全抑制，因此其对共模噪声的抑制效果不如外加屏蔽罩。与

外加屏蔽罩的方法相比，采用内加屏蔽层的方法时，变压器的散热效果好，更安全可靠且生产过程不需要大量的人工成本。因此，两种抑制磁芯与绕组间共模噪声的方法各有利弊，在实际应用时可以根据需求的侧重来选择。

2.4 实验验证

根据前文所述的多种共模噪声优化方法，搭建了一台输入 400V，输出 37.5V，最大功率为 600W 的实验样机进行共模噪声抑制方法的效果验证，其样机原理图如图 2.17 所示，样机关键参数如表 2.1 所示。实验样机实物如图 2.18 所示。

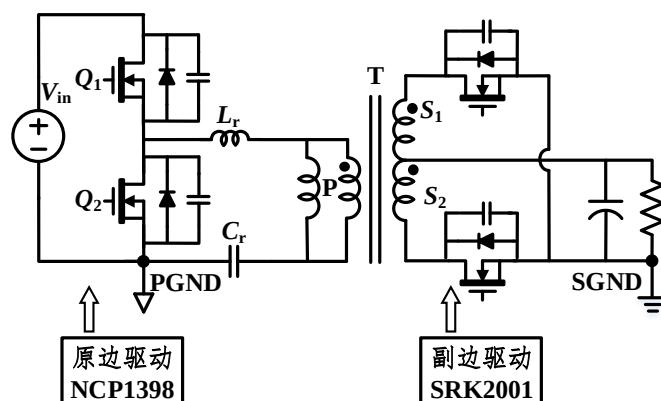


图 2.17 半桥 LLC 谐振变换器实验样机原理图

表 2.1 半桥 LLC 谐振变换器实验样机的关键参数

关键物理量	具体参数
输入电压 V_{in}	400V
输出电压 V_o	37.5V
开关频率 f_s	200kHz
变压器匝比 N	16:3:3
谐振电容 C_r	34.7nF
励磁电感 L_m	110uH
谐振电感 L_r	20uH



图 2.18 半桥 LLC 谐振变换器实验样机实物图

为验证上述提到的改进屏蔽法以及外加屏蔽罩、内加屏蔽层的方法对共模噪声的抑制效果，实验时在样机的原边地和副边地间加入了一个 Y 电容，通过对比 Y 电容上电流峰值的大小得出各种方法的共模噪声抑制效果。这里变压器的绕组结构已选用了使得共模噪声最小的排布方式。

未采用和采用改进屏蔽法的原理图分别如图 2.19(a)和图 2.19(b)所示。当实验样机未采用共模噪声抑制方法时，样机中 Y 电容上电流波形如图 2.20 所示，其电流峰值为 60mA。当采用改进屏蔽法抑制变压器绕组间的共模噪声时，样机 Y 电容上的电流波形如图 2.21 所示，其电流峰值下降到 38mA。对比图 2.20 与图 2.21，采用改进屏蔽法使得 Y 电容上电流峰值下降了近 40%，因此可以看出，改进屏蔽法对共模噪声具有明显的抑制效果。

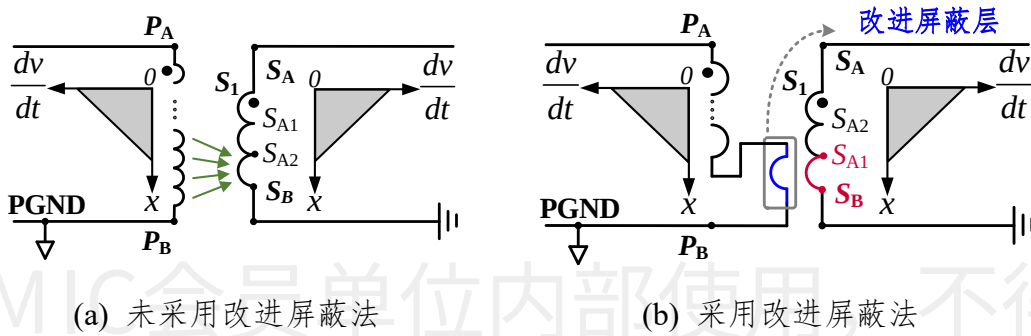


图 2.19 未采用及采用改进屏蔽法的原理图对比

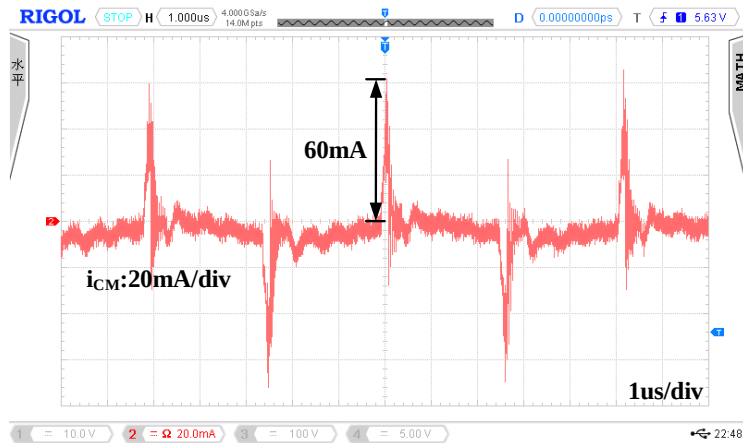


图 2.20 未采用共模噪声抑制方法时 Y 电容上电流波形

进一步地，在采用改进屏蔽法的基础上，将磁芯的气隙位置由边柱改到中柱以减小边柱漏磁对外电路的影响^[52]，此时 Y 电容上电流峰值下降至 26mA，并且也没有了开关频率的振荡，Y 电容上电流波形如图 2.22 所示。由此可以看出将磁芯的气隙位置开在中柱对共模噪声也有一定的抑制效果。

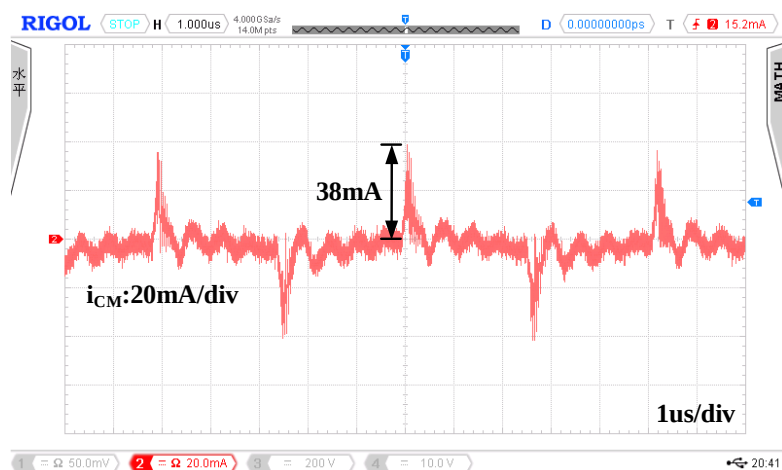


图 2.21 采用改进屏蔽法时 Y 电容上电流波形

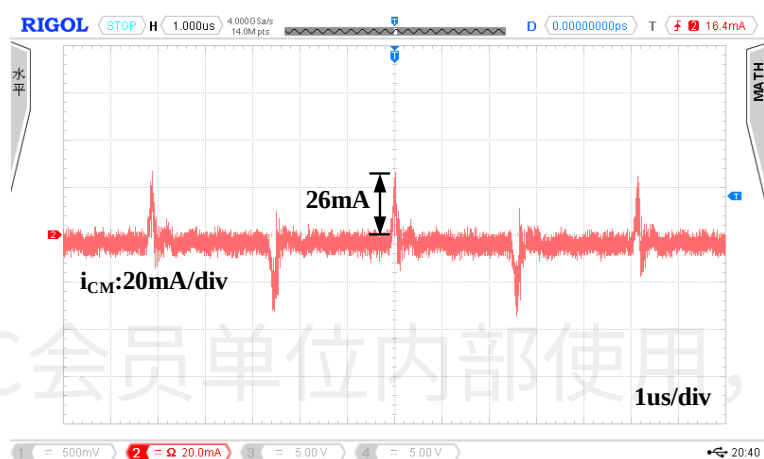


图 2.22 采用改进屏蔽法并优化气隙位置后 Y 电容上电流波形

在此基础上，在变压器外加一个接到原边地的屏蔽罩以抑制磁芯与绕组间的共模噪声，Y 电容上电流波形如图 2.23 所示，其峰值仅为 14mA，与图 2.22 相比下降近 50%。

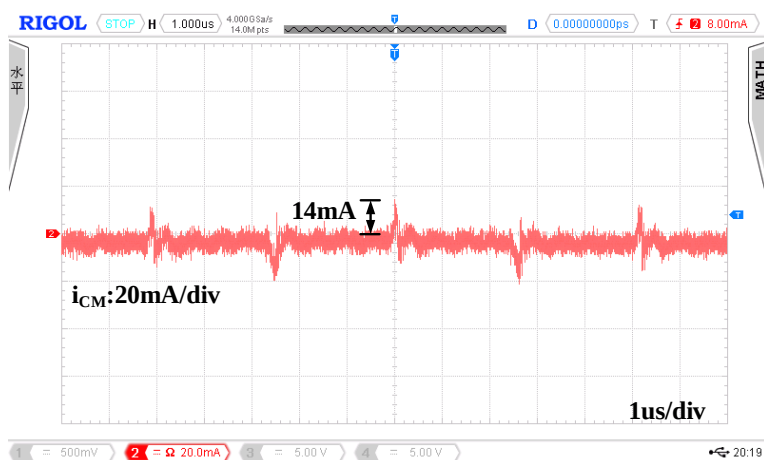


图 2.23 采用改进屏蔽法并优化气隙位置后外加屏蔽罩的 Y 电容上电流

用内加的屏蔽层方法替换外加屏蔽罩的方法,Y 电容上电流如图 2.24 所示,其电流峰值为 16mA。对比图 2.23 中的电流峰值 14mA 可以看出,采用外加屏蔽罩对共模噪声的抑制效果比采用内加屏蔽层的效果好,这与前文的分析一致。

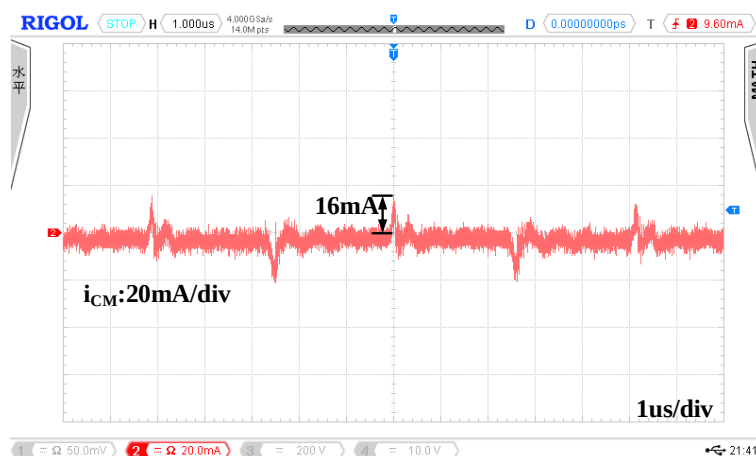


图 2.24 采用改进屏蔽法并优化气隙位置后内加屏蔽层的 Y 电容上电流

通过对比各个情况下 Y 电容上电流的峰值大小,可以初步得到上述的共模噪声优化设计方法可以有效抑制共模电流这一结论。但采用优化设计方法对共模噪声的抑制效果还需要在共模噪声频谱图中对比得出。在测试共模噪声频谱时,采用的仪器设备如图 2.25 所示。

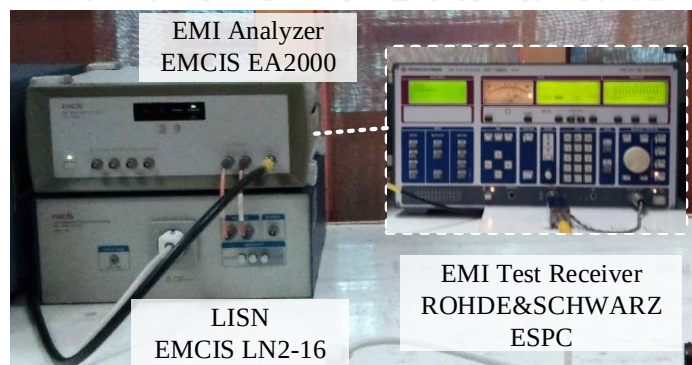


图 2.25 共模噪声频谱测试的仪器设备

这里为了验证改进屏蔽法的共模噪声抑制效果,需要排除其他路径上的噪声影响,因此对比实验是在气隙开在中柱上并且外加屏蔽罩的条件下进行。未采用改进屏蔽法的共模噪声频谱如图 2.26 中的黑色实线所示;采用改进屏蔽法的共模噪声频谱如图 2.26 中的红色虚线所示。对比两条共模噪声频谱曲线可知,采用本章所述的改进屏蔽法可以在整个频谱范围内对共模噪声有抑制效果,使共模噪声下降 15dB 左右。

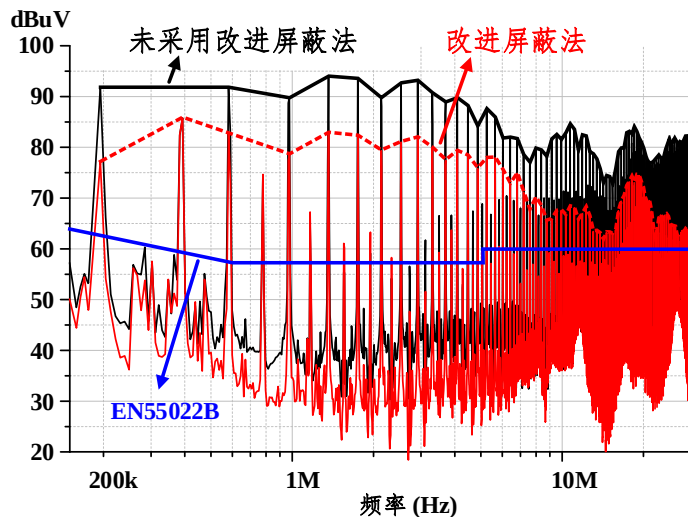


图 2.26 未采用和采用改进屏蔽法的共模噪声频谱对比

既然采用改进屏蔽法可以使共模噪声得到有效的抑制,EMI 滤波器的体积便可得到减小,具体的减小比例需要通过对比两种情况下的插入损耗曲线得到。未采用改进屏蔽法的插入损耗曲线如图 2.26 中的黑色实线所示,采用改进屏蔽法的插入损耗曲线如图 2.26 中的红色虚线所示。假设 EMI 滤波器采用一阶 LC 滤波器,则滤波器的转折频率需要通过作一条 40dB/dec 的直线,并找到其与 0dB 线的交点而得到。如图 2.27 所示,采用改进屏蔽法可以将滤波器的转折频率从 32kHz 提高到 80kHz。假设滤波器中 L 和 C 的体积与其感值和容量成正比,则 EMI 滤波器的体积可以减小 60%,这将大大减小整机体积并提高功率密度。

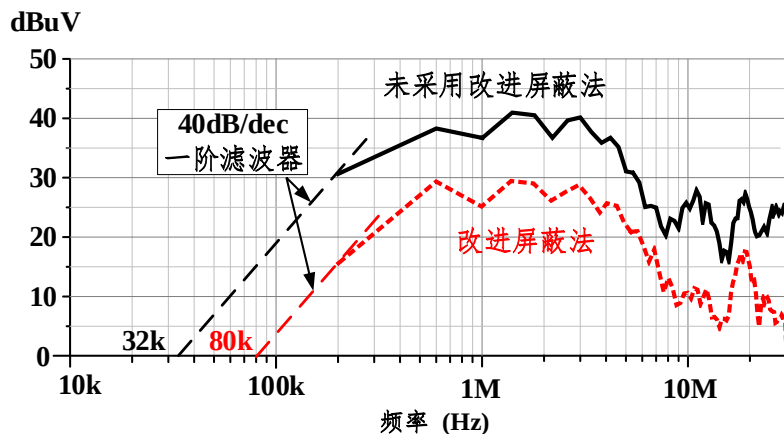


图 2.27 未采用和采用改进屏蔽法的插入损耗曲线对比

2.5 本章小结

本章通过建立半桥 LLC 谐振变换器的共模等效模型,详细分析了共模噪声

源及共模噪声传导路径，并定位了主导噪声源和主要传导路径。通过建立变压器的 3D 模型以及分析绕组上的 dv/dt 分布，优化设计了变压器中原副边绕组的排布方式，选择了具有最小 dv/dt 的原副边绕组相邻。并利用相邻原副边绕组上 dv/dt 可抵消的特点，提出了一种改进屏蔽法来抑制通过绕组层间电容传导的共模噪声。为了进一步抑制共模噪声，采用了在磁芯外加屏蔽罩和在磁芯与绕组间插入屏蔽层的方法，来抑制磁芯与绕组间传导的共模电流。通过对比采用不同抑制方法时 Y 电容上电流峰值的大小，验证了各个方法的共模噪声抑制效果。最后通过共模噪声频谱测试得到了采用改进屏蔽法可以使变换器的共模噪声减小 15dB 的结论，由此变换器所需的 EMI 滤波器体积也可以减小 60%。

仅限PMIC会员单位内部使用，不得外传

3 兆赫兹半桥 LLC 谐振变换器的共模噪声抑制方法

在数据中心服务器电源等对电源效率和功率密度要求很高的应用背景中,通常需要将变换器的开关频率提高到兆赫兹以上以减小磁元件的体积。通常认为提高开关频率会相应地提高 EMI 滤波器的转折频率,因此在高频下共模噪声问题应该更容易解决^[53]。但事实上,对于第二章所述的 200kHz 的变换器,如果仅将其频率推高到 1MHz,其所需滤波器的转折频率确实可以由 32kHz 增大到 52kHz,如图 3.1 中蓝色和黑色两线所示。然而在高频变换器中,广泛应用的 PCB 平面变压器具有非常大的层间电容,这会导致变换器的共模噪声大大增加,此时所需滤波器的转折频率反而降低。如图 3.1 中红线所示,一台采用全 PCB 平面变压器的兆赫兹半桥 LLC 谐振变换器所需一阶滤波器的转折频率低至 23kHz,因此其所需滤波器体积会很大。这种高频下所需滤波器的转折频率降低的情况并不是特例,美国弗吉尼亚理工大学 CPES 的一台全 PCB 平面变压器的兆赫兹半桥 LLC 谐振变换器所需滤波器的转折频率也低至 15kHz。

综上所述,由于兆赫兹变换器常采用的 PCB 平面变压器具有非常大的层间电容,因此兆赫兹变换器的共模噪声问题要比传统中低频变换器更为严重。本章针对应用在数据中心供电架构中的 380V-12V 兆赫兹半桥 LLC 谐振变换器,提出了几种共模噪声抑制方法。

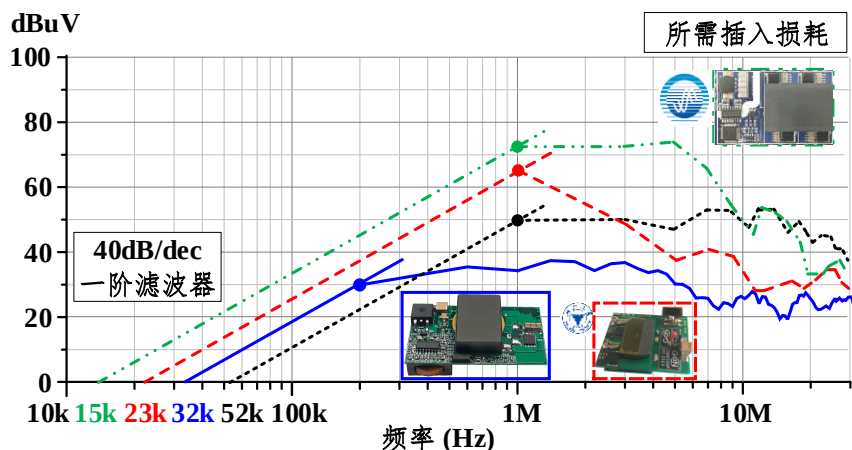


图 3.1 不同开关频率的 LLC 谐振变换器所需滤波器的插入损耗曲线

3.1 兆赫兹半桥 LLC 谐振变换器的共模噪声模型

兆赫兹半桥 LLC 谐振变换器的共模等效模型的建立方法与第二章相同,并且对共模噪声源的分析方法也与第二章相同,在此不再赘述。由于采用了平面变

压器，兆赫兹变换器中的共模噪声传导路径与第二章中不再相同。对于低压大电流场合，通常采用矩阵变压器将副边的大电流分配到多个磁芯和绕组上以保证较高的效率。数据中心供电架构中的 380V-12V 谐振变换器的匝比为 16:1:1，此处选择四个独立的变压器共同承担副边的大电流，因此每个变压器的匝比为 4:1:1。为了保证较高的效率和功率密度，变压器采用原副边绕组完全交错的平面变压器结构。此外，为了保证变压器的绕组利用率，全部的六层 PCB 绕组都用来传递功率，不再采用在原副边绕组间加入屏蔽层的方式减小共模噪声。每个独立变压器的结构如图 3.2 所示，其中 P 代表原边绕组，S₁ 和 S₂ 代表副边中心抽头结构的两个绕组。

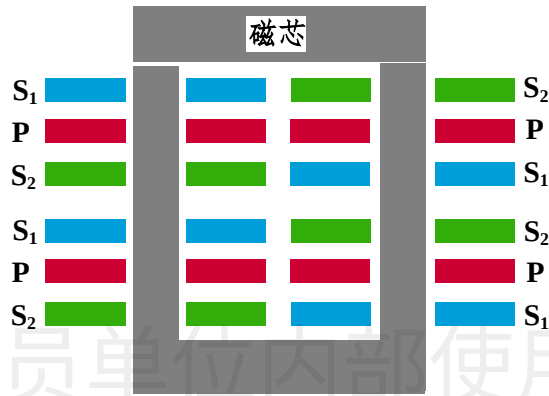
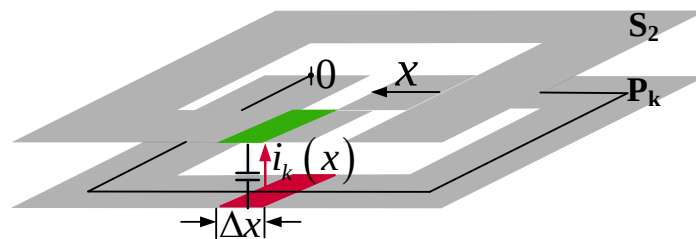


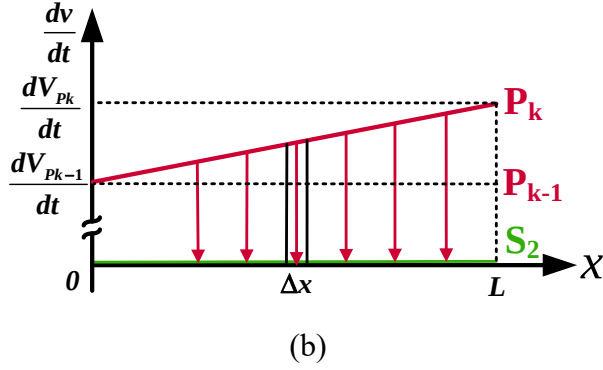
图 3.2 每个独立变压器的结构示意图

3.1.1 共模电流计算

在确定了变压器的结构之后，为了计算变压器中的共模电流，需要先以一组相邻的原副边绕组为例来计算两层绕组间的电流，再将多层绕组间的电流求和。两层相邻的原副边绕组模型示意图如图 3.3(a)所示，以原边绕组 P_k 的左边端点为坐标原点，沿着绕组建立 x 轴，则原副边绕组上 dv/dt 分布如图 3.3(b)所示。由于副边两个噪声源产生的共模电流是大小相等、方向相反的，因此副边的 dv/dt 可看作零。



(a)

图 3.3 两匝相邻原副边绕组的模型及绕组上 dv/dt 分布

在图 3.3(a)所示的绕组上任取一段微元电容, 则在第 k 匝绕组的 x 位置上传导的共模电流大小如式(3.1)所示, 其中 L 为一匝绕组的长度, C 为相邻两层原副边绕组间物理电容的大小。

$$i_k(x) = \frac{C}{L} \left[\frac{dV_{P_{k-1}}}{dt} + \left(\frac{dV_{P_k}}{dt} - \frac{dV_{P_{k-1}}}{dt} \right) \cdot \frac{x}{L} \right] \quad (3.1)$$

在计算得到微元电容上传导的共模电流之后, 可以拓展计算两匝相邻原副边绕组间的共模电流。由于相邻的原副边绕组间不仅存在层间电容, 还存在耦合电感, 此外两匝绕组还各自存在线路电感, 因此共模电流不能简单相加。

建立两匝相邻原副边绕组的简化物理模型如图 3.4 所示, 若层间电流从原边绕组 P_k 的同名端进, 从副边绕组 S_2 的异名端出, 则电流所流经的路径为一个高阻路径, 因此这条路径上几乎不流通电流; 若电流从原边绕组同名端进从副边绕组同名端出, 则电流所流经的路径为低阻路径, 因此绝大部分层间电流从原边绕组同名端进从副边绕组同名端出。综上所述, 两匝相邻原副边绕组间的层间电容可以看作并联, 则第 k 匝原边绕组产生的共模电流可由各个微元电容上传导的共模电流积分得到, 其表达式如式(3.2)所示。由式(3.2)可得, 两匝相邻原副边绕组间传导的共模电流是与原边绕组两个端点的 dv/dt 之和成正比的。

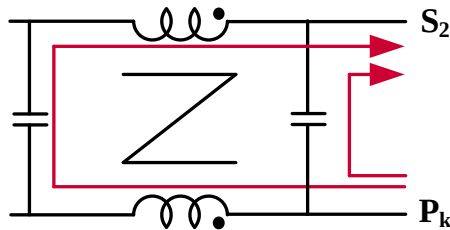
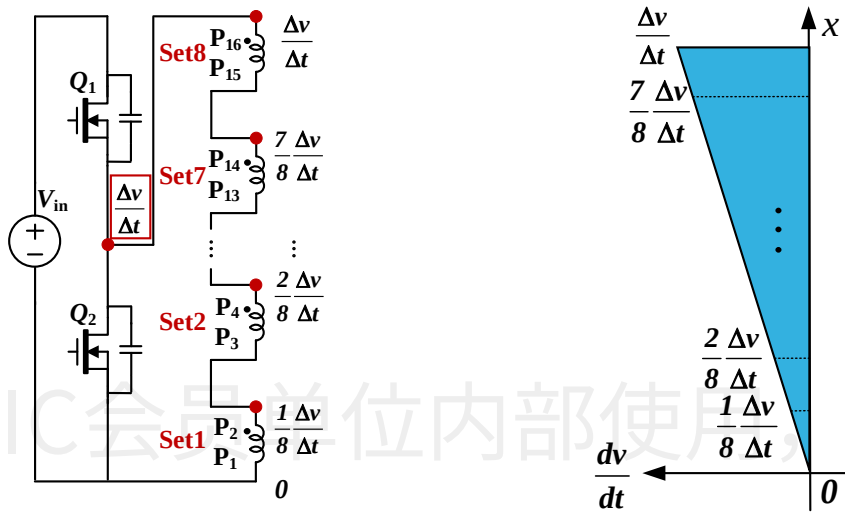


图 3.4 两匝相邻原副边绕组的简化物理模型

$$i_k = \int i_k(x) = C \cdot \frac{1}{2} \cdot \left(\frac{dV_{P_{k-1}}}{dt} + \frac{dV_{P_k}}{dt} \right) \quad (3.2)$$

利用这一结论，可以计算得到整个变压器中传导的共模电流。变压器中整个原边绕组上的 dv/dt 分布如图 3.5 所示，图中原边半桥中点产生的 dv/dt 被定义为 $\Delta v/\Delta t$ ，则整个变压器中的共模电流表达式如式(3.3)所示。采用此变压器搭建而成的兆赫兹半桥 LLC 谐振变换器的原理图如图 3.6 所示。

$$i_{CM} = 2C \cdot \frac{1}{2} \cdot \left[\left(0 + \frac{1}{8} \frac{\Delta v}{\Delta t} \right) + \cdots + \left(\frac{7}{8} \frac{\Delta v}{\Delta t} + \frac{\Delta v}{\Delta t} \right) \right] = 8C \frac{\Delta v}{\Delta t} \quad (3.3)$$



(a) 原边绕组原理图

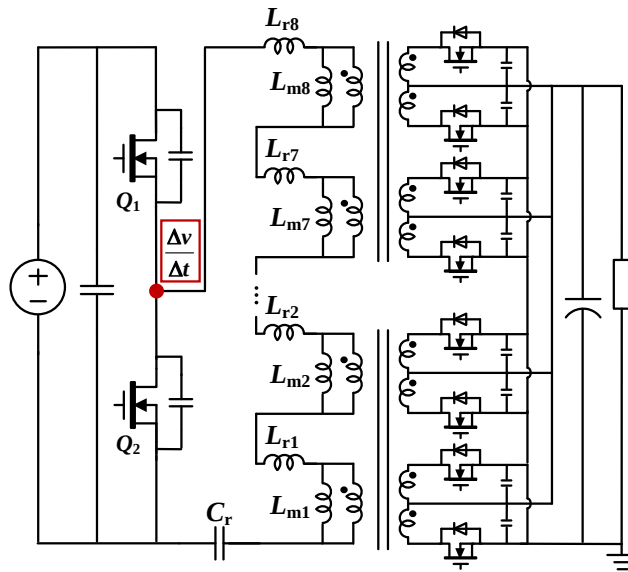
(b) 原边绕组上 dv/dt 分布图 3.5 兆赫兹 LLC 谐振变换器原边绕组原理图及原边绕组上 dv/dt 分布

图 3.6 兆赫兹半桥 LLC 谐振变换器原理图

3.1.2 共模噪声的决定因素

从式(3.3)中可以得出, 决定共模电流的因素一个是 C (两匝相邻原副边绕组层间物理电容), 另一个是 $\Delta v/\Delta t$ (半桥中点的电位变化)。这一结论和通常认为的半桥中点产生的电位变化决定了共模电流的表述一致。但是, 对于共模噪声这个频域量来讲, 其决定因素与在时域中决定共模电流的因素不同, 因为在分析频域量时, 需要将频率的影响也考虑进去。应用傅里叶级数, 可以将共模电流展开成如式(3.4)所示的表达式, 基波幅值如式(3.5)所示。

$$i_{CM}(t) = 32C \cdot \Delta v \cdot f_s \cdot \sum_{n=1,3,5,\dots}^{\infty} \frac{\sin(n\pi \cdot \Delta t \cdot f_s)}{n\pi \cdot \Delta t \cdot f_s} \sin(2n\pi \cdot f_s \cdot t) \quad (3.4)$$

$$I_{CM(fun)} = 32C \cdot \Delta v \cdot f_s \cdot \frac{\sin(\pi \cdot \Delta t \cdot f_s)}{\pi \cdot \Delta t \cdot f_s} \quad (3.5)$$

从式(3.5)可知, Δv 是一个单独的乘数项, 其直接影响共模噪声基波幅值, 且影响是线性的, 因此 Δv 的变化将大幅度影响共模噪声基波幅值; 但是 Δt 仅存在于 Sa 函数项, 其影响无法直观得出。通常来讲, Δt 即死区时间可以取任意值, 但是反映变换器占空比大小的量 $\Delta t f_s$ 的取值是有区间限制的。为了保证变换器工作在较高的效率下, 其取值一般在 0.05 和 0.25 之间。但即使在 0.05 到 0.25 的全范围内变化, 其对共模噪声基波幅值的影响也在 1dB 之内。因此, Δt 对共模噪声基波幅值影响微弱, 而 Δv 才是共模噪声基波幅值的决定因素。此外, 在 EMI 滤波器的设计过程中, 共模噪声基波幅值的大小非常关键, 因此 Δv 是 EMI 滤波器设计的决定因素, 而不是 $\Delta v/\Delta t$ 。由于变换器的输入指标已经确定, 因此无法通过直接减小 Δv 的方法来减小变换器的共模噪声基波幅值, 从而减小滤波器的体积。但是可以将 Δv 打散分配到多个电路单元上, 通过减小每个电路单元上的共模噪声来减小整个变换器中的共模噪声。这一共模噪声抑制方法将在下一小节中详细阐述。

3.2 基于拓扑优化的共模噪声抑制方法

3.2.1 静点构造法

由图 3.5 中绕组上的 dv/dt 分布图可知, 直接连接到开关管 Q_2 源极的第一组原边绕组 Set 1 上的 dv/dt 最小, 由于开关管 Q_2 源极的 dv/dt 为零, 因此将其定义为 dv/dt 静点。随着绕组越来越靠近原边半桥中点, 绕组上的 dv/dt 越大, 原边第

八组绕组 Set 8 上的 dv/dt 最大。实际上，目前方案中之所以半桥 LLC 谐振变换器的共模噪声很大，是因为绕组上不断增大的 dv/dt 在积累，从而产生很大的共模电流。如果原边每组绕组都能具有与第一组绕组 Set 1 相同的 dv/dt 分布，换言之，在原边构造出多个 dv/dt 静点，则变换器中的共模噪声可被大大减小。

由上述分析可知，在一个半桥拓扑中只存在一个 dv/dt 静点，因此为了构造多个 dv/dt 静点，则原边需要多个半桥拓扑串联。由此本文提出了一种静点构造法，即构造了一个输入串联输出并联（input series output parallel, ISOP）的 LLC 拓扑来减小变换器的共模噪声。

3.2.2 基于静点构造法的 ISOP LLC 谐振变换器

在未采用静点构造法的兆赫兹半桥 LLC 谐振变换器中，原边半桥只需要两个高压器件。但是在采用静点构造法的 ISOP LLC 谐振变换器中，原边需要很多低压器件串联。理论上，原边输入侧串联的半桥越多，每个半桥原边绕组上的 Δv 越小，整个变换器的共模噪声也会越小。除此之外，原边的开关器件也可以选用 FoM（figure of merit）更小的开关管。但是考虑到器件导通损耗和整机成本时，原边采用的半桥拓扑的数量并不是越多越好。文献[54]-[55]已证明，通过合理的设计，原边采用八个半桥串联可以实现比原有一个半桥更高的效率且性价比更高。所以本文选择八个半桥，共十六个低压原边开关管来构造 ISOP LLC 谐振变换器，其原理图如图 3.7 所示。

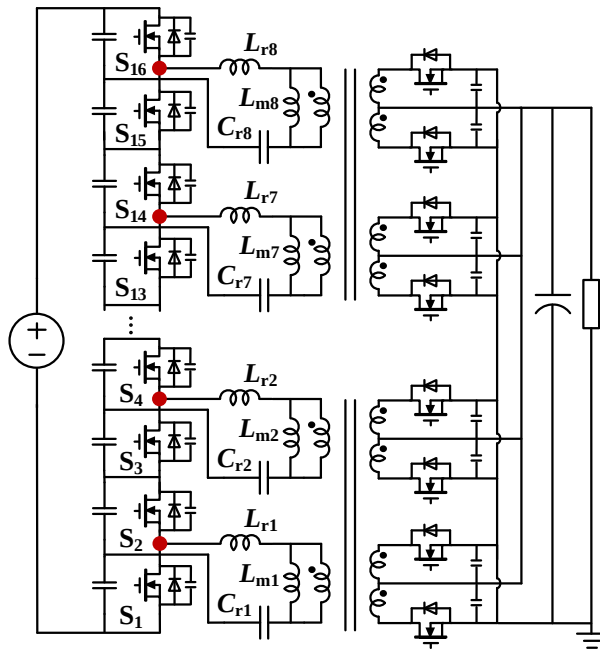


图 3.7 基于静点构造法的 ISOP LLC 谐振变换器原理图

为了计算采用静点构造法的 ISOP LLC 谐振变换器中的共模电流大小, ISOP LLC 谐振变换器原边绕组原理图及绕组上的 dv/dt 分布如图 3.8 所示。

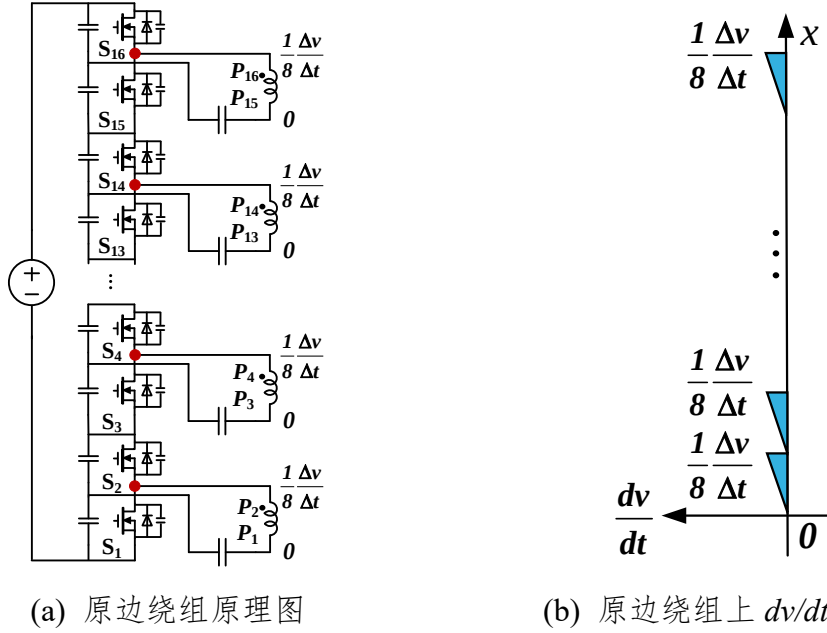


图 3.8 ISOP LLC 谐振变换器原边绕组原理图及原边绕组上 dv/dt 分布

如图 3.8 所示, 原边每个半桥都有一个 dv/dt 静点, 且原边绕组上的 dv/dt 相较于图 3.5 而言大大减小, 整个 ISOP LLC 谐振变换器中的共模电流表达式如式 (3.6) 所示。对比式 (3.3) 中未采用静点构造法的半桥 LLC 谐振变换器的共模电流, 静点构造法将共模电流减小到原来的八分之一。此外, 采用静点构造法对共模噪声的抑制效果如式 (3.7) 所示, 理论上共模噪声可以减小 18dB。

$$i_{CM}' = 8 \cdot \left[2C \cdot \frac{1}{2} \cdot \left(0 + \frac{1}{8} \frac{\Delta v}{\Delta t} \right) \right] = C \cdot \frac{\Delta v}{\Delta t} \quad (3.6)$$

$$Q_{CM} = 20 \cdot \log \left(\frac{i_{CM}'}{i_{CM}} \right) = -18dB \quad (3.7)$$

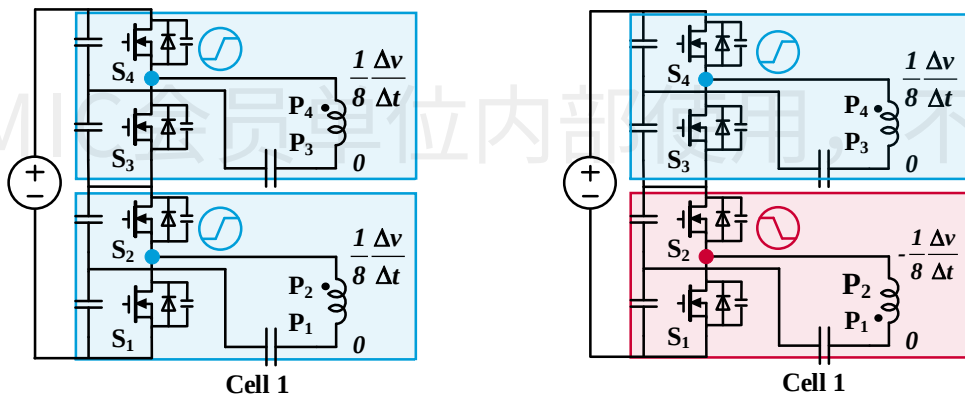
3.3 基于控制策略优化的共模噪声抑制方法

采用 ISOP 结构不仅可以有效减小绕组上的 dv/dt , 而且原边开关管数量更多, 控制自由度更高。本节将常用的交错并联控制策略应用在电路单元内和电路单元间, 利用每对绕组上 dv/dt 抵消的原理, 进一步减小变换器中的共模噪声。

3.3.1 电路单元内交错并联控制策略

为了更加清晰地阐述控制策略, 将两个共用同一变压器磁芯的半桥拓扑定义

为一个电路单元 (cell)，这里为了简化表达，仅以第一个电路单元 Cell 1 为例，其余三个电路单元所采用的控制策略与 Cell 1 相同。3.2.2 节中采用同相控制策略的电路单元原理图如图 3.9(a)所示，其中开关管 S_1 和 S_3 同时进行开关动作， S_2 和 S_4 也同时进行开关动作，因此两个半桥中点上的电位变化方向相同，这种控制策略定义为同相控制策略。由于各个半桥中点产生的 dv/dt 方向相同，则整个变换器的共模噪声是所有半桥中点产生的共模噪声的叠加，因此变换器的共模噪声非常大。为了在一个电路单元内构造出共模噪声的抵消效果，则需要电路单元内两个半桥拓扑产生的共模电流是大小相等、方向相反的。为了在电路单元内构造出反向可抵消的共模电流，则需要改变四个开关管的动作顺序。控制开关管 S_1 和 S_4 同时进行开关动作， S_2 和 S_3 也同时进行开关动作，则一个电路单元内两个半桥中点产生的 dv/dt 是大小相等、方向相反的，则一个电路单元内的共模噪声理论上可以被抵消到零，由此整个变换器的共模噪声也可以被抵消到零，这个控制策略被定义为电路单元内交错并联控制策略，其原理图如图 3.9(b)所示。



(a) 采用同相控制的电路单元

(b) 采用单元内交错并联的电路单元

图 3.9 采用同相控制和单元内交错并联控制的原理图对比

虽然采用电路单元内交错并联控制策略可以有效减小变换器的共模噪声，且理论上可以将共模噪声抵消到零，但是由于两个半桥拓扑共用同一个磁芯，两者的外围电路布局和绕组排布无法完全一致，因此两个半桥拓扑的共模路径阻抗也不一致，从而导致两个半桥拓扑传导的共模电流大小不同。虽然产生的共模电流方向相反，仍有抵消效果，但变换器中的共模噪声无法被完全抵消。

3.3.2 电路单元间交错并联控制策略

为了更加有效地抑制变换器的共模噪声，本节提出了另一种控制策略即电路单元间交错并联的控制策略，其原理图如图 3.10 所示。为了简化表达，图 3.10

中仅给出了 Cell 1 和 Cell 4 两个相互交错的电路单元, 未给出的 Cell 2 和 Cell 3 也是两个相互交错的电路单元。至于 Cell 1 与 Cell 2 之间是同相控制还是交错并联控制, 由于不管采用哪种控制策略, 对于整个变换器而言, 共模噪声是相同的, 因此可以任意选择。

在电路单元间交错并联的控制策略中, 一个电路单元中的两个半桥 LLC 拓扑是同相工作的, 即 Cell 1 中的四个开关管是同时进行开关动作的, Cell 4 中的四个开关管也是同时进行开关动作的。但是 Cell 1 中的四个开关和 Cell 4 中的四个开关管的开关动作是反向的, 即相位相差 180 度。在这种控制策略中, 每个电路单元内两个半桥中点的电位变化是同相的, 因此一个电路单元的共模电流是两个半桥拓扑产生的共模电流之和; 但两个交错的电路单元中的半桥中点的电位变化是相反的, 因此两个电路单元产生的共模电流是相反的, 理论上可以将两个电路单元间的共模噪声抵消至零。

由于不同的电路单元不共用同一个磁芯, 因此各个电路单元的绕组布局以及外围电路的布局的一致性比较好, 两个电路单元的共模路径阻抗也基本一致。因此采用电路单元间交错并联控制策略对共模噪声的抑制效果要比采用电路单元内交错并联控制策略好得多。

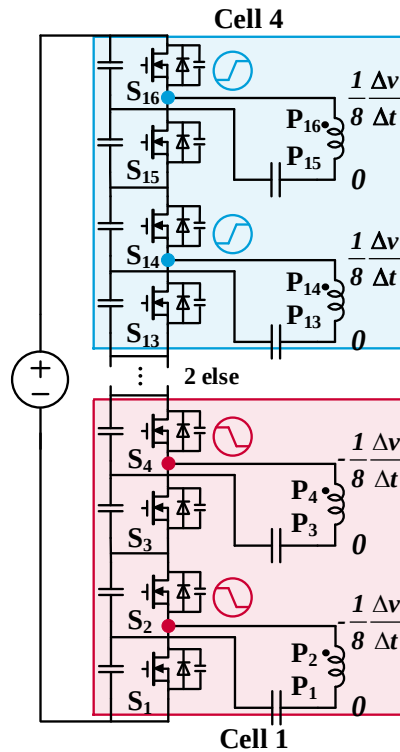


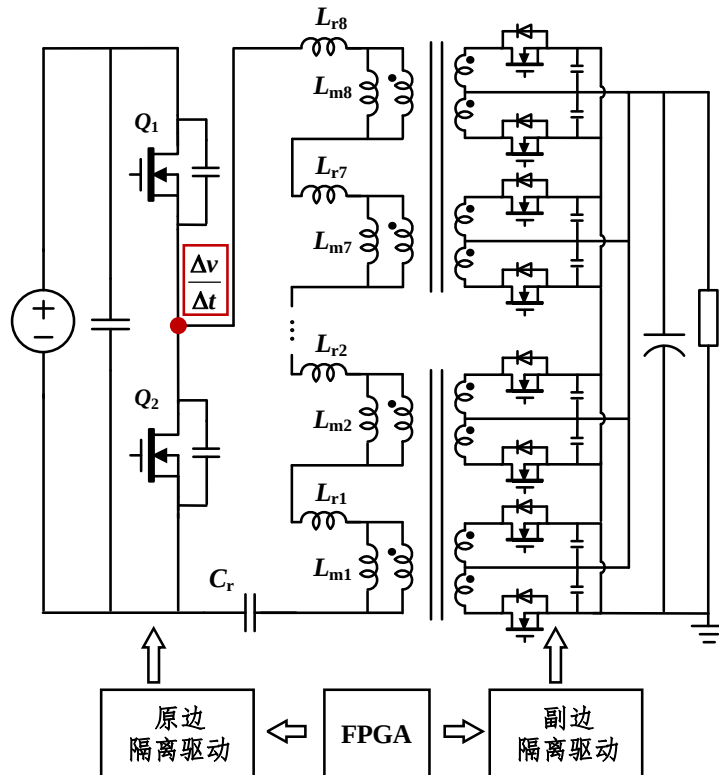
图 3.10 采用电路单元间交错并联控制的原理图

3.3.3 基于交错并联的综合控制策略

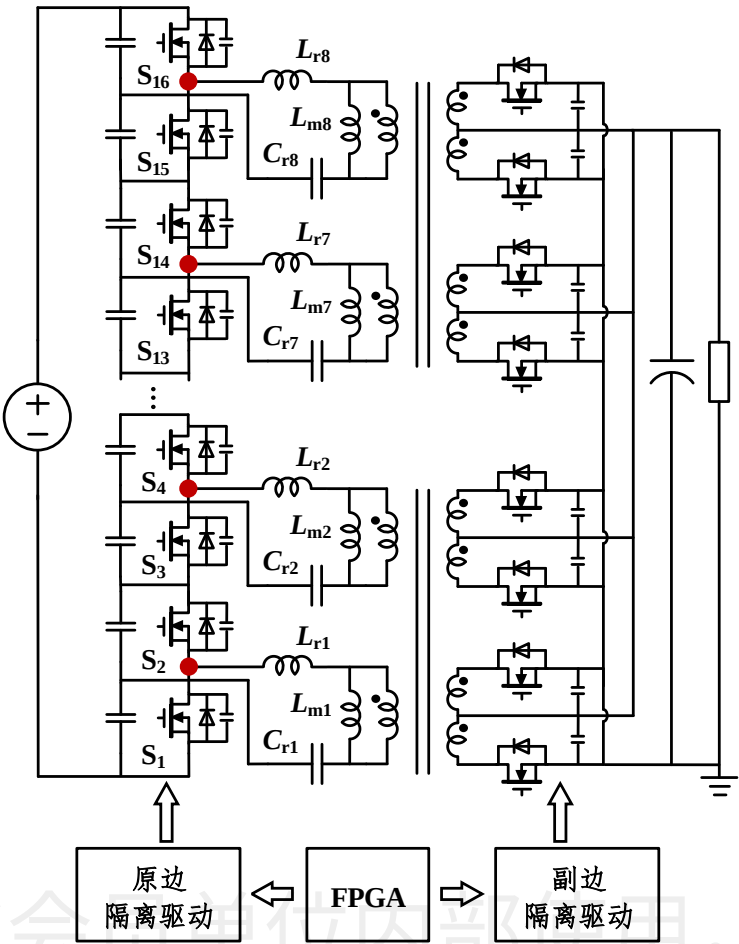
采用电路单元内交错并联控制策略和采用电路单元间交错并联控制策略都可以有效地减小共模噪声,且两个控制策略分别用来减小电路单元内的共模噪声和电路单元间的共模噪声。但是两种方法均不能将电路单元内和电路单元间的共模噪声抵消到零,仍有可以优化的空间,因此可以将两种控制策略结合起来,使得整个变换器的共模噪声达到最小。结合电路单元内和电路单元间交错并联的控制策略被定义为基于交错并联的综合控制策略。在这种综合控制策略下,各个电路单元内两个半桥中点的电位变化是相反的,则电路单元内存在共模噪声的抵消效果;两个交错的电路单元的四个半桥中点的电位变化也是两两相反的,则电路单元间也存在共模噪声的抵消效果。

3.4 实验验证

根据本章所述的几种共模噪声抑制方法,搭建了一台输入 380V,输出 12V,最大功率为 1800W 的实验样机进行了共模噪声抑制方法的效果验证,其样机原理如图 3.11 所示,样机关键参数如表 3.1 所示。实验样机实物如图 3.12 所示。实验环境与第二章一致,在此不再赘述。



(a) 两个高压器件构成的兆赫兹半桥 LLC 谐振变换器原理图

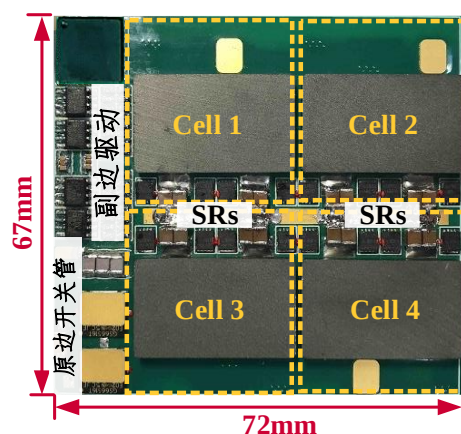


(b) 低压器件串联而成的 ISOP LLC 谐振变换器原理图

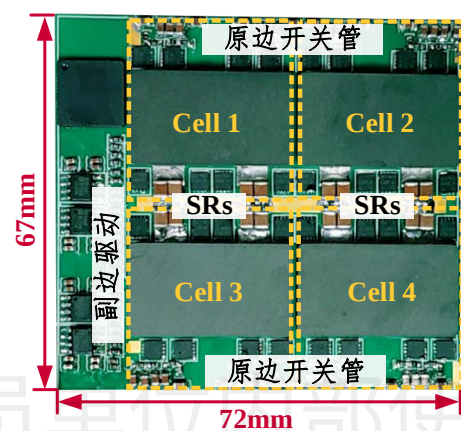
图 3.11 兆赫兹 LLC 谐振变换器实验样机原理图

表 3.1 兆赫兹 LLC 谐振变换器实验样机的关键参数

关键物理量	具体参数
副边整流管	BSZ0501NSI
高压原边开关管	GS66516T
低压原边开关管	BSZ040N06LS5
谐振电容	1.25uF
谐振电感	14.2nH
励磁电感	1.8uH
磁芯材料	DMR51W
变压器匝比	4:1:1
输入电容	2.2uF/50V
输出电容	10uF/50V
PCB	6 Layer/2oz



(a) 两个高压器件构成的兆赫兹半桥 LLC 谐振变换器



(b) 低压器件串联而成的 ISOP LLC 谐振变换器

图 3.12 兆赫兹 LLC 谐振变换器实验样机实物图

采用两个高压器件构成的兆赫兹半桥 LLC 谐振变换器在轻载下的关键波形如图 3.13 所示。通过观察开关管漏源电压波形 V_{ds_Q2} 和驱动电压波形 V_{gs_Q2} 可以得到，变换器在死区时间内实现了零电压开通，电路处于理想的工作状态。

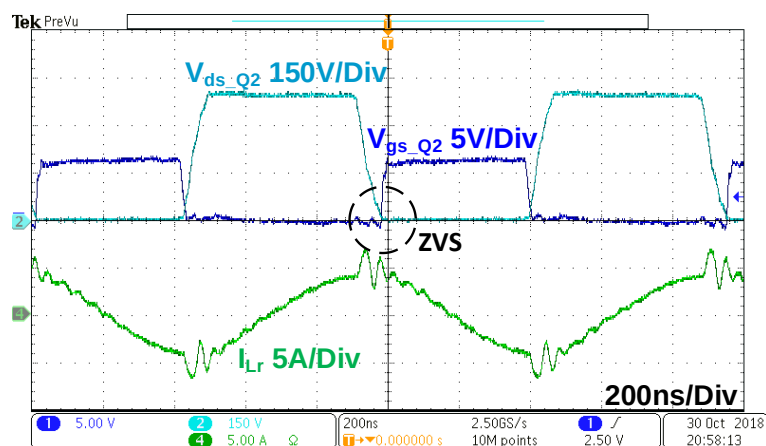


图 3.13 两个高压器件构成的半桥 LLC 谐振变换器的关键波形

采用十六个低压器件串联而成的 ISOP LLC 谐振变换器在轻载下的关键波形如图 3.14 所示。通过观察一个电路单元内开关管的漏源电压波形 V_{ds_S2} 、 V_{ds_S4} 和驱动电压波形 V_{gs_S4} 的波形可以得到，变换器的开关管在死区时间内实现了 ZVS，电路处于理想的工作状态。需要说明的是，变换器中四个电路单元的所有开关管都可以保证 ZVS，但为了避免内容冗长，在这里省略了其他开关管的 ZVS 波形。而且不论变换器工作在哪种控制策略下，开关管恰好实现 ZVS 都是进行共模噪声测试的必要条件。

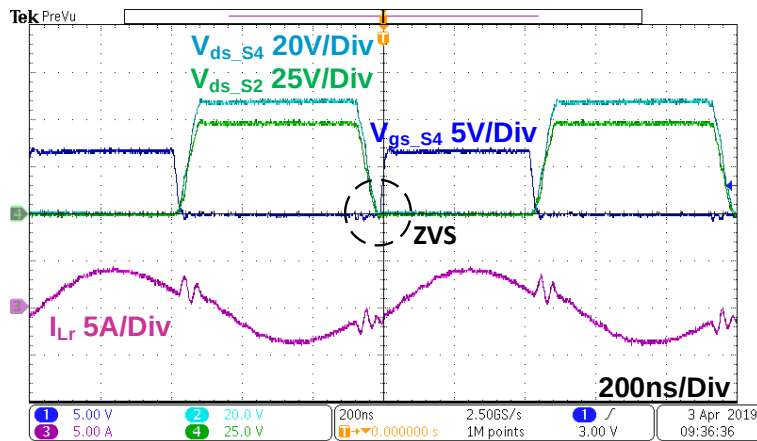


图 3.14 低压器件串联而成的 ISOP LLC 谐振变换器的关键波形

两个高压器件构成的兆赫兹半桥 LLC 谐振变换器的共模噪声频谱包络线如图 3-15 中黑色虚线所示。当采用静点构造法时，ISOP LLC 谐振变换器的共模噪声频谱包络线如图 3.15 中红色实线所示。对比图 3.15 中两条共模噪声频谱包络线可得，采用静点构造法可以有效减小变换器的共模噪声，其中 1 MHz 基波的噪声可衰减近 10dB，整个频谱范围内的噪声可衰减近 20dB。

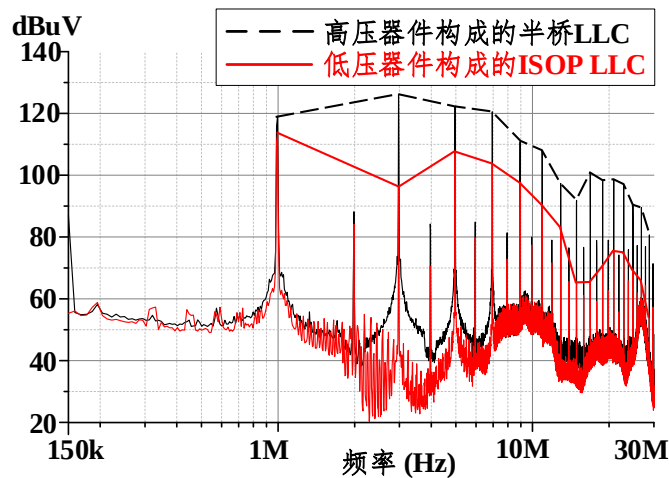


图 3.15 未采用和采用静点构造法的 LLC 谐振变换器共模噪声频谱图

采用静点构造法构造的 ISOP LLC 谐振变换器不仅具有较小的共模噪声，而且可以实现较高的效率。在合理设计下，380V-12V 的 ISOP LLC 谐振变换器在 40% 载下可达到 98.3% 的峰值效率^{[54]-[55]}。综上所述，采用静点构造法搭建的 ISOP LLC 谐振变换器可以在保证较高的工作效率下实现共模噪声的抑制。

采用电路单元内交错并联控制策略时，以 Cell 1 和 Cell 2 为例具体说明，Cell 1 中两个开关管 S_1 、 S_3 和 Cell 2 中两个开关管 S_5 、 S_7 的关键波形如图 3.16 所示。 V_{ds_S1} 和 V_{ds_S3} 是 Cell 1 中两个反相工作开关管的漏源电压波形， V_{ds_S5} 和 V_{ds_S7} 是 Cell 2 内两个反相工作开关管的漏源电压波形，由此可得每个单元电路内两个开关半桥中点产生的 dv/dt 是大小相等方向相反的。此外， V_{ds_S1} 和 V_{ds_S5} 是 Cell 1 和 Cell 2 中处在半桥上管位置的两个同相工作开关管的漏源电压波形，由此可得两个电路单元 Cell 1 和 Cell 2 是同相的。Cell 3 和 Cell 4 的工作状态与 Cell 1 和 Cell 2 一致，在此不再赘述。从图 3.16 中各个开关管的漏源电压波形可以看出，开关管的工作波形与 3.3.1 节中的描述完全一致，电路工作在采用电路单元内交错并联的控制策略下。

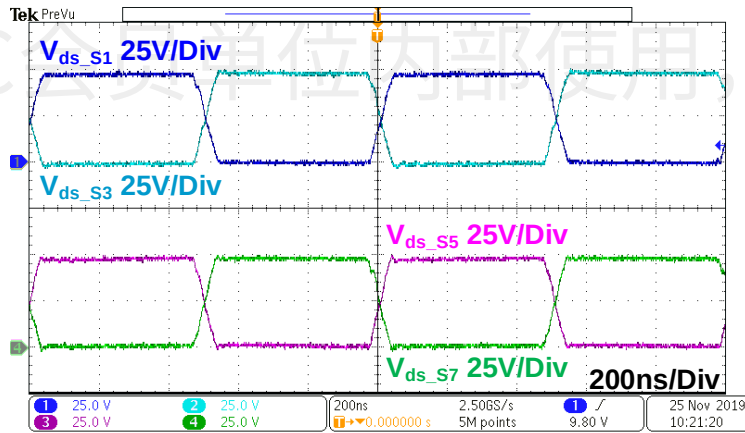


图 3.16 采用电路单元内交错并联控制的关键波形

采用电路单元内交错并联控制策略的共模噪声频谱包络线如图 3.17 中红色实线所示，与之对比的是所有电路单元都采用同相控制策略的共模噪声频谱包络线，如图 3.17 中的黑色虚线所示，也就是图 3.15 中的红色实线。对比两条共模噪声频谱包络线可得，采用电路单元内交错并联控制策略，可以对共模噪声有 10dB 左右的抑制效果。虽然这个共模噪声抑制效果明显，但是程度仍不够好，这也是单路单元内两个半桥拓扑由于 PCB 布局不能完全一致导致的共模噪声抵消不完全的一个反映。

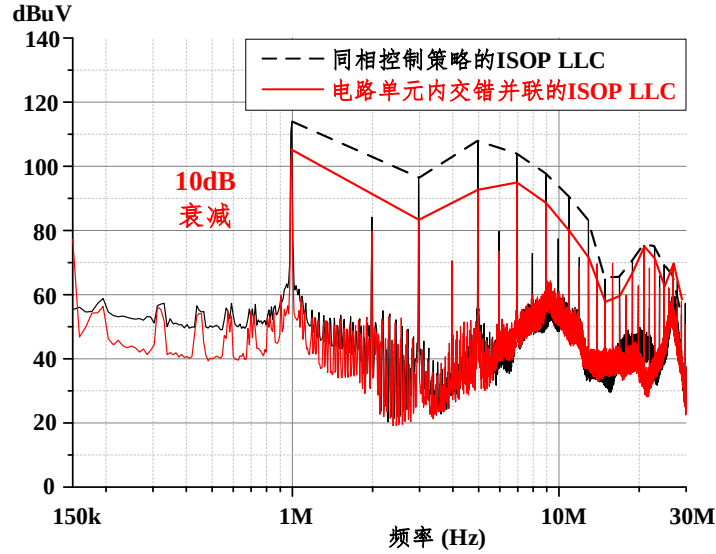


图 3.17 采用电路单元内交错并联控制的共模噪声频谱图

采用电路单元间交错并联控制策略时，仍以 Cell 1 和 Cell 2 为例具体说明，Cell 1 中两个开关管和 Cell 2 中两个开关管的关键波形如图 3.18 所示。 V_{ds_s1} 和 V_{ds_s3} 是 Cell 1 中两个同相工作开关管的漏源电压波形， V_{ds_s5} 和 V_{ds_s7} 是 Cell 2 内两个同相工作开关管的漏源电压波形，由此可得每个单元电路内两个开关半桥中点产生的 dv/dt 是大小相等、方向相同的。此外， V_{ds_s1} 和 V_{ds_s5} 是 Cell 1 和 Cell 2 中处在半桥上管位置的两个反相工作开关管的漏源电压波形， V_{ds_s3} 和 V_{ds_s7} 是 Cell 1 和 Cell 2 中处在半桥下管位置的两个反相工作开关管的漏源电压波形，由此可得 Cell 1 和 Cell 2 两个电路单元是反相的。Cell 3 和 Cell 4 的工作状态与 Cell 1 和 Cell 2 一致，在此不再赘述。从图 3.18 中各个开关管的漏源电压波形可以看出，电路工作在采用电路单元间交错并联的控制策略下。

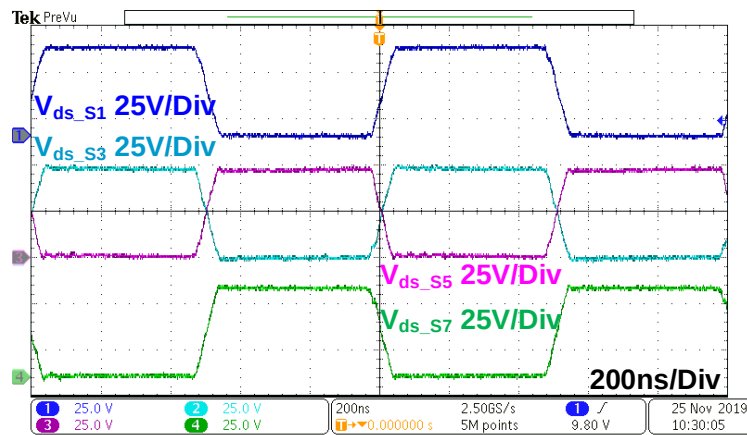


图 3.18 采用电路单元间交错并联控制的关键波形

采用电路单元间交错并联控制策略的共模噪声频谱包络线如图 3.19 中红色实线所示,与之对比的是所有电路单元都采用同相控制策略的共模噪声频谱包络线,如图 3.19 中的黑色虚线所示,也就是图 3.15 中的红色实线。对比两条共模噪声频谱包络线可得,采用电路单元间交错并联控制策略,可以对共模噪声有 40dB 左右的抑制效果。与采用电路单元内交错并联控制策略对比而言,采用电路单元间交错的共模噪声抑制效果更好,这是因为没有了同一个磁芯的限制,各个电路单元的 PCB 布局一致性更好,共模噪声抵消效果更完全。

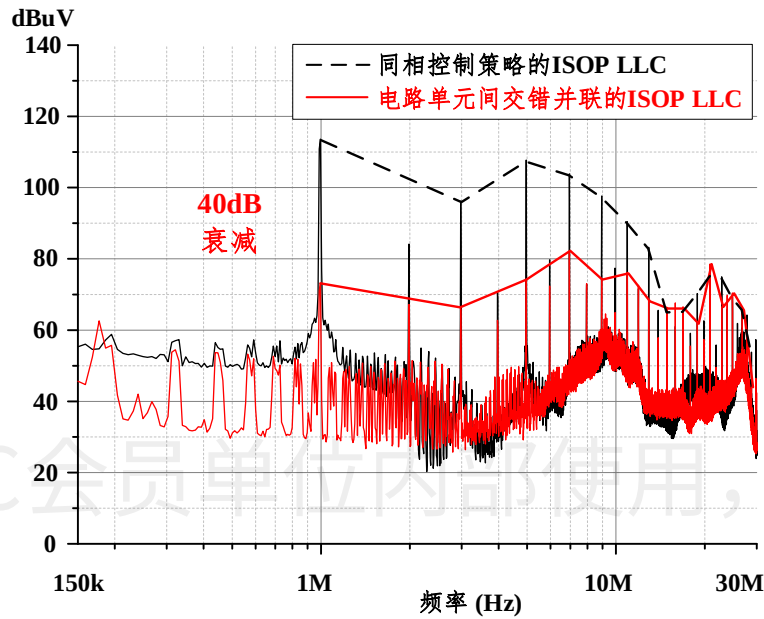


图 3.19 采用电路单元间交错并联控制的共模噪声频谱图

为了达到更好的共模噪声抑制效果,综合了电路单元内和电路单元间的交错并联控制策略,采用了基于交错并联的综合控制策略,这里仍以 Cell 1 和 Cell 2 为例具体说明。Cell 1 中两个开关管和 Cell 2 中两个开关管的关键波形如图 3.20 所示。 V_{ds_S1} 和 V_{ds_S3} 是 Cell 1 中两个反相工作开关管的漏源电压波形, V_{ds_S5} 和 V_{ds_S7} 是 Cell 2 内两个反相工作开关管的漏源电压波形,由此可得每个单元电路内两个开关半桥中点产生的 dv/dt 是大小相等、方向相反的。此外, V_{ds_S1} 和 V_{ds_S5} 是 Cell 1 和 Cell 2 中处在半桥上管位置的两个反相工作开关管的漏源电压波形, V_{ds_S3} 和 V_{ds_S7} 是 Cell 1 和 Cell 2 中处在半桥下管位置的两个反相工作开关管的漏源电压波形,由此可得 Cell 1 和 Cell 2 两个电路单元是反相的。Cell 3 和 Cell 4 的工作状态与 Cell 1 和 Cell 2 一致,在此不再赘述。从图 3.20 中各个开关管的

漏源电压波形可以看出，电路工作在采用基于交错并联的综合控制策略下。

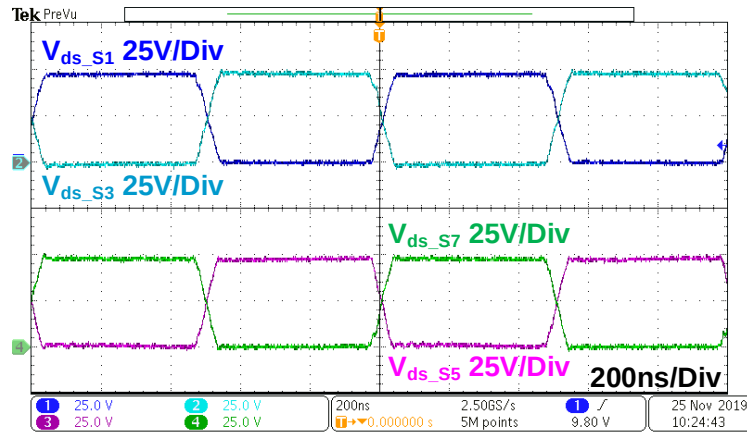


图 3.20 采用基于交错并联的综合控制策略的关键波形

采用基于交错并联的综合控制策略的共模噪声频谱包络线如图 3.21 中红色实线所示，与之对比的是所有电路单元都采用同相控制策略的共模噪声频谱包络线，如图 3.21 中的黑色虚线所示，也就是图 3.15 中的红色实线。对比两条共模噪声频谱包络线可得，采用基于交错并联的综合控制策略，可以对共模噪声有 50dB 左右的抑制效果。这个抑制效果综合了采用电路单元内和电路单元间的交错并联控制策略对共模噪声的抑制效果，使得变换器的共模噪声最小。

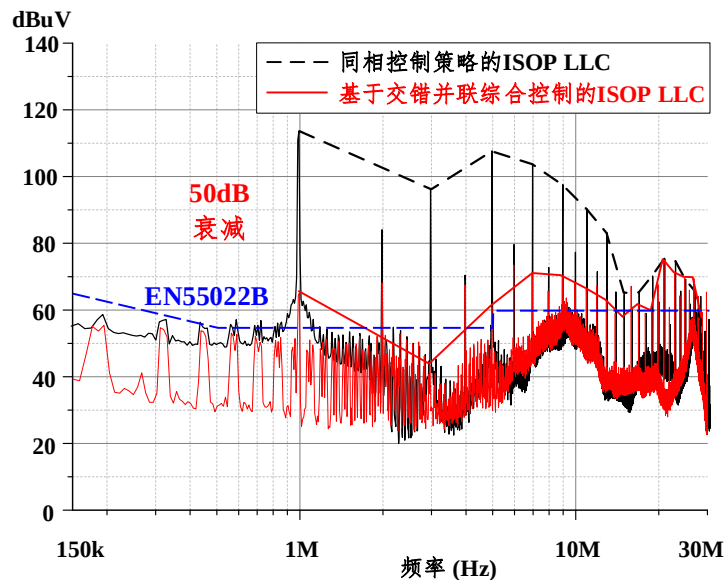


图 3.21 采用基于交错并联的综合控制策略的共模噪声频谱图

由图 3.21 中的红色实线可以看出，采用基于交错并联的综合控制策略，变换器的共模噪声频谱包络线已经接近标准 EN55022B^[56]。通过对比图 3.22 中采

用基于交错并联综合控制策略的插入损耗曲线和采用同相控制策略的插入损耗曲线可知,在采用基于交错并联综合控制策略时,所需滤波器的转折频率大大提高。若采用一阶滤波器,其体积可以减小 90%以上,因此变换器的整体功率密度可以大大提高。

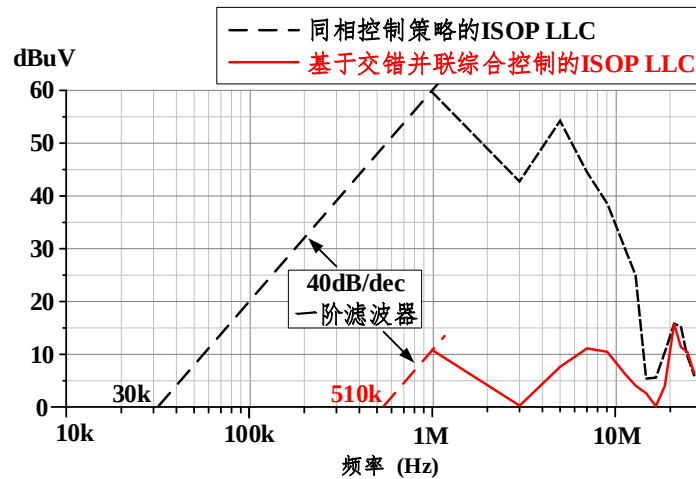


图 3.22 采用基于交错并联综合控制策略的插入损耗曲线

3.5 本章小结

本章首先提出了当频率推高到兆赫兹时变换器的共模噪声更为严重的问题,然后分析了影响共模噪声的关键因素。针对这一关键因素,从减小共模噪声源的角度出发提出了一种静点构造法,并采用这一方法构造了一个共模噪声很小的输入串联输出并联的 ISOP LLC 谐振变换器。此外,本章还应用了多种控制策略来达到共模噪声在电路单元内和电路单元间的抵消效果。最终在样机上的实验结果证明,采用静点构造法以及采用基于交错并联的综合控制策略,变换器的共模噪声可以减小 60dB,共模噪声频谱接近测试标准,因此变换器所需的 EMI 滤波器的体积可以大大减小,有效地提高了变换器的功率密度。

4 总结与展望

4.1 全文工作总结

由电网供电的 AC/DC 电源在平板电视、通信基站、计算机服务器和数据中心等领域得到了广泛应用，且工业界对其效率和功率密度的指标要求越来越高。先进数据中心目前推广的高压直流母线架构对电源的功率密度也有更高的要求。提高频率以及采用多种优化设计方法固然可以提高 DC/DC 变换器的功率密度，然而整个电源的功率密度仍然受制于 EMI 滤波器的体积，而 EMI 滤波器的体积无法减小是因为变压器中较大的层间电容导致的严重共模噪声。本文针对半桥 LLC 谐振变换器对低共模噪声的需求，从变压器结构、拓扑以及控制策略优化设计等角度进行了深入研究，研究工作可以概括为以下几点：

1) 针对目前已有的 LLC 谐振变换器共模噪声的抑制方法，本文从作用机理的角度出发对其进行了整合分类，并归纳出了各种共模噪声抑制方法的优缺点及适用的场合，为后续开展研究打下了坚实基础。

2) 针对盘式利兹线和 PCB 绕组混叠式变压器，本文提出了一种优化的变压器绕组排布方式，使共模噪声得到了有效减小。在此基础上，本文还提出了一种改进屏蔽法，进一步减小了变压器原副边绕组间传导的共模电流。

3) 针对绕组和磁芯间近场耦合的共模电流，本文采用了改变气隙位置、外加屏蔽罩和内加屏蔽层等一系列的抑制方法降低了共模噪声，并通过对比各个方法的共模噪声抑制效果，总结得到了各个方法的利弊及选用时需要注意的条件。

4) 由于目前已有的共模噪声抑制方法大多是从抑制共模噪声传导路径的角度去解决问题，且这些方法的抑制效果在某种程度上都会受制于各类制造误差，因此本文针对绕组完全交错的 PCB 平面变压器，从减小共模噪声源的角度，提出了一种静点构造法并且有效减小了变换器中的共模噪声。

5) 针对具有多个控制自由度的输入串联输出并联的 LLC 谐振变换器，本文采用了电路单元内交错并联、电路单元间交错并联和基于交错并联的综合控制策略进一步减小了变换器的共模噪声。并且本文还通过对比各个方法的共模噪声抑制效果，分析总结了不同方法的特点并在实际中加以利用。

4.2 研究工作展望

针对半桥 LLC 谐振变换器中严重的共模噪声问题，本文已完成了一部分的

研究工作，也提出了几种有效的共模噪声抑制方法，但是未来仍有许多问题值得进一步探索：

1) 由于无法实时观测共模噪声且干扰因素很多，因此未来研究出更直观的共模噪声观测手段和观测设备对这一方向的深入研究具有非常重要的意义。

2) 目前许多共模噪声抑制方法都有一定的局限性，因此未来研究出适用范围更广、抑制效果更好的共模噪声抑制方法也具有重要意义。

3) 目前对电磁场的仿真、分析与观测的理论体系及实践应用还不够完备，但是未来若从本质上定位并解决共模噪声问题，这是一个不可避免的挑战。

仅限PMIC会员单位内部使用，不得外传

参考文献

- [1] Fei C. Optimization of LLC resonant converters: state-trajectory control and PCB based magnetics[PhD Dissertation], Virginia Tech, 2018.
- [2] Huang D, Ji S, Lee F C. LLC resonant converter with matrix transformer[J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4339-4347.
- [3] Mu M, Lee F C. Design and optimization of a 380V-12V high-frequency, high-current LLC converter with GaN devices and planar matrix transformers[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 854-862.
- [4] Fei C, Lee F C, Li Q. High-efficiency high-power-density LLC converter with an integrated planar matrix transformer for high-output current applications[J]. IEEE Transactions on Industrial Electronics, 2017, 64(11): 9072-9082.
- [5] Reusch D, Lee F C. High frequency bus converter with low loss integrated matrix transformer[C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2012: 1392-1397.
- [6] Li G, Wu X. High power density 48-12V DCX with 3-D PCB winding transformer[J]. IEEE Transactions on Power Electronics, 2020, 35(2): 1189-1193.
- [7] Yang Y. EMI noise reduction techniques for high frequency power converters[PhD Dissertation], Virginia Tech, 2018.
- [8] Kong P, Wang S, Lee F C. Common mode EMI noise suppression for bridgeless PFC converters[J]. IEEE Transactions on Power Electronics, 2008, 23(1): 291-297.
- [9] 谢立宏. 隔离型变换器共模传导干扰的建模与抑制[D]. 南京航空航天大学, 2018.
- [10] Busquets M S. Application of optimization techniques to the design of a Boost power factor correction converter[Master Dissertation], Virginia Tech, 2001.
- [11] Kong P, Jiang Y, Lee F C. Common mode EMI noise of AC-DC converters for low power applications[C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2011: 78-82.
- [12] 中国能源网. 数据中心怎成“能耗巨兽” [EB/OL]. http://www.cnenergynews.cn/sylb/tj/20190724_756206.html.
- [13] 中国储能网. 数据中心一年耗电超过三峡大坝发电量，是时候考虑储能型数据中心了 [EB/OL]. <http://www.escn.com.cn/news/show-543833.html>.
- [14] Danilak R, Forbes Technology Council. Why energy is a big and rapidly growing problem for data centers[EB/OL]. <https://www.forbes.com/sites/forbestechcouncil/2017/12/15/why-energy-is-a-big-and-rapidly-growing-problem-for-data-centers/#7cdaf98e5a30>.
- [15] Uptime Institute. Uptime Institute global data center survey[EB/OL]. <https://datacenter.com/wp-content/uploads/2018/11/2018-data-center-industry-survey.pdf>
- [16] Google. Google environmental report 2019[EB/OL]. https://services.google.com/fh/files/misc/google_2019-environmental-report.pdf.
- [17] Babasaki T, Tanaka T, Asakura K, et al. Development of power distribution cabinet for higher-voltage direct-current power feeding system[C]. IEEE International Telecommunications Energy Conference (INTELEC), 2010: 1-5.
- [18] Pratt A, Kumar P, Aldridge T V. Evaluation of 400V DC distribution in telco and data centers to improve energy efficiency[C]. IEEE International Telecommunications Energy Conference (INTELEC), 2007: 32-39.

- [19] Lisy S M, Sonnenberg B J, Dolan J. Case study of deployment of 400V DC power with 400V/-48VDC conversion[C]. IEEE International Telecommunications Energy Conference (INTELEC), 2014: 1-6.
- [20] AlLee G, Tschudi W. Edison redux: 380 Vdc brings reliability and efficiency to sustainable data centers[J]. IEEE Power and Energy Magazine, 2012, 10(6): 50-59.
- [21] Vicor White Paper. From 48V direct to Intel VR12.0: saving 'big data' \$500000 per data center, per year[EB/OL]. https://www.mouser.ph/pdfdocs/wp_VR12.pdf.
- [22] Noritake M, Hirose K, Yamasaki M, et al. Evaluation results of power supply to ICT equipment using HVDC distribution system[C]. IEEE International Telecommunications Energy Conference (INTELEC), 2010: 1-8.
- [23] Matsumoto A, Fukui A, Takeda T, et al. Development of 400-V dc output rectifier for 400-V dc power distribution system in telecom sites and data centers[C]. IEEE International Telecommunications Energy Conference (INTELEC), 2010: 1-6.
- [24] Babasaki T, Tanaka T, Nozaki Y, et al. Developing of higher voltage direct-current power-feeding prototype system[C]. IEEE International Telecommunications Energy Conference (INTELEC), 2009: 1-5.
- [25] Yang B, Lee F C, Zhang A J, et al. LLC resonant converter for front end DC/DC conversion[C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2002: 1108-1112.
- [26] Wang S, Kong P, Lee F C. Common mode noise reduction for Boost converters using general balance technique[J]. IEEE Transactions on Power Electronics, 2007, 22(4): 1410-1416.
- [27] Fu D, Wang S, Kong P, et al. Novel techniques to suppress the common-mode EMI noise caused by transformer parasitic capacitances in DC-DC converters[J]. IEEE Transactions on Industrial Electronics, 2013, 60(11): 4968-4977.
- [28] Lan G, Zhang S, Wu X. Analysis and reduction of common mode current of the transformer in a full-bridge LLC battery charger[C]. IEEE Transportation Electrification Conference and Expo (ITEC), 2017: 1-5.
- [29] Kong P, Wang S, Lee F C. Reducing common mode EMI noise in two-switch forward converter[C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2009: 3622-3629.
- [30] Cochrane D, Chen D Y, Boroyevic D. Passive cancellation of common-mode noise in power electronic circuits[J]. IEEE Transactions on Power Electronics, 2003, 18(3): 756-763.
- [31] Chan Y P, Pong B M H, Poon N K, et al. Common-mode noise cancellation by an antiphase winding in multilayer isolated planar transformer[J]. IEEE Transactions on Electromagnetic Compatibility, 2014, 56(1): 67-73.
- [32] Kong P, Huang D, Fu D, et al. Common mode noise characteristics of resonant converters[C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2010: 1246-1251.
- [33] 林苏斌, 陈为, 董纪清, 等. 开关电源变压器传导共模 EMI 磁电综合模型[J]. 中国电机工程学报, 2017, 37(08): 2436-2446.
- [34] Kong P, Lee F C. Transformer structure and its effects on common mode EMI in isolated power converters[C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2010: 1424-1429.
- [35] Li B, Li Q, Lee F C, et al. A symmetrical resonant converter and PCB transformer structure for common mode noise reduction[C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2017: 5362-5368.
- [36] Saket M A, Ordonez M, Craciun M, et al. Improving planar transformers for LLC resonant

- converters: paired layers interleaving[J]. IEEE Transactions on Power Electronics, 2019, 34(12): 11813-11832.
- [37] 宋海斌, 周健. PCB 平面变压器及使用这种变压器的变换器: 中国, 10565511.3[P], 2016-06-08.
- [38] Song H, Zhou J. PCB planar transformer and converter using the same: US, 10128760[P], 2018-11-13.
- [39] Zhang S, Wu X. Low common mode noise half-bridge LLC DC-DC Converter with an asymmetric center tapped rectifier[J]. IEEE Transactions on Power Electronics, 2019, 34(2): 1032-1037.
- [40] Chu Y, Wang S. A generalized common-mode current cancelation approach for power converters[J]. IEEE Transactions on Industrial Electronics, 2015, 62(7): 4130-4140.
- [41] 和军平, 陈为, 姜建国. 开关电源共模传导干扰模型的研究[J]. 中国电机工程学报, 2005(08): 50-55.
- [42] Xie L, Ruan X, Ye Z. Equivalent noise source: an effective method for analyzing common-mode noise in isolated power converters[J]. IEEE Transactions on Industrial Electronics, 2016, 63(5): 2913-2924.
- [43] Saket M A, Ordonez M, Shafiei N. Planar transformers with near-zero common-mode noise for flyback and forward converters[J]. IEEE Transactions on Power Electronics, 2018. 33(2): 1554-1571.
- [44] Fu D, Kong P, Wang S, et al. Analysis and suppression of conducted EMI emissions for front-end LLC resonant DC/DC converters[C]. IEEE Power Electronics. Specialists Conference, 2008: 1144-1150.
- [45] Yang Y, Huang D, Lee F C, et al. Analysis and reduction of common mode EMI noise for resonant converters[C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2014: 566-571.
- [46] Yang Y, Huang D, Lee F C, et al. Transformer shielding technique for common mode noise reduction in isolated converters[C]. IEEE Energy Conversion Congress and Exposition (ECCE), 2013: 4149-4153.
- [47] Fei C, Yang Y, Li Q, et al. Shielding technique for planar matrix transformers to suppress common-mode EMI noise and improve efficiency[J]. IEEE Transactions on Industrial Electronics, 2018, 65(2): 1263-1272.
- [48] Xie L, Ruan X, Ji Q, et al. Shielding-cancelation technique for suppressing common-mode EMI in isolated power converters[J]. IEEE Transactions on Industrial Electronics, 2015, 62(5): 2814-2822.
- [49] Kim D Y, Kim C E, Moon G W. High-efficiency slim adapter with low-profile transformer structure[J]. IEEE Transactions on Industrial Electronics, 2011, 59(9): 3445-3449.
- [50] Huang D, Fu D, Lee F C, et al. High-frequency high-efficiency CLL resonant converters with synchronous rectifiers[J]. IEEE Transactions on Industrial Electronics, 2011, 58(8): 3461-3470.
- [51] Fu D, Lee F C, Wang S. Investigation on transformer design of high frequency high efficiency DC-DC converters[C]. IEEE Applied Power Electronics Conference and Exposition (APEC), 2010: 940-947.
- [52] Hurley W G, Ouyang Z. High frequency planar magnetics for power conversion[EB/OL]. http://orbit.dtu.dk/files/131741663/APEC_2017_Presentation.pdf.
- [53] Yan C, Li F, Zeng J, et al. A novel transformer structure for high power, high frequency

- converter[C]. IEEE Power Electronics Specialists Conference, 2007: 214-218.
- [54] Wu X, Shi H. High efficiency high density 1 MHz 380–12 V DCX with low FoM devices[J]. IEEE Transactions on Industrial Electronics, 2020, 67(2): 1648-1656.
- [55] Shi H, Wu X, Xia M. Analysis of MHz 380V-12V DCX with low FoM device[C]. International Conference on Power Electronics and ECCE Asia, 2019: 1821-1829.
- [56] EN 55022, Limits and methods of measurement of radio disturbance characteristics of information technology equipment. European: European norm standard, 2006.

仅限PMIC会员单位内部使用，不得外传

攻读硕士学位期间取得的研究成果

第一作者

- [1] **Han Y**, Yang J, Wu X. Suppressing Methods of Common-Mode Noise in LLC Resonant DC-DC Converters. 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), 2019: 823-827. 对应毕业论文第二章.
- [2] **Han Y**, Wu X, Shi H. Suppressing Method of Common-Mode Noise in MHz 380V-12V DCX Converter. 2019 22nd International Conference on Electrical Machines and Systems (ICEMS), 2019: 1-4. 对应毕业论文第三章.

第二作者

- [1] Liu T, **Han Y**, Wu X, et al. A MHz Regulated DC Transformer with Wide Voltage Range. 2018 IEEE International Power Electronics and Application Conference and Exposition (PEAC), 2018: 1-4.

仅限PMIC会员单位内部使用，不得外传