

分类号: _____

单位代码: 10335

密 级: _____

学 号: 21810033

浙江大学

硕士专业学位论文



中文论文题目: 高效率软开关图腾柱 PFC 交错并联
控制策略分析及优化

英文论文题目: Analysis and Optimization of High Efficiency
ZVS Totem-pole PFC Interleaving Control

申请人姓名: 陈子健

指导教师: 吴新科

专业学位类别: 学术硕士

专业学位领域: 电气工程

所在学院: 电气工程学院

论文提交日期 2021 年 5 月 14 日

高效率软开关图腾柱 PFC 交错并联

控制策略分析及优化



论文作者签名: _____

陈子健

指导教师签名: _____

吴新科

论文评阅人 1: _____ 谢小高\教授\杭州电子科技大学

评阅人 2: _____ 姚文熙\教授\浙江大学

评阅人 3: _____ 董伯藩\教授\浙江大学

评阅人 4: _____

评阅人 5: _____

答辩委员会主席: _____ 谢小高\教授\杭州电子科技大学

委员 1: _____ 张军明\教授\浙江大学

委员 2: _____ 吴新科\教授\浙江大学

委员 3: _____ 陈 敏\教授\浙江大学

委员 4: _____ 邵帅\副教授\浙江大学

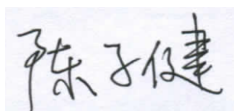
委员 5: _____

答辩日期: _____ 2021 年 6 月 12 日

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：



签字日期： 2021 年 6 月 28 日

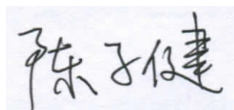
仅限PMIC会员单位内部使用，不得外传

学位论文版权使用授权书

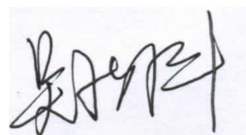
本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名：



导师签名：



签字日期： 2021 年 6 月 28 日

签字日期： 2021 年 6 月 28 日

致谢

初次踏进浙大的校园是 2014 年的秋天，转眼间已是我在浙大的第七年。2018 年本科毕业后，我有幸进入博蓝实验室完成研究生阶段的学习。这两年半时间，我从一个对电力电子一无所知的初学者成长成为一个能够独立完成科研项目的入门者。吴老师耐心的指导让我了解到逻辑在方法论中的重要性，师兄弟们不懈的奋斗精神让我逐渐有了脱离舒适圈的勇气。在此，对硕士期间给予我指导、帮助和关心的老师同学等表示衷心的感谢。

本论文是在吴新科教授指导下完成。硕士期间，吴老师在科研上给予我悉心、专业的指导，使我对电力电子领域有了基本的认知，帮助我提升逻辑分析能力与 PPT 制作功底。同时，吴老师还给予我前往富特公司项目实习以及与空间电源研究所、金威源公司的工程师们交流的机会，让我深刻体会到科研与产品研发之间的区别，大大拓宽了视野。祝吴老师今后工作顺利、身体健康、科研与事业再创高峰。同时也感谢周莉英周大姐在日常科研与生活上的帮助，祝周大姐工作顺利、身体健康。

吴嘉文师兄、施鸿波师兄与杨金旭师兄曾在我初入实验室时给予我耐心的帮助与解惑，使我初步认识并适应实验室的科研节奏。秦伟师兄与张思亮师兄曾与我共同完成空间电源所的科研项目，在项目过程中协助我解决难点问题，无私地与我分享科研经验。张思亮师兄还与我一起赴富特实习，与徐晨汀师兄、周宗杰师兄与施鸿波师兄一起探讨未来方向，指引我未来的科研与工作道路。在此感谢各位师兄的指导与帮助，祝各位前程似锦、事业有成。

感谢 18 级电力电子硕士班的各位同学，尤其是齐雨与范高，陪伴我共同度过了三年科研生涯。齐雨与范高具有踏实不懈的科研精神与对生活工作的热情，激励我更加努力地科研学习并走出舒适圈，在此表示感谢。同时也感谢室友许晨航、赵科科与李静航在我科研与生活上的帮助及鼓励。感谢赵臣凯、董泽政、刘天骥、韩阅、邱凯、李光灿、孙家红等师兄师姐的指导和帮助，祝各位鹏程万里，一帆风顺。感谢田霖、李力超、赵问鼎、黄天林、陈征、马京京、赵韞玉、杜佳坤、Faheem 等师弟师妹在科研生活上的互相帮助。

感谢金蕴琦在生活上的支持与鼓励。感谢父母从小对我的培养，给予我舒适的条件与环境能够专心学习。

陈子健

2021 年 4 月于浙大玉泉

摘要

开关电源具有效率高,重量轻,稳压范围宽等优点,在通讯电源领域获得了广泛的应用。传统通讯电源由前级 PFC 与后级 DC/DC 构成,其中前级 PFC 最重要的是能够满足高功率因数与高效率的需求,许多情况下还需保证高可靠与低成本。

效率、可靠性与成本很大程度上取决于器件与拓扑的选择。本文研究的对象为基于 Si 器件的交错并联 CRM 图腾柱 PFC。图腾柱 PFC 拓扑简单,导通损耗小,常用于高效 AC/DC 通讯电源场合。交错并联技术能够减小输入电流纹波,有效提升功率等级,提高轻载效率。而 Si MOSFET 工艺成熟,导通电阻小,有利于实现高效、高可靠与低成本。

CRM 模式下变化的开关频率给主从相交错控制带来了挑战。本文综述了 CRM 开环与闭环交错控制策略,分析了数字控制中交错控制策略的局限性,采用了闭环交错控制策略,以保证主从相电感电流的稳定交错,并且详细分析了 CRM 模式下,交错并联图腾柱 PFC 的数字控制策略。

采用 CRM 闭环交错控制策略时,主从相能否实现软开关取决于电感电流 ZCD 策略是否可靠。而本方案中采用了同步整流管续流,必须通过采样电感电流实现 ZCD。而电流采样可能受到扰动影响,导致 ZCD 超前或滞后,使得开关管存在硬开通风险。本文详细介绍了现有电感电流 ZCD 策略,分析了 ZCD 信号受到扰动影响时软开关控制的可靠性,并提出一种改进的双 ZCD 策略,保证了软开关的可靠性。最终研制了一台 3kW 峰值效率 98.9%的基于 Si 器件的高效 CRM 图腾柱 PFC 样机,验证了闭环交错控制与双 ZCD 策略的可靠性。

关键词: 图腾柱 PFC, CRM 模式, ZCD 策略, 交错并联

Abstract

Switching power supply has the advantages of high efficiency, light weight, wide voltage regulation range, etc., and has been widely used in the field of communication power supply. The traditional communication power supply is composed of a front-end PFC and a back-end DC/DC. The most important specifications of PFC are high power factor and high efficiency. In many cases, it is also necessary to ensure high reliability and low cost.

Efficiency, reliability, and cost largely depend on device and topology. The research object of this paper is the interleaving CRM totem pole PFC based on Si devices. Totem Pole PFC has simple topology and low conduction loss. It is often used in high-efficiency AC/DC communication power supply. The interleaving technology can reduce the input current ripple, increase the power level, and improve the light load efficiency. The Si MOSFET has mature technology and low on-resistance, which is more conducive to achieving high efficiency, high reliability and low cost.

The changing switching frequency brings challenges to the interleaving control in CRM mode. This article summarizes the open-loop and closed-loop interleaving control strategies, analyzes the limitations of the interleaving control strategy in digital control, adopts the closed-loop interleaving control strategy to ensure the stable interleaving, and analyzes the digital control strategy of CRM Totem Pole PFC in detail.

In CRM closed-loop interleaving control strategy, whether the master-slave phase can realize soft switching depends on whether the ZCD strategy is reliable. In this scheme, the synchronous rectifier freewheeling is adopted, and ZCD must be realized by sampling inductor current. The current sampling may be affected by disturbances, leading to ZCD leading or lagging, making the switch has the risk of hard turn-on. This article introduces the existing ZCD strategy in detail, analyzes the reliability of the soft switch control when the ZCD signal is affected by disturbances, and proposes an improved dual ZCD strategy to ensure soft switching. Finally, a 3kW high-efficiency CRM totem pole PFC prototype based on Si devices with 98.9% peak efficiency is built, which verifies the reliability of the closed-loop interleaving control and the dual ZCD strategy.

Key words: Totem Pole PFC, CRM Mode, ZCD Strategy, Interleaving

插图清单

图 1-1 传统两级架构的通讯电源.....	1
图 1-2 全桥不控整流电路原理图.....	2
图 1-3 高效率 PFC 研究现状 ^[6-17]	3
图 1-4 不同商用器件的 $\text{Cost}_{1\text{m}\Omega}$ 参数.....	5
图 2-1 交错并联 CRM 图腾柱 PFC 变换器原理图.....	7
图 2-2 单相与交错并联的输入电流纹波 ($P_o=3\text{kW}$).....	7
图 2-3 单相与交错并联时流经输出电容电流的高频分量 ($P_o=3\text{kW}$).....	8
图 2-4 图腾柱 PFC 电路原理图.....	8
图 2-5 正半周时 CRM 图腾柱 PFC 单个开关周期工作波形.....	9
图 2-6 正半周时 CRM 图腾柱 PFC 各阶段下的等效电路.....	9
图 2-7 正半周时交错并联图腾柱 PFC 原理图.....	11
图 2-8 开关管开通时刻同步下主从相电感电流交错波形.....	13
图 2-9 电压模式下的开环交错并联控制环路.....	13
图 2-10 开环交错控制电压模式工作时 T_{dsync} 扰动时波形 (体二极管续流).....	13
图 2-11 电流模式下的开环交错控制环路.....	14
图 2-12 开环交错控制电流模式工作时 T_{dsync} 扰动时波形 (体二极管续流).....	14
图 2-13 开环交错控制电压模式工作时 T_{dsync} 扰动时波形 (同步整流管续流).....	15
图 2-14 开环交错控制电流模式下 T_{dsync} 扰动时波形 (同步整流管续流).....	16
图 2-15 开关管关断时刻同步正常交错波形.....	17
图 2-16 关断时刻同步开环交错控制下 T_{dsync} 出现扰动时波形 ($D>0.5$).....	17
图 2-17 关断时刻同步开环交错控制下 T_{dsync} 出现扰动时波形 ($D<0.5$).....	18
图 2-18 关断时刻同步开环交错控制下 T_{dsync} 出现扰动时波形 ($D=0.5$).....	18
图 2-19 CRM 闭环交错并联电压模式控制环路.....	21
图 2-20 CRM 闭环交错并联电流模式控制环路.....	21
图 2-21 DSP 中单个计算周期分配.....	22
图 2-22 锁相环振荡示意图.....	22
图 2-23 交错并联 CRM 图腾柱 PFC 控制框图.....	23
图 2-24 电流模式控制环路.....	24
图 2-25 电压模式控制环路.....	25
图 2-26 单个开关周期内 ZCD 策略的关键波形.....	26
图 2-27 DSP 内部生成 ZCD_w 信号方案.....	27
图 2-28 DSP 内部产生 ZCD_w 信号方案的关键波形.....	27
图 2-29 外加 mask 信号生成 ZCD_w 信号方案.....	28
图 2-30 外加 mask 信号生成 ZCD_w 信号方案的关键波形.....	29
图 2-31 隔离输入电压采样原理图.....	29
图 2-32 非隔离输入电压采样原理图.....	30
图 2-33 CRM 图腾柱 PFC 变换器中霍尔传感器的放置位置.....	31
图 2-34 采用霍尔传感器采样电感电流的原理图.....	31
图 2-35 轻载与满载下半个工频周期内的开关频率曲线 ($L=120\mu\text{H}$).....	32
图 2-36 开关周期内开通死区设定策略.....	33
图 2-37 开关周期内关断死区的设定策略.....	34

图 2-38 分段阶梯式的死区时间控制策略.....	34
图 2-39 通过触发器获取主从相相位信号原理图.....	35
图 2-40 通过触发器获取主从相相位信号关键波形.....	36
图 2-41 通过 EPWM 获取相位信号关键波形.....	36
图 3-1 输入电压正负半周时电感两端电压.....	38
图 3-2 中心抽头式辅助绕组检测原理图.....	39
图 3-3 中心抽头式辅助绕组 ZCD 波形.....	39
图 3-4 整流桥式辅助绕组检测方案原理图.....	40
图 3-5 整流桥式辅助绕组检测方案波形图.....	40
图 3-6 电感电流过零时刻预测方案波形图.....	41
图 3-7 电流采样 ZCD 方案波形.....	42
图 3-8 输入电压波动时辅助绕组 ZCD 波形.....	43
图 3-9 输入电压波动时电流采样 ZCD 波形.....	43
图 3-10 输入电压波动时电感电流过零预测策略波形图.....	44
图 3-11 量程较大霍尔传感器的输出与电感电流对应关系图.....	45
图 3-12 电流采样扰动后的电感电流过零检测信号波形.....	46
图 3-13 电压采样扰动对电感电流预测策略影响.....	46
图 3-14 采用电感电流过零预测策略与辅助绕组 ZCD 策略的关键工作波形.....	48
图 3-15 电流采样 ZCD 与辅助绕组 ZCD 结合策略的关键波形.....	48
图 3-16 采用电感电流过零时刻预测策略与辅助绕组 ZCD 策略的关键波形（采样扰动）.....	49
图 3-17 采用电感电流过零时刻预测策略与辅助绕组 ZCD 策略波形（电压扰动）.....	50
图 3-18 双 ZCD 策略受采样扰动影响波形.....	50
图 3-19 仅采用电流采样 ZCD 策略时开关管硬开通波形.....	51
图 3-20 仅电流采样 ZCD 策略及改进后 ZCD 策略正半周工作波形.....	52
图 4-1 实验样机与原理图.....	55
图 4-2 交错并联 CRM 图腾柱 PFC 原理图.....	56
图 4-3 交错并联主从相电感电流与正半周工作开关管 v_{DS} 波形.....	56
图 4-4 半载时工作波形（ $v_{in}=220V_{rms}$, $P_o=1500W$ ）.....	57
图 4-5 满载时工作波形（ $v_{in}=220V_{rms}$, $P_o=3000W$ ）.....	57
图 4-6 电流及开关管波形（ $v_{in}=220V_{rms}$, $P_o=400W$ ）.....	58
图 4-7 轻载时工作波形（ $v_{in}=220V_{rms}$, $P_o=300W$ ）.....	58
图 4-8 交错并联 CRM 图腾柱 PFC 效率测试曲线.....	59
图 4-9 峰值效率点损耗分析图（ $P_o=1100W$ ）.....	59

附表清单

表 1-1 等效 1 mΩ 导通电阻现有商用器件成本参数 4

表 2-1 CRM 图腾柱 PFC 交错并联开环控制策略分类 11

表 2-2 CRM 开环交错并联从相开关管开通时刻同步下 T_{dsync} 扰动时可靠性 16

表 2-3 CRM 开环交错并联从相开关管关断时刻同步下 T_{dsync} 扰动时可靠性 20

表 2-4 CRM 开环交错并联 T_{dsync} 扰动时可靠性 20

表 2-5 不同开关频率 f_{sw} 和控制器主频下 f_{mcu} 的相位差 Err_{ph} 23

表 3-1 续流管关断与开关管开通解耦后的 ZCD 策略 47

表 4-1 交错并联 CRM 图腾柱 PFC 变换器的参数指标 56

仅限PMIC会员单位内部使用，不得外传

目次

致谢	I
摘要	II
ABSTRACT	III
插图清单	IV
附表清单	VI
目次	1
1 绪论	1
1.1 研究背景及意义	1
1.2 高效功率因数校正器研究现状	1
1.3 本论文主要研究内容	5
2 交错并联 CRM 图腾柱 PFC 研究	7
2.1 CRM 图腾柱 PFC 电路模态分析	8
2.2 CRM 交错控制策略	10
2.2.1 CRM 开环交错控制策略	11
2.2.2 CRM 闭环交错控制策略	20
2.3 临界连续模式图腾柱 PFC 电路控制方案	23
2.3.1 CRM 图腾柱 PFC 控制模式	24
2.3.2 电感电流过零检测策略	26
2.3.3 交流输入电压采样策略	29
2.3.4 电感电流采样方案	30
2.3.5 轻载限频控制方案	31
2.3.6 开关周期开通死区时间控制策略	32
2.3.7 开关周期关断死区时间控制策略	33
2.3.8 相位信号采样方案	35
2.4 本章小结	36
3 电感电流过零检测策略可靠性研究	38
3.1 现有电感电流过零检测方案	38
3.1.1 辅助绕组 ZCD 策略	39
3.1.2 电感电流过零时刻预测策略	41
3.1.3 电流采样 ZCD 方案	41
3.2 现有电流过零检测方案可靠性分析	42
3.2.1 输入电压扰动下可靠性分析	43
3.2.2 采样扰动下可靠性分析	45
3.3 改进后电流过零检测方案及可靠性分析	47
3.3.1 改进后双 ZCD 策略	47
3.3.2 改进电感电流过零检测策略可靠性分析	48

3.4 实验验证 51

3.5 本章小结 52

4 图腾柱 PFC 变换器参数设计与实验结果 53

4.1 元器件参数设计 53

4.1.1 功率电感参数设计 53

4.1.2 输出电容参数设计 54

4.1.3 开关管设计 55

4.2 实验结果 55

4.2.1 实验波形 56

4.2.2 效率测试 58

4.3 本章小结 60

5 总结与展望 61

5.1 总结 61

5.2 展望 61

参考文献 62

攻读硕士学位期间所发表的论文 65

仅限PMIC会员单位内部使用，不得外传

1 绪论

1.1 研究背景及意义

随着 5G 技术的飞速发展，“新基建”一词越来越频繁地出现在我国政府的政府工作报告中，2020 年 3 月的中央政治局常务委员会会议中提出，要加快 5G 网络、数据中心等新型基础设施建设进度^[1]。“新基建”涵盖了 5G 基站、电动汽车与数据中心等基础设施，具有分布密、范围广、能耗大的特点。

传统 4G 基站平均功耗约为 1.5 千瓦。与 4G 基站相比，5G 移动通讯技术的指标大幅提升，5G 基站设备的用电量大幅增加，平均功耗高达 3.5 千瓦。根据对我国“十四五”期间电力需求总量的预测，在“十四五”末预计我国电力总需求能达到约 9.2 万亿千瓦时，通讯基站的用电量约占全社会用电量 2.4%。

此外，基站信号的覆盖程度与信号频率大致呈反比关系。4G 基站的覆盖范围超过 1 公里，而 5G 基站属于高频基站，平均覆盖范围约为 450 米，仅为 4G 基站平均覆盖范围的三分之一。因此为了实现相同的信号覆盖效果，势必要增加 5G 基站的数量。预计“十四五”末，我国 5G 基站数量将达到 700 万台左右，而 4G 基站减退至 280 万台^[1]。

5G 基站中主要采用通讯电源作为电能传输设备，因此分布密、能耗大的 5G 基站也给通讯电源提出了更严格的需求^[2]。一方面，5G 基站总能耗大，需要高效的通讯电源来尽可能减少能量传输过程中的损耗；另一方面，5G 基站平均功耗更高，且数量迅速增长，需要更高功率等级、高可靠、低成本的通讯电源。

现阶段通讯电源通常采用两级架构，前级 PFC，后级 DC/DC^[3]，如图 1-1 所示。为了提高通讯电源的效率，需要先研究高效 PFC 拓扑及其控制策略。

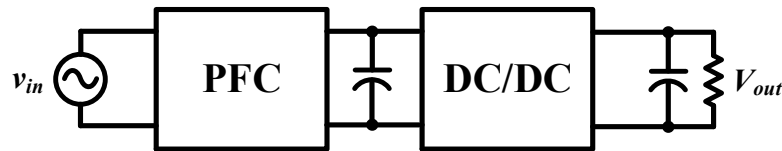


图 1-1 传统两级架构的通讯电源

1.2 高效功率因数校正器研究现状

早期 AC/DC 变换器采用全桥不控整流电路，如图 1-2 所示。以正半周为例，当输入

电压大于输出电压时，整流桥中二极管 D_1 与 D_4 导通，输出电容 C_o 储存能量，同时向负载侧传递能量；当输入电压小于母线电压时，整流桥中的二极管截止，输出电容 C_o 向负载侧传递能量。采用全桥不控整流电路会在电网侧引入大量高次谐波，可能导致电网电压畸变，进而影响其他用电设备的正常工作^[4]。

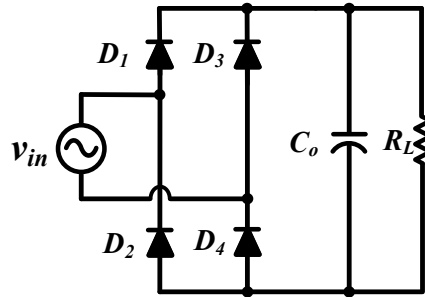


图 1-2 全桥不控整流电路原理图

为了减小 AC/DC 变换器对电网的影响并且提高功率因数，后期的 AC-DC 变换器大量采用了有源功率因数校正器（Power Factor Corrector, PFC）方案。传统的有源功率因数校正器采用全桥 Boost 电路^[5]，通过在整流桥后加上 Boost 电路实现达到输入电流跟随输入电压的目的，能够有效提升功率因数。但是全桥 Boost 电路中，采用整流桥结构会导致导通损耗较大，降低了 AC/DC 变换器的效率。

无桥 PFC 拓扑的出现进一步提升了 AC/DC 变换器效率。图 1-3 给出了 2014 年至 2020 年学术界和工业界中高效 PFC 的研究现状^[6-17]，详细标明了样机的研发单位和峰值效率。可以看到，现阶段高效 PFC 的峰值效率已经接近甚至超越 99%。图中右侧绿色方框内为 2017 年至 2020 年的高效 PFC 样机，采用了多电平 PFC 拓扑，利用低压器件低 NFoM 的特性，实现了最高 99.1% 的峰值效率^[16]。然而，现阶段多电平 PFC 样机皆由分立元件搭建组成，且开关管数量远多于传统两电平 PFC，导致多电平 PFC 电路的成本高昂，且电路可靠性无法得到保证，有待后续研究。

传统的两电平 PFC 电路同样能够实现 99% 左右的峰值效率。图中左侧蓝色方框内的高效 PFC 皆采用了传统两电平 PFC 拓扑，且大多采用了图腾柱 PFC 拓扑。传统两电平 PFC 拓扑中，图腾柱 PFC 拓扑结构最为简单且正负半周对称，仅有四个开关管，同时共模噪声小^[18]，如图 2-4 所示。器件数量少有利于提升电路可靠性，降低成本。

高效两电平 PFC 样机中，采用了图腾柱 PFC 拓扑的样机多使用了氮化镓（GaN）器件。宽禁带器件具有导通电阻（ R_{dson} ）小，开关速度快的特性，能够有效减小开关损耗与导通损耗，适合应用于高频场合。英飞凌公司研制了一台基于 GaN 器件的 CCM 图腾柱

PFC 样机，其峰值效率能够达到 99.1%。CPES 的图腾柱 PFC 样机采用了 CRM 工作模式，减小了开关损耗，同时将开关频率提升至 1MHz 以上，提高了功率密度，实现了 98.8%的峰值效率^[7]。

宽禁带器件的出现一定程度上拓展了图腾柱 PFC 拓扑的应用，GaN 器件的反向恢复非常小，因此基于 GaN 器件的图腾柱 PFC 电路不仅能够工作在临界连续导通模式(Critical Conduction Mode， CRM)与断续导通模式 (Discontinuous Conduction Mode， DCM)下，还可以工作在连续导通模式 (Continuous Conduction Mode， CCM)下^[19]。而由于 Si MOSFET 体二极管的反向恢复严重，基于 Si 器件的图腾柱 PFC 工作在 CCM 模式下时，开关管会产生严重的反向恢复损耗。因此基于硅器件的图腾柱 PFC 电路仅能工作在 CRM 模式或者 DCM 模式。

图 1-3 中蓝色方框中英飞凌公司研制的基于 Si 器件的高效 PFC 样机峰值效率能够达到 98.6%^[12]。

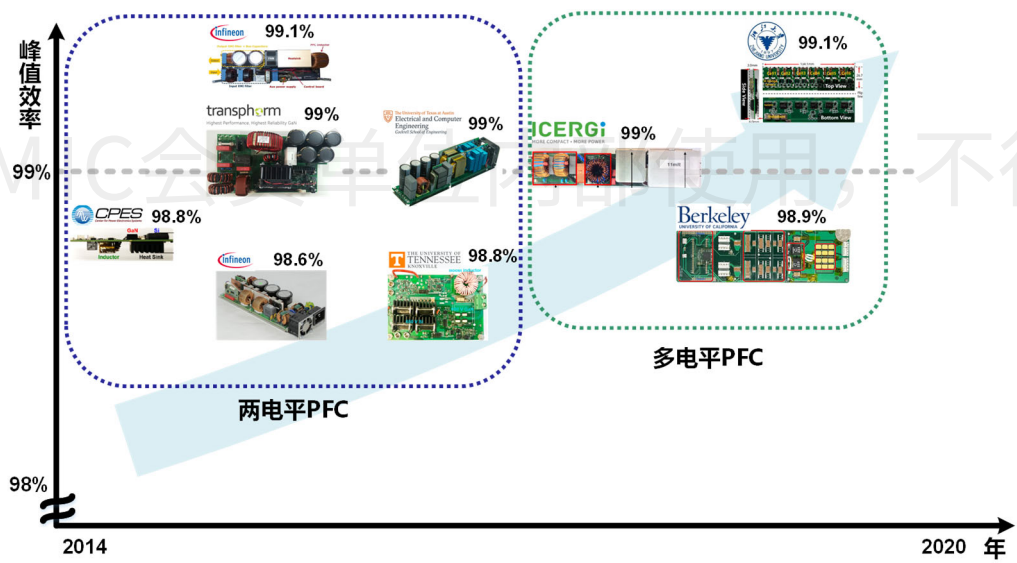


图 1-3 高效率 PFC 研究现状^[6-17]

虽然宽禁带器件方案有利于减小开关损耗与导通损耗，但是现阶段宽禁带器件的成本较高，可靠性有待工程验证。而硅器件的成本低廉，工艺成熟，可靠性高。表 1-1 中列举了氮化镓（GaN）器件、碳化硅（SiC）器件与硅（Si）器件的商用 MOSFET 型号，给出了其对应型号的导通电阻（ R_{dson} ）、单片售价（Price）及 1 毫欧等效导通电阻所需花费的器件成本（ $\text{Cost}_{1\text{m}\Omega}$ ）。表 1-1 中器件售价来源于 2020 年 10 月云汉芯城器件采购平台，根据购买数量大于 100 只时可采购的器件最低单价来确定单片售价。

为了对比不同器件的成本，可以将导通电阻归一化。假定使用同一型号的开关管，期

望得到 1 毫欧的等效导通电阻，则需要并联 $N_{1m\Omega}$ 个相同型号的 MOSFET。 $N_{1m\Omega}$ 与器件导通电阻 R_{dson} 的关系可由式(1-1)推得：

$$N_{1m\Omega} = \frac{R_{dson}}{1m\Omega} \quad (1-1)$$

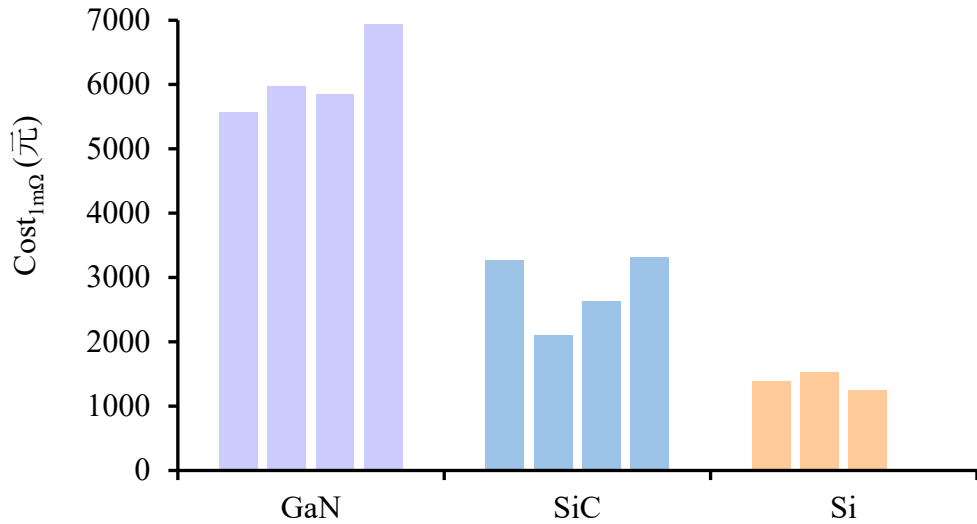
因此可以根据式(1-2)推得使用该器件实现 1 毫欧导通电阻所需成本为：

$$Cost_{1m\Omega} = N_{1m\Omega} \cdot Price \quad (1-2)$$

将表 1-1 中器件 1 毫欧导通电阻下所需成本绘制成图 1-4，可以看到现阶段 Si 器件的成本约为 SiC 器件的二分之一左右，约为 GaN 器件的四分之一左右，成本远低于现有商用宽禁带器件。考虑到高效 PFC 在部分应用场合中高可靠性与低成本的需求，采用基于 Si 器件的图腾柱 PFC 更有利于实现低成本、高可靠性与高效率的目标。

表 1-1 等效 1 mΩ 导通电阻现有商用器件成本参数

器件类型	器件型号	$R_{dson}(m\Omega)$	Price(元)	$Cost_{1m\Omega}$ (元)
GaN	NV6117	120	46	5569
	IGO60R070D1	70	85	5973
	LMG3411R050	50	117	5850
	GS66516T	25	277	6940
SiC	IMZA65R027M1H	27	121	3267
	NVBG020N090SC1	20	105	2100
	NTHL060N090SC1	60	44	2640
	C3M0015065D	15	221	3315
Si	IPT60R022S7	22	63	1386
	IPW65R019C7	19	80	1538
	IPZ60R017C7	17	73	1245

图 1-4 不同商用器件的 $Cost_{lm\Omega}$ 参数

1.3 本论文主要研究内容

针对通讯电源中 AC/DC 变换器低成本、高效率与高可靠性的需求，本文选择基于 Si 器件的交错并联 CRM 图腾柱 PFC 作为研究对象。本文详细分析了基于数字控制的 CRM 交错并联策略，着重分析了 CRM 开环交错控制策略中从相软开关的可靠性与主从相电感电流交错的稳定性，同时给出了 CRM 闭环交错控制策略中锁相环振荡与开关频率的关系。

在采用了闭环交错控制策略的基础上，本文发现主从相能否软开关取决于电感电流过零检测 (Zero Crossing Detection, ZCD) 策略是否可靠，并提出了一种改进的双 ZCD 策略，将续流管的关断控制与开关管的开通控制解耦，保证了软开通的实现。最终搭建了低成本、高效率、高可靠的交错并联 CRM 模式图腾柱 PFC 样机。

本文主要的工作内容如下：

第一章回顾了本文的研究背景及现有高效率 PFC 变换器的研究现状，对比分析了相同导通电阻下商用器件的成本，明确了本文的研究对象为基于 Si 器件的 CRM 模式图腾柱 PFC。

第二章综述了 CRM 图腾柱 PFC 交错并联控制策略，分析了 CRM 开环交错控制策略中相位延时受到扰动时软开关的可靠性，同时分析了 CRM 闭环交错策略中锁相环相位差与开关频率、DSP 主频的关系，指出闭环交错控制更适合本方案。此外，本章给出了基于数字控制平台的整体控制方案，分析了各关键技术点并给出了解决方案。

第三章详细介绍了现有电感电流过零检测控制策略，分析并对比其不同扰动影响时

软开关的可靠性，提出了一种改进的双 ZCD 策略，通过实验验证了采用该 ZCD 策略时软开关的可靠性。

第四章介绍了电路中元器件参数的设计方法，并搭建了一台额定功率 3kW，峰值效率 98.9% 的高效交错并联 CRM 图腾柱 PFC 样机，给出了在不同负载条件下的电路工作波形与效率曲线。

第五章总结了本文上述内容，展望后续可改进的工作内容。

仅限PMIC会员单位内部使用，不得外传

2 交错并联 CRM 图腾柱 PFC 研究

传统 CRM 图腾柱 PFC 电路中, 电感电流 i_L 通过续流开关管的体二极管续流。Si MOSFET 的体二极管通常导通压降较高, 导致续流时导通损耗较大。因此为了进一步减小电感电流续流时的导通损耗, 提高效率, 本方案中采用了同步开关管作为高频续流管^[20]。

为了实现更高的功率等级, 本文中采用了交错并联技术^[21]。交错并联技术能够减小高频开关管的电流应力, 同时提升整机功率^[22]。交错并联 CRM 图腾柱 PFC 的原理图如图 2-1 所示。定义主相高频桥臂由 S_1 与 S_2 构成, 从相高频桥臂由 S_3 与 S_4 构成, 从输入侧流入的电流为输入电流 i_{in} 。

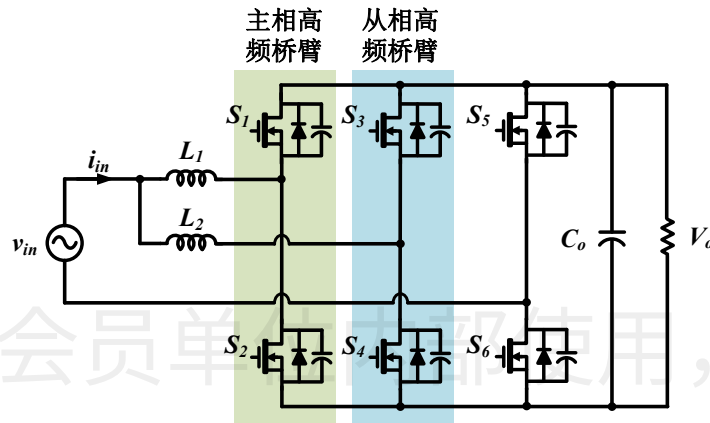


图 2-1 交错并联 CRM 图腾柱 PFC 变换器原理图

交错并联技术能够显著减小输入电流纹波的幅值, 如图 2-2 所示。同时, 输入电流纹波的频率大大提高, 有效减小了输入差模滤波器的体积^[23]。此外, 交错并联技术还有利于减小流过输出电容 C_o 电流的高频电流纹波^[24], 如图 2-3 所示, 降低了输出电容的高频 ESR 损耗^[25], 提升整体的效率。

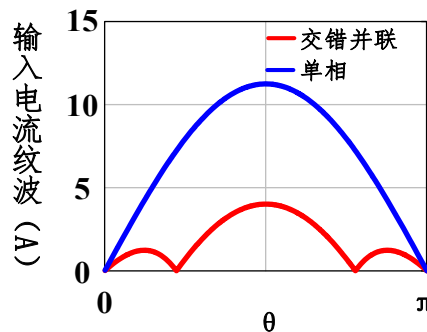


图 2-2 单相与交错并联的输入电流纹波 ($P_o=3kW$)

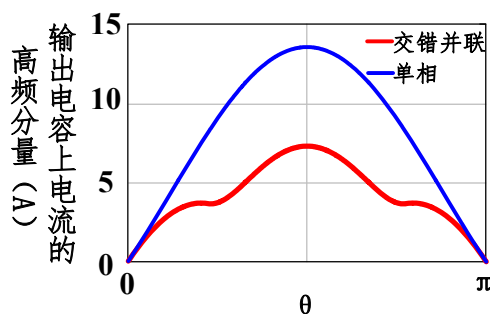


图 2-3 单相与交错并联时流经输出电容电流的高频分量 ($P_o=3\text{kW}$)

当负载减轻, 开关频率迅速增高, 开关损耗迅速增大。交错并联控制策略中可以在轻载时屏蔽一相, 仅工作在单相 CRM 模式下, 来降低轻载时的开关频率, 提升轻载效率。

2.1 CRM 图腾柱 PFC 电路模态分析

为了便于理解 CRM 图腾柱 PFC 工作原理, 本节仅对单相 CRM 图腾柱 PFC 一个开关周期内的开关模态进行分析。图腾柱 PFC 电路的原理图如图 2-4 所示。 C_o 为输出电容, 开关管 S_1 与 S_2 构成了高频桥臂, 开关管 S_3 与 S_4 构成了工频桥臂。图腾柱 PFC 拓扑结构对称。正半周时, 工频开关管 S_4 导通, S_3 关断, 高频桥臂中 S_2 为主开关管, S_1 为同步整流管; 负半周时, 工频开关管 S_3 导通, S_4 关断, 高频桥臂中 S_1 为主开关管, S_2 为同步整流管。为了便于理解工作原理, 本节中仅分析正半周时单个开关周期内的工作模态。

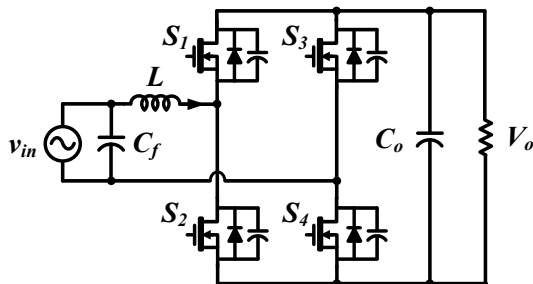


图 2-4 图腾柱 PFC 电路原理图

正半周时, CRM 图腾柱 PFC 电路单个开关周期内的工作波形如图 2-5 所示, 开关周期内各阶段对应的等效电路模态如图 2-6 所示。正半周时, 工频开关管 S_4 恒导通, 工频开关管 S_3 恒关断。定义电感电流的正方向为从电网侧流向高频桥臂中点, 电感两端电压左正右负。

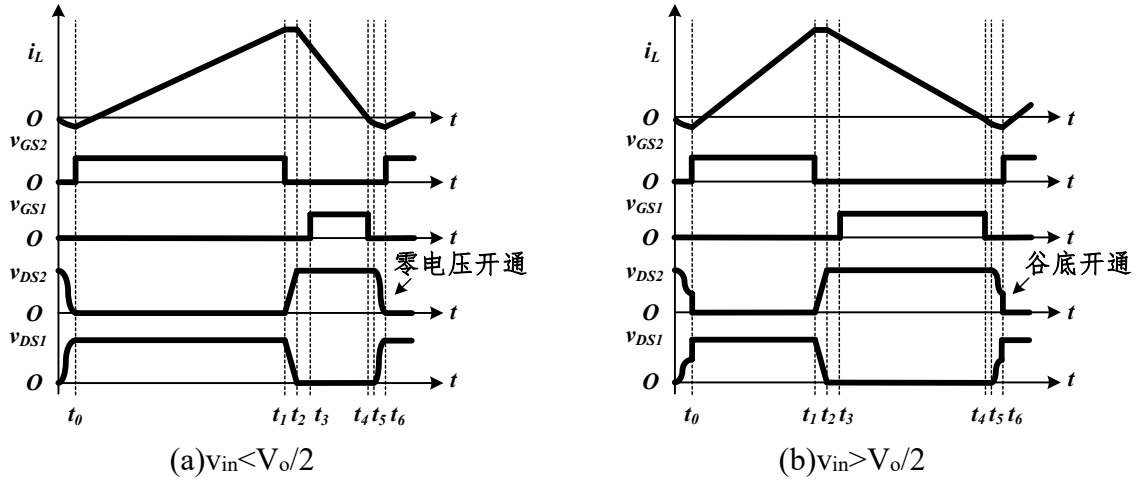


图 2-5 正半周时 CRM 图腾柱 PFC 单个开关周期工作波形

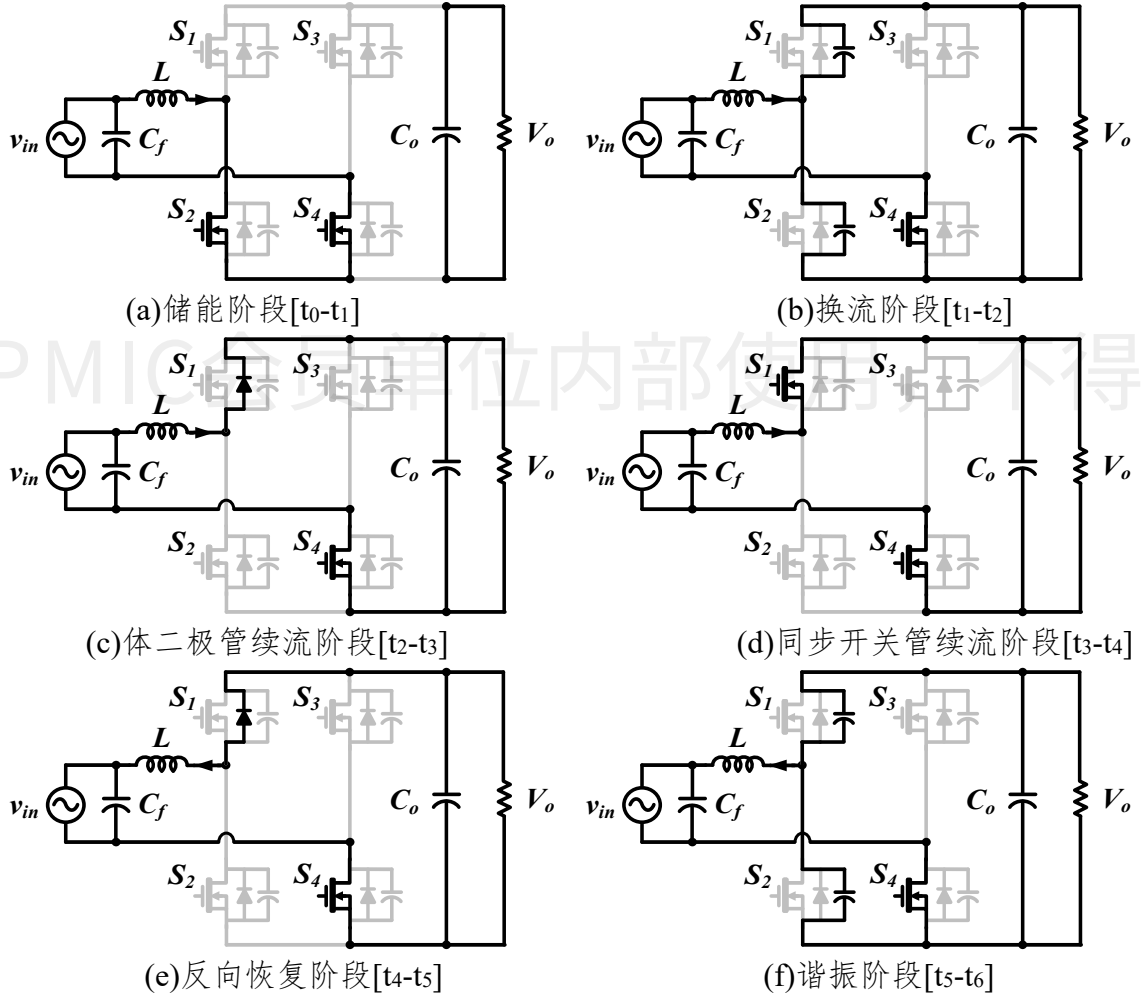


图 2-6 正半周时 CRM 图腾柱 PFC 各阶段下的等效电路

$[t_0-t_1]$ 储能阶段：当 t_0 时刻，开关管 S_2 导通。电感 L 两端承受正向压降，大小为 v_{in} ，电感 L 储存能量，电感电流 i_L 线性增大。输出电容 C_o 向负载侧传递能量。直到 t_1 时刻，开关管 S_2 关断，电感电流 i_L 上升到峰值。

$[t_1-t_2]$ 换流阶段：当 t_1 时刻，开关管 S_2 关断。开关管 S_1 的寄生电容与开关管 S_2 的寄生

电容并联，与电感 L 发生串联谐振。开关管 S_2 的寄生电容被迅速充电，同时开关管 S_1 的寄生电容放电， v_{DS2} 上升， v_{DS1} 下降。直到 t_2 时刻， v_{DS2} 上升到输出电压 V_o ， v_{DS1} 电压下降到零， S_1 的体二极管自然导通。

[t_2 - t_3]体二极管续流阶段：当 t_2 时刻，开关管 S_1 的体二极管导通，电感电流 i_L 通过 S_1 的体二极管续流。电感 L 两端承受反向压降，大小为 $(v_{in}-V_o)$ 。电感 L 向负载侧传输能量，电感电流 i_L 线性减小。直到 t_3 时刻，同步整流管 S_1 导通。

[t_3 - t_4]沟道续流阶段：当 t_3 时刻，同步整流管 S_1 导通，电感电流 i_L 通过开关管 S_1 的沟道续流。电感 L 两端承受反压 $(v_{in}-V_o)$ ，电感 L 向负载侧传输能量，电感电流 i_L 继续线性减小。直到 t_4 时刻，电感电流 i_L 下降到 0，开关管 S_1 沟道关断。

[t_4 - t_5]反向恢复阶段：当 t_4 时刻，电感电流下降到 0，开关管 S_1 关断。由于沟道续流阶段内存在少量电流通过体二极管续流， S_1 的体二极管仍存在短暂反向恢复。开关管 S_2 漏源极电压 v_{DS2} 仍为输出电压 V_o ，电感电流 i_L 反向增大。直到 t_5 时刻，开关管 S_1 的体二极管反向恢复结束。

[t_5 - t_6]谐振阶段：当 t_5 时刻，开关管 S_1 的体二极管反向恢复结束，开关管 S_1 的寄生电容与 S_2 的寄生电容并联，与电感 L 发生串联谐振。此时电感电流 i_L 方向为负，电感电流 i_L 给 S_1 寄生电容充电，给 S_2 的寄生电容放电， v_{DS1} 上升， v_{DS2} 下降。根据输入电压 v_{in} 与输出电压 V_o 的关系， v_{DS2} 可能谐振到零或者谷底电压值^[26]。当 $v_{in}<V_o/2$ 时， v_{DS2} 能够谐振到零，直到 t_6 时刻，开关管 S_2 零电压开通，对应波形如图 2-5 (a) 所示；当 $v_{in}>V_o/2$ 时， v_{DS2} 能够谐振到谷底电压值 $(2v_{in}-V_o)$ ，直到 t_6 时刻，开关管 S_2 谷底开通，对应波形如图 2-5 (b) 所示。

2.2 CRM 交错控制策略

CRM 模式下的交错控制策略可以分为 CRM 开环交错控制策略和 CRM 闭环交错控制策略。CRM 开环交错控制策略通过固定主从相间的相位差为 180° ，保证了主从相开关频率一致，实现主从相电感电流 180° 交错^[27]。CRM 闭环交错控制策略通过控制从相开关频率使其与主相一致，实现主从相电感电流 180° 交错^[28]。

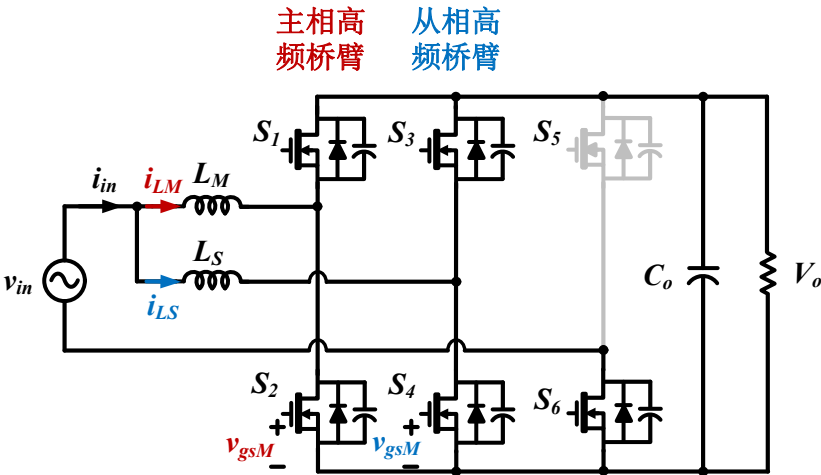


图 2-7 正半周时交错并联图腾柱 PFC 原理图

由于图腾柱 PFC 电路结构对称，因此仅以正半周为例分析主从相的交错控制策略。如图 2-7 所示为正半周时交错并联图腾柱 PFC 示意图，此时工频开关管 S_6 导通， S_5 关断。为了便于区分主相与从相电感电流，主相的电感定义为 L_M ，主相电感电流定义为 i_{LM} ；从相的电感定义为 L_S ，从相电感电流定义为 i_{LS} 。正半周工作时，主相高频桥臂中 S_2 为主开关管， S_1 为高频续流管；从相高频桥臂中 S_4 为主开关管， S_3 为高频续流管。定义主相开关管 S_2 的栅源极电压为 v_{gsM} ，从相开关管 S_1 的栅源极电压为 v_{gsS} 。

2.2.1 CRM 开环交错控制策略

表 2-1 CRM 图腾柱 PFC 交错并联开环控制策略分类

从相开关管的同步时刻	工作模式	
开关管开通时刻	体二极管续流	电压模式
		电流模式
	同步整流管续流	电压模式
		电流模式
开关管关断时刻	占空比 $D>0.5$	
	占空比 $D=0.5$	
	占空比 $D<0.5$	

开环交错控制策略通过设定主从相间的相位差，来保证主从相开关频率一致。而 CRM 模式下，工频周期内开关频率在持续变化，因此需要采样主相开关周期 T_{swM} 来设定相位差^[29]。数字控制中，通常使用 DSP 采样主相的开关周期 T_{swM} ，控制从相开关管 S_4 同步主相开关管 S_2 ，延时 $T_{swM}/2$ 开通或关断，实现主从相的相位交错且开关频率一致。

CRM 开环交错控制策略根据主从相开关管的同步时刻可以分为两类：同步从相开关管 S_4 的开通时刻，即从相开关管 S_4 的开通时刻滞后主相开关管 S_2 开通时刻 $T_{swM}/2$ ^[30]；以及同步从相开关管 S_4 的关断时刻，即从相开关管 S_4 的关断时刻滞后主相开关管 S_2 的关断时刻 $T_{swM}/2$ ，如表 2-1 所示。

同步从相开关管 S_4 的开通时刻可以根据电感电流续流的路径，分为体二极管续流^[31]与同步整流管续流。采用体二极管续流时，电感电流 i_L 过零后，体二极管自然截止，此后进入谐振阶段；采用同步整流管续流时，在电感电流 i_L 过零后，若同步整流管继续导通，则电感电流 i_L 会反向增大直到同步整流管关断。

同步从相开关管开通时刻时，从相开关管 S_4 开通时刻由主相开关管 S_2 决定，从相开关管 S_4 关断时刻由控制环路决定。电压模式下，控制环路由单个电压环构成，环路输出为主从相开关管 S_4 的导通时间 T_{on} ；电流模式下，控制环路由电压外环与电流内环构成，电流环的输出为电感电流峰值 i_{peak} 。因此还需根据工作模式分为电压模式控制与电流模式控制。

同步从相开关管关断时刻时，从相开关管 S_4 关断时刻由主相开关管 S_2 决定，从相开关管 S_4 开通时刻通过从相 ZCD 控制。ZCD 电路能够保证电感电流过零时续流管关断，因此无需区分体二极管续流或者同步整流管续流。同步从相开关管关断时刻根据占空比可以分为占空比大于 0.5、占空比等于 0.5 与占空比小于 0.5 三类。

数字控制中，为了设定变频时的主从相延时，需要采样主相的开关周期大小 T_{swM} 。数字控制中采样结果与设定的延时 T_{dsync} 都为离散量，导致设定延时 T_{dsync} 与理论延时存在一定误差。此外，受限于 DSP 中 EPWM 寄存器的更新机制，无法实时调整开关周期大小，导致相位延时的更新存在一个或者数个开关周期的延时。在数字控制中给定延时 T_{sync} 时，通常会使用到主相上个开关周期采样值 T_{swM} 。而主相开关周期持续变化，因此相位延时更新时的主相开关周期值与 DSP 中采用的主相开关周期采样值 T_{swM} 不同，导致 T_{sync} 与理论值存在误差。综合以上因素以及电路中可能存在的扰动因素，给定的主从相间延时 T_{dsync} 极有可能受到扰动影响，与理论值存在一定偏差。

2.2.1.1 开关管开通时刻同步

从相开关管开通时刻同步分为体二极管续流与同步整流管续流两种情况。二者的区别在于电感电流能否下降到零以下，理想交错情况下波形如图 2-8 所示。其中灰色区域时长

代表主相开关管 S_2 开通到从相开关管 S_4 开通的延时时间 T_{dsync} 。主从相电感电流 180° 交错时，延时 T_{dsync} 的大小为主相开关周期的二分之一 $T_{swM}/2$ 。

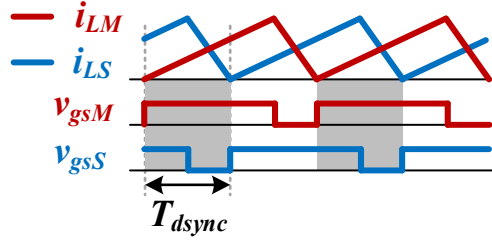


图 2-8 开关管开通时刻同步下主从相电感电流交错波形

采用体二极管续流时，主从相的电感电流下降到零后，续流管的体二极管自然截止，直到检测到 ZCD 信号，主相开关管 S_2 才会开通。而从相开关管 S_4 直到收到主相开关管的同步信号，才会在此开通。在电压模式下，主相开关管 S_2 的导通时间 T_{onM} 与从相开关管 S_4 的导通时间 T_{onS} 都等于电压环的输出，如图 2-9 所示。

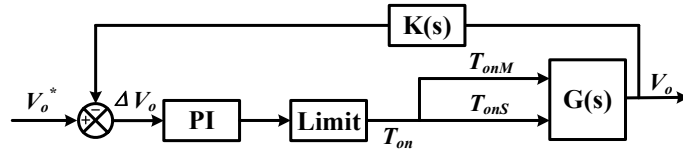


图 2-9 电压模式下的开环交错并联控制环路

当主从相的相位延时 T_{dsync} 出现扰动，扰动后的相位延时 T_{sync}^* 比理论的相位延时 T_{dsync} 小，此时交错波形如图 2-10 (a) 所示。在同步信号到来前，从相续流管 S_3 的体二极管仍处于导通状态；当同步信号到来时，从相电感电流 i_{LS} 仍未下降到零，从相开关管 S_4 收到同步信号导通， S_4 工作在硬开关状态。图 2-10 (a) 中还可以看到，在扰动出现后的几个开关周期内，从相开关管 S_4 会一直处于硬开通的状态，进一步降低了电路的可靠性。

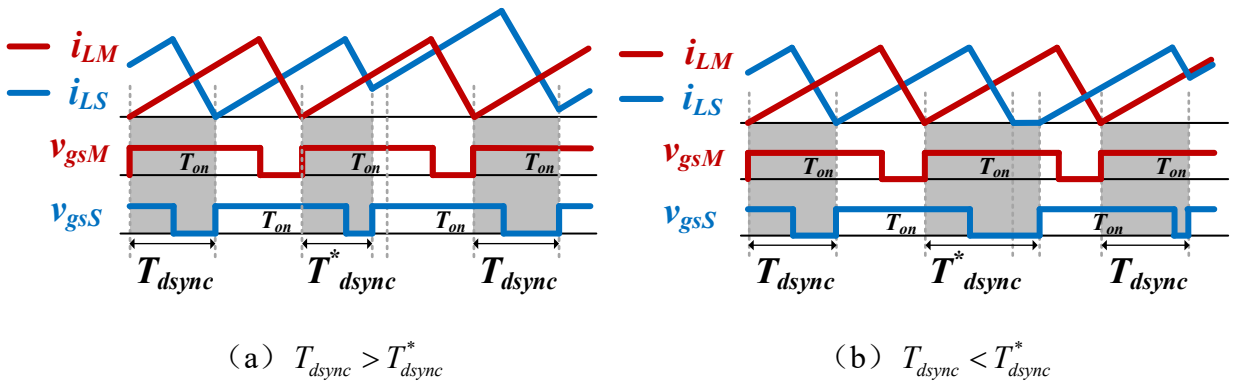


图 2-10 开环交错控制电压模式工作时 T_{dsync} 扰动时波形（体二极管续流）

当扰动后的相位延时 T_{dsync}^* 比理论的相位延时 T_{dsync} 大时，主从相波形如图 2-10 (b) 所示。在同步信号到来前，从相电感电流 i_{LS} 已经下降到零，且此时体二极管截止，从相

电感电流 i_{LS} 一直保持为零；当同步信号到来时，从相开关管 S_4 漏源极电压 v_{DS4} 接近零， S_4 软开通。但是由于导通时间 T_{on} 恒定，相位延时偏大导致续流时间缩短，在下个开关周期结束时，从相电感电流 i_{LS} 无法下降到零，从相开关管 S_4 工作在硬开关状态。可以看到采用体二极管续流时，电路工作在电压模式下，相位延时 T_{dsync} 出现扰动可能会导致从相开关管 S_4 硬开通，不利于电路稳定可靠工作。

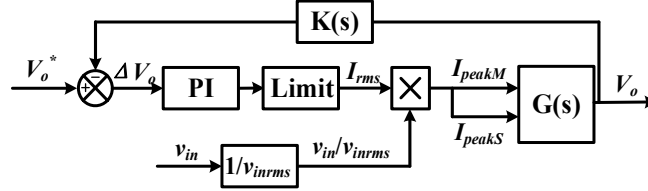


图 2-11 电流模式下的开环交错控制环路

电流模式下的开环交错控制环路如图 2-11 所示，其中 v_{in} 代表输入电压采样值， v_{inrms} 代表采样后计算得到的输入电压有效值， V_o^* 代表输出电压的给定。此时主相电感电流峰值 i_{peakM} 与从相电感电流峰值 i_{peakS} 相同，等于电流环的输出。当相位延时 T_{dsync} 出现扰动，导致扰动后的延时 T_{sync}^* 比理论相位延时 T_{dsync} 小，同步信号到来时从相电感电流 i_{LS} 未下降到零，导致从相开关管 S_4 硬开通，如图 2-12 (a) 所示。且由于 S_4 开通时刻时电感电流已经大于零，扰动出现后的从相开关周期内，电感电流 i_{LS} 会提前到达峰值 i_{peak} ，进而导致从相电感电流过零时刻提前，电感电流为零直到下一个同步信号到来，从相开关管 S_4 开通，回到正常交错工作。可以看到在这种情况下，出现扰动时会出现一次硬开通，扰动后的开关周期结束后，从相就能够回到正常工作。

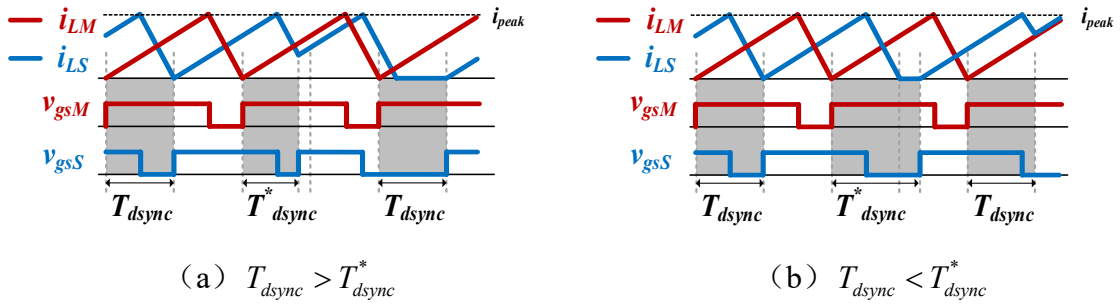


图 2-12 开环交错控制电流模式工作时 T_{dsync} 扰动时波形（体二极管续流）

当扰动后的延时 T_{sync}^* 比理论的相位延时 T_{dsync} 大，同步信号到来时，从相续流管 S_3 的体二极管已经截止，从相开关管 S_4 软开通，如图 2-12 (b) 所示。在下一个从相开关周期结束时，从相电感电流 i_{LS} 未到达零，从相开关管 S_4 出现一次硬开通。可以预见，出现硬开通的该开关周期结束后，从相就能够回到正常工作模态。因此在电流模式下的开环交错控制中，相位延时 T_{dsync} 出现扰动必然会导致一次硬开通，在一个或者两个开关周期后

从相回到正常工作状态。

采用同步整流管续流时,电感电流到达零后,电感电流还会继续下降直到续流管沟道关断。当 T_{dsync} 出现扰动时,从相电感电流的波形中可能出现负向电流的情况。采用同步整流管续流的方式同样可以分为电压模式工作与电流模式工作两类,两种模式对应的控制框图如图 2-9 与图 2-11 所示。

电压模式下,相位延时 T_{dsync} 可能受到扰动影响。若扰动后相位延时 T_{dsync}^* 小于理论相位延时 T_{dsync} ,如图 2-13 (a) 所示,则从相开关管 S_4 的同步开通信号提前,导致从相电感电流 i_{LS} 未下降到零时,开关管 S_4 硬开通。若扰动后相位延时 T_{dsync}^* 大于理论相位延时 T_{dsync} ,如图 2-13 (b) 所示,则从相开关管 S_4 的同步开通信号滞后,导致从相电感电流 i_{LS} 下降到负值后,开关管 S_4 才开通。

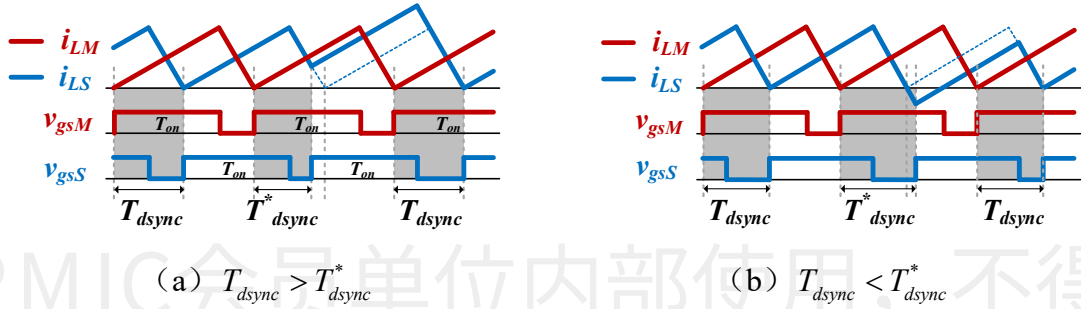


图 2-13 开环交错控制电压模式工作时 T_{dsync} 扰动时波形 (同步整流管续流)

对比图 2-10 与图 2-13 可以看到,采用体二极管续流时,扰动出现后电感电流无法复位回到零起点;而采用同步整流时,扰动出现后的开关周期结束时,电感电流能够回到零,恢复正常工作^[32]。

分析扰动前后的两个开关周期,可以发现,相位延时 T_{dsync}^* 偏差会同时改变扰动前后开关周期的总时长,但扰动前后开关周期的总时长由主相决定,其大小为 $2T_{swM}$ 。电压模式下,开关管的导通时间 T_{on} 恒定,因此两个开关周期内,从相开关管 S_4 的总导通时长为 $2T_{on}$,续流管 S_3 的总导通时长为 $2(T_{swM} - T_{on})$ 。根据式(2-1),两个开关周期内,从相电感电流上升量与下降量相等,因此在同步整流管续流时,同步开通信号的超前或者滞后不会影响扰动出现后从相的正常工作。

$$\Delta i_{LM} = \frac{v_{in}}{L} T_{on} = \frac{V_o - v_{in}}{L} (T_{swM} - T_{on}) \quad (2-1)$$

采用同步整流管续流时,电路工作在电流模式下,若相位延时 T_{dsync} 出现扰动,则扰动后无法保证稳定的交错并联。图 2-14 (a) 与图 2-14 (b) 分别给出了扰动出现时,相位延时 T_{dsync}^* 小于与大于理论相位延时 T_{dsync} 的情况下主从相电感电流的工况。

可以看到由于峰值电流 i_{peak} 一定，在扰动前后两个开关周期内，同步开通信号超前导致开关管 S_4 开通时间缩短，电感电流续流时长增大。当扰动后开关周期结束，从相电感电流 i_{LS} 已反向增大到负值，波形中可以看出，从相无法恢复正常工作。

当从相扰动后的相位延时 T_{dsync}^* 大于理论相位延时 T_{dsync} 时，此时扰动前后两个开关周期内的总导通时间增加，导致下个开关周期开始时从相开关管 S_4 硬开通。

因此采用同步整流管续流，电路工作在电流模式下，相位延时 T_{dsync} 出现扰动可能导致开关管硬开通，或者从相无法恢复正常工作。

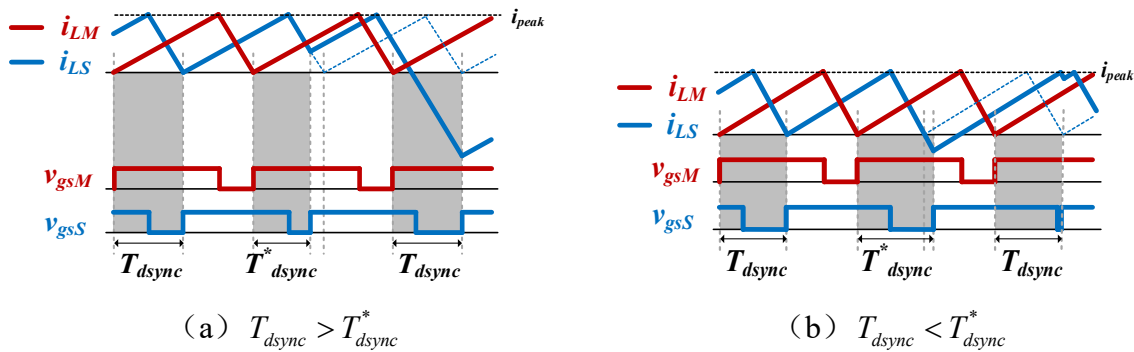


图 2-14 开环交错控制电流模式下 T_{dsync} 扰动时波形（同步整流管续流）

总结了 CRM 开环交错控制时相位延时 T_{dsync} 出现扰动的情况，汇总得到表 2-2 所示结果。表中可靠性的判定依据分别为从相能否保证软开通以及从相能否恢复正常工作两类。归纳后发现，当同步开通信号超前时，必然会导致从相开关管 S_4 硬开通，无法从相开关管软开通。此外，仅有采用同步整流管续流，电路工作在电压模式的情况下，才能保证扰动出现后，从相恢复正常工作，主从相电感电流稳定交错。

表 2-2 CRM 开环交错并联从相开关管开通时刻同步下 T_{dsync} 扰动时可靠性

工作模式		从相开关管能否保证软开通	从相能否恢复正常工作
体二极管续流	电压模式	存在硬开通风险	否
	电流模式		否
同步整流管续流	电压模式		是
	电流模式		否

本文研究对象为基于 Si 器件的交错并联图腾柱 PFC 变换器，Si MOSFET 硬开通时产生较大反向恢复损耗，极大降低电路可靠性。因此开环交错控制不适合用于本方案。

2.2.1.2 开关管关断时刻同步

从相开关管关断时刻同步控制的交错波形如图 2-15 所示。该模式下主从相开关管的

开通时刻由各自 ZCD 信号控制, 从相开关管 S_4 的关断时刻由主相决定。主相开关管 S_4 关断后, 经过相位延时 T_{dsync} , 从相开关管 S_4 关断。从相关断时刻与工作模式无关, 因此电流模式或电压模式工作都不会影响到从相开关管 S_4 的开通时间。

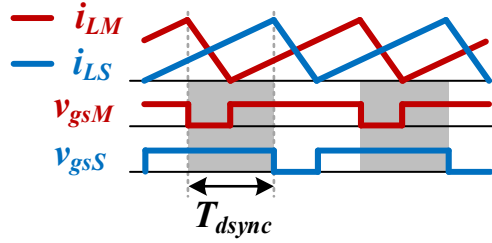
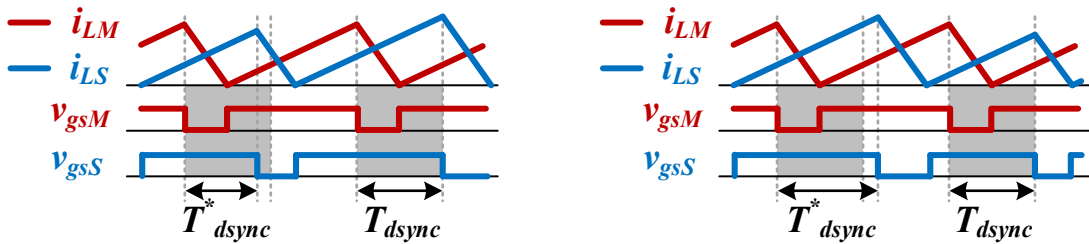


图 2-15 开关管关断时刻同步正常交错波形

从相开关管关断时刻同步分为占空比小于 0.5, 占空比大于 0.5 与占空比等于 0.5 三种情况。

当占空比大于 0.5, 此时输入电压大于二分之一的输出电压, 若相位延时 T_{dsync} 出现扰动, 则扰动后的主从相工作波形如图 2-16 (a) 与图 2-16 (b) 所示。

当实际延时 T_{dsync}^* 小于理论延时 T_{dsync} 时, 同步信号到来时, 从相开关管 S_4 提前关断, 导致电感电流实际峰值 i_{peak} 小于理论电流峰值, 而从相电感电流续流时间相应缩短, 进而导致下一次从相 ZCD 信号超前。可以看到, 相位延时扰动导致下次 ZCD 超前, 导致下个开关周期内开关管 S_4 的导通时间增加, 进而导致该开关周期结束时的 ZCD 信号滞后于理论 ZCD 时刻。相位延时的扰动导致了 ZCD 信号的超前或者滞后, 且扰动后持续存在这种现象, 体现在波形上为电感电流峰值的振荡。当 T_{dsync}^* 大于 T_{dsync} 时, 如图 2-16 (b) 所示, 同样从波形上观察到从相电感电流的振荡。

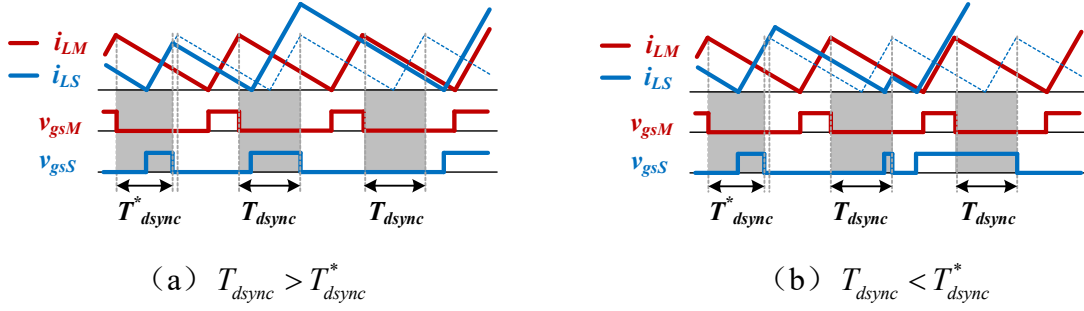


(a) $T_{dsync} > T_{dsync}^*$

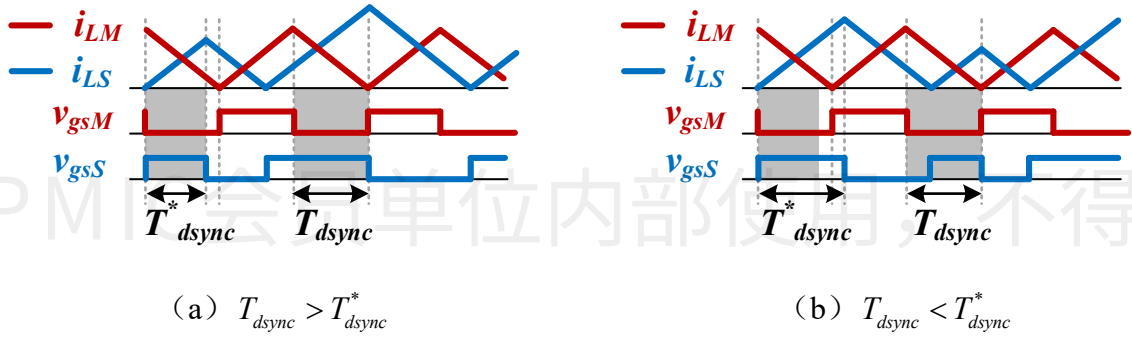
(b) $T_{dsync} < T_{dsync}^*$

图 2-16 关断时刻同步开环交错控制下 T_{dsync} 出现扰动时波形 ($D > 0.5$)

振荡是否收敛取决于占空比的大小。从图 2-16 中可以观察到, 当占空比 D 大于 0.5 时, 振荡呈现出收敛的趋势, 最终主从相能够恢复稳定交错。当占空比 D 小于 0.5 时, 如图 2-17 (a) 与图 2-17 (b), 振荡呈现出发散的趋势。

图 2-17 关断时刻同步开环交错控制下 T_{dsync} 出现扰动时波形 ($D < 0.5$)

当占空比大于 0.5 时，相位延时 T_{dsync} 出现扰动，导致从相电感电流失去稳定交错的能力。从波形上可以看到，相位延时出现扰动后，实际 ZCD 时刻与理论 ZCD 时刻偏差增大，甚至出现同步关断信号再次到来时，电感电流仍处于续流阶段的情况。此时，主从相无法保证良好的交错，从相电感电流振荡幅度逐渐增大，无法保证主从相间良好均流，严重影响了电路可靠工作。

图 2-18 关断时刻同步开环交错控制下 T_{dsync} 出现扰动时波形 ($D = 0.5$)

当占空比等于 0.5 时，相位延时 T_{dsync} 出现扰动，从相电感电流呈现出周期性振荡的状态，从相峰值电流误差保持恒定，如图 2-18 所示。

以上三种情况中，随着占空比 D 发生变化，相位延时 T_{dsync} 出现扰动都会使得从相电感电流振荡。三种情况的区别在于从相电感电流振荡是否收敛。若振荡逐渐收敛，则主从相能够恢复稳定交错；若振荡逐渐发散，或者呈现周期性振荡的现象，则电路无法可靠工作。

定义相位延时误差 ΔT_{dsync1} 等于扰动后相位延时 T_{dsync}^* 与理论相位延时 T_{dsync} 之差：

$$\Delta T_{dsync1} = T_{dsync}^* - T_{dsync} \quad (2-2)$$

可以得到，相位延时扰动后，第一个开关周期内从相电感电流峰值误差 Δi_{peakS1} 与从相电感电流过零时刻误差 ΔT_{ZCDS1} 分别为：

$$\Delta i_{peakS1} = \frac{v_{in}}{L} \Delta T_{dsync1} \quad (2-3)$$

$$\Delta T_{ZCDS1} = \Delta T_{dsync1} + \frac{\Delta i_{peakS1}}{\frac{V_o - v_{in}}{L}} = \frac{V_o}{V_o - v_{in}} \Delta T_{dsync1} \quad (2-4)$$

扰动出现后的第二个开关周期内，主从相间的相位延时 T_{dsync} 恢复正常。而变化的电感电流峰值导致 ZCD 时刻随之改变，该开关周期内开关管的导通时间相较于理论值变化了 $-\Delta T_{ZCDS1}$ ，导致扰动后第二个开关周期内，从相电感电流峰值误差 Δi_{peakS2} 与从相电感电流过零时刻误差 ΔT_{ZCDS2} 分别为：

$$\Delta i_{peakS2} = -\frac{v_{in}}{L} \Delta T_{ZCDS1} = -\frac{V_o v_{in}}{(V_o - v_{in})L} \Delta T_{dsync1} \quad (2-5)$$

$$\Delta T_{ZCDS2} = \frac{\Delta i_{peakS2}}{\frac{V_o - v_{in}}{L}} = -\frac{V_o v_{in}}{(V_o - v_{in})^2} \Delta T_{dsync1} \quad (2-6)$$

假定输入电压 v_{in} 与输出电压 V_o 近似恒定，则相应的在扰动出现后的第 n 个开关周期 ($n>1$) 内，从相电感电流峰值误差 Δi_{peakSn} 与从相电感电流过零时刻误差 ΔT_{ZCDSn} 分别为：

$$\Delta i_{peakSn} = \frac{V_o}{L} \left(\frac{-v_{in}}{V_o - v_{in}} \right)^{n-1} \Delta T_{dsync1} \quad (2-7)$$

$$\Delta T_{ZCDSn} = \frac{V_o (-v_{in})^{n-1}}{(V_o - v_{in})^n} \Delta T_{dsync1} \quad (2-8)$$

观察式(2-7)可以发现，当 $\frac{v_{in}}{V_o - v_{in}}$ 大于 1 时从相电感电流误差 Δi_{peakSn} 发散，此时占空比 D 小于 0.5；当 $\frac{v_{in}}{V_o - v_{in}}$ 等于 1 时从相电感电流误差 Δi_{peakSn} 固定不变，此时占空比 D 等于 0.5；当 $\frac{v_{in}}{V_o - v_{in}}$ 小于 1 时从相电感电流误差 Δi_{peakSn} 是发散的，此时占空比 D 大于 0.5。

总结了关断时刻同步时的开环交错控制策略，汇总后可以得到表 2-3。该模式下从相自身具备 ZCD 功能，能够保证从相开关管 S_4 实现软开通；而根据占空比 D 的不同，相位延时 T_{dsync} 扰动后，从相电感电流振荡仅在 D 大于 0.5 时收敛，从相才能恢复正常工作。

本方案中交错并联图腾柱 PFC 的输出电压设定为 400V，输入电压为 176~264Vrms，电路工作时，必然存在占空比小于 0.5 的工况，因此关断时刻同步的开环交错控制策略无法满足本方案的可靠性需求，不适用于本方案。

表 2-3 CRM 开环交错并联从相开关管关断时刻同步下 T_{dsync} 扰动时可靠性

工作模式		从相开关管能否 保证软开通	从相能否恢复正常工作
开关管 关断时刻	占空比 $D>0.5$	是	是
	占空比 $D=0.5$		否
	占空比 $D<0.5$		否

2.2.1.3 开环交错控制小结

开环交错控制策略在相位延时 T_{dsync} 出现扰动时的可靠性如表 2-4 所示。仅有开通时刻同步，采用同步整流管续流，电路工作在电压模式下的情况能够保证主从相电感电流的稳定交错，但该控制模式下必然存在硬开通风险。而对于基于 Si 器件的交错并联图腾柱 PFC 变换器，必须保证开关管的软开通，否则会造成严重反向恢复，大大降低电路可靠性。因此 CRM 开环交错并联控制策略不适用于本方案。

表 2-4 CRM 开环交错并联 T_{dsync} 扰动时可靠性

从相开关管的 同步时刻	工作模式		从相开关管能否保 证软开通	从相能否回到 正常工作
开关管 开通时刻	体二极管续流	电压模式	存在硬开通风险	否
		电流模式		否
	同步整流管 续流	电压模式		是
		电流模式		否
开关管 关断时刻	占空比 $D>0.5$		是	是
	占空比 $D=0.5$			否
	占空比 $D<0.5$			否

2.2.2 CRM 闭环交错控制策略

CRM 闭环交错控制采用锁相环来保证主从相间的交错。通过在控制环路中增加锁相环，改变从相的开关频率，从而实现主从相开关频率一致^[33]。此时，主从相开关管的开通时刻由各相的 ZCD 信号控制。

电压模式下闭环控制框图如图 2-19 所示。控制环路由电压外环与锁相环组成。电压

外环的输出为主相开关管的导通时间 T_{onM} ，锁相环的输出为开关管导通时间的改变量 ΔT_{on} ，二者叠加后得到从相开关管的导通时间 T_{onS} 。

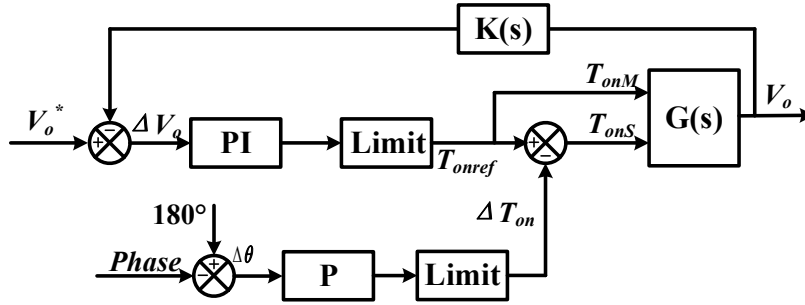


图 2-19 CRM 闭环交错并联电压模式控制环路

电压模式下闭环控制框图如图 2-20 所示。控制环路由电压外环、电流内环与锁相环组成。电压外环的输出为主相电感电流的有效值参考量 I_{rmsM} ，锁相环的输出为电感电流的有效值的改变量 ΔI_{rms} ，电流内环输出为主相与从相电感电流的峰值。

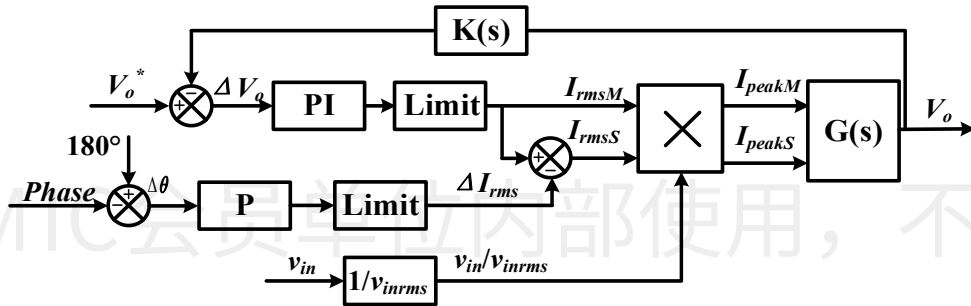


图 2-20 CRM 闭环交错并联电流模式控制环路

对于 CRM 闭环交错控制策略，从相开关管 S_4 的软开通由从相 ZCD 保证，而主从相的稳定交错则由锁相环保证。当主从相的相位差出现扰动时，锁相环检测到主从相的相差，通过 PI 计算，得到导通时间的改变量 ΔT_{on} 或者电流有效值的改变量 ΔI_{rms} ，进而改变从相的开关频率，实现主从相相位的调节。在闭环控制中，相位误差会逐渐收敛，因此当误差收敛到接近于零时，主从相就实现了 180° 稳定交错^[28]。

在数字控制中，CRM 闭环交错控制的稳定性与 DSP 主频 f_{mcu} 、开关频率 f_{sw} 有关。通常交错并联 CRM 图腾柱 PFC 的控制程序最小运行周期约为 240 个机器周期 T_{clk} ^[34]，程序中各控制部分所占时长如图 2-21 所示。一个最小运行程序的最小周期包括了 ADC 采样、PI 环路计算、软开关参数的设定（ZVS 参数设定）、锁相环（PLL）计算、EPWM 寄存器值的更新以及一定的裕量时间。目前商用化 DSP 的主频 f_{mcu} 通常在 60MHz~150MHz 范围内，因此控制程序单个运行周期最短也需要耗时 1.2us~4us。

当开关频率较低时，如本方案中，开关频率在 20kHz~200kHz 范围内，每个开关周期

内都能够运行一次控制程序,即时更新下个开关周期的 EPWM 参数;当开关频率较高时,例如开关频率高于 1MHz 时,需要经过数个开关周期才能实现运行一次控制程序,而相位误差会随着每次开关周期累计,因此假设 DSP 主频 f_{mcu} 固定,运行单次控制程序所需时间一定,开关频率 f_{sw} 越高,相位误差累积次数越多。

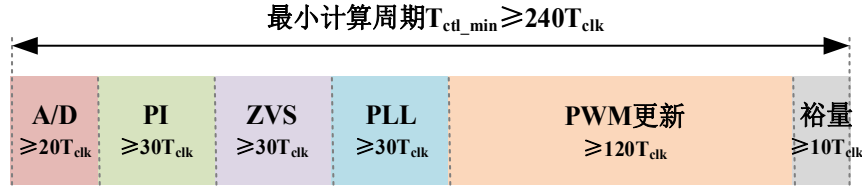


图 2-21 DSP 中单个计算周期分配

另一方面,数字控制的局限性在于数字信号的离散性。DSP 在采样相位差时,最小计量单位为一个机器周期 T_{clk} 。如图 2-22 所示,红色波形代表主相开关周期的数值 T_{swM} ,蓝色波形代表从相开关周期的数值 T_{swS} 。图中控制程序的一个运行周期时长为 240 个机器周期,黑色波形依次分别代表开关频率为 60 个机器周期时与开关频率为 120 个机器周期时主从相的相位差,假定主相开关周期 T_{swM} 的大小为 x 个机器周期。

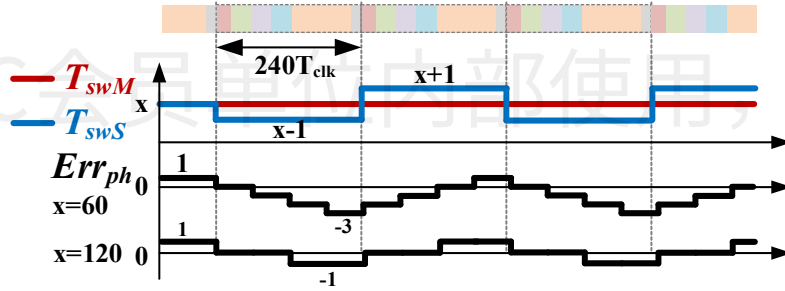


图 2-22 锁相环振荡示意图

锁相环检测到相位误差 Err_{ph} , 改变从相的开关周期, 改变量最小单位为一个机器周期 T_{clk} 。在控制程序的一个运行周期内, 相位误差 Err_{ph} 随着开关周期逐次累积。可以看到当 x 等于 60 时, 相位误差在控制程序的一次运行周期内累计 4 次, 在运行周期结束时相位误差从 1 变为 -3; 而当 x 等于 120 时, 相位误差一个计算周期内累计 2 次, 在运行周期结束时相位误差从 1 变化 -1。因此, 当程序运行周期大于开关周期时, 锁相环会产生振荡, 导致主从相间存在一个相位差。相位差与数字控制器主频 f_{mcu} 和开关频率 f_{sw} 的关系如式 (2-9) 所示。

$$Err_{ph} = \frac{T_{ctl_min} f_{sw}^2}{f_{mcu}^2} \cdot 360^\circ \quad (2-9)$$

经过计算可得到如表 2-5 所示的不同开关频率 f_{sw} 和数字控制器主频 f_{mcu} 下振荡导致

的相位差 Err_{ph} 。当开关频率 f_{sw} 升高或者控制器频率 f_{mcu} 降低时，振荡导致的相位差会增大，进而影响到输入滤波器的设计，增大了输入滤波器的体积，同时较大相位差时从相电感电流处于振荡状态，电路工作也不稳定可靠。本方案中的开关频率范围约为 20kHz-200kHz，采用的 DSP 主频为 100MHz，由于振荡导致的相位误差小于 1° ，因此本方案适合使用 CRM 闭环交错并联控制策略。

表 2-5 不同开关频率 f_{sw} 和控制器主频下 f_{mcu} 的相位差 Err_{ph}

f_{mcu} ($T_{ctl_min}=240T_{clk}$)	60MHz	90MHz	120MHz	150MHz
Err_{ph} ($f_{sw}=1\text{MHz}$)	24°	10.7°	6°	3.8°
Err_{ph} ($f_{sw}=500\text{kHz}$)	6°	4°	1.5°	1°
Err_{ph} ($f_{sw}=300\text{kHz}$)	2.2°	1°	0.5°	0.3°

2.3 临界连续模式图腾柱 PFC 电路控制方案

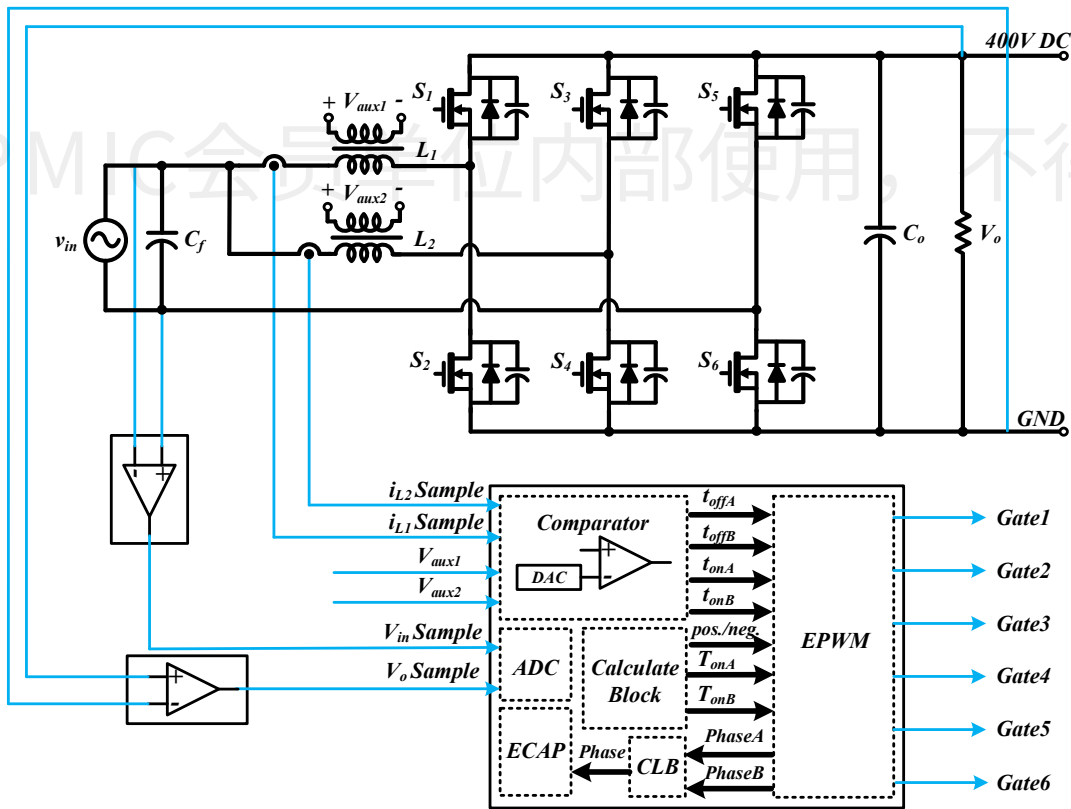


图 2-23 交错并联 CRM 图腾柱 PFC 控制框图

CRM 图腾柱 PFC 电路的控制方式可以分为模拟控制与数字控制。现阶段尚未出现针对工作在 CRM 模式下的图腾柱 PFC 电路的商用模拟控制芯片，而搭建 CRM 图腾柱 PFC 的模拟控制电路十分复杂，可实现的控制逻辑也相对简单，无法满足复杂的控制策略需求，

同时大量模拟芯片的使用会带来成本的增加。相较于模拟控制平台，数字控制平台能够实现更加灵活的控制策略，使得样机的调试和参数的更改更为简单与便捷。常见的数字控制平台大多采用 DSP 或者 MCU 作为主要控制芯片，配合部分逻辑门电路或者 FPGA 以满足更为复杂的控制需求。现有的中低性能的 DSP 成本十分低廉，体积小且功耗低，同时 DSP 还能实现与上位机之间的通信，符合未来电源智能化的需求，更适合用于中高功率的应用场合。因此本方案中将采用数字控制平台。

图 2-23 所示为两相交错并联 CRM 图腾柱 PFC 电路的控制框图。本课题中所研究的主电路为交错并联 CRM 图腾柱 PFC 电路，

本课题采用基于数字平台的控制方案，数字信号处理器 (Digital Signal Processing, DSP) 的型号为 TMS320f280049，主频为 100MHz，该 DSP 有 3 个 ADC 模块，能够同时进行三路 A/D 转换；该 DSP 还集成了逻辑处理单元 (Configurable Logic Block, CLB)，能够对 DSP 内部的信号作逻辑运算，满足多数电路控制中简单的逻辑门电路需求，进一步简化了控制，降低了成本。DSP 外围的控制电路主要由辅助绕组电压采样电路、电感电流采样电路、输入电压采样电路、输出电压采样电路及驱动电路等构成。

2.3.1 CRM 图腾柱 PFC 控制模式

通常 CRM 模式下图腾柱 PFC 控制可以分为电流模式与电压模式。

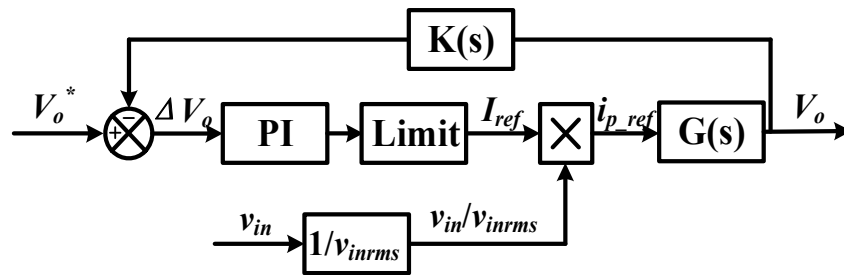


图 2-24 电流模式控制环路

电流模式下的控制环路如图 2-24 所示，控制环路由电压外环与电流内环构成，电压环的输出即为电流内环有效值的参考值 I_{ref} 。通过采样输入电压瞬时值 v_{in} 及输入电压有效值 V_{inrms} ，计算得到输入电压的相位信号，该信号与电流参考值 I_{ref} 的乘积即为电感电流峰值的参考值 i_{p_ref} 。当负载恒定不变时，参考值 I_{ref} 为一恒定值；当负载发生变化时，电压环检测输出电压 V_o 的变化，通过改变电流有效值的参考值 I_{ref} ，从而改变输入电流的大小。

电流模式控制需要采集输入电压有效值 V_{inrms} ，通过乘法器运算得到峰值电流的参考值 i_{p_ref} ，其控制功能的实现较为复杂。若采用数字平台实现峰值电流控制，则单次控制中

断中需要进行多次乘除运算，占用了大量运算资源，使得单次控制中断所需时长增加。峰值电流控制中还需要通过比较器比较电流参考值与实时电流值，以控制开关管的关断，实现较为复杂。

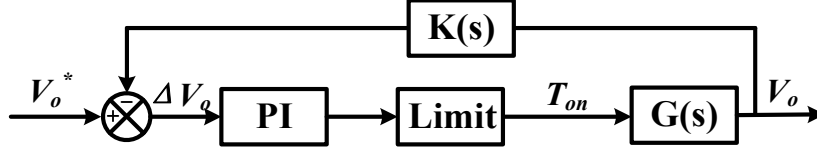


图 2-25 电压模式控制环路

电压模式下的控制环路如图 2-25 所示，环路中仅有一个电压环，电压环的输出为开关管的导通时间 T_{on} 。在负载恒定不变时，单个工频周期内的导通时间 T_{on} 恒定，工作在恒导通时间模式下（Constant On Time, COT）；当负载发生变化时，检测到输出电压变化，电压环动作改变开关管的导通时间 T_{on} ，从而改变输入电流的大小。开关管导通时间 T_{on} 的大小与输出功率 P_o 的关系为：

$$T_{on} = \frac{2P_o L}{v_{inrms}^2} \quad (2-10)$$

因此当输入电压有效值 v_{inrms} 与输出功率 P_o 恒定不变时，单相 CRM 图腾柱 PFC 开关管工频周期内的导通时间为一恒定值^[35]。功率电感的感值为 L 。电感电流峰值 i_{peak} 与导通时间 T_{on} 的关系为：

$$i_{peak} = \frac{v_{in}}{L} T_{on} \quad (2-11)$$

可以分析得到，当导通时间 T_{on} 恒定时，峰值电流 i_{peak} 与输入电压 v_{in} 呈正比，电感电流峰值的包络线与输入电压相同，即恒导通时间控制时，电感电流 i_L 能够跟随输入电压 v_{in} ，实现了 PFC 功率因数校正的功能。

电压模式下恒导通时间控制时，电感电流 i_L 天然地追踪输入电压 v_{in} 的形状，环路简单且实现容易^[36]。若采用数字控制实现 COT 控制，则 DSP 单次控制中断中仅进行一次电压环的 PI 计算，运算所需时长短，有利于在每个开关周期中都完成一次控制中断计算，有效地提升环路响应速率，且占用更少 DSP 资源。

对比电流模式控制与电压模式控制可以得到，相较于电流模式控制，电压模式控制更为简单，且占用更少的 DSP 资源，能够将多余的资源用于交错控制时锁相环的计算或者关断死区控制，因此本课题中将采用电压模式控制实现 CRM 图腾柱 PFC 变换器。

2.3.2 电感电流过零检测策略

在 CCM 模式或者 DCM 模式下, 图腾柱 PFC 电路的开关频率 f_{sw} 恒定。定频控制通过数字平台实现相对简单, 只需将 EPWM 模块的周期设定成所需的开关周期时长, 而 CRM 模式下的开关频率 f_{sw} 在单个工频周期中会随着输入电压 v_{in} 与输出电压 V_o 的变化而变化, 同时还会受到负载大小的影响, 因此 CRM 模式下需要检测电感电流的过零时刻 (ZCD) 来控制开关频率的变化。数字控制中变频控制可以通过 ZCD 信号同步 EPWM 的时基 (Time Base, TB) 信号, 实现触发新开关周期的功能。

现有的 ZCD 方案包含了外围信号采样电路和 DSP 内部的控制实现电路, 信号采样电路及其可靠性的分析将会在第三章中详细展开, 本节主要介绍 ZCD 策略的原理及其在 DSP 内部控制实现具体实现方式。为了提升减小导通损耗, 提升 PFC 整体效率, 本方案中采样了同步整流管续流的方式, 并针对同步整流管续流时 ZCD 的可靠性, 提出了一种高可靠性的改进 ZCD 策略, 该策略采用电流采样 ZCD 信号控制同步整流管 S_1 的关断, 采用辅助绕组 ZCD 信号控制开关管 S_2 的开通, 第三章中对此做了详细论述。

本课题中采用的改进 ZCD 策略的原理如图 2-26 所示, 其中电感电流采样产生的过零检测信号 ZCD_i 用于控制同步整流管关断, 辅助绕组电压采样产生的过零检测信号 ZCD_w 用于控制主开关管开通。

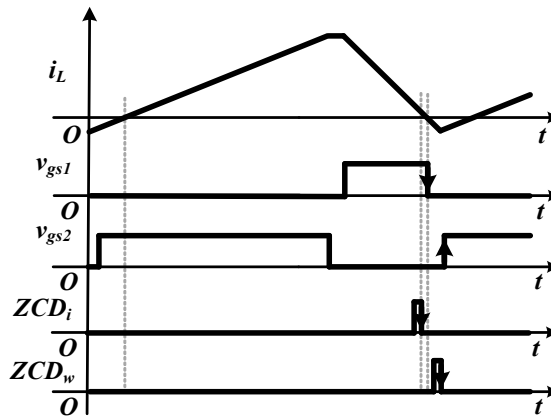


图 2-26 单个开关周期内 ZCD 策略的关键波形

当检测到 ZCD_i 信号为高电平时, 续流管 EPWM 的输出信号强制置低, 使得续流管 S_1 的栅源极电压 v_{gs1} 置低, S_1 沟道被关断。由于电感电流 i_L 已经过零, 续流管 S_1 的沟道已经关断, 且 S_1 的体二极管处于截止状态, 电感 L 与高频桥臂开关管的寄生电容发生串联谐振, 电感两端电压开始减小, 辅助绕组两端电压也相应变化, 通过检测辅助绕组电压产生 ZCD_w 信号, DSP 内部检测到 ZCD_w 信号置高后, 经过一定时间的开通死区延时, 开关

管 S_2 软开通，此时开关管 S_2 的漏源极电压 v_{DS2} 已经下降到零。

在数字控制的实现方案中，两类 ZCD 信号的触发可以通过 EPWM 模块的 TZ (Trip Zone) 实现，TZ 模块能够检测输入信号的高低电平，设定后可用于触发 EPWM 输出动作或者同步 EPWM 的计数器。现阶段 DSP 中的 TZ 模块也存在一些限制，该模块仅能检测输入信号是否为高低电平，无法检测输入信号中的边沿信号。若设定 TZ 模块检测到输入信号为高电平时触发相应 EPWM 输出动作，而输入信号一直工作在高电平状态下，则 TZ 模块会处于持续触发的状态，因此为了避免连续触发或者重复触发的情况出现，数字控制中需要将 ZCD 信号转换为持续一个或者几个机器周期的脉冲信号。

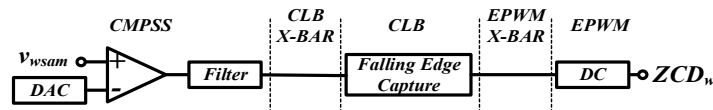


图 2-27 DSP 内部生成 ZCD_w 信号方案

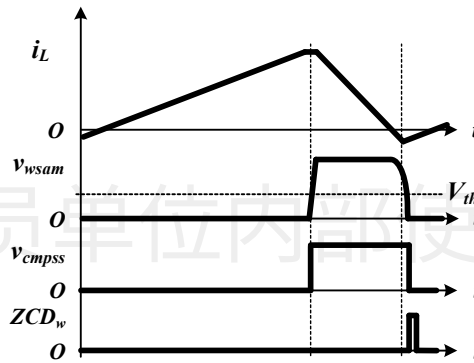


图 2-28 DSP 内部产生 ZCD_w 信号方案的关键波形

本课题中使用的 DSP 中包含了 CLB 模块，该模块中包含了可编程的逻辑门与计时器等逻辑电路，能够捕捉边沿信号，同时产生持续一个机器周期的脉冲信号。辅助绕组过零检测信号 ZCD_w 在 DSP 内部产生的原理及波形分别如图 2-27 与图 2-28 所示。图 2-27 中 CLB X-BAR 与 EPWM X-BAR 为 DSP 内部的总线模块，用于连接 DSP 内部不同模块之间的信号；CLB 功能主要负责捕捉比较器输出的下降沿。DSP 内部的比较器模块 CMPSS 的正向输入端可以连接内部信号或者外部输入信号，负向输入端可以连接内部信号或者通过 DAC 设定。辅助绕组 ZCD 策略中，比较器的正向输入端与外部辅助绕组检测信号 v_{wsam} 相连，负向输入端与预先设定的 DAC 模块相连。将比较器输出信号定义为 v_{cmpss} ，该信号通过内部总线 X-BAR 接入到 CLB 模块中。CLB 通过配置捕捉 v_{cmpss} 的下降沿信号，同时输出高电平脉冲信号，持续一个机器周期，该脉冲信号即为 ZCD_w 。TZ 模块设定为高电平触发，因此一旦检测到输入 ZCD_w 信号为高电平，就会将 EPWM 模块内部计数器清零，开

始新一轮计数，即开始下一个开关周期。

通过 CLB 模块实现边沿信号捕捉功能具备配置简单、可靠性高、集成度高的优点，但仅适用于集成了 CLB 模块的 DSP 控制器。而目前常用的商用中低端 DSP 控制器不包含 CLB 功能，需在外围增加用于捕捉边沿信号的逻辑电路，才能利用 TZ 模块实现 ZCD 的功能。

边沿信号的捕捉也可以通过外加 mask 信号实现，具体原理图与关键波形分别如图 2-29 与图 2-30 所示。mask 信号可通过配置额外的 EPWM 模块实现，该 EPWM 的时基信号与主开关管的 EPWM 时基信号保持同步，相位为零。

在 t_0 时刻，开关管 S_2 关断，辅助绕组检测电压 v_{wsam} 开始上升，直到 t_1 时刻，辅助绕组检测电压 v_{wsam} 上升到设定的比较阈值 V_{th} ，比较器的输出 v_{comp} 置低。

在 t_1 - t_2 阶段中， v_{wsam} 继续增大直到被二极管嵌位，此后同步整流管 S_1 的体二极管导通，短暂延时后同步整流管 S_1 沟道开通。

在 t_2 时刻，mask 信号在 S_2 关断后延时 T_d 后置高，此时 v_{wsam} 已经被嵌位保持恒定。在 t_2 - t_3 阶段内，电感电流 i_L 通过同步整流管 S_1 续流，电感电流 i_L 线性减小，直到当电感电流 i_L 小于零， v_{wsam} 开始谐振减小。

在 t_3 时刻， v_{wsam} 减小到设定的比较阈值 V_{th} ，比较器的输出 v_{comp} 置高，此时辅助绕组过零检测信号 ZCD_w 也同时置高。

在 t_4 - t_5 阶段，EPWM 模块检测到辅助绕组过零检测信号 ZCD_w 为高电平，清零模块内部的时基计数器，开始新的计数周期。

在 t_5 时刻，EPWM 模块内部的时基计数器被清零，此时 mask 信号置低，通过与门逻辑处理后，使得辅助绕组检测信号 ZCD_w 信号也被拉低，达到捕捉 v_{comp} 上升沿信号的目的，通过检测辅助绕组电压实现了电感电流过零检测。

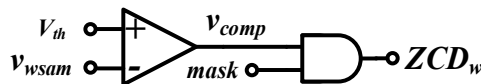


图 2-29 外加 mask 信号生成 ZCD_w 信号方案

通过增加 mask 信号实现边沿信号捕捉的功能只需要额外占用一路的 EPWM 模块的资源与一个逻辑与门，更适用于不包含 CLB 模块的中低端 DSP 控制器。

本方案中采用了电流采样 ZCD 策略与辅助绕组 ZCD 策略相结合的 ZCD 策略，不仅需要捕捉辅助绕组检测信号的边沿信号，还需要捕捉电感电流检测信号的边沿信号。若通过增加 mask 信号捕捉边沿信号需用到多路 EPWM 模块，且还需外接逻辑门电路，实现方

式相对复杂；若采用 DSP 内集成的 CLB 模块，配置模块内部的门电路，以实现边沿信号的捕捉，则可靠性更高，实现方式更为简单。因此本方案将采用配置 CLB 模块的方式捕捉边沿信号，将电平信号转化为脉冲信号，用于关断续流管 S_1 与开通开关管 S_2 。

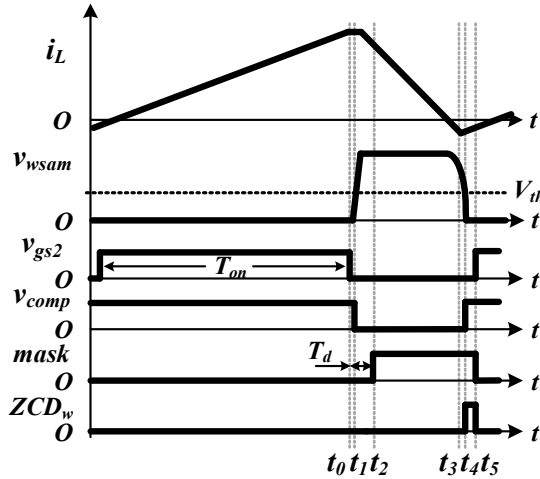


图 2-30 外加 mask 信号生成 ZCD_w 信号方案的关键波形

2.3.3 交流输入电压采样策略

为了实现工频正负半周的判断以及在输入电压不同相位时的死区时间控制，需要采样输入电压 v_{in} 的瞬时值。本方案中输入电压采样电路中采用了隔离运算放大器 ISO224 与运算放大器 OPA2340 实现，其原理图如图 2-31 所示。本方案中数字控制地与功率地隔离，因此采用隔离运放实现隔离采样的功能，同时在后级接差分采样电路，并在运放同相端增加直流偏置，以实现运放正供电的情况下对交流输入电压进行采样。

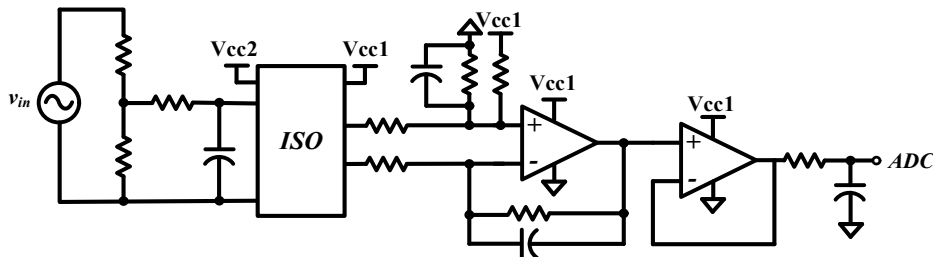


图 2-31 隔离输入电压采样原理图

输入电压采样也可以不采用隔离运放，直接进行差分采样，如图 2-32。该采样方式更适合用于模拟采样电路，运算放大器的供电电压越高，运放输入端所能承受的共模电压越高，因此模拟控制电路中为达到更好抑制运放输入的共模电压传递到输出侧的效果，通常会采用较高的供电电压，如 15V 供电。而在数字控制中，输入电压采样信号最终与 DSP 控制器的 ADC 引脚相连，受限于 DSP 控制器的供电电压，运放的供电电压通常被设定为

5V 或 3.3V，导致运放输入端无法承受较高的共模电压。在采样交流输入电压时，运放的输出可能会受到输入端共模电压的影响，进而影响控制环路的可靠性，干扰电路稳定工作。

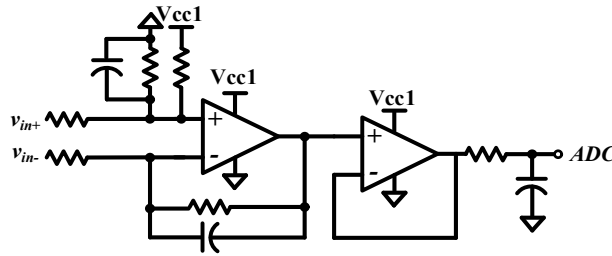


图 2-32 非隔离输入电压采样原理图

2.3.4 电感电流采样方案

CRM 图腾柱 PFC 变换器中为了防止电感电流过流，通常会对电感电流进行采样。本方案中为了在同步整流管沟道续流时实现电感电流过零检测，也需要采样电感电流的过零时刻。现阶段常见的电流采样方式主要有使用采样电阻、霍尔传感器、电流互感器（Current Transformer, CT）或者隧道磁阻（Tunnel Magneto Resistance, TMR）等。

通过采样电阻采样电感电流时，通常会在电流回路中串入采样电阻，当电感电流有效值较大时，会产生较大的导通损耗，降低整机效率，与本课题高效率的需求不符。

通过 CT 采样电感电流时，相位延时小，绕组产生的导通损耗也较小，但是 CT 用于图腾柱 PFC 变换器的电感电流采样时，输入电压工作在正负半周时，电感电流方向相反。CT 通常仅能采样单方向的电流，因此为了实现正负电感电流的采样，就需在高频桥臂的上管、下管路径中各串入一个 CT，采样电路实现较复杂。

通过 TMR 采样电感电流的方式具有延时小、体积小与损耗小的优点，然而目前商用 TMR 的输出易收到外界磁场的影响，其 layout 设计及可靠性还有待于实验验证。

霍尔传感器能够采样双向电感电流，具有损耗小、体积小的优点。目前商用的霍尔传感器最高的带宽为 1MHz，满足本方案中工作在 20kHz 至 200kHz 开关频率下电感电流峰值及过零点采样的需求。

本方案中采用的霍尔传感器型号为 ACS733-KLA-40AB，能够测量正负峰值 40A 的电流，带宽为 1MHz，延时约为 200ns，对 ZCD 控制的影响可以忽略不计。霍尔传感器通过感应磁场来检测电流，因此需要避开高频变化的磁元件以及电路中高 dv/dt 的位置。高频桥臂中点的电压在单个开关周期中会在 0 与 V_o 跳变两次，因此为了避免该点高 dv/dt 影响霍尔传感器的输出，霍尔传感器更适合被放置于电感两端中靠近电网侧的一端，如图 2-33

所示，蓝色的部分即为放置霍尔传感器的位置。

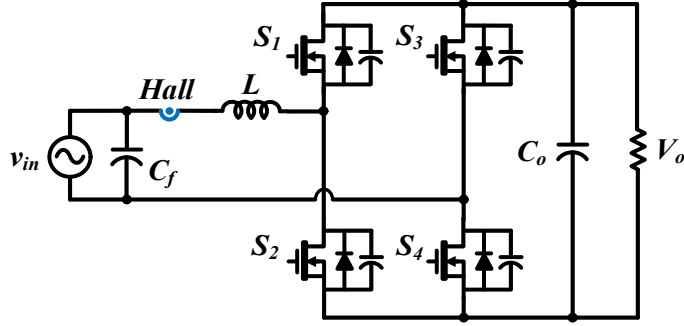


图 2-33 CRM 图腾柱 PFC 变换器中霍尔传感器的放置位置

采用霍尔传感器实现电感电流采样的原理图如图 2-34 所示，采样电路的输出与 DSP 控制器中比较器模块 CMPSS 的输入相连，该信号可以同时用于过流保护（Over Current Protection, OCP）与实现 ZCD 的功能。

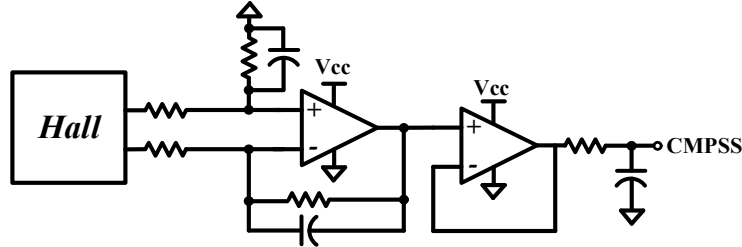


图 2-34 采用霍尔传感器采样电感电流的原理图

2.3.5 轻载限频控制方案

假定输出电压 V_o 恒定，忽略输出电压上二倍工频纹波。由于开关过程持续时间很短，考虑开关周期时开关过程可以忽略不计。CRM 图腾柱 PFC 电路工作的开关频率 f_{sw} 与输出功率 P_o 、输入电压 v_{in} 相关。单个开关周期 T_{sw} 由导通时间 T_{on} 、续流时间 T_{off} 和谐振阶段持续时间 T_{zvs} 组成。导通时间 T_{on} 的大小与输出功率 P_o 、输入电压 v_{in} 的关系见式(2-10)，由此可得，续流时间 T_{off} 为式(2-12)：

$$T_{off} = \frac{v_{in} T_{on}}{V_o - v_{in}} = \frac{2P_o L}{v_{in}(V_o - v_{in})} \quad (2-12)$$

谐振阶段时间 T_{zvs} 与功率电感 L 、开关管 S_1 与 S_2 的寄生电容 C_{oss} 有关^[37]，如式(2-13)。

$$T_{zvs} = \frac{1}{2\pi\sqrt{2LC_{oss}}} \quad (2-13)$$

由以上公式可以得到，开关周期 T_{sw} 的大小为：

$$T_{sw} = T_{on} + T_{off} + T_{zvs} = \frac{2P_o V_o L}{v_{in}^2 (V_o - v_{in})} + \frac{1}{2\pi\sqrt{2LC_{oss}}} \quad (2-14)$$

开关频率的大小为：

$$f_{sw} = \frac{1}{T_{sw}} \quad (2-15)$$

相较于满载下的开关频率曲线，轻载下的开关频率会显著增大^[38]；同时半个工频周期内，随着输入电压的增大，开关频率也会降低，如图 2-35 所示。由于本课题中采用 Si 器件实现 CRM 图腾柱 PFC 变换器，而高压 Si MOSFET 具有开关速度较慢的缺点，在高频开关时会造成严重的开关损耗。因此为了在轻载时降低开关频率，本方案中选择在负载较轻时切换到定频 DCM 工作模式下。通过设定 EPWM 模块内时基计数器的周期为一恒定值，可以实现定频 DCM 模式的数字控制。

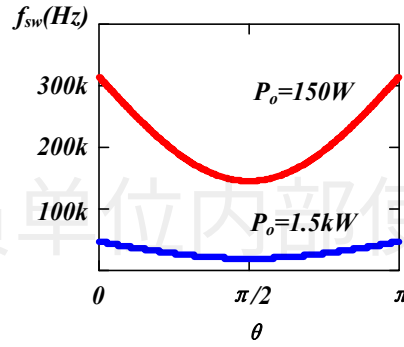


图 2-35 轻载与满载下半个工频周期内的开关频率曲线 ($L=120\mu\text{H}$)

2.3.6 开关周期开通死区时间控制策略

通过辅助绕组检测电感电流过零时刻的策略实际检测的时刻为电感电压从 $(V_o - v_{in})$ 谐振变化到 $-v_{in}$ 或者 $(V_o - 2v_{in})$ 过程中的某一时刻，此时开关管 S_2 的漏源极电压 v_{ds2} 尚未下降到零或者谷底电压值，因此需要设定一定时长的开通死区，直到 v_{ds2} 到达 0 或者谷底电压值，开通开关管 S_2 ，实现零电压开通或者谷底开通。

开关周期内的开通死区的设定策略如图 2-36 所示，该图以零电压开通为例。图中 ZCD_{sync_w} 信号为辅助绕组电感电流过零检测信号，该信号用于触发 EPWM2 的 TZ 模块动作， TB_{epwm2} 为 EPWM2 的时基计数器信号， v_{epwm2} 为控制开关管 S_2 的 PWM 信号，作为 S_2 驱动芯片的输入信号。

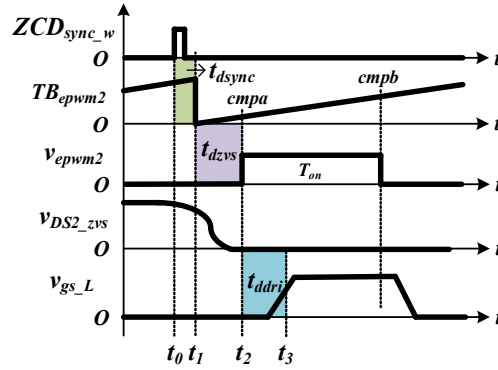


图 2-36 开关周期内开通死区设定策略

在 t_0 时刻, ZCD_{sync_w} 信号触发 TZ 模块动作, 经过数个机器周期的延时 t_{dsync} , 直到 t_1 时刻, TB_{epwm2} 被同步后清零。在 t_1 时刻, TB_{epwm2} 从零开始计数, 到 t_2 时刻, 计数值达到设定的 CMPA 值, v_{epwm2} 置高。从 v_{epwm2} 置高到 S_2 的驱动电压上升到阈值电压还需经过延时 t_{ddri} , 该延时的大小与驱动电阻、开关管的选型有关。因此设定的总开通死区时间 t_{don} 大小为:

$$t_{don} = t_{dsync} + t_{dzvs} + t_{ddri} \quad (2-16)$$

开通死区 t_{don} 需要大于等于开关管 S_2 的漏源极电压 v_{ds2} 下降到零或者谷底电压值($2V_{in} - V_o$)的时间, 才能实现开关管 S_2 的零电压开通或者谷底开通。

2.3.7 开关周期关断死区时间控制策略

本方案中采用同步整流管续流的策略, 通过导通续流管 S_1 的沟道代替体二极管续流, 减小续流时的导通损耗, 提升整体效率。因此为了避免开关管 S_2 尚未完全关断时, 续流管 S_1 开通, 导致桥臂直通, 开关管 S_2 关断后需设定一定时长的关断死区。关断死区的时间不能过短, 必须大于 S_2 完全关断的时间, 否则可能会造成桥臂直通或者续流管的硬开通; 关断死区不能过长, 否则 S_1 的体二极管续流时间较长, S_1 沟道续流的时间相应缩短, 无法达到有效减小导通损耗的目的。

开关周期内关断死区的设定策略如图 2-37 所示。图中 v_{epwm2} 与 v_{epwm1} 分别代表 DSP 输出的开关管 S_2 与续流管 S_1 的 PWM 控制信号。开关管 S_2 的门级电压为 v_{gs2} , 续流管 S_1 的门级电压为 v_{gs1} , S_1 漏源极电压为 v_{ds1} 。在 t_0 时刻, 开关管 S_2 的导通时间 T_{on} 结束, 控制信号 v_{epwm2} 置低, 经过驱动的延时 t_{ddri} 后在 t_1 时刻, v_{gs2} 下降到门限电压, S_2 关断。从 t_0 时刻开始经过设定的关断死区时间 t_{doff} 后, S_1 的控制信号 v_{epwm1} 在 t_2 时刻置高, 经过驱

动的延时 t_{ddri} 后, 在 t_3 时刻 v_{gs1} 到达门限电压, 开关管 S_1 开通。在这个过程中, 通过改变 DSP 中设定的 t_{doff} 时间可以改变死区时间的大小, 控制续流管 S_1 的开通时刻。该死区时间的大小至少要大于 v_{ds1} 从 V_o 下降到 0 的时长 t_{off} , 否则 v_{ds1} 尚未下降到 0, 即 S_1 的体二极管尚未导通时就开通 S_1 的沟道, 会导致 S_1 的硬开通, 增大了开通损耗, 不利于提升整体效率。

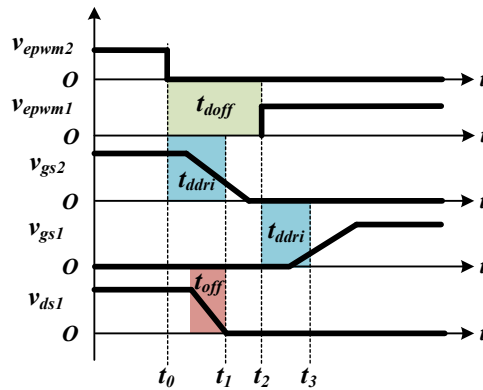


图 2-37 开关周期内关断死区的设定策略

开关管 S_2 的关断时间 t_{off} 受关断时刻电感电流 i_L 的影响, 电流越大, 开关管 S_2 的关断时间越短, 所需设定的关断死区时间 t_{doff} 越小。电感电流 i_L 的采样存在一定的延时, 在每个开关周期都采样关断时刻的电流需要高带宽的运放以及高性能的 DSP 处理器, 导致较高的成本和控制复杂性。而关断时刻的电感电流 i_L 的大小为该开关周期中的电感电流峰值 i_{peak} , 电感电流峰值 i_{peak} 与输入电压 V_{in} 、导通时间 T_{on} 的关系见式(2-11)。因此本方案中可以通过在 DSP 中计算得到输入电压 V_{in} 的采样值与电压环计算得到的导通时间 T_{on} 的乘积估算该开关周期内的电流峰值 i_{peak} , 进一步控制其死区时间 t_{doff} 。

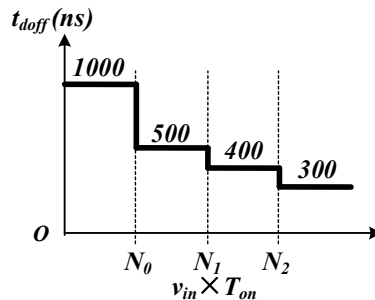


图 2-38 分段阶梯式的死区时间控制策略

为了进一步优化控制流程, 简化计算复杂性, 本方案中采用了分段阶梯式的死区时间控制策略, 如图 2-38 所示。在 v_{in} 与 T_{on} 的乘积小于设定值 N_1 时, 此时由于关断电流非常小, 需要较久的时间才能将开关管 S_2 彻底关断并导通续流管 S_1 的体二极管, 此时设定的关断死区时间为 1000ns; 当乘积逐渐增大, 代表关断电流逐渐增大, 此时开始减小关断死

区时长 t_{doff} ，使得在续流管 S_1 体二极管导通后尽早开通 S_1 的沟道，实现了同步整流管的软开通，并有效减小续流阶段的导通损耗。

2.3.8 相位信号采样方案

交错并联控制中为了实现主从相间交错 180° ，需要对相位信号进行采样。CRM 开环交错控制中需要采样主相开关周期 T_{swM} 来设定相位延时 T_{dsync} ，CRM 闭环交错控制中需要采样主从相差信息实现 180° 交错控制。

开环交错控制可以分为开通时刻同步与关断时刻同步两类，两种控制策略都需要采主相开关周期 T_{swM} ，在下一个开关周期中将主从相的相位延时 T_{dsync} 设定为 $T_{swM}/2$ 。数字控制中可以通过 DSP 的 ECAP 模块实现开关周期的采样，设定每次主相开关管 ZCD 信号到来的时候触发 ECAP 模块清零并开始计数，直到下一次 ZCD 信号出现时将计数器的值存到寄存器中。

闭环交错控制中需要采集主从相间的相位差信号^[39]，获取相位信号的方式有多种方式。在中低端 DSP 中无法通过边沿信号触发 ECAP，需要将高低电平转化为脉冲信号，通过脉冲信号短暂的高电平时间来触发 ECAP 清零并存储数据。在本方案中使用的 TMS320F280049 中，CLB 模块具备将电平信号转化为边沿信号的功能，因此使得相位信号的获取更为简便。

相位信号可以通过多种方式获取，如图 2-39 所示为通过触发器获取相位信号的原理图，图 2-40 给出了该方案的关键波形。 v_{pwmM} 与 v_{pwmS} 信号分别代表 DSP 给出的主从相开关管的 PWM 信号，Phase 代表输入到 DSP 的 ECAP 模块中的相位信号。主从相开关管的 PWM 信号经过微分电路后转换为脉冲信号，经过触发器得到相位信号 Phase，相位信号 Phase 的高电平时间代表主相开通到从相开通的时长 t_H ，低电平时间代表从相开通到下一次主相开通的时长 t_L ，当二者相等时即表示每次从相开关管的开通时刻都为主相开关周期的中间时刻，此时主从相的开关周期相等，主从相工作在 180° 交错状态。

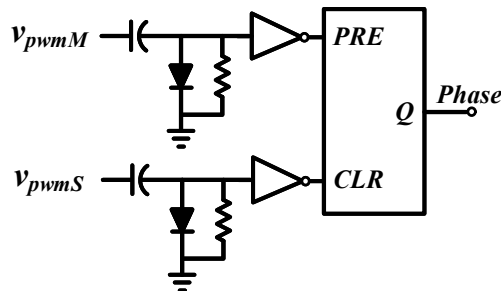


图 2-39 通过触发器获取主从相相位信号原理图

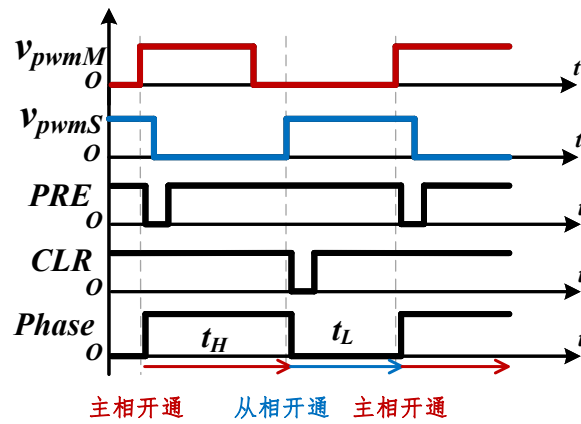


图 2-40 通过触发器获取主从相相位信号关键波形

相位信号同样可以通过 CLB 模块实现，CLB 模块中的计数器能通过设定捕获 PWM 的上升沿信号，将其转化为持续一个机器周期 T_{clk} 的脉冲信号，主从相的脉冲信号分别会置高和置低相位信号 Phase，也能得到如图 2-40 中的相位信号。以上两种获取的相位信号获取的为主从相开关管的开通时刻间隔时长，而采用获取主从相 ZCD 信号的间隔时长同样可以实现主从相的相位信号检测。

通常在数字控制实现主从相 ZCD 时会采用 EPWM 的 Trip Zone (TZ) 模块，当 TZ 信号检测到高电平时会同步 EPWM 的计数器。为了获得相位信号，可以增加一路 EPWM 模块，当主相 ZCD 信号来的时候同步该 EPWM 计数器同时置高其输出，而从相 ZCD 到来时置低 EPWM 输出，该路 EPWM 的输出高电平时间 t_H 代表主相 ZCD 信号 v_{ZCDM} 至从相 ZCD 信号 v_{ZCDS} 的时长，低电平时间 t_L 代表从相 ZCD 信号 v_{ZCDS} 到下次主相 ZCD 信号 v_{ZCDM} 到来的时长，如图 2-41 所示。

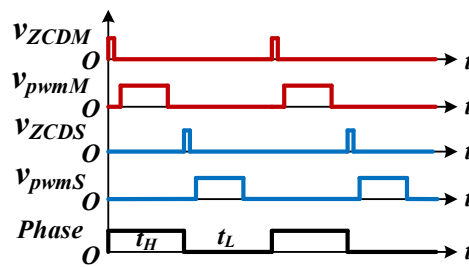


图 2-41 通过 EPWM 获取相位信号关键波形

2.4 本章小结

本章介绍了单相临界连续模式图腾柱 PFC 变换器的工作原理，详细论述了 CRM 图腾柱 PFC 交错并联控制策略，分析了开环交错控制策略在相位延时受到扰动时的可靠性，分

析了闭环交错策略在数字控制中相位差与开关频率、DSP 主频的关系，指出闭环交错控制更适合本方案。同时，本章给出了基于数字控制平台的整体控制方案，详细分析了各关键技术点并给出了最优的解决方案。

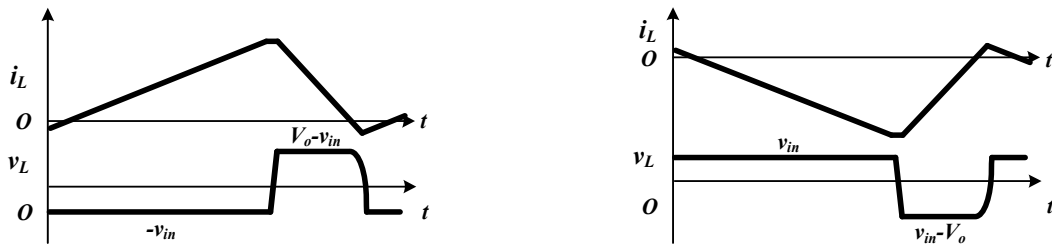
仅限PMIC会员单位内部使用，不得外传

3 电感电流过零检测策略可靠性研究

CRM 图腾柱 PFC 变换器控制中最为关键的是软开关的实现。软开关技术能够有效减小开关损耗，而软开关的实现依赖于 ZCD，因此 ZCD 对于 CRM 模式控制至关重要。若软开关丢失，则会导致开关管硬开通，而本方案中采用的 Si MOSFET 工作在硬开通模式下会导致严重的反向恢复损耗，大大降低电路的可靠性。因此本章将对 ZCD 策略进行分析和比较，对电感电流过零检测策略的可靠性作进一步优化。

3.1 现有电感电流过零检测方案

CRM 图腾柱 PFC 变换器中对电感电流过零检测策略主要可以分为两类：电压采样和电流采样。电压采样主要通过电感电流过零后，电感两端电压开始谐振变化，通过检测电感电压的变化来实现电感电流过零检测。定义电感连接到高频桥臂中点的一端电压为正，连接到输入滤波器的一端电压为负，电感两端的电压为 v_L 。由于在输入电压正反周与负半周时电感电压的极性相反，如图 3-1 (a) 和图 3-1 (b) 所示，因此为了实现在正负半周都能够检测电感电流过零点，可以通过中心抽头辅助绕组检测或者整流桥式辅助绕组检测的方式。



(a) 输入电压正半周时电感两端电压

(b) 输入电压负半周时电感两端电压

图 3-1 输入电压正负半周时电感两端电压

电流采样通常采样电感电流，通过比较器检测电感电流过零的时刻。从图 3-1 中可以看到正半周时，电感电流的过零点为电流正向过零的时刻；负半周时，电感电流的过零点为电流负向过零的时刻。因此在采样电感电流时，需要采样双向的电感电流。

电感电流过零时刻除了检测的方式，还可以通过计算的方式预测其过零点，即通过计算电感电流续流的时间，预测电感电流过零的时刻。

3.1.1 辅助绕组 ZCD 策略

为了能够分别采样输入电压正负半周的电感电压变化,可以采用中心抽头式辅助绕组检测的方式。通过同名端与电感相反的辅助绕组,其中一个辅助绕组的同名端与另一辅助绕组的非同名端相连后接地,选通器的选通信号为工频半周的判断信号,经过 RC 滤波后得到辅助绕组电压信号 v_{wsam} ,如图 3-2 所示。

在充电阶段时,电感电压 v_L 为 $-v_{in}$,此时辅助绕组电压 v_{wsam} 被二极管嵌位约为零,直到开关管关断后,电感电压逐渐上升到 $(V_o - v_{in})$,辅助绕组电压信号 v_{wsam} 被另一二极管嵌位,约为 V_{cc} 。当电感电流过零后,电感 L 与高频桥臂开关管的寄生电容开始谐振,电感电压 v_L 逐渐减小,此时辅助绕组检测信号也逐渐减小,如图 3-3 所示。

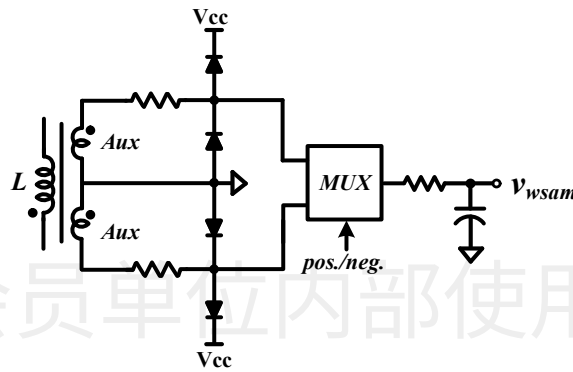


图 3-2 中心抽头式辅助绕组检测原理图

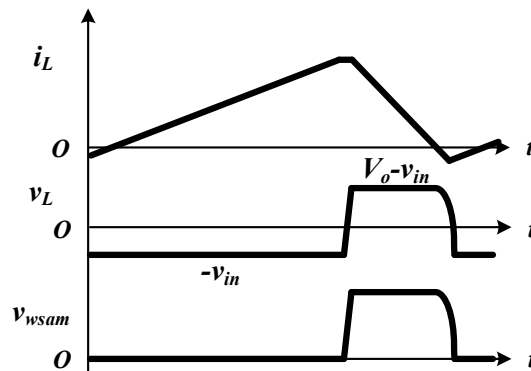


图 3-3 中心抽头式辅助绕组 ZCD 波形

中心抽头式辅助绕组检测的方法通常适用于体二极管续流的 CRM 图腾柱 PFC 变换器,当电感电流过零后体二极管自然截止,通过检测辅助绕组电压变化实现电感电流过零点的检测。中心抽头式辅助绕组检测方法具有成本低、控制简单可靠的优点,能够保证软开关的实现。但是当采用同步整流管续流时,直到续流沟道关断,电感电压 v_L 都不会发生变化,因此只采用中心抽头式辅助绕组检测无法用于控制同步整流管的关断,不适用于同

步整流管续流下的 CRM 图腾柱 PFC 变换器的 ZCD 策略。

中心抽头式辅助绕组检测的方式采用选通器的方式，分别在正负半周选取对应辅助绕组上的电压，实现正负半周 ZCD。该方案需要获取输入电压工频半周的判断信号，而整流桥式辅助绕组电感电流过零检测策略无需检测输入电压的正负半周，适用于输入电压正负半周开关管开通逻辑相同的电路，例如 CRM 模式下的 H 桥 PFC 变换器。

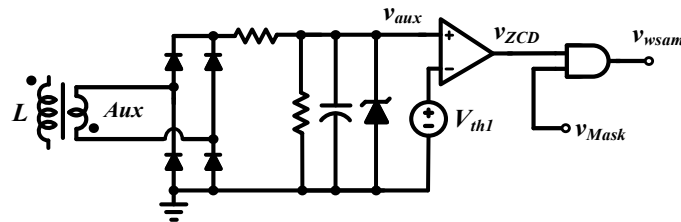


图 3-4 整流桥式辅助绕组检测方案原理图

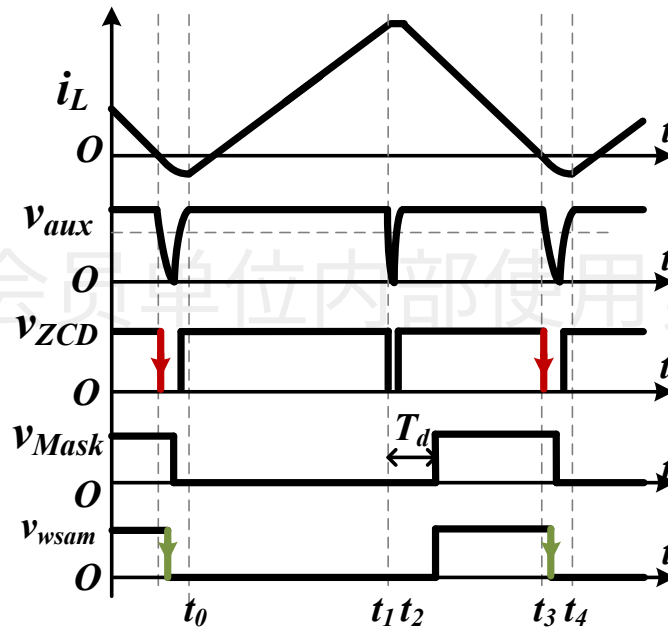


图 3-5 整流桥式辅助绕组检测方案波形图

整流桥式辅助绕组电感电流过零检测方案由整流桥、RC 放电回路、比较器与 Mask 屏蔽部分构成，如图 3-4 所示。其中，辅助绕组上的电压经过整流桥后负电压会翻转为正电压，可以看到 v_{aux} 在电感储能时与电感放能时都为高电平，如图 3-5 所示，该信号通过比较器与一设定阈值 V_{th} 比较后可以得到电感电流预过零检测信号 v_{ZCD} 。观察波形可以发现，电感电流预过零检测信号在开关管关断时和电感电流过零时都会产生一个下降沿信号，而期望得到的过零检测信号为电感电流过零时刻的下降沿，因此通过与 Mask 信号相与可以屏蔽 v_{ZCD} 关断时刻的下降沿信号，最终得到辅助绕组过零检测信号 v_{wsam} ，辅助绕组过零检测信号的下降沿可以给到 DSP 中触发计时器同步，开始新的开关周期，实现 ZCD 的功

能。

Mask 信号为在该 EPWM 模块的计数器在清零时置低, 在开关管关断后延时 T_d 置高, 因此 **Mask** 信号能够屏蔽关断时刻 v_{ZCD} 信号的下降沿, 实现电感电流过零时刻 v_{ZCD} 下降沿信号的捕捉。

3.1.2 电感电流过零时刻预测策略

除了通过检测电感电流过零时刻的方案, 还可以通过计算预测电感电流过零时刻。在一个开关周期中, 开关管的导通时间为 T_{on} , 电感电流下降的时间约为电感电流从峰值 i_{peak} 降到 0 的时间, 因此开关管续流的时间 T_{off} 可以通过计算得到:

$$T_{off} = \frac{v_{in}}{V_o - v_{in}} T_{on} \quad (3-1)$$

通过控制续流管的续流时间, 在续流管开通 T_{off} 时间后关断同步整流管的沟道, 能够实现续流管在电感电流过零时刻关断, 如图 3-6 所示, 此后延时一定时间 T_{zvs} , 使得 v_{ds2} 谐振后下降到谷底值或者零, 开通开关管 S_2 , 实现 S_2 软开通的功能。

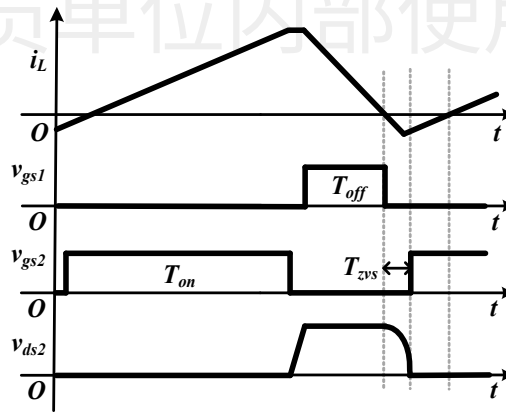


图 3-6 电感电流过零时刻预测方案波形图

需要注意的是, 采用计算的方式实现电感电流过零时刻预测的功能时, 计算完全依赖于输入电压以及输出电压的采样, 如果采样值与实际值存在较大误差, 会导致续流时间 T_{off} 产生误差, 该方案成本低, 但可靠性较低。

3.1.3 电流采样 ZCD 方案

对于 CRM 图腾柱 PFC 变换器的电感电流采样, 需要注意两点: 双向电感电流采样与采样带宽要大于开关频率。正负半周时, 电感电流 i_L 方向相反。在正半周时电感电流 i_L 为

正向过零，在输入电压负半周时电感电流 i_L 则为负向过零。因此为了实现全范围 ZCD，需要采样双向的电感电流。此外，通常电感电流的采样存在带宽的限制与延时。当采样的带宽低于开关频率时会导致电流采样的失真，而延时过大会影响电感电流过零点的判断^[40]，不利于 ZCD 功能的实现。

常见的电流采样方式在前面章节中已简要介绍。对几类采样方案比较后可以发现，霍尔传感器采样相较于其他几种采样方式具有高带宽、可靠性高、延迟小的优点，因此对于本方案中的 CRM 图腾柱 PFC 变换器，更适合采用 1MHz 带宽的霍尔传感器进行电感电流采样，用于实现电感电流过零点的检测。

采用电流采样的 ZCD 方案波形图如图 3-7 所示。霍尔传感器的输出 v_{isam} 输出到达设定阈值 V_{th0} 时，通过电感电流检测电路产生电感电流过零检测信号 ZCD_i ，该信号触发后关断同步整流管 S_1 的沟道，并延时 T_{zvs} 时间后开通开关管 S_2 ，实现软开通。

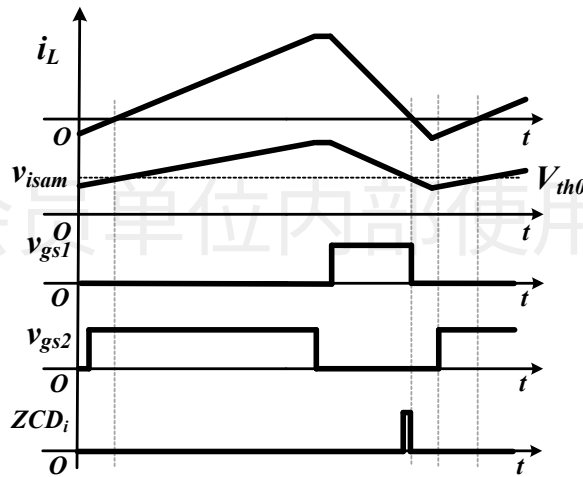


图 3-7 电流采样 ZCD 方案波形

采用电流采样 ZCD 策略时，若保证电流采样准确，则策略具有很高的可靠性。但实际电流采样的可靠性取决于电流采样的方式。实际调试过程中，霍尔传感器的输出会受到扰动影响，导致 ZCD 时刻超前或者滞后。

对于 CRM 图腾柱 PFC 变换器，无论是采样体二极管续流还是同步整流管续流，电流采样 ZCD 的方式都适用。

3.2 现有电流过零检测方案可靠性分析

上述三类采样方案都存在其优点及其局限性，而本方案中基于 Si 器件的 CRM 图腾柱 PFC 变换器不适合工作于硬开关模式，CCM 工作时严重的反向恢复损耗会影响电路可靠

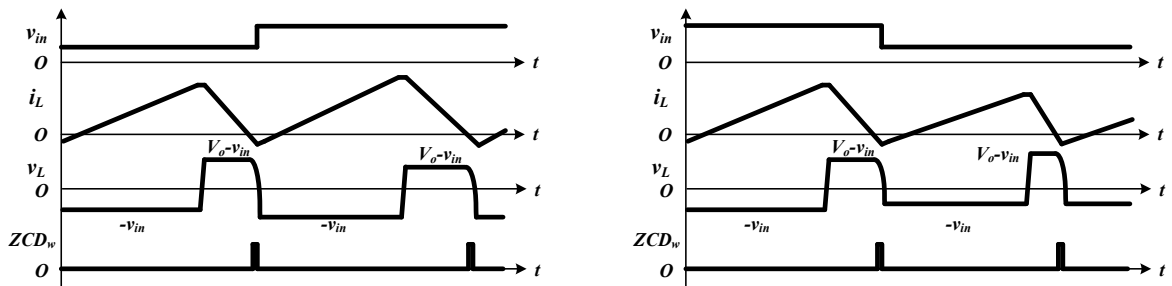
工作，因此保证 ZCD 策略的可靠性将成为电路能否可靠工作的关键因素。

电路中存在各种各样的扰动因素。输出侧有较大容值的电解电容，在分析过程中认定输出电压 V_o 保持恒定。输入电压通常为电网电压，而电网电压容易出现波动，因此需考虑输入电压扰动时的情况。此外，采样信号还容易受到扰动影响，需考虑电流采样出现扰动或者电压采样出现扰动的情况。

3.2.1 输入电压扰动下可靠性分析

AC/DC 变换器中前级 PFC 输入通常连接电网。电网电压受到电网质量的影响，容易出现电压阶跃或者电压跌落的情况。当输入电压出现阶跃时，电感电流的上升斜率增大，下降斜率减小；当输入电压出现跌落时，电感电流的上升斜率减小，下降斜率增大。

对于辅助绕组 ZCD 策略，输入电压的波动不会影响到 ZCD 的可靠性，如图 3-8 所示。只要输入电压没有发生极性翻转，从正半周切换到负半周工作，辅助绕组 ZCD 策略就可以实现可靠的过零检测。由于辅助绕组 ZCD 策略检测电感两端电压，只有在电感电流过零后，电感两端电压才会开始谐振减小，因此输入电压的变化仅影响开关周期的大小，即导致 ZCD 信号提前或者滞后，不会降低 ZCD 可靠性。

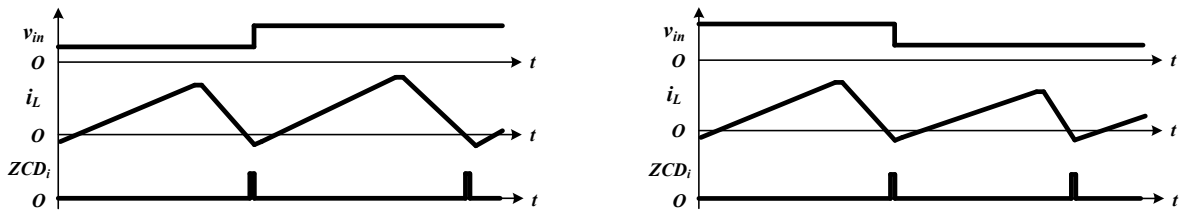


(a) 输入电压阶跃时波形

(b) 输入电压跌落时波形

图 3-8 输入电压波动时辅助绕组 ZCD 波形

对于电流采样 ZCD 策略，输入电压波动仅影响开关周期的大小，即导致 ZCD 信号提前或者滞后，不会影响 ZCD 的可靠性。输入电压波动时的 ZCD 波形如图 3-9 所示。



(a) 输入电压阶跃时波形

(b) 输入电压跌落时波形

图 3-9 输入电压波动时电流采样 ZCD 波形

对于采用电感电流过零时刻预测策略, 输入电压的波动会影响 ZCD 的可靠性。计算续流时间 T_{off} 时, 需要采样输入电压 v_{in} 与输出电压 V_o 。DSP 中计算得到的续流时间 T_{off} 用于更新 EPWM, 而 EPWM 中寄存器直到计时器到零才会更新数值, 因此该开关周期内计算得到的续流时间 T_{off} 仅能用于更新下个开关周期的参数, 即 T_{off} 的更新存在至少一个开关周期的延时。

当输入电压阶跃时, 从图 3-10 (a) 中可以看到, 由于 T_{off} 存在一个开关周期的延时, 输入电压阶跃前后两个开关周期的导通时间 T_{on} 与续流时间 T_{off} 相等。当输入电压变化, 导致续流管关断时, 电感电流 i_L 仍未减小到零。 S_1 沟道关断后, S_1 的体二极管导通, 电感电流继续减小, 直到 S_2 开通。若 S_2 开通时, 电感电流仍未减小到零, 此时 S_1 的体二极管会产生严重的反向恢复损耗, 降低电路可靠性。不仅如此, 在输入电压阶跃时的第二个开关周期内, DSP 根据当前输入电压 v_{in} 计算得到新的续流时间 T_{off} 。通常 CRM 模式下开关周期结束时, 电感电流会回到开关周期的起始点。而该开关周期电感电流 i_L 的起始点为某一正电流值, 因此在这之后电路会一直工作在 CCM 模式下, 严重降低电路可靠性。

当电压跌落时, 从图 3-10 (b) 中可以看到, 电压跌落后的开关周期内, 续流时间 T_{off} 仍然为上一个开关周期计算得到的值, 而输入电压减小导致电感电流上升斜率变小且下降斜率增大, 进而导致续流管关断的时刻电感电流 i_L 已经反向增大到一个较大的负值。续流管 S_2 关断后, 经过延时 T_{zvs} , 开关管 S_1 的体二极管导通, 此时电感电流开始正向增大。该开关周期结束时电感电流 i_L 为一个较大负值, 即便后面的开关周期能够计算得到对应输入电压 v_{in} 的续流时间 T_{off} , 开关周期开始时的电感电流值也无法回到零点, 导致电路可靠性下降。

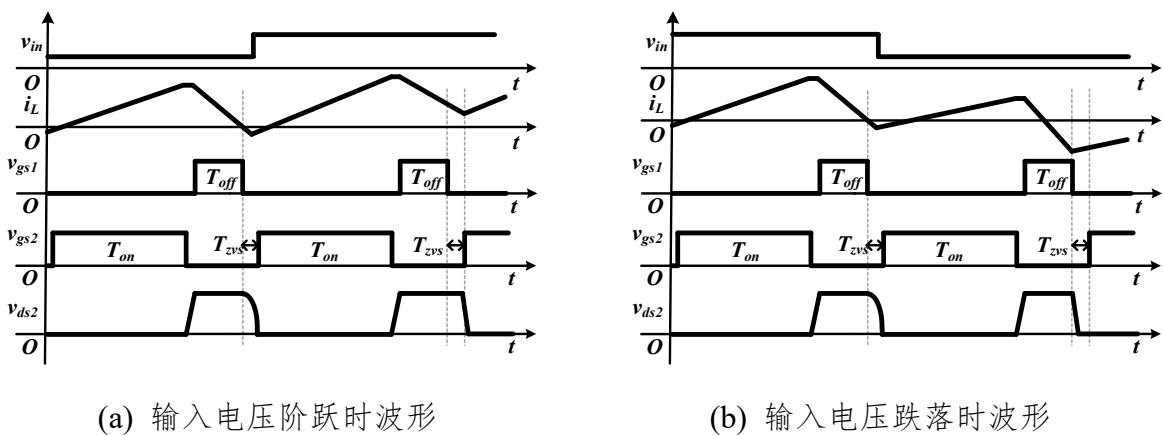


图 3-10 输入电压波动时电感电流过零预测策略波形图

对于以上三种 ZCD 策略, 输入电压产生波动时, 仅有电感电流过零预测策略可靠性

会受到影响, 可能导致电路工作在 CCM 模式下。辅助绕组 ZCD 策略与电流采样 ZCD 策略的可靠性不会受到输入电压波动影响。

3.2.2 采样扰动下可靠性分析

三种 ZCD 策略都依赖于电压或者电流信号的采样: 辅助绕组 ZCD 策略需要检测辅助绕组两端的电压, 电流采样 ZCD 策略需要采样电感电流, 电感电流过零预测策略需要采样输入电压 v_{in} 与输出电压 V_o 。

在电路的实际工作中, 电路的功率侧可能会干扰电路控制侧, 甚至影响到采样信号。对于采样信号, 干扰在波形上表现的形式通常为低频振荡或者突然出现的尖刺。对采样信号作滤波处理可以在一定程度上减轻干扰带来的影响。同时, 良好的 PCB 布局也能够减小电路中干扰的幅度。但在电路工作时, 干扰是必然存在的。

对于辅助绕组 ZCD 策略, 在开关管 S_2 导通或续流管 S_1 导通时, 电感两端电压比较稳定。在谐振阶段时, 电感两端电压变化比较单一, 因此辅助绕组上检测到的电压也相对稳定, 受到干扰影响较小, 不会影响到 ZCD 检测。

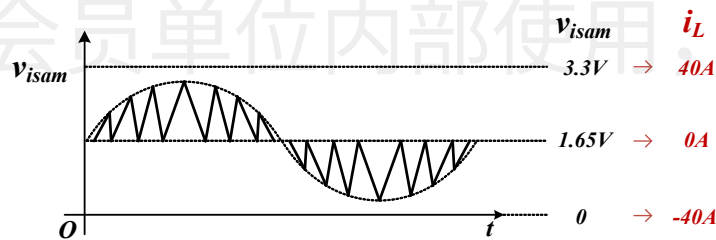


图 3-11 量程较大霍尔传感器的输出与电感电流对应关系图

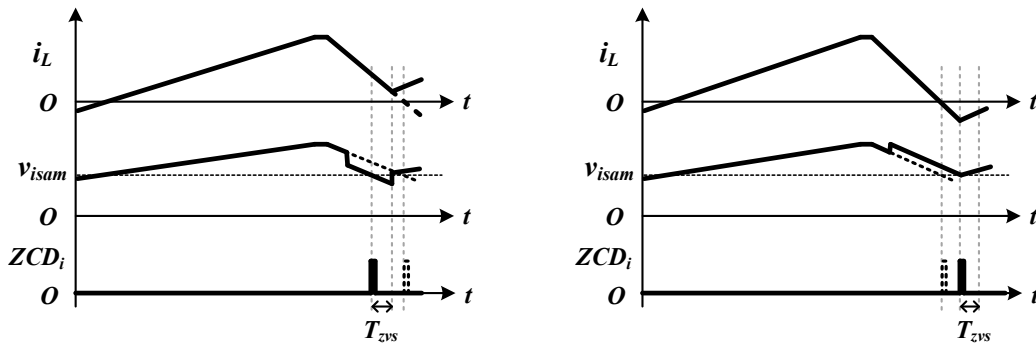
对于电流采样 ZCD 策略, 本方案中采用霍尔传感器采样电感电流。量程较小的霍尔传感器增益大, 能够精准采样过零点附近的电感电流; 量程较大的霍尔传感器增益小, 采样过零点附近电感电流时, 可能出现提前或者滞后的问题。而为了降低成本, 本方案中采用了量程较大的霍尔传感器, 用于实现过流保护功能和电流采样 ZCD 策略。

常用的霍尔传感器供电通常为 3.3V 或者 5V。如图 3-11 所示, 以霍尔传感器供电电压为 3.3V 为例。若霍尔传感器输出 v_{isam} 为 0V 与 3.3V 时, 分别对应电感电流 i_L 为 -40A 与 +40A, 则霍尔传感器的输出 50mV 的波动就对应检测到电感电流 i_L 存在 1.2A 的波动。由于电路中干扰不可预测, 因此在采用电感电流时可能会存在误差, 导致电流采样 ZCD 超前或者滞后。

当电流采样受到扰动影响, 采样输出出现一个较小幅值的跌落时, 如图 3-12 (a) 所

示。此时采样输出会提前到达过零检测阈值，使得过零检测信号 ZCD_i 提前，经过开通延时 T_{zvs} 后，电感电流尚未过零，开关管 S_2 硬开通。

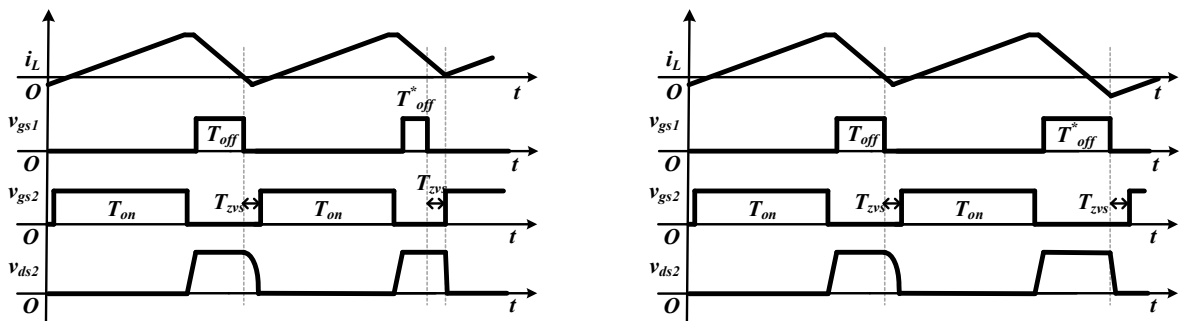
当电流采样受到扰动影响，采样输出出现一个较小幅值的阶跃时，如图 3-12 (b) 所示，此时采样输出会滞后到达过零检测阈值，使得过零检测信号 ZCD_i 滞后。续流管 S_1 接收到 ZCD_i 信号关断时，电感电流已经下降至负值，开关管 S_2 的体二极管自然导通。经过开通延时 T_{zvs} 后，开关管 S_2 的沟道软开通。因此对于电流采样 ZCD 策略，当电流采样信号受到扰动影响时，可能会导致 ZCD_i 信号提前或者滞后，使得开关管存在硬开通风险。


 (a) 电流采样扰动导致 ZCD_i 提前

 (b) 电流采样扰动导致 ZCD_i 滞后

图 3-12 电流采样扰动后的电感电流过零检测信号波形

对于电感电流过零时刻预测策略，需要采样输入电压 v_{in} 与输出电压 V 。采样电压受到扰动影响时，实际值与理论值偏差较大，会导致计算得到的 T_{off} 时间与理论值有偏差，出现沟道续流时间过短或者过长的情况。当电压采样受到扰动影响时，若扰动后计算得到的续流时间 T_{off}^* 小于理论值 T_{off} ，在电感电流未下降到零时，开关管 S_2 可能硬开通；而若扰动后得到的续流时间 T_{off}^* 大于理论值 T_{off} ，在续流管 S_1 关断后， S_2 的体二极管自然导通，经过开通延时 T_{zvs} 后，开关管 S_2 沟道导通，此时开关管 S_2 软开通。


 (a) 电压采样扰动导致 T_{off}^* 小于理论值

 (b) 电压采样扰动导致 T_{off}^* 大于理论值

图 3-13 电压采样扰动对电感电流预测策略影响

可以看到，采样信号受到扰动影响时，电流采样 ZCD 策略和续流时间计算 ZCD 策略而言都存在开关管硬开通风险，降低了电路工作的可靠性。对于辅助绕组 ZCD 策略，采

样信号扰动不会影响其可靠工作，但辅助绕组 ZCD 策略无法适用于同步整流管续流的情况，仅能用于体二极管续流的模式下，存在局限性。

3.3 改进后电流过零检测方案及可靠性分析

本方案中为了实现更高的效率，采用同步整流管续流的方案，因此无法仅采用辅助绕组 ZCD 策略实现电感电流的过零检测。而上述另两种电感电流过零策略都存在可靠性问题。观察波形可以发现，开关管硬开通的原因本质在于：续流管提前关断，导致开关管也提前开通，开关管的开通时刻与续流管的关断时刻是耦合的。

为了保证在扰动出现后软开通依然能够实现，可以将开关管的开通时刻与续流管的关断时刻解耦。因此可以采用两种电感电流过零检测策略分别控制开关管的开通与续流管的关断。

3.3.1 改进后双 ZCD 策略

为了改进 ZCD 策略的可靠性，可以采用两种 ZCD 策略分别控制续流管的关断和开关管的开通。采用同步整流管续流时，辅助绕组 ZCD 策略仅能用于控制开关管的开通。因此续流管的关断可以选择电感电流过零时刻预测策略或者电流采样 ZCD 策略。改进后的 ZCD 策略如表 3-1 所示。

表 3-1 续流管关断与开关管开通解耦后的 ZCD 策略

续流管 S ₁ 的关断时刻控制	开关管 S ₂ 的开通时刻控制
续流时间 T _{off} 计算 ZCD 策略	辅助绕组 ZCD 策略
电流采样 ZCD 策略	

采用电感电流过零时刻预测策略控制续流管 S₁ 的关断，辅助绕组 ZCD 策略控制开关管 S₂ 的开通的波形如图 3-14 所示，通过计算得到续流时间 T_{off}，在续流管导通 T_{off} 时长时，关断续流管 S₁ 的沟道。进入谐振阶段后，检测到辅助绕组 ZCD 信号，经过一定开通延时，延时的时长如图中蓝色区域的宽度所示，开关管 S₂ 软开通。该 ZCD 策略仅需在传统辅助绕组 ZCD 电路基础上，额外占用一部分 DSP 资源用于计算 T_{off} 即可实现，成本较低，实现简单。

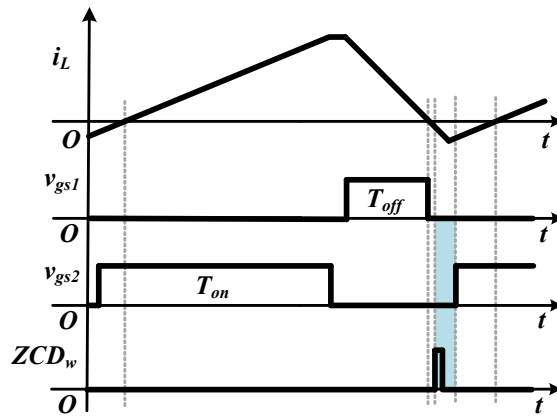


图 3-14 采用电感电流过零预测策略与辅助绕组 ZCD 策略的关键工作波形

采样电流采样 ZCD 策略控制续流管 S_1 的关断时刻，辅助绕组 ZCD 策略控制开关管 S_2 的开通时刻的波形如图 3-15 所示。 ZCD_i 为电流采样 ZCD 策略的过零信号， ZCD_w 为辅助绕组检测的过零信号。当检测到 ZCD_i 时，续流管 S_1 关断。当检测到 ZCD_w 时，延时一定时间，开关管 S_2 开通。该 ZCD 策略需要检测电感电流和辅助绕组电压，相较于上一种改进后的 ZCD 策略实现更为复杂，但可靠性更高。

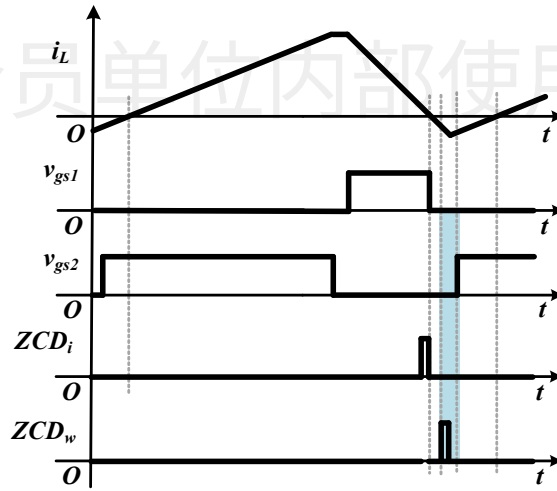


图 3-15 电流采样 ZCD 与辅助绕组 ZCD 结合策略的关键波形

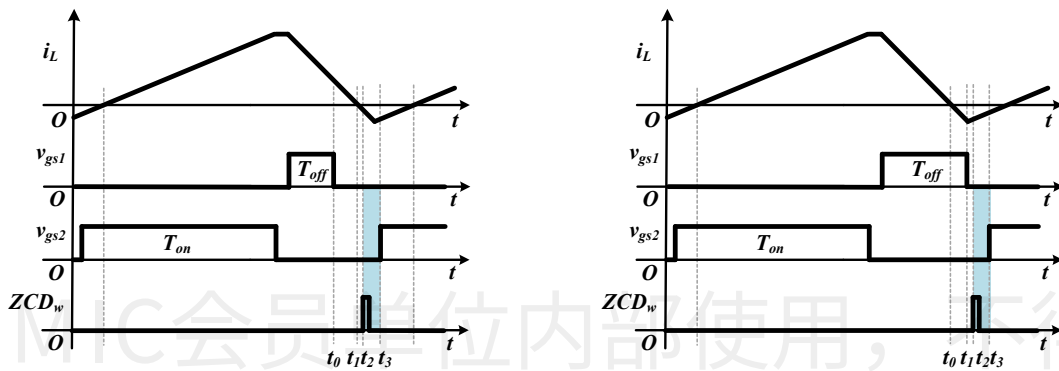
3.3.2 改进电感电流过零检测策略可靠性分析

辅助绕组 ZCD 策略能够确保开关管 S_2 工作在软开通状态，且几乎不会受扰动影响。而续流管 S_1 的关断控制信号仍有可能受到扰动影响。

当采用电感电流过零时刻预测策略控制续流管 S_1 关断时，采样扰动会导致实际计算得到的 T_{off} 产生误差，导致续流管 S_1 的关断时刻超前或者滞后。如图 3-16 所示为受采样扰动影响，续流管 S_1 的关断时刻超前和滞后的波形。

可以从图 3-16 (a) 看到, 受采样扰动影响, 续流管在 t_0 时刻提前关断; 在 t_0 - t_1 阶段内, 续流管 S_1 的体二极管导通, 在 t_1 时刻电感电流 i_L 过零; 从 t_1 时刻开始, 电感电压开始谐振, 在 t_2 时刻辅助绕组过零检测信号 ZCD_w 动作置高, 经过一定开通延时后, 在 t_3 时刻开通开关管 S_2 , 实现 S_2 软开通。

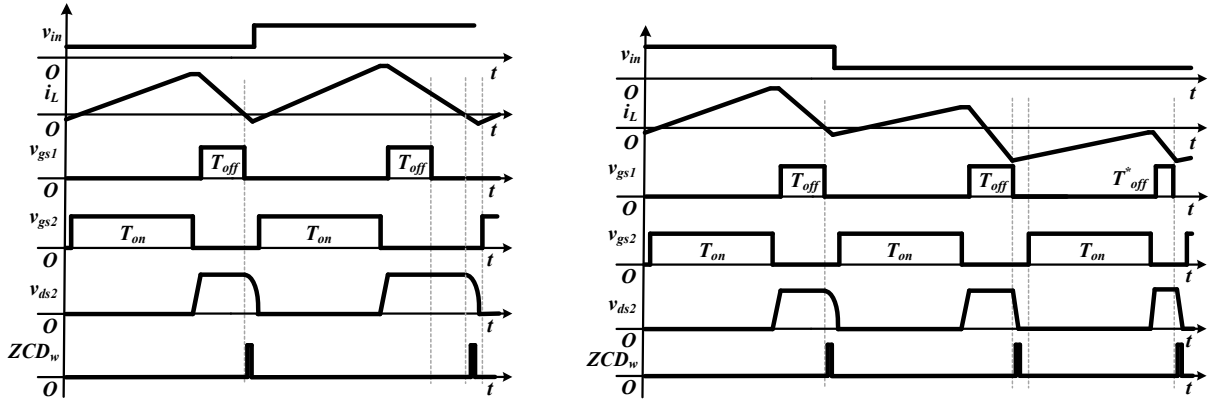
图 3-16 (b) 中, 受采样扰动影响, 续流管 S_1 关断时刻滞后, 直到 t_1 时刻续流管 S_1 沟道才关断, 此时电感电流 i_L 已经反向过零; 在 t_1 - t_2 阶段中, 由于续流管 S_1 关断, 电感电流 i_L 迅速给开关管 S_2 的寄生电容放电, 电感两端电压发生变化, 直到 t_2 时刻检测到 ZCD_w 信号; 在 t_2 时刻, ZCD_w 信号置高, 经过一定时间的开通延时, 直到 v_{ds2} 下降到谷底或者零后, 在 t_3 时刻开关管 S_2 开通, 实现 S_2 软开通。



(a) 采样扰动导致续流管 S_1 关断超前 (b) 采样扰动导致续流管 S_1 关断滞后

图 3-16 采用电感电流过零时刻预测策略与辅助绕组 ZCD 策略的关键波形 (采样扰动)

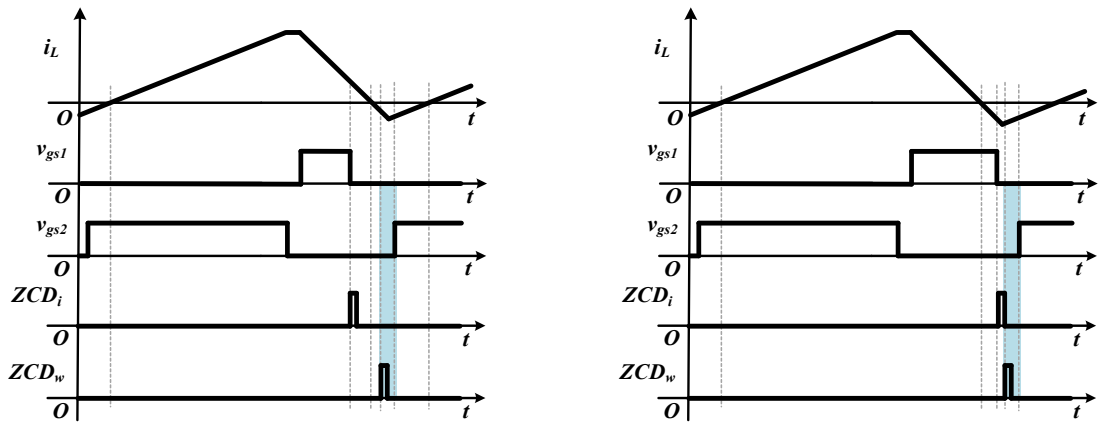
采用电感电流过零时刻预测策略控制续流管 S_1 的关断时, 输入电压扰动也会导致续流管 S_1 的沟道提前关断或者滞后关断。如图 3-17 (a) 所示, 输入电压阶跃导致续流管 S_1 提前关断。续流管 S_1 关断后, S_1 的体二极管续流, 直到检测到 ZCD_w 信号, 开关管 S_2 才会开通, 保证了 S_2 的软开通。图 3-17 (b) 为输入电压跌落导致续流管 S_1 关断滞后的波形。在输入电压跌落后的开关周期内, 续流管 S_1 持续导通, 导致电感电流 i_L 减小到负值。此后, 根据当前的输入电压计算得到了新的续流时间 T_{off}^* 值。由于扰动后的第二个开关周期开始时, 电感电流为一较大负值, 开关管 S_2 关断时, 电感电流可能无法上升到零。而 S_2 关断后, S_2 体二极管继续导通。当 S_1 开通, S_2 的体二极管还处于续流阶段, 此时 S_1 硬开通, 电路可靠性严重减低。



(a) 输入电压阶跃导致续流管 S_1 关断超前 (b) 输入电压跌落导致续流管 S_1 关断滞后
图 3-17 采用电感电流过零时刻预测策略与辅助绕组 ZCD 策略波形（电压扰动）

可以看到，采用电感电流过零时刻预测策略控制续流管 S_1 关断，采用辅助绕组 ZCD 策略控制开关管 S_2 开通的 ZCD 策略虽然保证了 S_2 的软开通，一定程度上提高了电路可靠性，然而由于无法对电感电流过零时刻作准确的预估，在输入电压跌落的情况下 S_1 可能出现硬开通，该改进 ZCD 策略仍然具有可靠性问题。

相较于以上这种改进 ZCD 策略，采用电流采样 ZCD 策略控制续流管 S_1 关断，采用辅助绕组 ZCD 策略控制开关管 S_2 开通的双 ZCD 策略不会受到输入电压扰动的影响，仅有采样扰动会影响续流管 S_1 的关断时刻，波形如图 3-18 所示。



(a) 采样扰动导致续流管 S_1 关断超前 (b) 采样扰动导致续流管 S_1 关断滞后

图 3-18 双 ZCD 策略受采样扰动影响波形

从图 3-18 (a) 中可以看到，当电流采样出现扰动导致 ZCD_i 信号提前动作，续流管 S_1 沟道提前关断。此后电感电流 i_L 通过 S_1 的体二极管续流，在电感电流 i_L 过零后，检测到 ZCD_w 信号置高，开关管 S_2 软开通。

当电流采样出现扰动导致 ZCD_i 滞后，如图 3-18 (b)，电感电流 i_L 持续下降直到 ZCD_i 信号置高。此后电感电流 i_L 迅速给 S_2 的结电容放电，电感两端电压 v_L 变化，通过辅助绕

组检测使得 ZCD_w 信号置高，触发开关管 S_2 软开通。

对比两种改进后的 ZCD 策略可以发现，双 ZCD 策略具有更高的可靠性，能够在输入电压扰动或者采样扰动时保证电路的可靠工作。同时，辅助绕组检测电路成本低，实现简单，因此本方案中将采用双 ZCD 策略实现同步整流管续流下的电感电流过零检测功能。

3.4 实验验证

为了便于对比，仅采用电流采样 ZCD 策略出现硬开通时的波形如图 3-19 所示。可以看到，在电感电流 i_L 为下降到零前，续流管 S_1 已经关断。经过一定延时后，续流管 S_1 二极管处于导通状态，此时开关管 S_2 开通，造成严重反向恢复，降低了电路可靠性。

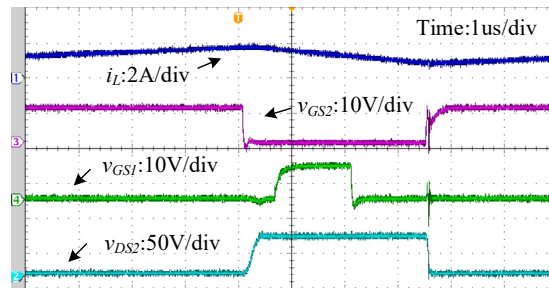
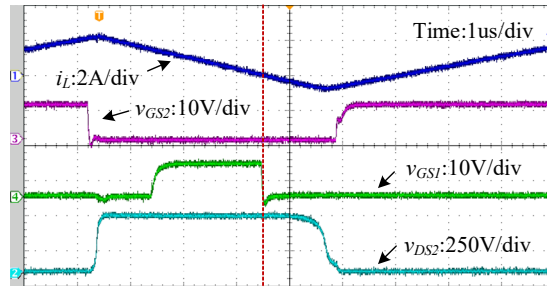


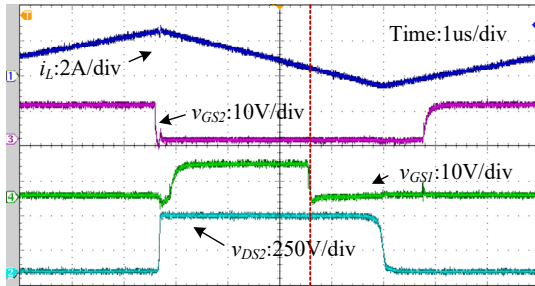
图 3-19 仅采用电流采样 ZCD 策略时开关管硬开通波形

图 3-20 (a) (b) (c) 分别给出了双 ZCD 策略正常工作、续流管超前关断与滞后关断时的工作波形。图 3-20 (a) 中给出了改进 ZCD 策略正常工作的波形。续流管 S_1 在电感电流过零后关断，由于此时输入电压 v_{in} 较高，检测到辅助绕组 ZCD_w 信号后开关管 S_2 谷底开通。图 3-20 (b) 中给出了续流管超前关断时的波形，可以看到续流管 S_1 的沟道在电感电流为下降到零时已提前关断，而直到电感电流过零后，检测到辅助绕组 ZCD_w 信号，开关管 S_2 才动作，保证了 S_2 的软开通。图 3-20 (d) 给出了续流管滞后关断时的波形，在电感电流 i_L 过零后，续流管 S_1 的沟道依然导通，直到检测到滞后的电流采样 ZCD_i 信号才关断。之后电路检测到辅助绕组 ZCD_w 信号，开通开关管，实现 S_2 的软开通。

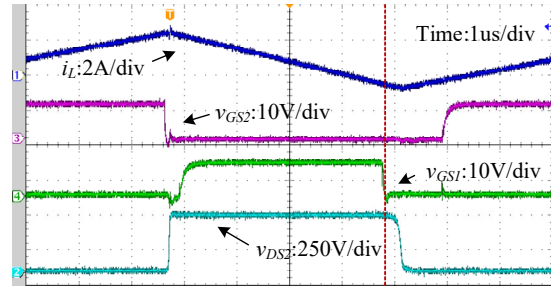
可以看到，当改进后的 ZCD 策略中电流采样 ZCD 信号受到扰动影响时，电路能够保证可靠工作。



(a) 改进后 ZCD 策略续流管正常关断



(c) 改进后 ZCD 策略续流管关断超前



(d) 改进后 ZCD 策略续流管关断滞后

图 3-20 仅电流采样 ZCD 策略及改进后 ZCD 策略正半周工作波形

3.5 本章小结

本章详细介绍了现有的电感电流过零检测策略，具体分析了其受到输入电压扰动与采样扰动时电路工作的可靠性，提出了两种适用于同步整流管续流的改进后的 ZCD 策略并对其可靠性作进一步分析，最终选择了双 ZCD 策略保证了软开关的实现，并通过实验验证了双 ZCD 策略的可靠性。

4 图腾柱 PFC 变换器参数设计与实验结果

4.1 元器件参数设计

4.1.1 功率电感参数设计

CRM 图腾柱 PFC 变换器中最为重要的无源元件为功率电感。电感的感值决定了电路在不同负载下的开关频率，而开关频率的高低会影响开关损耗的大小^[41,42]。同时电感本身的磁损与铜损通常在总损耗中占据了相当大的比重，因此功率电感的参数设计对于整机效率优化极为关键。

CRM 模式下图腾柱 PFC 变换器的开关频率与电感感值的关系可见式(2-14)与式(2-15)。谐振阶段持续的时长 T_{ZVS} 相对于开关周期来说比较短，可以忽略不计。因此开关频率 f_{sw} 与电感感值 L 、输出功率 P_o 呈反比例的关系，即随着负载减轻或者功率电感的感值减小，开关频率随之增大。同时，观察式(2-14)可以发现，当输入电压增大时，开关频率会逐渐减小。因此可以分析得出，当输出负载为满载，输入电压 v_{in} 到达最大值时，电路的开关频率为 CRM 工作模式下该电路的最低开关频率 f_{swmin} 。

通常情况下人体耳朵能分辨的声音频率范围约为 20Hz 到 20kHz。为了不产生人体可闻的噪音，电路的最低开关频率通常会设定在 20kHz 及以上。本方案中 CRM 图腾柱 PFC 变换器的最低开关频率设定在 20kHz 以上，即

$$f_{swmin} \geq 20kHz \quad (4-1)$$

本方案中为了确保 220V 交流输入下开关频率工作在 20kHz 以上，将最低开关频率 f_{swmin} 设定为 25kHz，此时电感 L 的感值为 120uH。确定电感 L 的感值大小后，需确定磁芯的尺寸以及电感绕组的设计。

由于 CRM 模式下，单个开关周期内电感电流 i_L 的峰值 i_{peak} 约为平均值的两倍，因此在确定磁芯尺寸时，首先要确保在最大电感电流工作点下，磁芯不会进入饱和状态。为了尽可能减小磁芯的损耗，通常会选用较低磁损密度 P_v 的磁芯，本方案中选用的磁芯为东磁铁氧体系列中的低磁损密度的磁材料 DMR95。磁芯的最大磁通密度 B_{max} 可以通过式(4-2)得到：

$$B_{max} = \frac{Li_{peak}}{N \cdot Ae} \quad (4-2)$$

其中 N 为电感绕组的匝数, A_e 为磁芯的有效面积。在 100°C 下, DMR95 的饱和磁通密度 B_s 为 410mT , 而实际工程中根据经验值会将功率电感的最大磁通密度 $B_{\max}$ 设定在 300mT 左右。根据该公式可以确定匝数 N 与所选磁芯有效面积 A_e 的关系, 进一步确定磁芯的形状、绕组的线径与并联股数, 通过计算权衡磁损与铜损的比例, 最终实现在峰值效率点最小的电感损耗, 实现更高的效率。

4.1.2 输出电容参数设计

CRM 图腾柱 PFC 变换器的输出电容的设计主要考虑到三个因素: 掉电维持时间 t_{hold} 、电压纹波与电流纹波。在考虑掉电维持时间时, 主要为输入突然掉电, 此时输出负载只能通过输出母线电容上的能量供电, 需要保证在一定时间内负载仍然能够稳定可靠的工作。掉电维持时间 t_{hold} 会根据应用场合的不同有不同的规格, 通常在通讯电源中, 掉电时间 t_{hold} 要保证大于等于一个工频周期的时长, 即

$$t_{\text{hold}} \geq 20\text{ms} \quad (4-3)$$

根据所需的掉电维持时间, 可以计算得到所需母线电容容值的大小:

$$C_o = \frac{2P_{o\max} t_{\text{hold}}}{V_{o\min}^2 - V_{dc/dc\min}^2} \quad (4-4)$$

式中 $P_{o\max}$ 表示满载时的输出功率, $V_{o\min}$ 表示考虑最大输出电压纹波时输出电压的最低值, $V_{dc/dc\min}$ 代表后级 DC/DC 变换器正常工作时允许的最低输入电压。该式表示在满载输出 $P_{o\max}$ 的情况下, 输出电压从谷底值 $V_{o\min}$ 跌落到后级 DC/DC 允许的最低输入电压值 $V_{dc/dc\min}$, 所需时间为维持时间 t_{hold} 的情况下, 母线电容容值 C_o 所需的大小, 即满足最恶劣的工况下的维持时间的电容容值, 因此只要输出电容的容值大于等于该值, 就能够满足掉电维持时间的需求。

此外还需考虑输出电容上的电压纹波, 由于输出母线电容通常作为后级 DC/DC 变换器的输入电容, 此时母线上的电压纹波等效于后级 DC/DC 变换器的输入电压纹波, 因此为了保证后级 DC/DC 变换器能够稳定可靠工作, 考虑输出电压纹波后的 PFC 级输出电压需工作在后级 DC/DC 的输入电压允许范围内。

输出电容上的电压纹波主要为二倍工频分量纹波, 根据式(4-5)可以计算得到满足电压纹波 $\sigma\%$ 的输出电容值, 其中 I_{Crms} 为输出电容上电流纹波的低频分量, f_g 为输入网侧电压的频率, $\sigma\%$ 为输出电容上电压纹波的峰峰值占输出电压平均值的百分比。

$$C_o = \frac{\sqrt{2}I_{Crms}}{2\pi f_g V_o \sigma \%} \quad (4-5)$$

输出电容的选择需要能够同时满足掉电维持时间和电压纹波条件。此外，输出电容通常会采用多个并联的方式，目的是为了减小输出电容 ESR。在选择电容数量和体积的时候需要注意，多个电容并联后的电流纹波耐量需要能够大于电路中电容上的电流纹波大小，否则会导致电路工作时电容温度上升，降低电容的寿命。

4.1.3 开关管设计

CRM 图腾柱 PFC 变换器的损耗主要由电感的铜损与磁损、驱动损耗、导通损耗、开关损耗及输出母线电容的 ESR 损耗组成，其中导通损耗受开关管的导通电阻大小的影响，开关损耗主要与开关管的开关速度有关。随着负载增加，电感电流会随之增大，导致导通损耗逐渐占据损耗中的主导地位；随着负载减小，开关管的开关频率会逐渐增加，导致开关损耗所占比例逐渐增大。因此，开关管的选型需要重点关注开关管的导通电阻以及开关速度，对于整机效率的设计至关重要。

开关管的初步选型可以通过粗略的损耗计算实现，通过带入不同型号开关管的参数比较不同负载下的整机效率，而实际电路中的损耗往往会与损耗计算文档中的结果有较大区别，因此初步选定几个系列的 MOSFET 后，可以通过实验对比的方式验证不同开关管最终能达到的峰值效率，对比后得到最合适的开关管型号。

4.2 实验结果

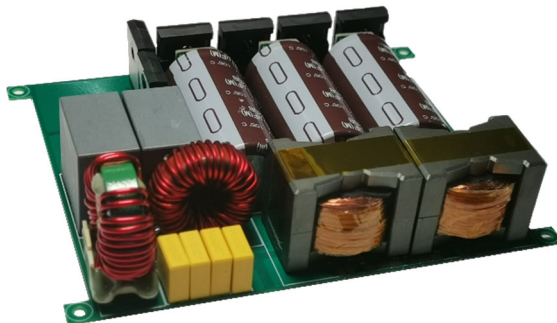


图 4-1 实验样机与原理图

实验样机如图 4-1 所示。交错并联 CRM 图腾柱 PFC 变换器的参数指标如表 4-1 所示。

表 4-1 交错并联 CRM 图腾柱 PFC 变换器的参数指标

参数	取值	参数	取值
输入电压	220Vrms±20%	功率电感	120uH PQ32/25
输出电压	400V	输出电容	330uF×3
满载输出功率	3000W	控制芯片	TMS320F280049
工频开关管	IPW65R041CFD	高频开关管	IPW65R080CFD

4.2.1 实验波形

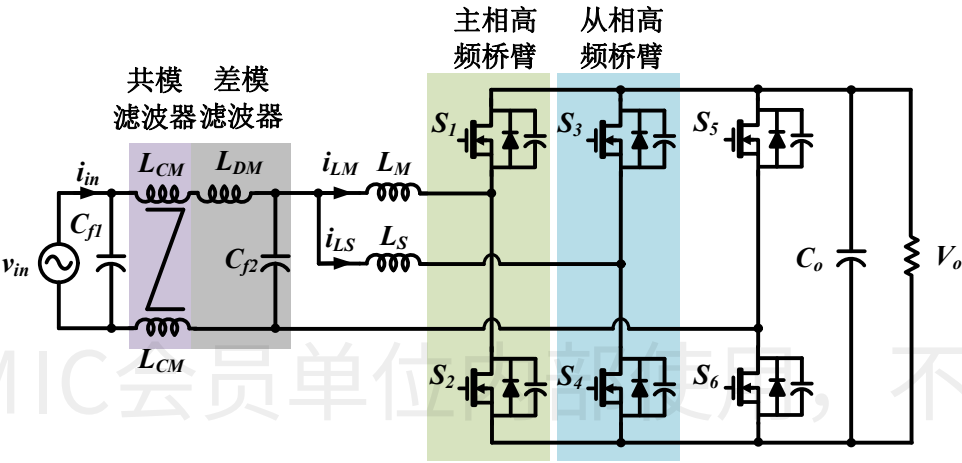


图 4-2 交错并联 CRM 图腾柱 PFC 原理图

图 4-2 中为实际调试电路功率部分的原理图。输入滤波器分为差模滤波器与共模滤波器两部分，定义流入输入滤波器的电流为输入电流 i_{in} 。流过主相电感 L_M 与从相电感 L_S 的电流为 i_{LM} 与 i_{LS} 。交错并联图腾柱 PFC 电路中共有三个桥臂，其中两个高频桥臂分别为主相的高频桥臂与从相的高频桥臂，分别如图 4-2 中绿色和蓝色部分所示。

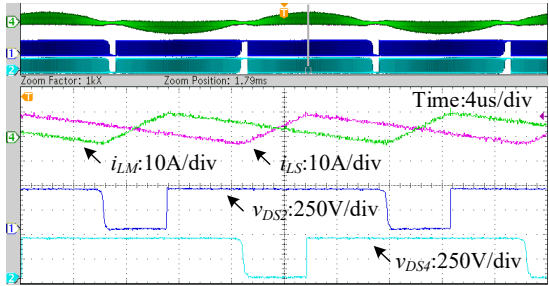


图 4-3 交错并联主从相电感电流与正半周工作开关管 v_{DS} 波形

图 4-3 给出了半载正半周工作时主相与从相的电感电流波形与开关管 v_{DS} 波形。 v_{DS2} 与 v_{DS4} 分别代表开关管 S_2 与 S_4 的漏源极电压。可以看到，当电感电流开始上升时， v_{DS} 电压已经下降到零，此时主从相开关管都工作在软开通状态下。此外，主从相电感电流保持

180° 交错。

图 4-4 与图 4-5 分别给出了半载与满载下输入电压 v_{in} 、输入电流 i_{in} 及主从相电感电流波形。可以看到输入电压 v_{in} 与输入电流 i_{in} 相位基本一致，输入电流 i_{in} 保持正弦形状，同时主从相电流能够保持稳定 180° 交错。半载时电路的功率因数 PF 达到了 0.98，THD 值为 17.2%。满载时电路的功率因数达到了 0.99，THD 值为 12%。

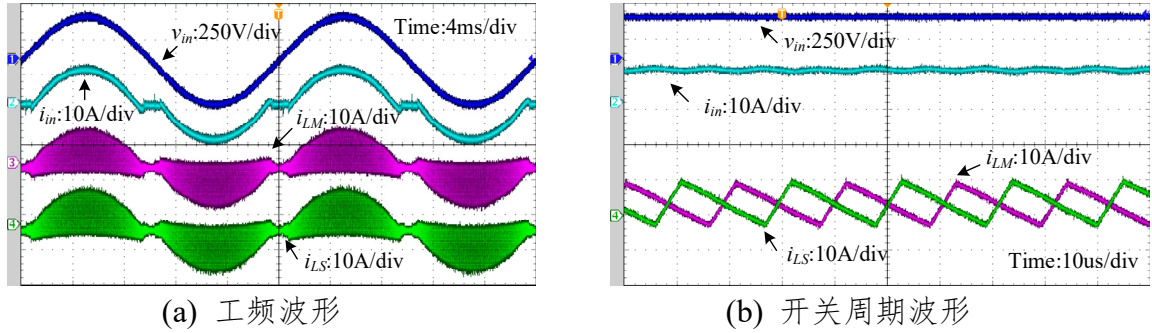


图 4-4 半载时工作波形 ($v_{in}=220V_{rms}$, $P_o=1500W$)

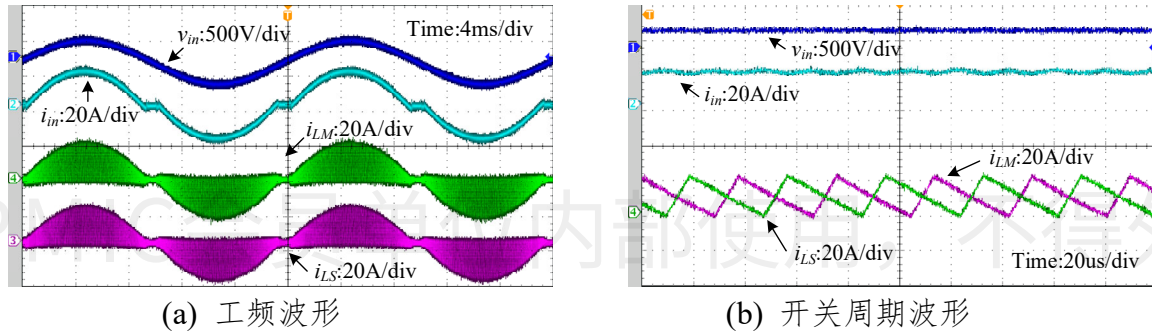
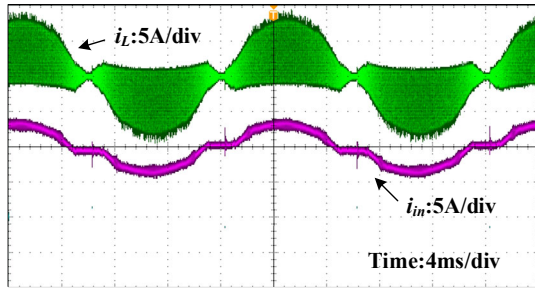


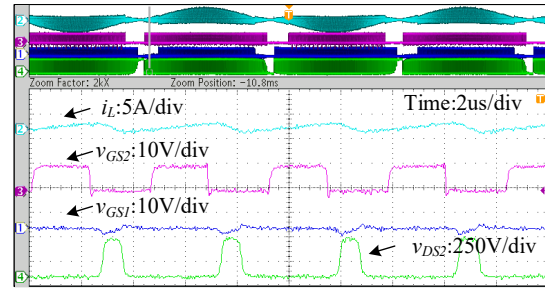
图 4-5 满载时工作波形 ($v_{in}=220V_{rms}$, $P_o=3000W$)

如图 4-6 所示为输出功率为 400W 时的工作波形。此时电路屏蔽了从相控制信号，从相开关管不工作，电路工作在单相 CRM 模式。图 4-6 (a) 中电感电流 i_L 的包络线为正弦形状，输入电流 i_{in} 大体上呈现正弦形状；

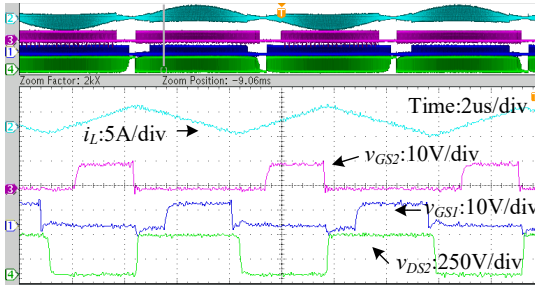
图 4-6 (b) (c) (d) 中给出了正半周工作时，高频开关管 S_1 与 S_2 的驱动波形及高频开关管 S_2 的 v_{DS} 电压波形。图 4-6 (b) 中输入电压 v_{in} 较低，开关周期内的电感电流峰值 i_{peak} 较小，因此续流管关断时，电流不足以使得续流管 S_1 的体二极管导通。在该阶段，电路采用体二极管续流，关闭沟道续流。图 4-6 (c) 中给出了同步整流管续流时，开关管 S_2 实现 ZVS 的工作波形。可以看到，当开关管 S_2 导通时， v_{DS2} 已经下降到零， S_2 工作在零电压开通状态；图 4-6 (d) 中给出了当输入电压 v_{in} 较高时， v_{DS2} 不能完全下降到零， S_2 谷底开通。



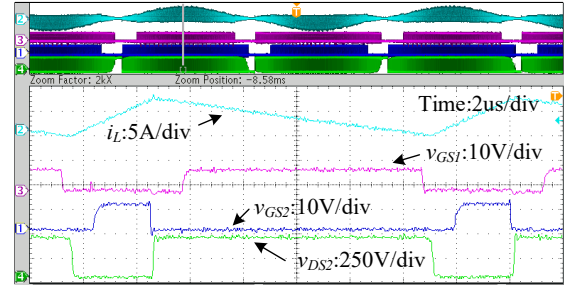
(a) 电感电流 i_L 与输入电流 i_{in} 波形



(b) 驱动波形与 v_{DS2} 波形（体二极管续流）



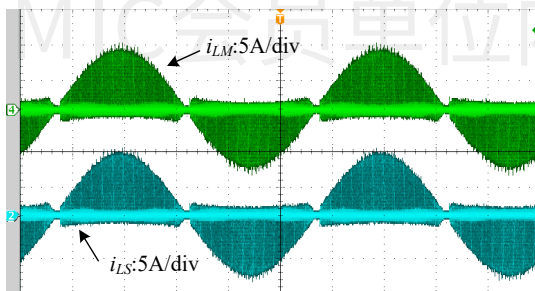
(c) 驱动与 v_{DS2} 波形（沟道续流 ZVS）



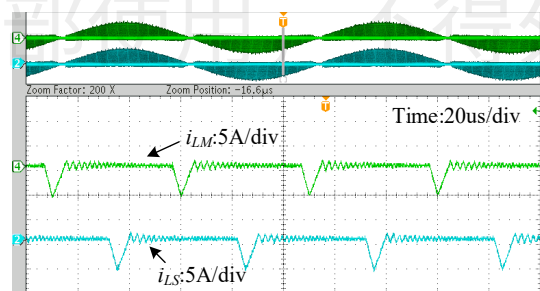
(d) 驱动与 v_{DS2} 波形（沟道续流谷底开通）

图 4-6 电流及开关管波形（ $v_{in}=220V_{rms}$, $P_o=400W$ ）

图 4-7 给出了轻载时的工作波形。由于负载较轻，为了避免交错并联 CRM 模式下开关频率过高，主从相都工作在定频 DCM 模式下。主从相开关频率设定在 50kHz，同时两相工作在 180° 交错状态。



(a) 工频波形



(b) 开关周期波形

图 4-7 轻载时工作波形（ $v_{in}=220V_{rms}$, $P_o=300W$ ）

4.2.2 效率测试

图 4-8 给出了不同负载下实际样机测试和计算的效率曲线，其中黄色曲线为损耗分析得到的效率曲线，蓝色曲线为样机实测得到的效率曲线。实测效率与损耗分析计算得到的效率基本吻合。满载时实测效率高于计算效率的原因可能为损耗分析时导通损耗计算所使用的预估温度系数高于实际值，实际测试时开关管的温度最高为 65℃。

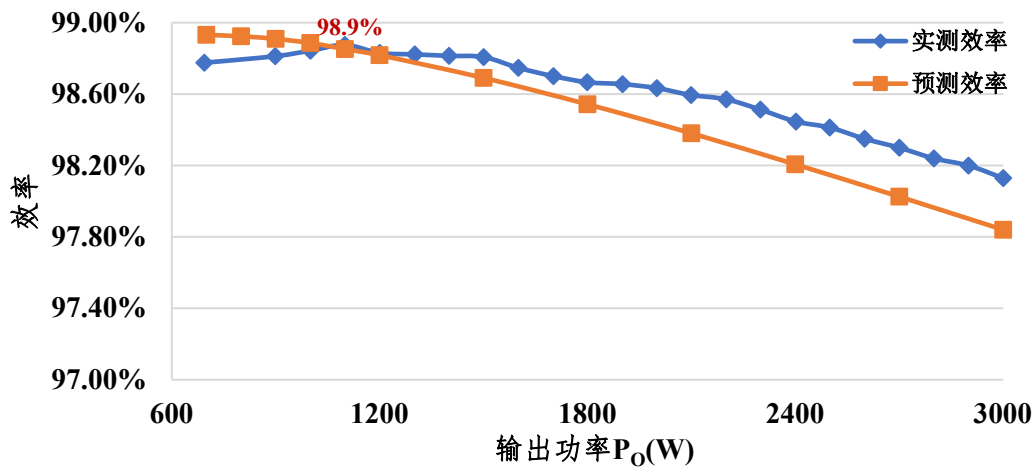
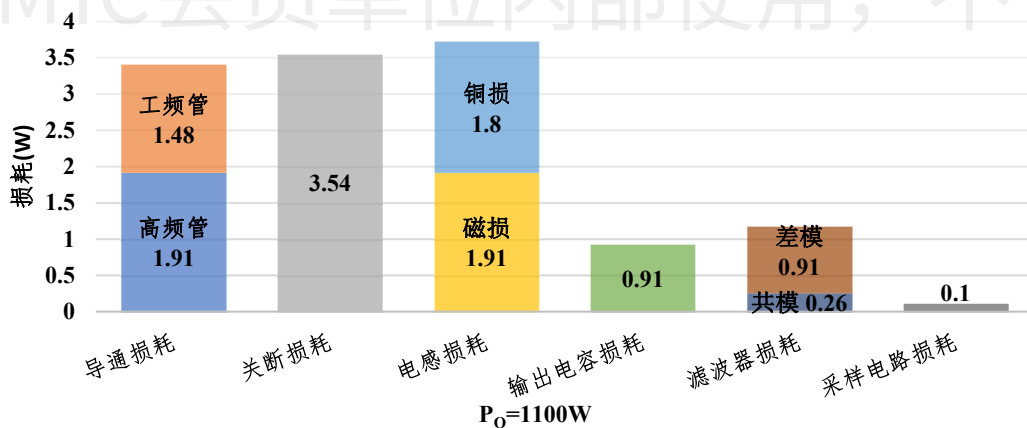


图 4-8 交错并联 CRM 图腾柱 PFC 效率测试曲线

观察实测效率曲线，可以看到在 1100W 时样机的实测峰值效率达到了 98.9%。需要注意的是本效率曲线测试时未包含控制电路功耗在内。本方案中出于成本考虑，选用了型号为 IPW65R080CFD 的高频开关管，导通电阻 $R_{ds(on)}$ 约为 80 毫欧；工频开关管的型号为 IPW65R041CFD，导通电阻 $R_{ds(on)}$ 约为 41 毫欧。若为了追求更高的峰值效率，可以选用导通电阻 $R_{ds(on)}$ 更小的 Si MOSFET，减小导通损耗，进一步提升效率，将峰值效率提升至 99% 以上。

图 4-9 峰值效率点损耗分析图 ($P_o=1100W$)

对峰值效率点作损耗分布计算可以得到图 4-9。可以看到，导通损耗、关断损耗以及电感损耗分别在总损耗中所占比例较大，输出电容损耗与滤波器损耗所占比例较小。绝大部分损耗分布在开关管与电感上。而高频开关管的导通损耗约为关断损耗的二分之一，这是由于负载较轻时，电感电流有效值较小，开关频率较高。

此外，本方案中的电感绕组与磁芯设计可以作进一步优化。采用定制磁芯、优化绕组设计并采用分段气隙的方式能够有效减少电感的铜损，进一步提升样机效率。

4.3 本章小结

本章详细分析了 CRM 图腾柱 PFC 电路中元器件参数的设计方法，研制了一台 3kW 峰值效率 98.9% 的高效交错并联 CRM 图腾柱 PFC 样机，给出了不同功率下的工作波形与效率曲线。

仅限PMIC会员单位内部使用，不得外传

5 总结与展望

5.1 总结

通讯电源通常采用两级结构，前级 PFC，后级为 DC/DC。本文分析了现有的高效 PFC 变换器的拓扑及其优缺点，基于通讯电源高效率、低成本与高可靠的需求，选择了基于 Si 器件 CRM 图腾柱 PFC 拓扑作为研究对象，并采用同步整流管续流，进一步提升效率。

交错并联技术能有效减小输入电流纹波及差模滤波器的体积，降低母线电容高频 ESR 损耗，提升功率等级，优化轻载效率。本文第二章中综述了 CRM 交错控制策略，分析了相位延时出现扰动时 CRM 开环交错控制的可靠性，阐明了 CRM 闭环交错控制中相位误差与开关频率、控制器主频的关系。此外，第二章还介绍了交错并联 CRM 图腾柱 PFC 的数字控制方案，对电感电流过零检测策略、轻载控制策略以及开通与关断死区控制进行了详细分析与对比。

CRM 控制中软开关的实现关键在于电感电流过零检测的可靠性。第三章详细介绍了现有的电感电流过零检测策略及其优缺点，分析了输入电压扰动或采样信号扰动出现时软开关的可靠性。此外，提出了一种改进后双 ZCD 策略，将续流管的关断控制与开关管的开通控制解耦，保证了软开通的实现，有效提升了电路可靠性。

第四章中介绍了电路中元器件参数的设计方法，基于上述数字控制方案与 ZCD 策略，最终搭建了一台额定功率 3kW，峰值效率 98.9%的交错并联 CRM 图腾柱 PFC 样机。

5.2 展望

本课题仍然存在一些问题值得进一步研究与优化。第一、数字交错控制策略虽然灵活，但交错稳定性受限于 DSP 性能与 EPWM 更新机制，采用常见商用 DSP 情况下，如何保证高频时主从相电感电流的稳定交错值得研究。第二、本方案中采用的为两相交错并联，交错并联的相位数与滤波器体积的关系值得进一步探究。第三、本方案中尚未对电感设计与开关管选型作进一步优化，电感绕组、磁芯的合理设计与通过耦合电感优化电感体积值得进一步探索。第四、本方案实验结果中负载较轻时 PF 值较低，THD 比较高，如何通过改进控制策略降低 THD 并提升 PF 值得进一步研究。

参考文献

- [1] 余潇潇, 宋福龙, 周原冰, et al. “新基建”对中国“十四五”电力需求和电网规划的影响分析[J]. 中国电力: 1-7.
- [2] 贾骏, 郭慧娟, 李杰强. 5G基站供电系统需求及供电技术探讨[J]. 通信电源技术, 2019, 36 (04): 163-165.
- [3] 袁宏谋. 5G基站的开关电源设计方案[J]. 通信电源技术, 2020, 37 (03): 214-215+220.
- [4] 陈喜亮. 图腾柱无桥PFC变流器研究[D]. 浙江大学, 2014.
- [5] Jovanovic M M, Jang Y. State-of-the-art, single-phase, active power-factor-correction techniques for high-power applications - an overview[J]. IEEE Transactions on Industrial Electronics, 2005, 52 (3): 701-708.
- [6] 吴嘉文. 基于氮化镓器件的高效率高功率密度CHB单相PFC研究[D]. 浙江大学, 2020.
- [7] Liu Z, Lee F C, Li Q, et al. Design of GaN-Based MHz Totem-Pole PFC Rectifier[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4 (3): 799-807.
- [8] Zhou L, Wu Y, Honea J, et al. High-efficiency True Bridgeless Totem Pole PFC based on GaN HEMT: Design Challenges and Cost-effective Solution[C]. Proceedings of PCIM Europe 2015; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, 2015: 1-8.
- [9] 3 kW three-channel interleaved PFC evaluation kit based on the STNRGPF01[EB/OL]. https://www.stmicroelectronics.com.cn/resource/en/user_manual/dm00566527-how-to-use-the-3-kw-three-channel-interleaved-pfc-based-on-the-stnrgpf01-digital-controller-stmicroelectronics.pdf.
- [10] TDTTP4000W066 Totem Pole PFC Evaluation Board[EB/OL]. http://www.transphormusa.com/wp-content/uploads/2016/08/TDTTP4000W066_AppNote.pdf.
- [11] Vu T T, Mickus E. 99% Efficiency 3-Level Bridgeless Totem-pole PFC Implementation with Low-voltage Silicon at Low Cost[C]. 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), 2019: 2077-2083.
- [12] High-efficiency 3kW bridgeless dual-boost PFC demo board[EB/OL]. https://www.infineon.com/cms/en/product/evaluation-boards/eval_3kw_db_pfc_c7/.
- [13] Sun J, Huang X, Strain N N, et al. Inductor Design and ZVS Control for a GaN-Based High Efficiency CRM Totem-Pole PFC Converter[C]. 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), 2019: 727-733.
- [14] Biela J, Hassler D, Miniböck J, et al. Optimal design of a 5kW/dm³ / 98.3% efficient TCM resonant transition single-phase PFC rectifier[C]. The 2010 International Power Electronics Conference - ECCE ASIA -, 2010: 1709-1716.
- [15] Huang Q, Huang A Q. Review of GaN totem-pole bridgeless PFC[J]. CPSS Transactions on Power Electronics and Applications, 2017, 2 (3): 187-196.
- [16] Wu J, Wu X. FoM Based Optimal Frequency and Voltage Level Design for High efficiency High density Multilevel PFC with GaN Device[C]. 2020 IEEE Applied Power Electronics Conference and Exposition (APEC), 2020: 1911-1915.
- [17] Kim D, Park K, Kim K. A Study on the High Power Factor and Efficiency PFC Circuit using Wide Band-Gap Semiconductors for Ship Charger[C]. 2019 22nd International Conference on Electrical Machines and Systems (ICEMS), 2019: 1-4.
- [18] Haoyi Y, Zhihui Y, Jingya D, et al. Common mode noise modeling and analysis of dual boost PFC

- circuit[C].INTELEC 2004. 26th Annual International Telecommunications Energy Conference,2004: 575-582.
- [19] High Efficiency CCM Bridgeless Totem Pole PFC Design using GaN E-HEMT[EB/OL].<https://gansystems.com/wp-content/uploads/2018/01/GS665BTP-REF-rev170905.pdf>.
- [20] Su B, Zhang J, Lu Z. Totem-Pole Boost Bridgeless PFC Rectifier With Simple Zero-Current Detection and Full-Range ZVS Operating at the Boundary of DCM/CCM[J]. IEEE Transactions on Power Electronics, 2011, 26 (2): 427-435.
- [21] Ishii T, Mizutani Y. Power factor correction using interleaving technique for critical mode switching converters[C]. PESC 98 Record. 29th Annual IEEE Power Electronics Specialists Conference (Cat. No. 98CH36196), 1998: 905-910 vol.1.
- [22] 赵臣凯. 临界导通图腾柱Boost功率因数校正器研究[D]. 浙江大学, 2018.
- [23] Yang Y, Liu Z, Lee F C, et al. Analysis and filter design of differential mode EMI noise for GaN-based interleaved MHz critical mode PFC converter[C]. 2014 IEEE Energy Conversion Congress and Exposition (ECCE), 2014: 4784-4789.
- [24] Zhu J, Pratt A. Capacitor Ripple Current in an Interleaved PFC Converter[J]. IEEE Transactions on Power Electronics, 2009, 24 (6): 1506-1514.
- [25] Kurachi T, Shoyama M, Ninomiya T. Analysis of ripple current of an electrolytic capacitor in power factor controller[C]. Proceedings of 1995 International Conference on Power Electronics and Drive Systems. PEDS 95, 1995: 48-53 vol.1.
- [26] Marxgut C, Krismer F, Bortis D, et al. Ultraflat Interleaved Triangular Current Mode (TCM) Single-Phase PFC Rectifier[J]. IEEE Transactions on Power Electronics, 2014, 29 (2): 873-882.
- [27] Choi H. Novel adaptive master-slave method for interleaved boundary conduction mode (BCM) PFC converters[C]. 2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), 2010: 36-41.
- [28] Huber L, Irving B T, Jovanovic M M. Review and Stability Analysis of PLL-Based Interleaving Control of DCM/CCM Boundary Boost PFC Converters[J]. IEEE Transactions on Power Electronics, 2009, 24 (8): 1992-1999.
- [29] Adragna C, Huber L, Irving B T, et al. Analysis and Performance Evaluation of Interleaved DCM/CCM Boundary Boost PFC Converters Around Zero-Crossing of Line Voltage[C]. 2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition, 2009: 1151-1157.
- [30] Huber L, Irving B T, Adragna C, et al. Implementation of open-loop control for interleaved DCM/CCM boundary boost PFC converters[C]. 2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition, 2008: 1010-1016.
- [31] Huber L, Irving B T, Jovanovic M M. Open-Loop Control Methods for Interleaved DCM/CCM Boundary Boost PFC Converters[J]. IEEE Transactions on Power Electronics, 2008, 23 (4): 1649-1657.
- [32] Ma Q, Huang Q, Yu R, et al. Digital Interleaving Control for Two-Phase TCM GaN Totem-Pole PFC to Reduce Current Distortion[C]. 2019 IEEE Energy Conversion Congress and Exposition (ECCE), 2019: 3682-3688.
- [33] Huber L, Irving B T, Jovanovic M M. Closed-Loop Control Methods for Interleaved DCM/CCM Boundary Boost PFC Converters[C]. 2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition, 2009: 991-997.
- [34] Liu Z, Huang Z, Lee F C, et al. Digital-based interleaving control for GaN-based MHz CRM totem-pole PFC[C]. 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 2016: 1847-1852.

- [35] Wang J, Eto H, Kurokawa F. Optimal Zero-Voltage-Switching Method and Variable ON-Time Control for Predictive Boundary Conduction Mode Boost PFC Converter[J]. IEEE Transactions on Industry Applications, 2020, 56 (1): 527-540.
- [36] Huang Q, Yu R, Huang A Q, et al. Adaptive zero-voltage-switching control and hybrid current control for high efficiency GaN-based MHz Totem-pole PFC rectifier[C]. 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), 2017: 1763-1770.
- [37] Zhao C, Wu X. Accurate Operating Analysis of Boundary Mode Totem-Pole Boost PFC Converter Considering the Reverse Recovery of mosfet[J]. IEEE Transactions on Power Electronics, 2018, 33 (12): 10038-10043.
- [38] Huber L, Irving B T, Jovanovic M M. Effect of Valley Switching and Switching-Frequency Limitation on Line-Current Distortions of DCM/CCM Boundary Boost PFC Converters[J]. IEEE Transactions on Power Electronics, 2009, 24 (2): 339-347.
- [39] Xiaojun X, Huang A Q. A novel closed loop interleaving strategy of multiphase critical mode boost PFC converters[C]. 2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition, 2008: 1033-1038.
- [40] Sun J, Strain N N, Costinett D J, et al. Analysis of a GaN-Based CRM Totem-Pole PFC Converter Considering Current Sensing Delay[C]. 2019 IEEE Energy Conversion Congress and Exposition (ECCE), 2019: 4421-4428.
- [41] Rodríguez M, Rodríguez A, Miaja P F, et al. An Insight into the Switching Process of Power MOSFETs: An Improved Analytical Losses Model[J]. IEEE Transactions on Power Electronics, 2010, 25 (6): 1626-1640.
- [42] Xiong Y, Sun S, Jia H, et al. New Physical Insights on Power MOSFET Switching Losses[J]. IEEE Transactions on Power Electronics, 2009, 24 (2): 525-531.

攻读硕士学位期间所发表的论文

第一作者

陈子健,秦伟,吴新科.基于 GaN HEMT 和平面变压器的高效率谐振 DC/DC 变换器[J].
上海航天(中英文),2020,37(02):139-145.

仅限PMIC会员单位内部使用，不得外传