

分类号: TN322.8
密 级: 公开

单位代码: 10335
学 号: 21910149

浙江大学

硕士学位论文



中文论文题目: 基于隧道磁电阻的 SiC MOSFET 模块的短路及过流保护的研究

英文论文题目: Research on Tunnel Magnetoresistance Based Short-circuit and Over-current Protection for SiC MOSFET Modules

申请人姓名: 冯雨心

指导教师: 邵帅

合作导师: 无

专业名称: 电气工程

研究方向: 电力电子器件保护

所在学院: 电气工程学院

论文提交日期 2022 年 1 月 5 日

**A Dissertation submitted to Zhejiang University in partial fulfillment of the requirements
for the degree of Master of Engineering**

**Research on Tunnel Magnetoresistance Based Short-circuit and
Over-current Protection for SiC MOSFET Modules**

仅限PMIC会员单位内部使用，不得外传

Candidate: Yuxin Feng

Supervisor: Dr. Shuai Shao



Zhejiang University, Hang Zhou, P. R. China, 310027

January, 2022

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的
研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发
表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机构的学位或
证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文
中作了明确的说明并表示谢意。

学位论文作者签名：

签字日期：

年 月 日

仅限PMIC会员单位内部使用，不得外传

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机
构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学
可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影
印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名：

导师签名：

签字日期： 年 月 日

签字日期： 年 月 日

摘要

随着碳化硅器件成本的降低和技术的提升，SiC MOSFET 有望取代 Si IGBT，成为新一代主流大功率器件。由于 SiC MOSFET 的短路电流上升速度快、峰值大，短路承受时间远低于 Si IGBT，且过流时门极容易老化，SiC MOSFET 要求更为快速可靠的短路及过流保护。本文提出了一种基于隧道磁电阻（Tunnel Magnetoresistance, TMR）的短路及过流保护技术，具体包括：

首先，本文研究了 SiC MOSFET 短路保护的软关断技术。由于 SiC MOSFET 的短路峰值电流可达数千安培，在关断时高 di/dt 会产生较大电压过冲，导致器件损坏。为此，本文优化设计了主功率电路回路电感，并提出一种两电平软关断电路的设计思路，通过对中间电平和维持时间的调整控制关断时的 di/dt ，从而减小关断时的电压过冲和耗散能量。

本文将 TMR 传感器集成到 SiC MOSFET 模块内部，通过对磁场的分析和有限元仿真找到 TMR 传感器的最佳安装位置。当发生短路故障时，TMR 传感器的增益会自动倍增，进而能提前判断短路故障，即在实际短路电流达到阈值之前检测到故障。此外，只需要 1 个 TMR 传感器即可检测半桥模块上、下功率器件的短路和过流故障。实验结果表明，对于 Cree 公司的 1200V/300A 的 SiC MOSFET 模块 WAB300M12BM3，当发生硬开关故障时，TMR 技术的检测时间为 80ns，反应时间为 98ns，总保护时间为 798ns，优于退饱和技术和集成罗氏线圈技术。TMR 技术也适用于具有类似结构的其他 SiC MOSFET 模块。

关键词： SiC MOSFET，短路保护，过流保护，隧道磁电阻

Abstract

With the cost reduction and technology improvements of Silicon-Carbide (SiC) devices, SiC MOSFETs will replace Si IGBT and become the mainstream power devices of a new generation. SiC MOSFET has the short-circuit current of faster rising speed and higher peak, lower withstand time than that of Si IGBT and the gate is prone to aging during over-current. Thus SiC MOSFET requires faster and more reliable short-circuit and over-current protection. This paper proposes a short-circuit and over-current protection technology based on tunnel magnetoresistance (TMR), which specifically includes:

Firstly, this paper studies the soft turn-off technology of SiC MOSFET short-circuit protection. Since the short-circuit peak current of the SiC MOSFET can reach thousands of amperes, high di/dt will produce a large voltage overshoot when it is turned off, which can cause damage to the device. In order to solve the problem, this paper optimizes the loop inductance, and proposes a two-level soft turn-off mechanism. By adjusting the level and sustaining time of the intermediate gate voltage, the di/dt during the turn-off will be controlled. The voltage overshoot and dissipated energy will thereby be reduced employing these two methods.

Next, The TMR sensor is integrated into a SiC MOSFET module. Through the analysis of magnetic field and finite element method (FEM), the optimal installation of TMR sensor is found. In the chosen location, the TMR sensor gain is automatically doubled in the event of short-circuit fault. As a result, a short-circuit fault can be predicted, i.e. the fault is detected before the actual short-circuit current reaches the threshold. Besides, only 1 TMR sensor is required to detect both short-circuit and over-current faults for a half-bridge power module. The experimental results indicate that for Cree's 1200V/300A SiC MOSFET module WAB300M12BM3, when an HSF (Hard Switching Fault) occurs, the TMR technology has the detection time of 80ns, the response time of 98ns, and the total protection time of 798ns, which is better than those of desaturation (DeSat) technology and Rogowski switch-current sensor (RSCS)-based technology. Besides, the TMR technology exhibits wider application in other SiC MOSFET modules with similar structure.

Key words: SiC MOSFET, short-circuit protection, over-current protection, TMR

目录

摘要	I
Abstract	II
第 1 章 绪论	1
1.1 论文研究背景及意义	1
1.2 短路及过流保护研究现状概述	2
1.3 TMR 传感器研究现状概述	6
1.4 本论文主要研究内容	8
第 2 章 短路及过流故障保护电路设计	10
2.1 短路及过流故障测试电路	10
2.1.1 测试电路的工作原理	10
2.1.2 测试电路的主要参数	11
2.1.3 短路及过流故障保护电路的工作原理	12
2.2 对回路电感的优化设计	13
2.3 两电平软关断电路的设计	17
2.3.1 两电平软关断电路的工作原理	17
2.3.2 单稳态触发器设置	18
2.3.3 中间电平幅值和维持时间设置	19
2.4 本章小结	22
第 3 章 集成 TMR 传感器的 SiC MOSFET 模块的故障检测	23
3.1 TMR 传感器集成于模块内部初步安装位置的确定	23
3.1.1 将 TMR 传感器集成于模块内部的意义	23
3.1.2 模块内部可能的安装位置	23
3.1.3 缩小安装区域	24
3.2 短路故障的磁场自倍增效应和电流预测	26
3.3 有限元仿真寻找最佳安装位置	28
3.4 Cree 模块的实验结果	31
3.4.1 实验样机搭建	31

3.4.2 实验波形 33

3.5 Semikron 模块的实验结果 40

3.6 本章小结 45

第 4 章 总结与展望 47

4.1 工作总结 47

4.2 后期展望 48

参考文献 49

攻读硕士学位期间所发表的论文与专利 52

致谢 53

仅限PMIC会员单位内部使用，不得外传

第1章 绪论

1.1 论文研究背景及意义

电力电子器件是推动电力电子变换器不断向高功率密度、高效率、高可靠性和集成化方向发展的底层驱动力^{[1][2]}。在过去的 60 年中，硅基器件 SCR、MOSFET 和 IGBT 相继出现并成熟，使电力电子技术在民用和军事领域均得到了广泛应用。硅基 MOSFET 适用于高频领域，是电压低于 600V 场合的首选器件；硅基 IGBT 同时具备 MOSFET 和双极型器件的优势，主要应用于 600V 到 6.5kV 的场合，在电力系统和电气化交通等领域占据主导地位^{[3][4]}。然而硅基器件的各项性能已接近其理论极限，硅基 MOSFET 和硅基 IGBT 的发展空间有限^[4]。

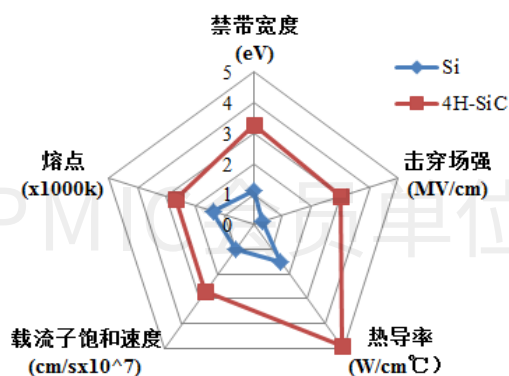


图 1-1 SiC 与 Si 材料特性比较^{[2][5]}

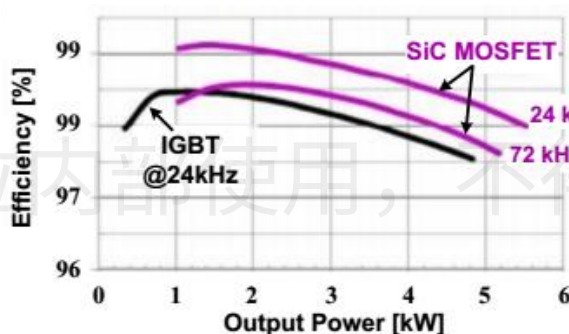


图 1-2 基于 1200V SiC MOSFET(IMW120R045

M1)和 Si IGBT(IKW120N120H3)的单相 T 型

三电平逆变器效率对比^[7]

如图 1-1 所示，碳化硅 (SiC) 材料的禁带宽度是硅 (Si) 材料的 3 倍，击穿场强是 Si 的 10 倍，热导率是 Si 的 3 倍，载流子饱和速度是 Si 的 2 倍^{[2][5]}。SiC 材料更高的绝缘击穿场强使得其能以更高的掺杂浓度和更薄的漂移层制作出 600V 至数 kV 的高耐压器件，理论上，当耐压相等时，SiC 器件的单位漂移层电阻约为 Si 器件的 1/300^[6]。减小导通电阻可以减小芯片面积，减小寄生电容，提高开关频率。在 Si 材料中，为改善高耐压引起的导通电阻增大的问题，通常采用双极型器件如 IGBT，存在较大拖尾电流，开关损耗大。如图 1-2 所示，基于相等耐压的 SiC MOSFET 和 Si IGBT 的变换器，即便开关频率提升 3 倍，SiC MOSFET 变换器的效率依然高于 Si IGBT^[7]。在大功率变换器中，SiC MOSFET

相比于 Si IGBT，在效率和体积上都有不可替代的优势，如东芝全 SiC UPS G2020（效率提升 1.2%，占地减小 17%）^[8]、GE 1MW 光伏逆变器（峰值效率超过 99%）^[9]、三菱铁路牵引电驱（体积减小 55%）^[10]。随着 SiC 器件的成本降低、芯片品质和封装材料性能提升，SiC MOSFET 将逐步取代部分甚至大部分 Si IGBT 的市场份额。

1.2 短路及过流保护研究现状概述

可靠的短路及过流保护对电力电子器件的可靠性和寿命至关重要。与 Si IGBT 相比，SiC MOSFET 的短路电流上升速度和峰值电流大得多^{[11][12]}。浙江大学 PEDL 组测试同电压/电流等级的 SiC MOSFET 和 Si IGBT 的短路特性，如图 1-3 所示，SiC MOSFET 的峰值短路电流是 Si IGBT 的三倍左右，短路承受时间（SCWT，Short-Circuit Withstand Time）不到 Si IGBT 的五分之一^{[11][13]}。可以根据两者芯片面积计算得到，两者的临界短路能量密度接近，因而短路电流大是 SiC MOSFET 短路承受时间更短的直接原因^[11]。

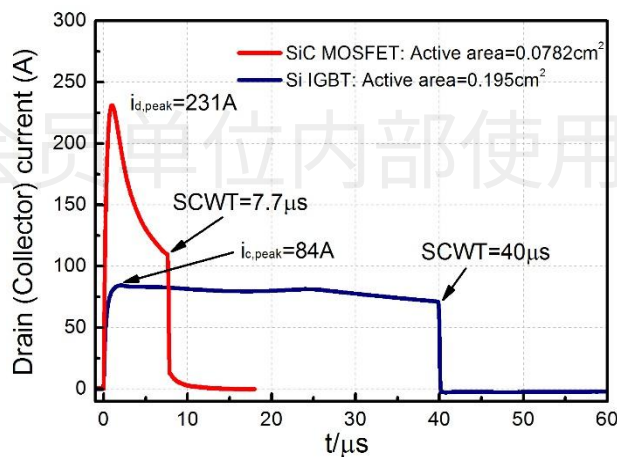


图 1-3 SiC MOSFET（C2M0080120D, 1200V/24A @100℃）和 Si IGBT（IKW25N120H3, 1200V/25A@100℃）的临界短路测试的电流波形^[11]

进一步研究发现，重复的、非破坏性的短路故障会导致 SiC MOSFET 门极出现明显老化现象。华南理工大学对 Cree 第三代 SiC MOSFET 器件 C3M0075120K（1200V/30A）进行重复短路测试，测试结果如图 1-4 所示。经过 1000 次短路测试后，门极漏电流从 1nA 升高至 20mA，增大了 2×10^7 倍^{[14][15]}。根据低频噪声表征理论（LFN, Low Frequency Noise），低频噪声波动的原因是栅氧层 SiC/SiO₂ 表面缺陷随机俘获/释放载流子，而当短路测试次数到达 1000 次时，栅氧层 SiC/SiO₂ 表面缺陷是实验前的 5 倍^{[14][15]}。

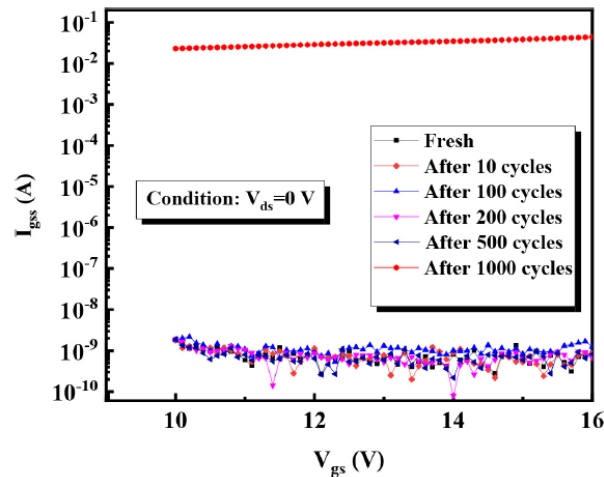


图 1-4 SiC MOSFET 的门极漏电流 I_{gss} 在短路测试次数下与门极电压 V_{gs} 的关系^[14]

目前广泛应用于 Si IGBT 的退饱和技术，利用集电极和发射极之间的电压差 (v_{ce}) 来判断器件是否进入短路状态。正常工作时，IGBT 处于饱和区， v_{ce} 较低；短路故障发生后，IGBT 进入线性区， v_{ce} 急剧上升触发保护。为了避免开关噪声造成误诊断，退饱和技术中通常需要设置 500ns-1 μ s 的空白时间 (blanking time)，在开通前的一段时间内不判断 v_{ce} 。然而退饱和不适合应用于 SiC MOSFET 的短路及过流保护，一是在于无法兼顾准确率和诊断速度。由于 SiC MOSFET 的开关速度比 Si IGBT 快一个量级，开关动作产生的高 dv/dt 耦合到驱动电路，产生较大开关尖刺，容易造成误诊断，为避免误诊断还需要设置较长空白时间 (blanking time)，从而降低了检测速度^{[16][17]}。二是无法适应 SiC MOSFET 导通压降随温度明显变化的特性。退饱和技术以器件的导通压降作为故障的判断标准，而 SiC MOSFET 比 Si IGBT 更容易受温度影响，如图 1-5 所示，电流相同时，当温度从 25 $^{\circ}$ C 升高到 150 $^{\circ}$ C 的过程中，SiC MOSFET 的导通压降的变化幅度约为 Si IGBT 的两倍。

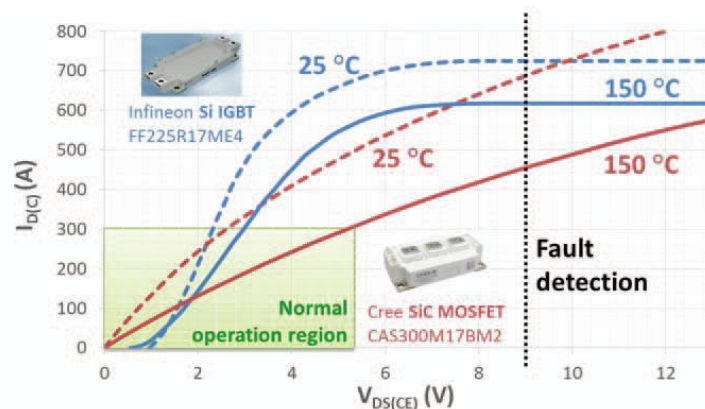


图 1-5 SiC MOSFET (1700V/300A) 与 Si IGBT (1700V/225A) 的输出特性曲线对比^[16]

针对 SiC MOSFET 器件的短路及过流故障检测,国内外研究者提出多种新型故障检测方法,其中包括检测门极驱动电压的方法。SiC MOSFET 的门极电压在短路故障时与正常开关状态有所不同,利用这个特性可以检测短路故障中的硬开关故障(HSF, Hard Switching Fault)。硬开关故障指的是器件在发生短路故障前处于关断状态, V_{ds} 等于直流母线电压。如图 1-6 所示,在正常开通时, SiC MOSFET 的 V_{ds} 有一段快速变化期,使得驱动电压 V_{gs} 上升阶段存在米勒平台,驱动电路给门极的充电量 Q_g 较大;在发生硬开关故障时, V_{ds} 维持高电压状态,没有明显变化,驱动电压 V_{gs} 没有米勒平台,充电量 Q_g 较小。富士电机和法国图卢茨大学应用这一方法检测短路故障,对门极电流积分,得到门极充电量 Q_g ,将其与阈值相比较判断门极电压所处阶段^{[18][19]}。但由于不同情况下充电量 Q_g 相差不大,这种方法很容易出现误诊断,且在正常软开通(ZVS-on)时,充电量 Q_g 与硬开关故障时非常相近。

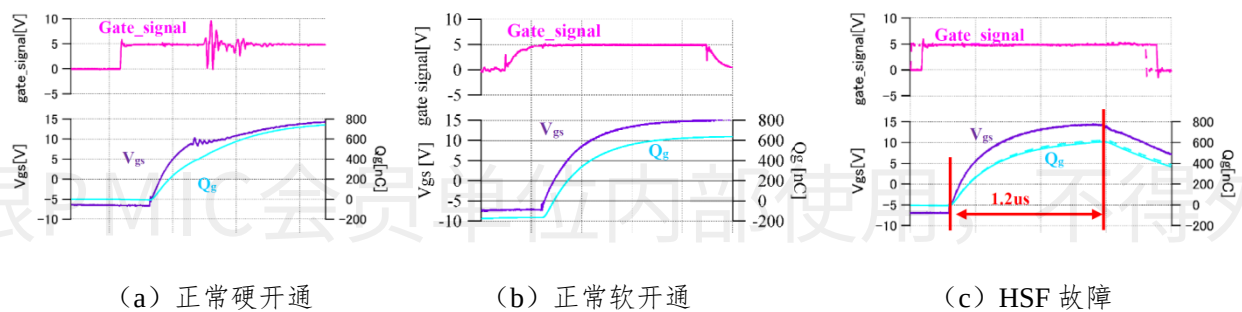
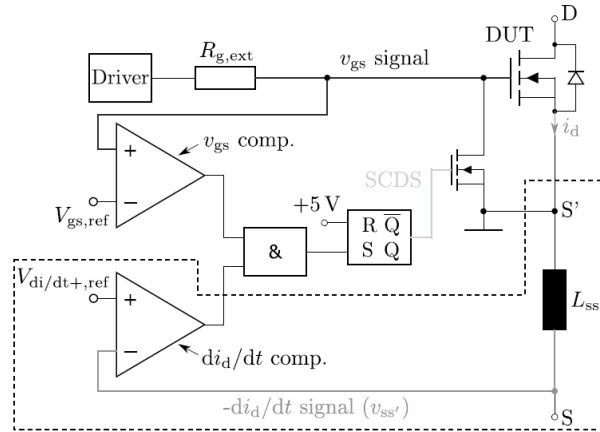


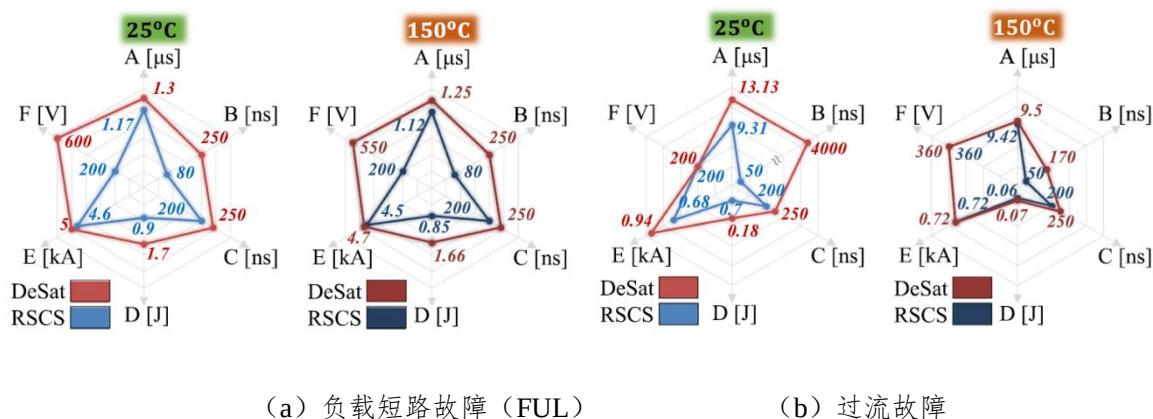
图 1-6 不同情况驱动电压 V_{gs} 与充电量对比图^[18]

德国的拜罗伊特大学综合利用 MOSFET 的门极电压和电流变化率来判断短路故障。在正常开通时, MOSFET 的门极电压超过米勒平台和高 di/dt 这两种事件不可能同时发生,若同时发生,则可认为发生了短路故障^[20]。结合门极电压和电流变化率的故障检测原理图如图 1-7 所示。但由于 SiC MOSFET 开关速度快,器件在正常开通、电流迅速上升的过程中,开关噪声容易耦合到驱动电路中,造成误诊断。

图 1-7 结合门极电压和电流变化率的故障检测原理图^[20]

德国的亚琛工业大学利用直流母线电压判断短路故障，在发生短路故障时，从母线电容中会抽取大电流，导致电容电压下降，通过检测电容电压是否急剧下降，可以实现较快的短路故障检测^[21]。然而在正常开关动作时，直流母线电压也会有所波动，这种方法也容易造成误诊断。

基于法拉第电磁感应原理，美国弗吉尼亚理工 CPES 提出了集成罗氏线圈的方法，通过检测 di/dt 来检测电流。中国的联研院将这种方法用于检测 Cree CAS300M17BM2 (1700V/300A) 的短路故障，检测延时为 500ns^[22]；韩国的建国大学则利用该方法检测 Cree C2M0040120D (1200V/60A)，检测延时为 126.7ns^[23]。CPES 采用高精度、高带宽的有源积分电路，将 di/dt 信息转换成被测电流信息，基于多层 PCB 的绕组和屏蔽布局能尽可能地减小开关过程中高 dv/dt 带来的噪声。研究人员在不同温度 (25℃, 150℃)、不同故障类型 (短路故障和过流故障) 的情况下，从 6 个维度比较了集成罗氏线圈法 (RCSC) 和退饱和法 (DeSat)，分别是 A-总短路时间、B-短路检测时间、C-短路反应时间、D-短路阶段耗散能量、E-短路峰值电流、F-关断电压过冲^[24]。部分比较结果如图 1-8 所示，可以看到集成罗氏线圈法的各项指标均优于传统的退饱和方法。然而，集成罗氏线圈法的电路比退饱和法更加复杂，有些场合需要额外的空间安装线圈^[24]。

图 1-8 集成罗氏线圈法 (RSCS) 与退饱和法 (DeSat) 性能比较^[24]

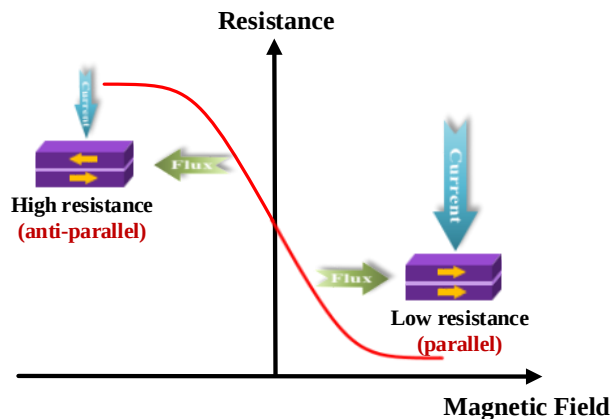
1.3 TMR 传感器研究现状概述

隧道磁电阻 (TMR, Tunnel Magnetoresistance) 与其他磁电阻一样, 利用电子自旋效应, 其电阻值会随着磁场的变化而改变^{[25][26]}。TMR 传感器属于第四代磁电阻技术, 最初被应用在硬盘磁头领域^[26]。由于其带宽高 (10MHz)、体积小 (3mm×3mm)、成本低 (约 1 元/片, 带运放约 3 元/片), 是一种理想的电流传感器, 非常适合于 SiC MOSFET 模块的短路及过流保护, 尤其适合集成于模块内部。

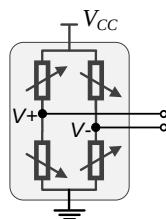
TMR 传感器测量电流的原理如图 1-9 所示。TMR 是一种薄膜元件 (图 1-9(a)), 包含自由层 (free layer)、固定层 (pin layer) 和夹在二者中间的绝缘层 (insulator)^{[26]-[30]}。自由层和固定层由铁磁材料构成, 固定层的磁化方向固定, 而自由层的磁化方向与外部磁场有关; 绝缘层由 1-2nm 厚的 MgO 或 Al₂O₃ 构成。由于电子的波动性, 铁磁材料中的电子有一定概率从绝缘层发生隧穿, 隧穿概率与铁磁层的磁化方向呈现线性关系。如图 1-9(b) 所示, 当铁磁层的磁化方向相同时, 电阻最小; 方向相反时, 电阻最大^{[26][28]}。单个 TMR 的电阻值大小与磁感应强度成正比, 但由于其增益非常小, 将 TMR 元件组成如图 1-9(c) 所示的桥式结构, V₊和 V₋之间的电压差与磁感应强度成线性关系, 由安培定律可知, 与被测电流也成线性关系^[27]。



(a) TMR 结构示意图



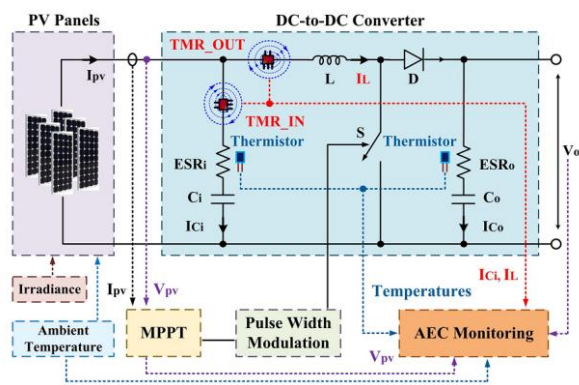
(b) TMR 的阻值与磁场的关系



(c) 基于 TMR 的电流测量电路

图 1-9 TMR 测量电流的原理^{[27][28]}

目前国内外一些研究已经将 TMR 传感器应用于电流检测和器件保护。文献[31]将 TMR 应用于铝电解电容器 (AEC, Aluminum Electrolytic Capacitor) 的在线健康监测。文中使用电容的容值 C 和等效串联电阻 (ESR, Equivalent Series Resistance) 作为电容的健康指标, 搭建了如图 1-10 所示的 boost 电路, 用 TMR 传感器检测输入电容电流和电感电流, 从而准确估计 AEC 的容值和 ESR。文中还研究了温度对 AEC 和 TMR 传感器的影响, 对 TMR 传感器从 25°C 至 100°C 进行预校准, 在不同光照强度、温度和负载条件下均能实现精确估计。

图 1-10 光伏系统中的 AEC 在线监测原理图^[31]

文献[32]采用由 24 个 TMR 传感器单元组成的传感器阵列来测量永磁同步电机（PMSM, Permanent Magnet Synchronous Machines）定子轭外的杂散磁场分布，从而获得相电流和定子绕组状态信息，以检测匝间短路故障的位置和严重程度。如图 1-11 所示，当表面贴装永磁同步电机（SPMSM）发生匝间短路时，定子电流产生的杂散漏磁通的幅度发生变化，辐射到定子轭外被 TMR 传感器检测到故障。

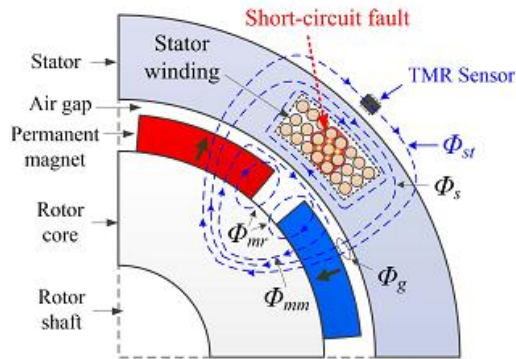


图 1-11 8 极 SPMSM 拓扑和可能的磁路^[32]

综上所述，SiC MOSFET 发生短路及过流故障的后果较之 Si IGBT 更加严重，SiC MOSFET 的短路上升速度和峰值电流更大，且在重复的、非破坏性的短路故障后门极出现明显老化现象。国内外已经有许多关于短路保护方法的研究：目前广泛应用于 Si IGBT 的退饱和技术不适用于 SiC MOSFET 的过流和短路保护，原因一是无法兼顾诊断速度和准确率，原因二是无法适应 SiC MOSFET 导通压降随温度明显变化的特性；检测门极电压的方法只适合判断硬开关故障，不适用于负载短路故障，且在正常软开通时容易造成误诊断；综合利用 MOSFET 的门极电压和电流变化率的方法由于 SiC MOSFET 开关速度过快也容易造成误诊断；集成罗氏线圈法相比于传统的退饱和技术在这方面都具有明显优势，但电路相对复杂，且有些场合需要额外的空间安装线圈。TMR 传感器由于其带宽高、体积小、成本低，已经被应用于 AEC 的在线健康监测和 PMSM 的匝间短路故障检测，同样地，TMR 传感器也适合集成于 SiC MOSFET 模块内部用于短路和过流保护。

1.4 本论文主要研究内容

本文提出一种基于单芯片 TMR 传感器的 SiC MOSFET 短路及过流故障的检测技术，首先针对 SiC MOSFET 关断时电压过冲太大的问题提出了解决方案，对回路电感进行优化设计，并提出两电平软关断方案；接着将单芯片 TMR 传感器集成到 SiC MOSFET 内部进

行电流检测，基于磁场分析和有限元仿真寻找最佳安装位置，实现短路电流预测和半桥模块上、下管故障的检测；搭建样机验证 TMR 保护技术，与退饱和技术、集成罗氏线圈技术相比较。

本论文的主要内容安排如下：

第一章，介绍了 SiC MOSFET 相对于 Si IGBT 的优势和主要应用场合；简述对 SiC MOSFET 模块进行短路及过流保护的难点；分析对比国内外现有的关于短路及过流故障保护的研究；介绍 TMR 传感器的检测原理和应用。

第二章，介绍了 SiC MOSFET 的短路测试电路，对工作原理和主要参数进行说明，提出了回路电感优化设计的具体方法，简述了基于单芯片 TMR 传感器的 SiC MOSFET 模块的短路保护原理，设计了一种两电平软关断电路，介绍了中间电平和维持时间的设置方法和选取依据。

第三章，介绍将 TMR 集成于 SiC MOSFET 模块内部的意义，初步缩小 TMR 传感器的安装范围；通过对半桥模块不同状态下的磁场分析，找到短路时能实现磁场自动倍增和电流预测的区域；基于对 SiC MOSFET 模块内部的磁场的有限元仿真，寻找 TMR 传感器的最佳安装位置，使得仅用一个 TMR 传感器就能检测半桥模块的短路及过流故障；将单芯片 TMR 传感器安装在选定位置开展实验，验证前文中的分析与仿真，将实验结果与退饱和技术与集成罗氏线圈技术进行对比；为了验证 TMR 技术的普适性，基于其他 SiC MOSFET 模块开展实验，结果更具有说服力。

第四章，对本课题研究进行了总结，并对未来的工作进行展望。

第2章 短路及过流故障保护电路设计

本章将详细介绍 SiC MOSFET 短路测试电路的工作原理、主要参数和回路电感优化设计的具体方法；介绍基于单芯片 TMR 传感器的 SiC MOSFET 模块的短路保护原理；设计一种两电平软关断电路，并说明在两电平软关断电路中中间电平和维持时间的设置方法和选取依据。

2.1 短路及过流故障测试电路

2.1.1 测试电路的工作原理

短路及过流故障测试电路的拓扑如图 2-1 所示，电路拓扑为常见的双脉冲电路，由直流源、母线电容、解耦电容、感性负载和由两个 MOSFET 串联的半桥模块组成。

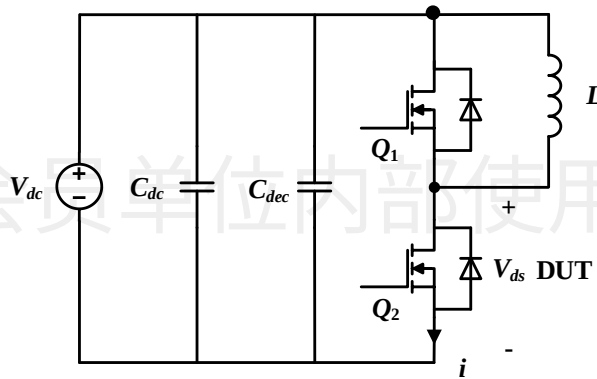


图 2-1 短路及过流故障测试电路的拓扑

当进行短路故障测试时，令 SiC MOSFET 模块的上、下管直通，电感负载被短路，考虑寄生参数（为分析简便忽略解耦电容），测试电路可简化为图 2-2。

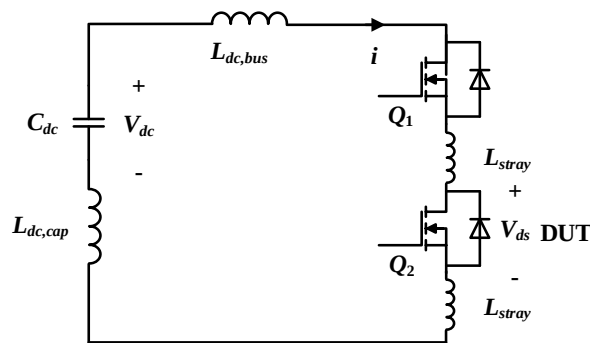


图 2-2 短路时测试电路寄生参数分布

回路总寄生电感可以表示为

$$L_{loop} = L_{dc,cap} + L_{dc,bus} + 2L_{stray} \quad (2-1)$$

其中 $L_{dc,cap}$ 是母线电容的等效串联电感, $L_{dc,bus}$ 是从母线电容到模块之间的回路寄生电感, L_{stray} 是模块的引线电感。

当故障被检测到后, SiC MOSFET 模块被迅速关断, 电流降为零, 在这个过程中, 流过模块的 di/dt 极大, 会在回路寄生电感上感应出一个电压, 叠加到 MOSFET 两端, 此时被测管两端电压为

$$V_{ds} = V_{dc} - L_{loop} \cdot \frac{di}{dt} \quad (2-2)$$

过高的电压过冲会导致器件发生雪崩击穿, 进而热失效损坏。因而对于 SiC MOSFET 模块来说, 有效的短路保护需要尽可能地降低器件两端的电压过冲, 其方法有两种: 一是尽量减小回路的寄生电感, 二是通过软关断的方式减小关断时的 di/dt 。

当进行过流故障测试时, 令被测管持续导通, 电流上升速度取决于电感负载大小, 过流保护的难度小于短路保护。

2.1.2 测试电路的主要参数

短路及过流故障的测试电路主要参数如下表所示:

表 2-1 测试电路的主要参数

符号	参数名	参数值
V_i	输入电压	0~600V
L	电感	8μH
C_{dc}	母线电容	200μF
C_{dec}	解耦电容	2μF

测试电路如图 2-3 所示, 被测器件为 Cree 公司的 1200V/300A 的 SiC MOSFET 半桥模块, 型号为 WAB300M12BM3。输入直流电压源先经过输入电阻和继电器给母线电容充电

至预设母线电压（实验中为 600V），然后控制板 DSP TMS320F28069M 发出脉冲信号，使得 SiC MOSFET 模块进入短路或过流状态，故障产生后通过故障检测电路发现故障，最后利用由门极驱动器和逻辑电路组成的两电平软关断电路关断器件，母线电容中的剩余电荷通过放电电阻释放。为确保全温度范围内可靠的短路及过流保护，使用加热台对半桥模块进行加热，直至芯片温度到达 125℃，进行 125℃ 的高温实验。

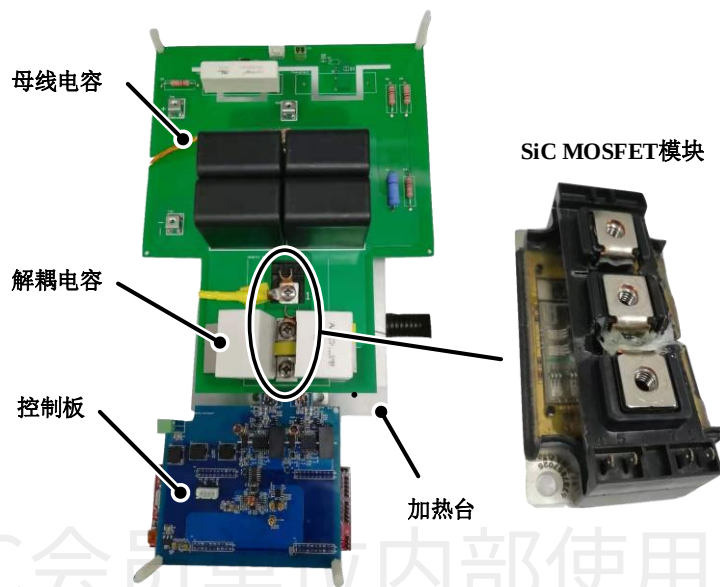


图 2-3 测试样机

2.1.3 短路及过流故障保护电路的工作原理

由于 SiC MOSFET 器件不同于 Si IGBT 的输出特性，且短路时回路总寄生电感非常小（通常小于 100nH），在短路故障发生后，电流上升速度非常快，几百 ns 的时间内即可上升到数千安培。若不能及时关断器件，SiC MOSFET 模块会发生雪崩击穿或者热失效而损坏。短路及过流故障保护的关键在于故障检测，TMR 传感器具有精度高、带宽高、延时小等优势，是一种理想的电流传感器。采用 TMR 传感器进行 SiC MOSFET 的短路电流检测，有利于尽可能快地检测到短路故障，减小短路电流峰值，从而也减小关断时的 di/dt ，降低 SiC MOSFET 器件的关断电压应力。

单芯片 TMR 传感器检测电流的原理如图 2-4 所示。单芯片 TMR 传感器是一种结构最简单的 TMR 传感器，由桥式结构和可编程运放 PGA 组成，前者是四个灵敏度和电阻值相等且同一桥臂上的灵敏度方向相反的 TMR 元件组成的惠斯通电桥，起到放大信号和抑制温漂的功能，后者集成于传感器芯片内部，用来校准温漂和放大电压信号。对于单芯片

TMR 传感器，其输出 v_m 与磁感应强度 B 在正常工作范围内成正比，而根据安培定律，磁感应强度 B 与电流大小 i 成正比，因而单芯片 TMR 传感器的输出 v_m 与电流大小 i 成正比，可以用来检测流经 SiC MOSFET 模块的电流^[34]。

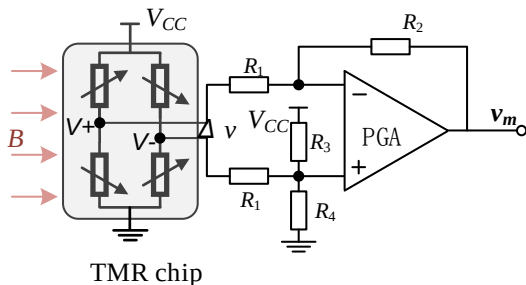


图 2-4 单芯片 TMR 传感器^[34]

故障检测的原理图如图 2-5 所示，TMR 传感器测得的电流与阈值 I_{th} 比较，若 TMR 测得的电流高于 I_{th} ，则认为发生了过流或短路故障，将故障信号通过隔离芯片传递给驱动电路，关断 SiC MOSFET。由于 TMR 采用非接触方式测量电流，其测量噪声远小于传统的退饱和方法，即使不设置空白时间，也不会出现误诊断。

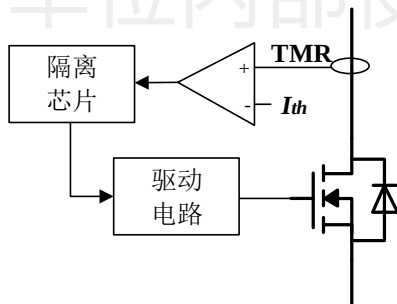


图 2-5 故障检测原理图

2.2 对回路电感的优化设计

为了降低被测管关断时的电压过冲，其中一个解决方法就是减小回路的寄生电感。回路寄生电感由母线电容的等效串联电感、模块引线电感和 PCB 回路寄生电感三部分组成，其中 PCB 回路电感是最主要且可控可优化的部分。

回路通常由来回两条支路组成，回路电感指的是两条支路的自感与互感之差，因而减小回路电感有两种思路：一是减小每条支路的自感，可以通过增大宽度，减小长度来减小自感；二是增大两条支路的互感，互感越大，则回路电感越小。对于双脉冲测试的 PCB

来讲, PCB 的正面与反面分别为正母线(连接母线电容正极)和负母线(连接母线电容负极), 当导体平面的宽度远大于二者之间的距离时, 导体平面的总回路电感可以表示成^[33]

$$L_{loop} = \frac{\mu_0 l}{w} \left(h + \sqrt{\frac{2}{\omega \mu_0 \gamma} \frac{\sinh x - \sin x}{\cosh x - \cos x}} \right) \quad (2-3)$$

其中 $x = t\sqrt{2\omega\mu_0\gamma}$, L_{loop} 为回路电感, μ_0 为自由空间导磁率, γ 为导体电导率, t 为平面厚度, h 为平面间距, l 为平面长度, w 为平面宽度。

由式(2-3)可知, 导体平面的宽度越宽, 长度越短, 则回路自感越小, PCB 平面的总回路寄生电感也越小。为了保证母线电压跌落不超过预期值, 根据计算需要电容值大小为 $200\mu\text{F}$ 的母线电容, 我们将 4 个 $900\text{V}/50\mu\text{F}$ 的薄膜电容 MKP1848650094Y5 并联。电容的布局方式主要有 4×1 布局和 2×2 布局两种方式, 分别如图 2-6(a)和图 2-6(b)所示, 后者的平面宽度更宽, 长度更短, 理论上自感更小。对这两种情况进行短路测试, 二者均在温度为 25°C , 母线电容电压为 600V , 故障电流阈值为 600A 的 HSF 故障的条件下测试, 短路波形如图 2-7 所示。由实验波形可知, 这两种情况的短路峰值电流相等, 电容 4×1 布局下的电压过冲为 986V , 而电容 2×2 布局下的电压过冲为 976V , 后者电压过冲略微小于前者, 说明电容 2×2 的布局回路电感更小。

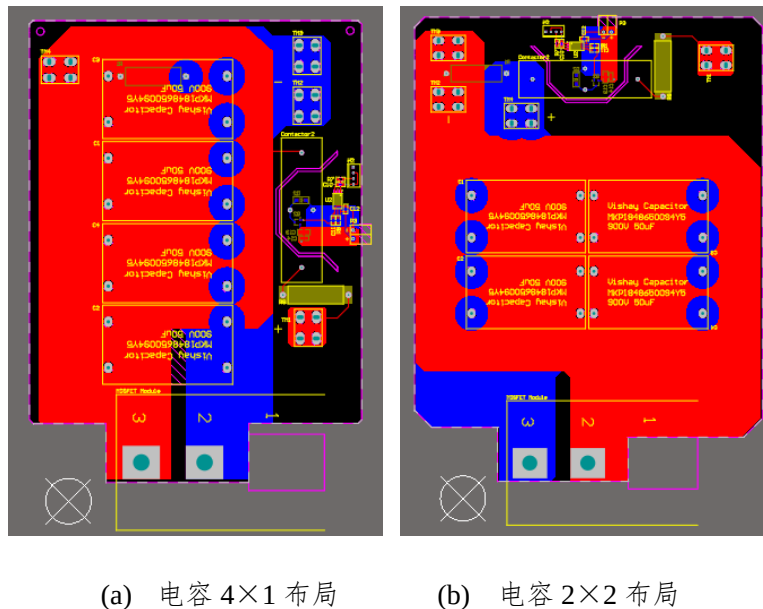


图 2-6 不同电容布局的 PCB

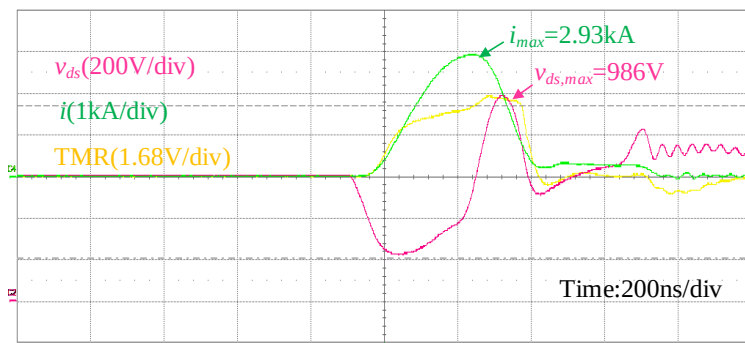
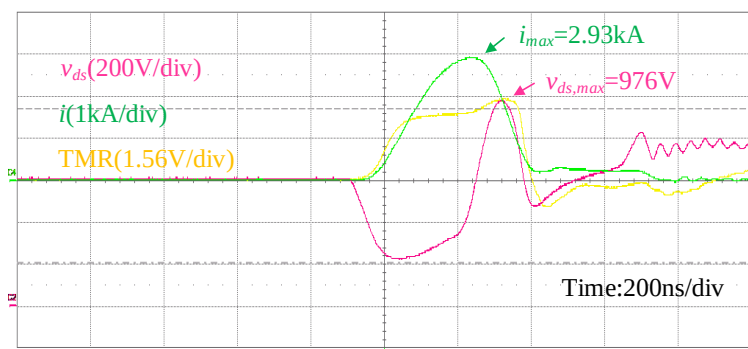
(a) 电容 4×1 布局(b) 电容 2×2 布局

图 2-7 不同电容布局的实验波形

根据电磁场理论和磁场叠加理论，当上、下两个导体平面流过大小相等、方向相反的电流时，平面周围的磁场相互抵消，磁场主要存在于两个平面的中间区域。通过形成双向镜像回路，相互抵消产生的磁场，有利于增大互感，减小回路电感。两个导体平面的交叠面积越大，则磁场抵消得越多，回路互感越大，回路等效电感越小。采用 ANSYS Q3D Extractor 软件对图 2-8 所示的两种铺铜形状进行仿真，图中电容摆放的具体位置相同，但 (b) 中正面和反面铺铜的交叠面积明显要大于 (a)，由仿真结果可知，图 2-8(a) 中回路电感大小为 36.4nH ，而图 2-8(b) 中仅为 34.5nH 。由此可知，铺铜的交叠面积越大，回路的电感量越小，因此需要尽可能增加铺铜的交叠面积。

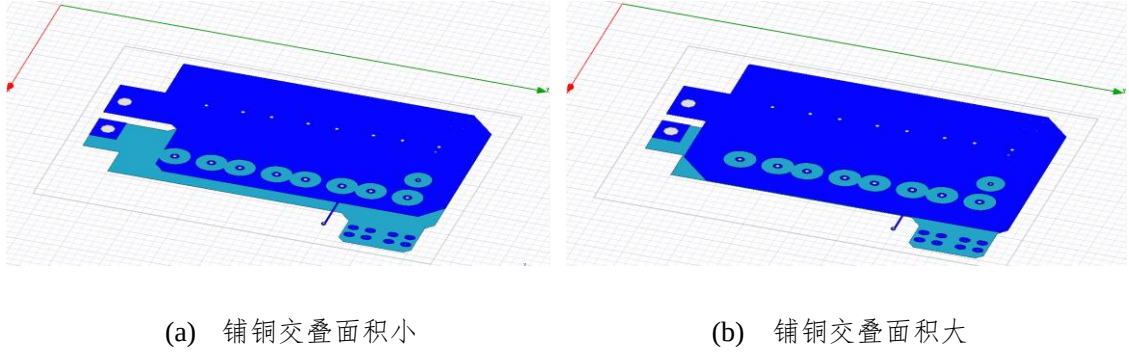
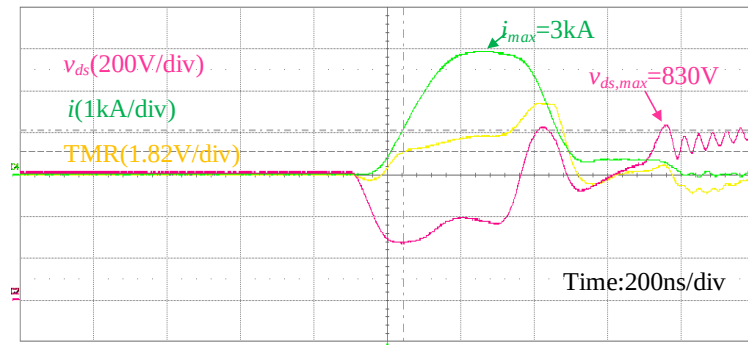


图 2-8 不同铺铜形状的 PCB 仿真

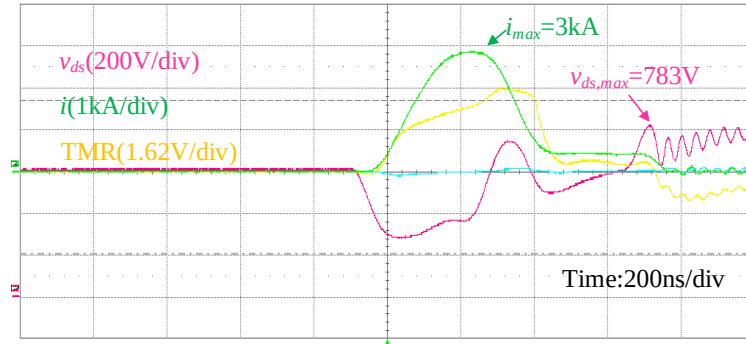
当器件关断时，解耦电容与回路寄生电感（主要为模块引线电感 L_{stray} ）发生谐振，谐振幅度为

$$\Delta U = \sqrt{\frac{L_{stray} I_r^2}{C_r}} \quad (2-4)$$

其中， ΔU 为谐振电压幅度， L_{stray} 、 I_r 、 C_r 分别为谐振电感、谐振电流以及谐振电容。由式(2-4)可知，解耦电容容值越大，则关断时电压过冲越小。在模块端子上并联解耦电容能有效减小关断时的电压过冲；同时，解耦电容会使短路电流上升速度加快，相同条件下短路电流峰值增加，关断时的 di/dt 更大。图 2-7 中的实验结果基于解耦电容为 $1\mu\text{F}$ 的条件，图 2-9 的实验结果基于解耦电容为 $2\mu\text{F}$ 的条件。从图 2-9 中的波形可知，当解耦电容为 $2\mu\text{F}$ 时，短路电流峰值略微上升，电容 4×1 布局的电压过冲为 830V ，电容 2×2 布局的电压过冲为 783V ，均有所下降，说明适当增大解耦电容有利于减小关断时的电压过冲。



(a) 电容 4×1 布局

(b) 电容 2×2 布局图 2-9 解耦电容为 $2\mu\text{F}$ 时的实验波形

综上所述,优化回路寄生电感有以下几种思路:一是调整母线电容的布局,使得 PCB 导体平面宽度增大,长度减小,减小自感;二是增大 PCB 铺铜的交叠面积,增大互感;三是适当增大解耦电容。实际应用中,需要同时考虑其他设计需求和回路寄生电感问题,回路寄生电感过大可能会增大短路故障发生后雪崩击穿的风险。

2.3 两电平软关断电路的设计

2.3.1 两电平软关断电路的工作原理

根据第一节分析可知,为了降低器件两端的电压过冲,另一种有效的方法是通过软关断的方式减小关断时电流下降的速率 di/dt 。现有的软关断方法有两种,一是关断时增大驱动关断电阻(比正常关断时高几百倍)(LRTO, Large Resistance Turn-Off),二是采用两电平关断的方式(2LTO, Two-Level Turn-Off)^[24]。LRTO 的软关断方法不适合在驱动电路后级加上推挽电路,因为正常开关动作时的驱动电压也会受到影响,所以我们选用的 SiC MOSFET 器件的软关断方法为两电平关断的方式(2LTO)。两电平软关断方法指的是在检测到短路故障后,先迅速将驱动电压降至某一中间电平,此时器件仍导通一定电流,接着将驱动电平降至负压,电流降至零,器件完全关断,这样可以减小关断时电流下降的速率,进而降低关断时器件两端的电压过冲。

目前已经有诸多 IGBT 或 SiC MOSFET 的驱动芯片内部集成了两电平软关断的功能,但均有一些不足。例如,英飞凌公司的 1ED020I12FTA 和 1ED020I12-BT 芯片,在正常运行时驱动关断电压也设置了两电平的模式,限制了开关频率;TI 的 UCC21732 芯片,固定中间电平为 9V,中间电平维持的时长为 700ns,无法根据具体情况进行调整优化;意法

半导体公司的 STGAP1S 芯片，需要通过 SPI 通信设定软关断电平及其持续时间，功能过于复杂，且已停产。因而我们使用一款普通的带有退饱和 (DESAT) 保护功能的 IGBT/SiC MOSFET 驱动芯片 ADuM4135，用逻辑门搭建外围电路，实现两电平软关断，既可以根据实际情况调节中间电平的高低，也可以调节中间电平维持的时长。

如图 2-10 所示，当短路或过流故障发生后，TMR 输出电压持续上升，超过比较器设置的电流阈值 I_{th} ，比较器产生一个故障信号，单稳态触发器将故障信号的脉宽延长至所需宽度，再经过缓冲器放大信号，光耦合器起到隔离的作用，将低压侧的信号传输到高压侧，光耦合器的输出一方面通过电阻 R_2 给电容 C_1 充电，形成 RC 电路，另一方面使得 MOSFET Q_2 导通，门极电压被钳位到电压源产生的中间电平。当驱动芯片的退饱和引脚 DESAT 超过阈值电压后，触发驱动芯片将门极电压拉至 V_{EE} ，彻底关断 SiC MOSFET。

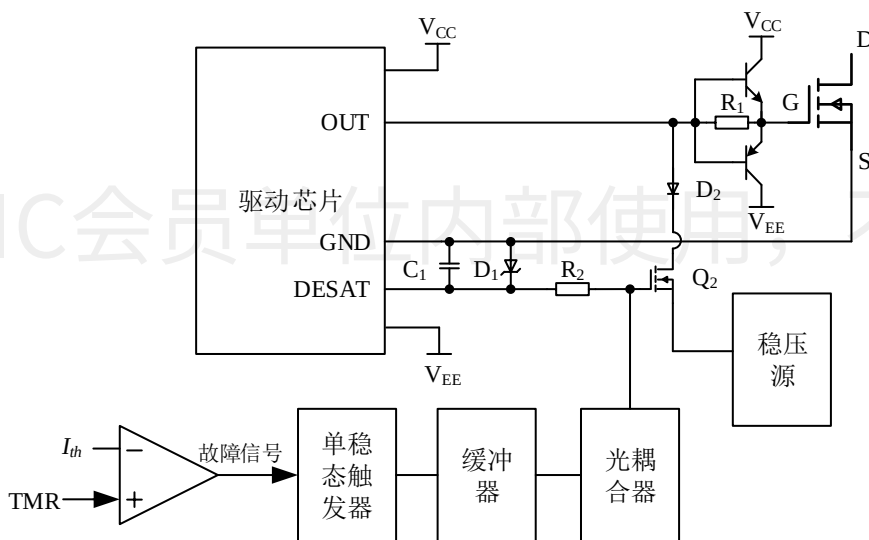


图 2-10 两电平软关断电路

2.3.2 单稳态触发器设置

单稳态触发器用于延长故障信号脉宽，在关断器件的过程中电流可能会下降到阈值电流以下，此时故障信号消失，若没有单稳态触发器，驱动信号会再次升高，短路保护起不到作用。单稳态触发器可以通过改变单稳态触发器外围电路的电阻、电容值，设置脉宽长度，保证器件的可靠关断。

单稳态触发器采用的是 Nexperia 公司的 74L VC1G123，该单稳态触发器供电范围宽，带宽高，传输延时在 20ns 以内，脉宽大小设置方便。如图 2-11 所示为单稳态触发器的外围电路，当设置 $R_{EXT}=10k\Omega$ ， $C_{EXT}=100pF$ 时，脉宽为 100ns。

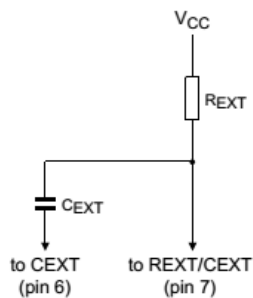


图 2-11 单稳态触发器外围电路

单稳态触发器在两电平软关断电路中是必要的，它起到维持故障信号的作用。若 TMR 的输出与阈值相比较后，比较器输出直接与缓冲器相连，中间不加单稳态触发器，则可能无法有效关断 SiC MOSFET。图 2-12 显示了不加单稳态触发器时的实验波形，当驱动电压下降到某个值时，电流下降到阈值以下，此时故障信号消失，而驱动芯片的输入还维持在高电平，短路故障依然存在，因而在 $1\mu\text{s}$ 左右的时刻，驱动电压再次被拉高，软关断失效。

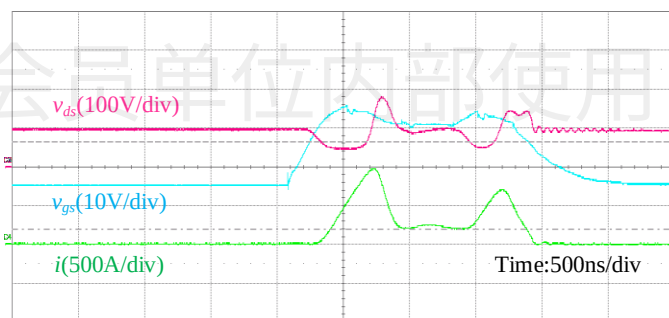


图 2-12 不加单稳态触发器的实验波形

2.3.3 中间电平幅值和维持时间设置

稳压源由限流电阻 R_2 、稳压管 D_3 、均压电容 C_2 和 C_3 组成。如图 2-13 所示，通过调整 D_3 的规格可以调整电压源电平输出，进而调整中间电平的幅值。

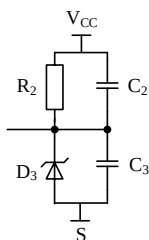


图 2-13 稳压源中间电平设置

如图 2-10 所示, 当光耦合器在缓冲器的驱动下输出高电平时, 光耦合器通过电阻 R_2 向电容 C_1 充电, 组成 RC 充电电路, 同时 MOS 管 Q_2 导通, 门极电压被钳位到由电压源提供的中间电平。当 C_1 电压超过驱动芯片内的退饱和阈值电压 (9V) 时, 触发驱动芯片将输出 OUT 拉低, Q_1 被完全关断。通过调整 C_1 的大小可以调整中间电平持续时间。稳压管 D_1 的作用是防止 DESAT 引脚电压过高, 二极管 D_2 防止在驱动芯片 OUT 引脚拉低时电压源电流灌入驱动芯片, 影响 Q_1 关断。

两电平软关断电路的典型波形如图 2-14 所示。当关断机制启动后, 驱动电压 v_{gs} 下降到中间电平 V_{2LTO} , 电流在驱动下降到中间电平过程中的某一点到达短路电流峰值 I_{pk} , 然后开始下降, 下降的电流 di/dt 在 v_{ds} 上感应出第一个电压过冲 V_{pk1} , 之后驱动电压 V_{gs} 在中间电平维持 t_{2LTO} 的时间, 这段时间内器件保持在导通状态, 漏源极电压 v_{gs} 维持在母线电压, 电流维持在平台电流 $I_{plateau}$, 最后驱动电压 v_{gs} 完全下降到 -5V, 将器件彻底关断, 下降的电流 di/dt 在 v_{ds} 上感应出第二个电压过冲 V_{pk2} 。

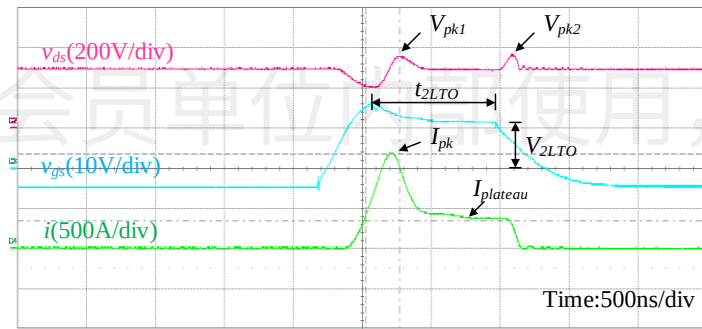


图 2-14 两电平软关断电路典型波形

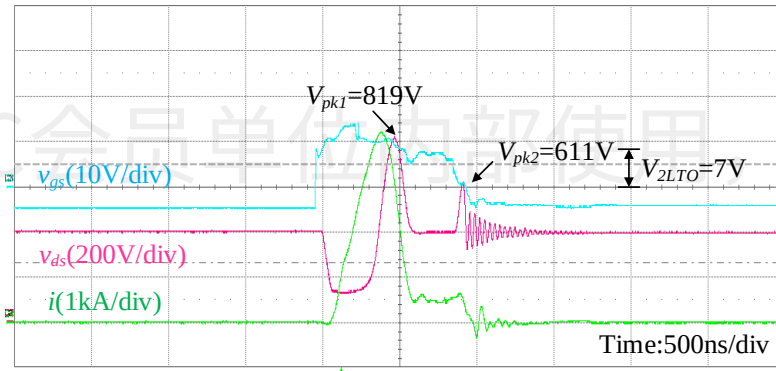
两电平软关断电路设计的目的在于减小电压过冲, 降低雪崩击穿的发生概率, 同时减小短路阶段耗散能量, 降低热击穿的概率。通过调节中间电平的幅值 V_{2LTO} 和维持时间 t_{2LTO} 的, 综合考虑第一个电压过冲 V_{pk1} 、第二个电压过冲 V_{pk2} 、短路阶段耗散能量 E_{sc} , 可以得到最优的两电平软关断设计方案。

首先考虑通过调节中间电平维持时间 t_{2LTO} 来减小短路阶段耗散能量 E_{sc} 。如图 2-14 所示, 在 v_{gs} 维持中间电平这段时间内, 器件保持在导通状态, 漏源极电压 v_{gs} 维持在母线电压, 电流维持在平台电流 $I_{plateau}$, 此时耗散的功率是一个恒定值, 可以表示为

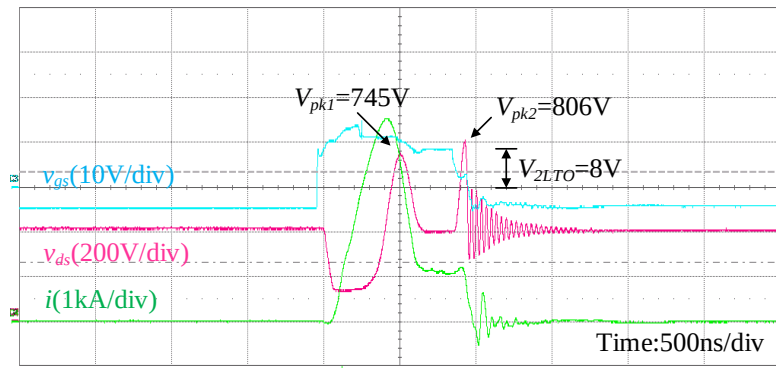
$$P_{sc} = V_{dc} \cdot I_{plateau} \quad (2-5)$$

P_{sc} 为耗散功率, V_{dc} 为母线电容的电压, 因而中间电平维持时间 t_{2LTO} 越短, 则短路阶段耗散能量 E_{sc} 越小。

接着考虑通过调节中间电平的幅值 V_{2LTO} 来减小第一个电压过冲 V_{pk1} 和第二个电压过冲 V_{pk2} 。中间电平的幅值影响了这段时间器件的导通电阻, 中间电平越高, 器件导通电阻越小, 从而平台电流 $I_{plateau}$ 越大, 对于第一个电压过冲来说, di/dt 减小, V_{pk1} 减小, 但对于第二个电压过冲来说, di/dt 增大, V_{pk2} 增大。图 2-15 是探究中间电平的幅值 V_{2LTO} 对第一个电压过冲 V_{pk1} 和第二个电压过冲 V_{pk2} 影响的实验结果。图 2-15(a) 的中间电平为 7V, $V_{pk1}=819V$, $V_{pk2}=611V$, 图 2-15(b) 的中间电平为 8V, $V_{pk1}=745V$, $V_{pk2}=806V$, 验证前面的推断。



(a) 中间电平为 7V 时的波形



(b) 中间电平为 8V 时的波形

图 2-15 中间电平对电压过冲的影响

文献[24]中对中间电平及其维持时间的选取方法有详细说明,经过实验测试我们发现,针对不同的母线电压和功率模块,在不同温度条件下,中间电平的设置都有所差异。另外,当主电路参数发生改变,比如解耦电容的容值不同、回路电感不同时,最佳的中间电平值也会发生改变。本实验中,选取 $2\mu\text{F}$ 的解耦电容,中间电平选取为 8V ,维持时间约为 500ns ,在 25°C 时测试 Cree 模块的 HSF 故障, $V_{pk1}=939\text{V}$, $V_{pk2}=935\text{V}$,在 125°C 时测试 Cree 模块的 HSF 故障, $V_{pk1}=800\text{V}$, $V_{pk2}=919\text{V}$ 。

2.4 本章小结

本章首先介绍了 SiC MOSFET 模块的短路及过流故障测试电路,指出 SiC MOSFET 模块故障保护的关键问题;对回路电感进行优化设计,给出不同铺铜形状、电容布局和解耦电容大小的实验结果;介绍单芯片 TMR 传感器的电流检测原理和基于单芯片 TMR 传感器的 SiC MOSFET 模块的短路及过流故障保护工作原理;设计了一种两电平软关断电路来减小关断时的电压过冲,给出软关断电路工作原理、软关断电路设计的详细参考以及中间电平和维持时间的设置方法,通过实验结果验证不同设置对关断效果的影响。

第3章 集成 TMR 传感器的 SiC MOSFET 模块的故障检测

上一章详细介绍了用于测试短路及过流故障的电路工作原理和参数设计,故障保护的工作原理和驱动两电平软关断电路的设计。在本章中,将分析 TMR 传感器集成于 SiC MOSFET 模块内部可能的安装位置,并根据模块内部结构找到特殊位置实现短路故障的提前预测,同时仅用一个 TMR 传感器就能检测上管和下管的过流故障。

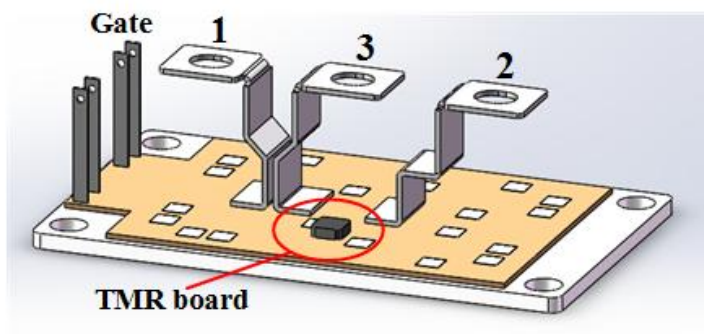
3.1 TMR 传感器集成于模块内部初步安装位置的确定

3.1.1 将 TMR 传感器集成于模块内部的意义

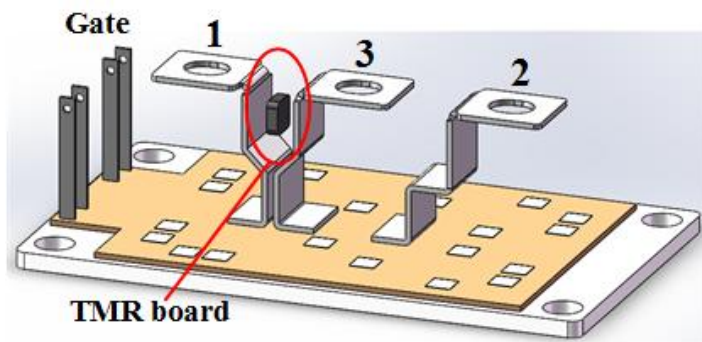
在大功率应用场合中,掌握流经功率器件的电流信息,对功率器件的控制和保护有着重要意义。将 TMR 传感器集成于 SiC MOSFET 模块内部,可以方便对模块的控制和保护。TMR 芯片体积小,封装一般均为 DFN (Dual-Flat No-leads),其表面积一般仅为 4~8 平方毫米,且 TMR 本身的温漂系数小 ($-0.13\%/^{\circ}\text{C}$)。这两个优点也使得 TMR 芯片适合集成到空间有限、温度范围宽的功率模块内部。

3.1.2 模块内部可能的安装位置

功率模块内部功率芯片密集、DBC 板走线复杂,导致模块内部磁场强度大且复杂。TMR 传感器可能摆放位置包括 DBC 板表面和功率端子附近,如图 3-1 所示。



(a) DBC 板表面



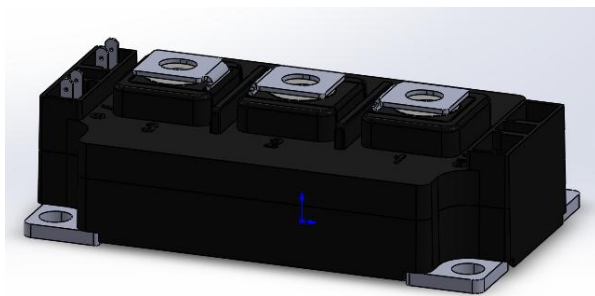
(b) 功率端子附近

图 3-1 TMR 传感器可能的安装位置

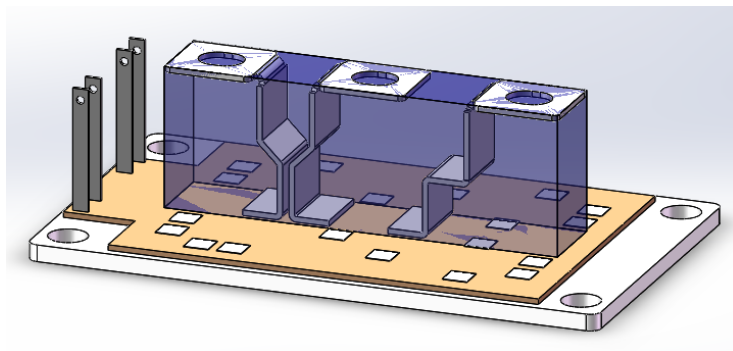
将 TMR 传感器安装在 DBC 板表面（图 3-1(a)），优点是易于工业制造，无需为集成 TMR 改造模块制造流程，缺点是由于 DBC 板功率芯片密集，安装位置磁场复杂，为保证准确的电流测量，需要大幅改造 DBC 板功率芯片布局，且需要考虑绝缘、散热以及寄生电容引起的开关电压噪声问题。将 TMR 传感器安装在功率端子附近（图 3-1(b)），测量端子电流，端子电流即代表了流经 SiC MOSFET 模块的电流，可以有效衰减 DBC 板的复杂电磁场，磁场分布相对简单，因而 DBC 板布局无需修改。此外，安装于功率端子表面，还可以有效减小功率器件热量对 TMR 传感器的影响。基于上述分析，最终选定 TMR 传感器安装于功率端子上（图 3-1(b)），可以有效衰减 DBC 板的复杂电磁场，且无需修改 DBC 板布局。

3.1.3 缩小安装区域

分析基于 Cree 公司的 WAB300M12BM3，为典型的 62mm 半桥模块，该分析方法也可推广应用于其他 IGBT 或 SiC MOSFET 模块。图 3-2 显示了该模块的外部示意图和去壳后的内部结构示意图。



(a) 模块外部示意图

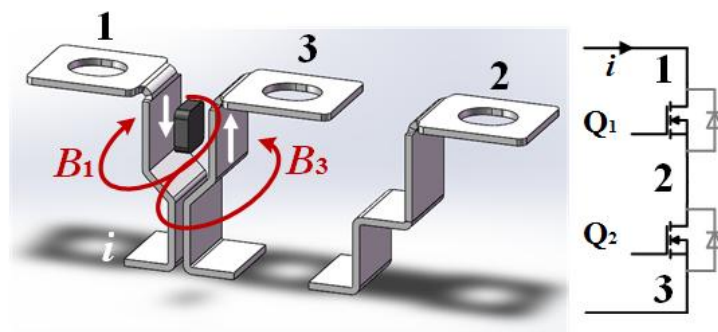


(b) 去壳后的模块内部结构示意图

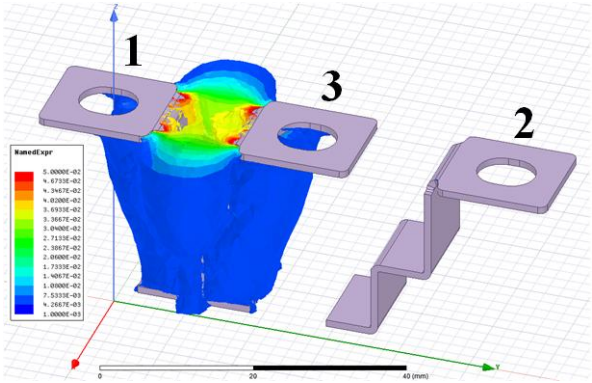
图 3-2 模块外部和内部结构示意图

通过仿真和实验可知,在图 3-2(b)的长方体区域外部,功率端子产生的磁场极其微弱, TMR 传感器的信噪比极低,不适合安装 TMR,功率端子产生的磁场集中在长方体区域以内,这个区域被测磁场较大, TMR 传感器的信噪比高,所以将可以安装的区域缩小到长方体区域以内。

对于半桥模块,分析短路时电流的流经方向,简化后的端子模型如图 3-3(a)所示。在半桥模块中,端子 1 连接正母线,端子 3 连接负母线,端子 2 是半桥的中间端子,连接电感负载,短路时上下管直通,电流从端子 1 流入,从端子 3 流出,图 3-3(b)的仿真结果显示,磁场集中在端子 1、3 周围,端子 2 附近检测不到电流,因而 TMR 的安装区域可以进一步缩小到端子 1、3 周围。



(a) 短路时端子电流和磁场示意图

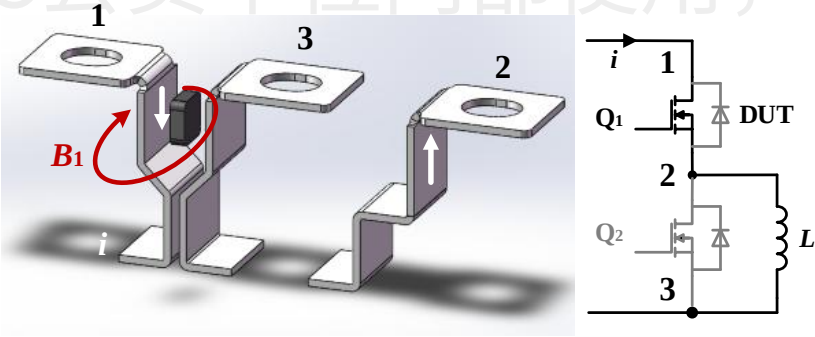


(b) 短路时磁场仿真结果

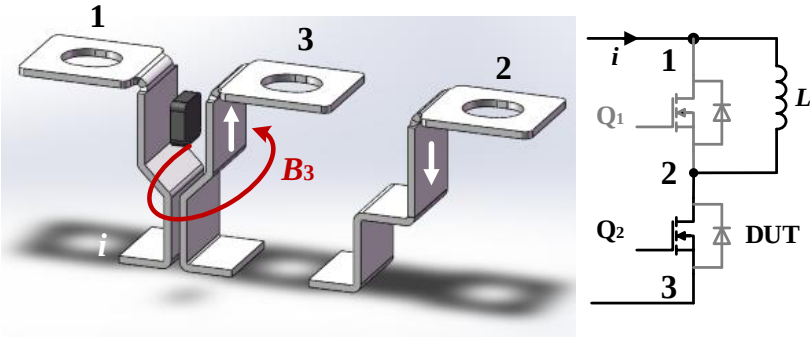
图 3-3 短路电流和磁场分析

3.2 短路故障的磁场自倍增效应和电流预测

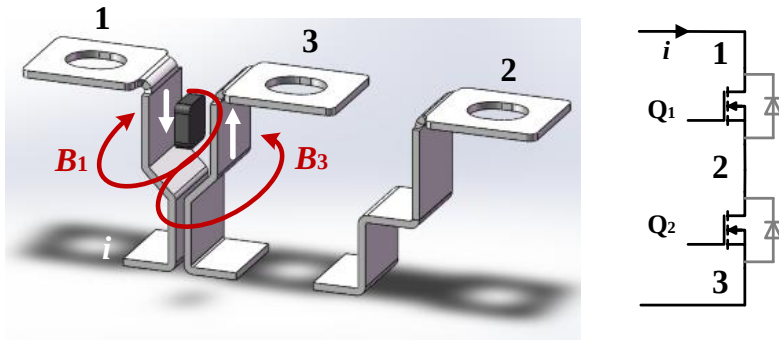
SiC MOSFET 模块在正常工作和发生短路故障时，功率端子上流经的电流不同，产生的磁场也不同，而 TMR 传感器根据磁场信息反映电流信息，利用这个特性来检测短路电流，与传统的电流传感器有所不同。



(a) 上管导通



(b) 下管导通



(c) 上、下管直通

图 3-4 不同导通状态下的磁场分布

当 TMR 传感器安装在端子 1 和端子 3 的中间区域时,由于安装位置离 DBC 板直接有一定距离,DBC 板的功率芯片和 bonding 线产生的磁场对 TMR 传感器检测产生的干扰可以忽略不计,端子 2 距离 TMR 传感器也有一定距离,因而其磁场也可以暂且忽略。如图 3-4 所示,正常工作时,当上管导通时,端子 1 导通电流,当下管导通时,端子 2 导通电流。短路故障发生时,上、下管直通,电流由端子 1 流入,端子 3 流出。根据右手螺旋定则,端子 1 和端子 3 产生的磁场方向在 TMR 传感器安装处方向相同,相互叠加。

由上一章可知,单芯片 TMR 传感器的输出与磁感应强度成正比,而根据安培定律,磁感应强度与电流成正比,因而 TMR 传感器的输出与电流成正比。对于安装在端子 1 和端子 3 中间的 TMR 传感器来说,电流到 TMR 输出的增益由两部分构成,一个是电流到磁感应的增益,另一个是磁感应强度到 TMR 输出的增益,可以表示为

$$\frac{v_m}{I} = \frac{v_m}{B} \cdot \frac{B}{I} \quad (3-1)$$

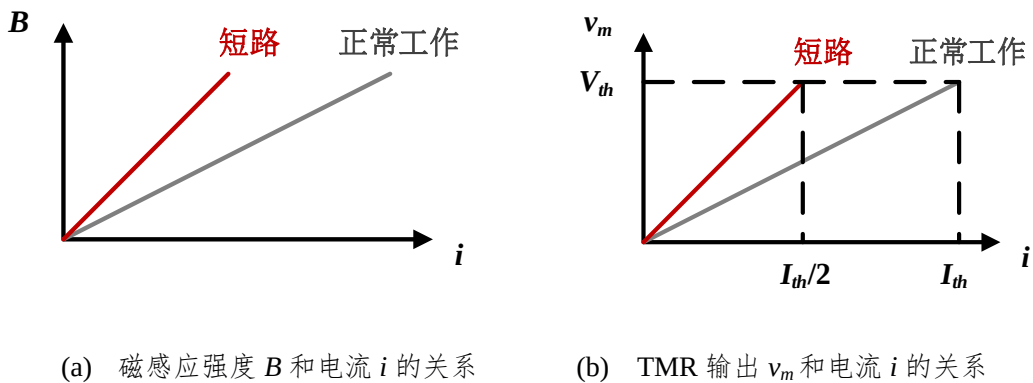
(a) 磁感应强度 B 和电流 i 的关系(b) TMR 输出 v_m 和电流 i 的关系

图 3-5 短路故障时和正常工作时的增益比较

发生短路故障时,由于端子1和端子3产生的磁场相互叠加,如图3-5(a)所示,电流到磁感应强度的增益约为正常工作时的2倍。由式(3-1)可知,磁感应强度到TMR输出的增益取决于TMR运放的增益,不受外界条件的影响,所以短路时电流到TMR输出的增益也约为正常工作时的2倍。根据TMR传感器的检测原理,当TMR的输出达到 V_{th} 时产生故障信号关断SiC MOSFET。正常工作时,设定电流阈值为 I_{th} ,即当电流超过 I_{th} 时,启动保护机制。然而一旦发生短路,如图3-5(b)所示,电流到达 $I_{th}/2$ 时就可以检测到故障,也就是说假设设定了600A的电流阈值,短路时电流仅仅达到300A就触发保护了,而正常工作时即便电流达到599A也不会引发保护,利用这种短路时磁场自倍增的效应可以提前判断短路故障,减小短路时的峰值电流,从而减小总保护时间。

3.3 有限元仿真寻找最佳安装位置

对于半桥模块,如果要检测上管的过流故障以及下管的过流故障,通常需要2个电流传感器,分别用来测量上管电流和下管电流,而TMR传感器通过检测磁场信息来获得电流信息,磁场信息的来源不拘泥于具体哪个管子。应用这一特性,可以巧妙地仅用一个TMR传感器,就能检测半桥模块上、下管的短路及过流故障,这样可以减少成本,同时降低安装的难度。

如图3-4的(a)和(b)所示,当上管导通时,电流从端子1流入,当下管导通时,电流从端子3流出。这两种情况下,根据右手螺旋定则,产生的磁场方向相同,那么存在某一位置,使得流经相等大小电流时,这两种情况产生的磁场大小也相等。根据上一节的分析,当电流到磁感应强度的增益相同时,触发过流保护的电流阈值也相等,那么就可以设置一个电流阈值,仅用一个TMR传感器同时检测半桥电路上管和下管的短路及过流故障。

为了确定TMR具体的安装位置,本文利用ANSYS Maxwell软件进行有限元仿真,考虑到电流高频时的集肤效应,仿真采用的是transient mode,输入电流源与实际实验相符,发生过流故障时电流上升速率为 $75\text{A}/\mu\text{s}$ 。根据图3-4的(a)和(b)所示的仿真模型分别对上管导通电流和下管导通电流这两种情况进行仿真。求解域如图3-6所示,为 $12\text{mm} \times 8.7\text{mm} \times 9.7\text{mm}$ 的长方体区域,当上管导通时,求解域内的磁场分布如图中所示。当电流到达600A时,每隔0.1mm遍历求解域中所有点的磁感应强度x方向(TMR传感器灵敏度方向)的分量 B_x ,将数据导出到Matlab进行下一步分析。同样地,当下管导通电流600A时,导出所有点的数据。

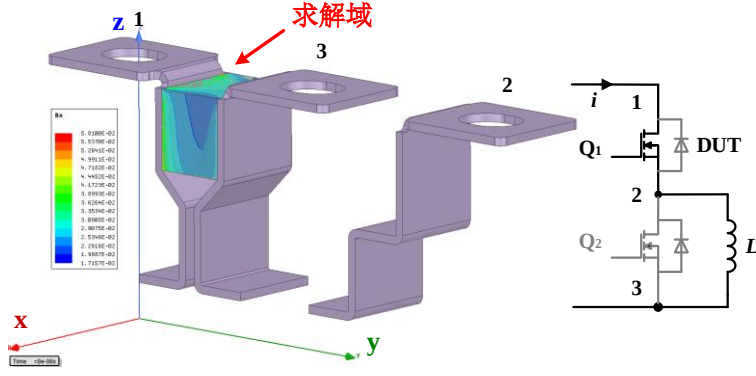


图 3-6 上管导通时仿真结果

对于 TMR 传感器而言，设计目标是使得上、下管导通电流大小相等时，x 方向的磁感应强度相等。为此设计目标函数 $f(x, y, z)$ ，其中 $B_{upper}(x, y, z)$ 和 $B_{lower}(x, y, z)$ 分别表示上管导通和下管导通相同电流时 x 方向的磁感应强度。目标函数的表达式为：

$$f(x, y, z) = \left| \frac{B_{lower}(x, y, z)}{B_{upper}(x, y, z)} - 1 \right| \quad (3-2)$$

目标函数值越小，说明上、下管导通相同电流时的磁感应强度大小越接近。将两种情况的数据用 Matlab 处理，筛选出所有目标函数小于 0.5% 的 (x, y, z) ，在图中表示出来，结果如图 3-7 所示。

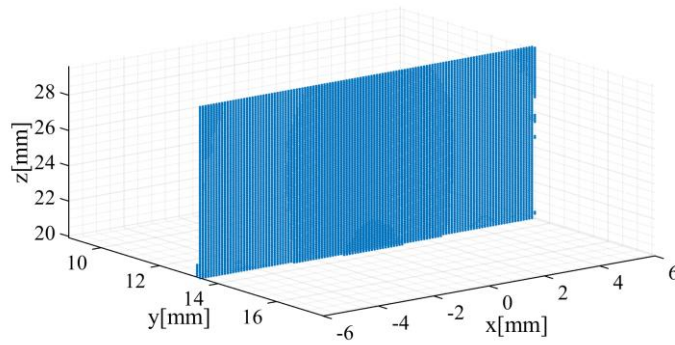
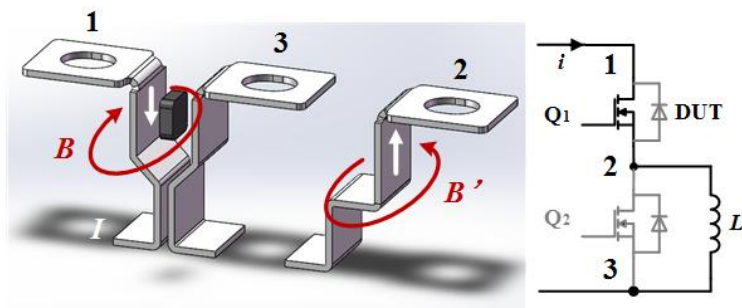
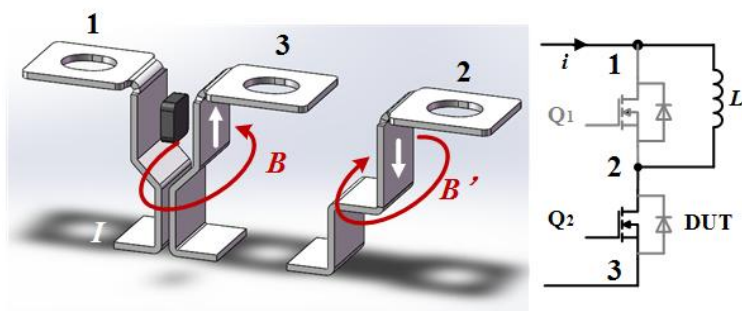


图 3-7 不考虑端子 2 时的仿真结果

在前面的分析中，由于端子 2 距离求解域有一定距离，为简化分析，先不考虑端子 2 的影响。由于实验所用的半桥模块中，端子 1 和端子 3 的形状完全一致，位置摆放对称，所以端子 1 和端子 3 产生的磁场一致的点正好分布在端子 1 和端子 3 的正中间对称平面上，和仿真结果一致。



(a) 上管导通



(b) 下管导通

图 3-8 考虑端子 2 时的磁场分布

然而，端子 2 也会对求解域内的磁场产生干扰，如果考虑端子 2 上流过的电流，在端子 1 和端子 3 的正中间平面，如图 3-8 所示，当上、下管流过相同电流时，上管导通时的磁感应强度为 $B+B'$ ，下管导通时的磁感应强度为 $B-B'$ ，上管导通时的磁感应强度更大。那么，为了使得上、下管导通时 TMR 在灵敏度方向上的磁感应强度大小一致，实际求解的结果应当在靠近端子 3 的一侧，最终的仿真结果如图 3-9 所示。从图中可知仿真结果是关于 yz 平面对称，且越靠近 yz 平面离端子 3 越近的曲面，曲面上所有的点都能安装 TMR 传感器，最终为了安装的方便，选择了图示的安装位置。

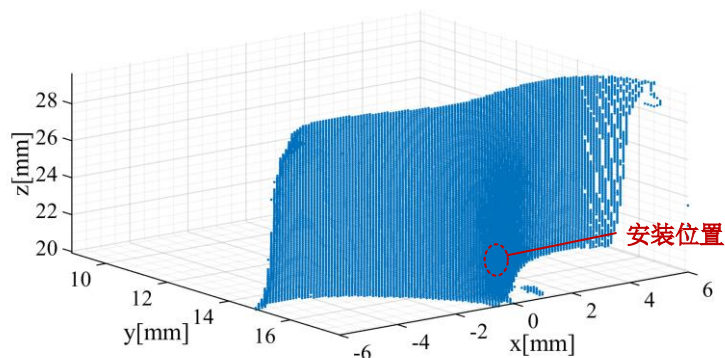


图 3-9 考虑端子 2 时的仿真结果

3.4 Cree 模块的实验结果

3.4.1 实验样机搭建

基于图 2-1 中的电路图，集成 TMR 的实验样机如图 3-10 所示，测试模块为 Cree 公司 1200V/300A 的 SiC MOSFET 模块 WAB300M12BM3。采用的 TMR 传感器是宁波希磁公司的 FFW-005。TMR 芯片中集成了可编程运放 PGA，PGA 经过校准，确保在 $-40\sim 125^{\circ}\text{C}$ 的温度下温漂小于 20mV。TMR 传感器电路板的大小仅为 $6\text{mm}\times 10\text{mm}$ ，方便安装到模块内部。TMR 芯片底部放置梳状地，用于抑制主电源电路的开关噪声。TMR 传感器用黑色绝缘胶带包裹，然后用 AB 胶安装在选定的位置（图 3-9，靠近端子 3 位置处）。为了将所提出的方法应用于工业电源模块，可以使用环氧树脂封装 TMR 传感器电路板，然后使用螺钉将其固定到端子上。

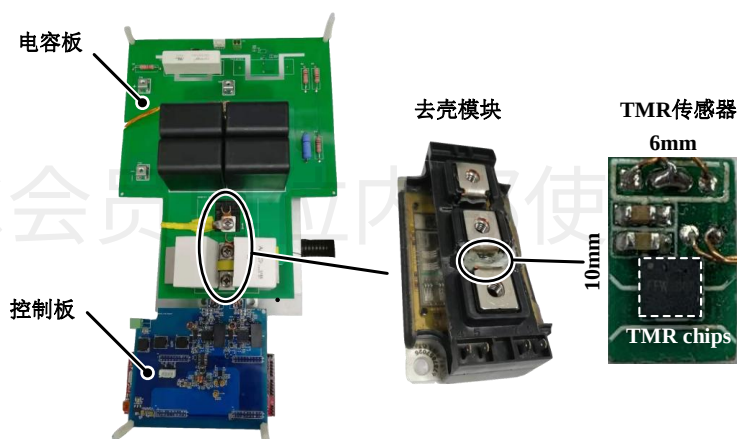
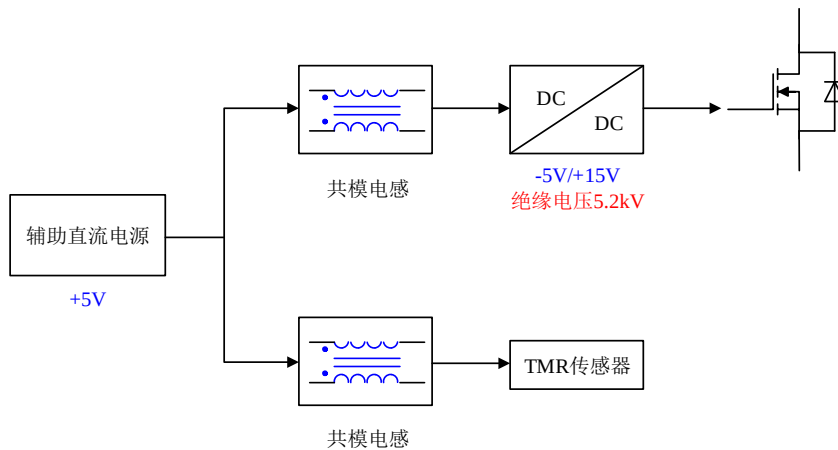
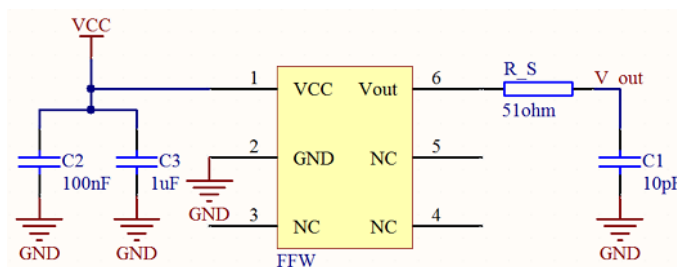


图 3-10 实验样机、去壳模块和 TMR 传感器

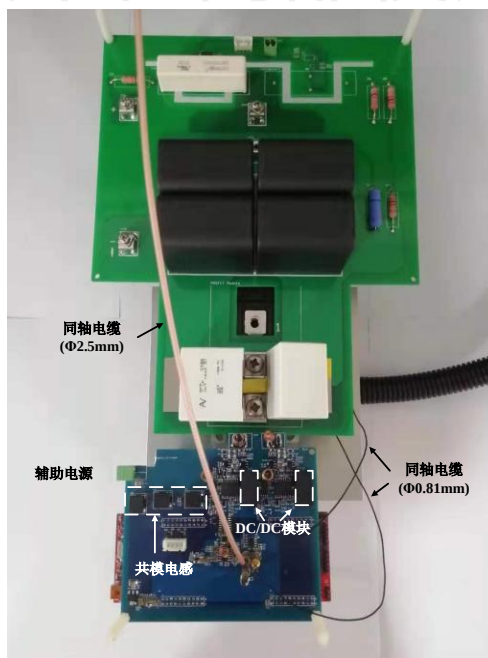
TMR 传感器的供电和隔离如图 3-11 所示，TMR 传感器由辅助直流电源供电，辅助直流电源与主电路隔离、该直流电源还通过隔离式 DC/DC 转换器为栅极驱动器供电。共模电感用于抑制 TMR 传感器上的开关干扰。两根同轴电缆（外径 0.81mm）用于在 TMR 传感器和控制板之间传输电源和信号。另一根同轴电缆（外径 2.5mm）连接到示波器显示 TMR 输出，同轴电缆可以有效屏蔽噪声。



(a) 供电原理图



(b) TMR 传感器应用电路



(c) 实验样机供电示意图

图 3-11 供电架构

3.4.2 实验波形

根据短路故障中器件的导通顺序，一般将短路故障分为硬开关故障（Hard Switching Fault, HSF）和负载短路故障（Fault Under Load, FUL）^[35]。硬开关故障指的是器件在发生短路故障前处于关断状态， V_{ds} 等于直流母线电压。负载短路故障是指器件发生短路状态前已经导通， V_{ds} 等于零的短路故障。在如图 3-12 所示的半桥拓扑中， Q_2 为被测器件，若 Q_1 先处于导通状态， Q_2 再开通，则 Q_2 发生硬开关故障；若 Q_2 先处于导通状态， Q_1 再开通，则 Q_2 发生负载短路故障。若 Q_1 关断， Q_2 持续导通，则 Q_2 发生过流故障。

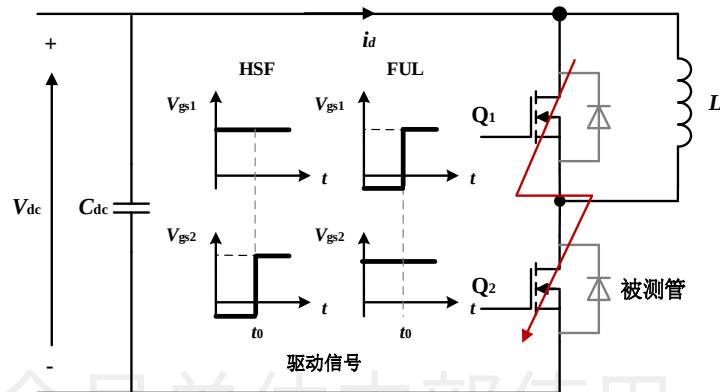


图 3-12 短路故障的分类^[24]

图 3-13 显示了母线电压为 600V，故障电流阈值为 600A 时发生 HSF 故障的波形，25℃ 和 125℃ 的波形非常相似。25℃ 和 125℃ 时区别在于：一是 125℃ 时功率器件的导通电阻 R_{ds} 更大，短路峰值电流较之 25℃ 时更小，因而在关断过程中第一个电压过冲也相应更小；二是 125℃ 时栅极阈值电压比 25℃ 时更低，导致其进入短路状态更快。在 FUL 故障中也有类似的现象，所以接下来的讨论都是基于 25℃ 的状态下。

在发生 HSF 故障时， v_{ds} 维持高电压状态，没有明显变化，驱动电压 V_{gs} 没有米勒平台，且短路电流上升速度和峰值短路电流都小于 FUL 故障时。当电流到达电流阈值 I_{th} 后，检测到硬开关故障，然后光耦输出信号 V_{opt} （两电平软关断电路的输入故障信号）开始上升，这段时间定义为检测时间 T_{det} ，由 TMR 延时和数字电路延时两部分组成。一段时间后，两电平软关断机制启动，驱动电压 v_{gs} 开始下降，启动的时间定义为反应时间 T_{reac} 。最后软关断机制将器件彻底关断，直到短路电流下降到零，关断的时间定义为软关断时间 T_{sto} 。总的保护时间 T_{prot} 为三者之和，即 $T_{prot} = T_{det} + T_{reac} + T_{sto}$ 。可知，在 25℃，母线电压为 600V，电流阈值为 600A 时，HSF 故障的检测时间为 80ns，反应时间为 98ns，软关断

时间为 620ns，总的保护时间为 798ns，短路阶段耗散能量为 1J，峰值短路电流为 5.7kA，电压过冲为 332V。

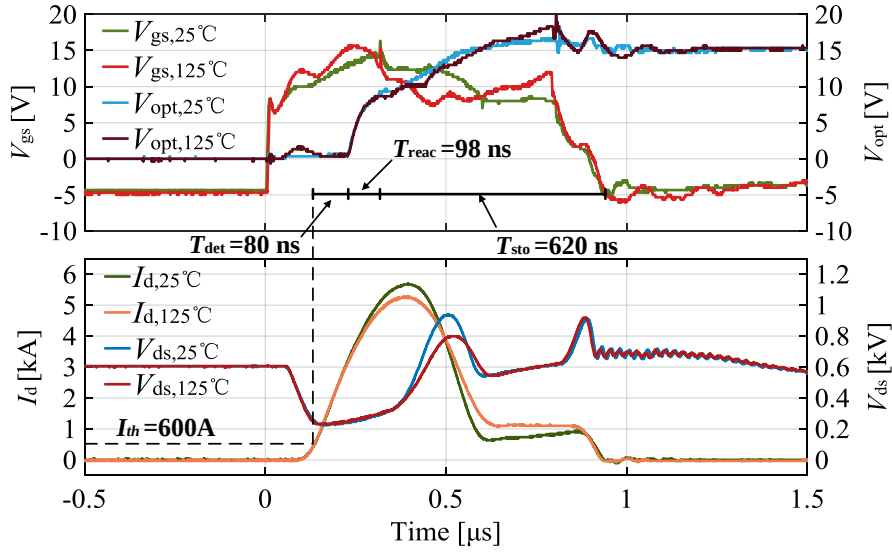


图 3-13 600V HSF 的实验波形

图 3-14 显示了母线电压为 600V，故障电流阈值为 600A 时发生 FUL 故障的波形，与 HSF 故障不同的是，在发生短路故障前器件已经导通了 2.8μs 左右，这一过程中被测管与电感负载串联，电流以 75A/μs 的速度缓慢上升，被测管两端电压为零。当对管开通时，短路故障开始，电流迅速上升， di/dt 约为 30A/ns。这个阶段中可以看到 v_{gs} 有明显抬升，这是由于在 FUL 故障中， v_{ds} 从开始时的 0V 迅速升高，变化的 v_{ds} 通过米勒电容产生栅极电流，电流 i_{dg} 可表示为^[24]

$$i_{dg} = C_{dg} \cdot \frac{dv_{ds}}{dt} \quad (3-3)$$

电流在驱动电阻上形成一定压降，使得驱动电压抬升，抬升的电压为^[24]

$$\Delta V_{gs} = R_g \cdot i_{dg} \quad (3-4)$$

驱动电压的抬升会使得器件的导通电阻更小，从而短路电流上升速度更快，短路峰值电流也大于 HSF 故障，更容易发生热击穿和雪崩击穿而失效。为了限制驱动电压的进一步抬升，在驱动电路的输出端增加稳压二极管。从实验波形可知，在 25°C，母线电压为 600V，电流阈值为 600A 时，FUL 故障的检测时间为 77ns，反应时间为 90ns，软关断时

间为 538ns, 总的保护时间为 705ns, 短路阶段耗散能量为 0.93J, 峰值短路电流为 5.9kA, 电压过冲为 359V。

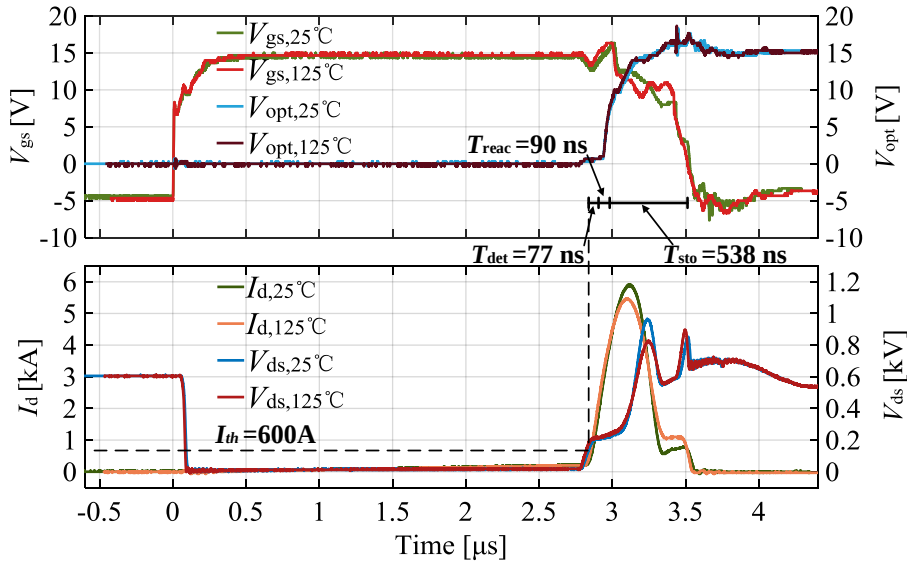
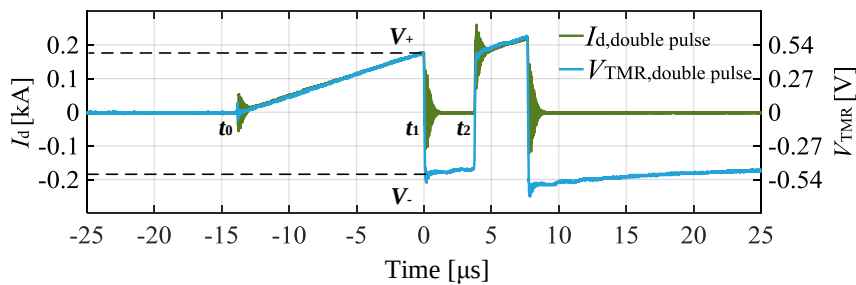
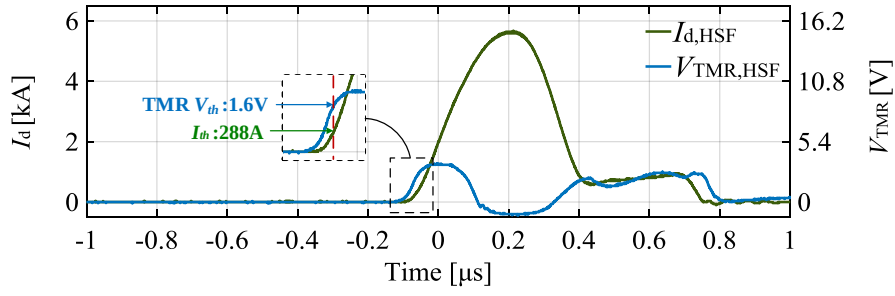


图 3-14 600V FUL 的实验波形

图 3-15 显示了器件在正常工作时（双脉冲测试）和短路故障时的实验波形。其中电流波形由商用罗氏线圈（CWT Mini 30B）测得，图 3-16 是以电流为横坐标，TMR 传感器输出为纵坐标在 Matlab 里处理数据得到，表示 TMR 传感器输出与电流的关系。在正常工作时，TMR 传感器输出与罗氏线圈测得电流吻合较好，说明 TMR 传感器有较好的线性度，电流到 TMR 输出的增益为 2.8mV/A。发生短路故障后，TMR 传感器开始时工作于线性区域，且电流到 TMR 输出的增益约为正常工作时的两倍，验证了前面的分析，一段时间后由于电流太大，产生的磁场超过线性范围，TMR 传感器的输出不可避免地进入饱和区。当设置故障阈值 I_{th} 为 600A 时，在发生短路故障后，电流仅到达 288A 时保护机制就启动了，而 288A 仍处于线性区域，这证实了当 TMR 传感器放置在选定位置时，短路时确实会出现磁场自动倍增的现象，可以实现短路电流的预测，减小峰值短路电流。

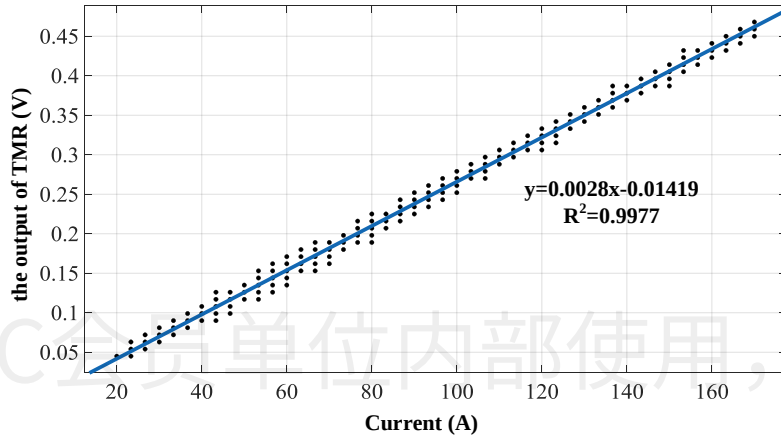


(a) 双脉冲实验波形

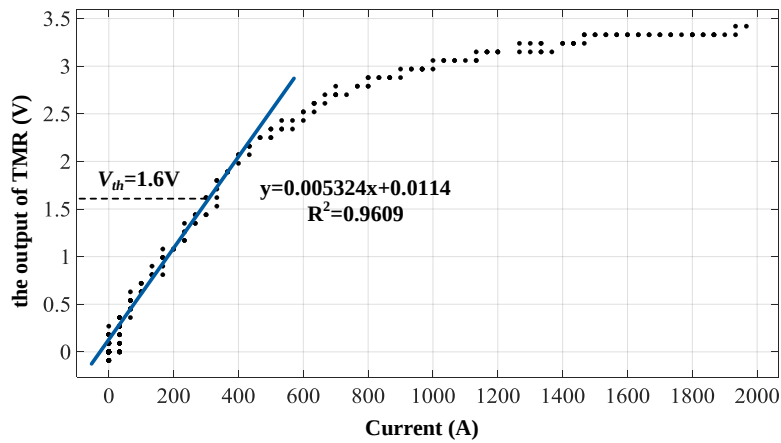


(b) 短路故障实验波形

图 3-15 罗氏线圈测得电流与 TMR 传感器输出波形



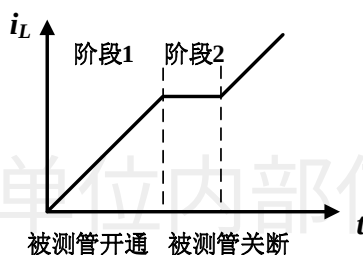
(a) 双脉冲实验



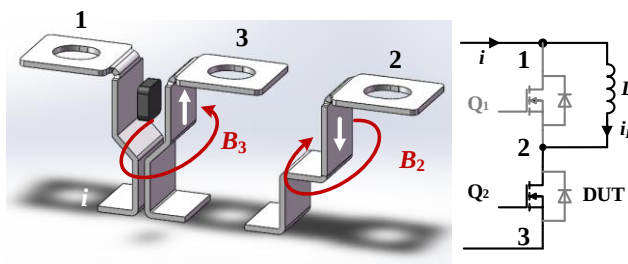
(b) 短路故障实验

图 3-16 TMR 传感器输出与电流的关系

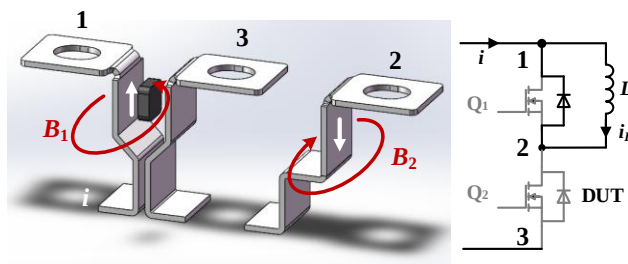
我们还可以从图 3-15(a)所示的双脉冲测试实验波形中获取更多有效信息。在 $t_0 \sim t_1$ 阶段, TMR 传感器的输出跟随罗氏线圈测得电流, 在 $t_1 \sim t_2$ 阶段, 罗氏线圈仍测量被测管的电流, 而 TMR 检测到的是对管二极管的电流。双脉冲测试各阶段的磁场分布模型如图 3-17 所示。在阶段 1, 下管导通, TMR 检测到的磁感应强度为 $B_3 - B_2$; 在阶段 2, 上管二极管导通, TMR 检测到的磁感应强度为 $-B_1 - B_2$; 当上管导通时, TMR 检测到的磁感应强度为 $B_1 + B_2$ 。根据前面的分析, 要让一个 TMR 既能检测上管过流, 又能检测下管过流, 则在导通相同电流时, 两种情况的磁感应强度一致, 即 $B_3 - B_2 = B_1 + B_2$, 又可以写成 $B_3 - B_2 = -(-B_1 - B_2)$ 。而在 t_1 时刻, 由于电感的续流作用, 被测管中导通的电流转移到对管的二极管中, 因而此时 TMR 传感器的输出 $V_+ = -V_-$, 换言之, 假如这个式子成立, 则说明上管过流和下管过流时的电流阈值一致。由于有限元仿真与实验难免有差距, 依据这个原理可以用来微调 TMR 传感器的位置, 以便找到 TMR 传感器的最佳安装位置。



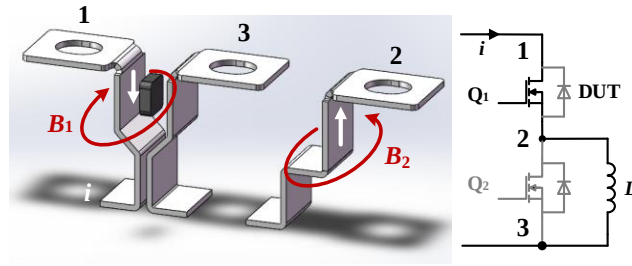
(a) 双脉冲测试阶段



(b) 阶段 1 磁场分布 (下管导通)



(c) 阶段 2 磁场分布 (上管二极管导通)



(d) 上管导通磁场分布

图 3-17 双脉冲测试各阶段磁场分布

图 3-18 和图 3-19 分别显示了母线电压为 600V，故障电流阈值为 600A 时上管发生过流故障和下管发生过流故障的波形。由于 TMR 传感器的温漂非常小，在 125℃下的实验与 25℃时几乎没有差别，这对比依赖器件温度特性的退饱和技术有明显优势。过流实验中，两电平软关断的效果不明显，这是因为过流故障时的电流峰值远小于短路电流峰值，驱动电压下降后电流直接下降到零，在这种情况下虽然是硬关断，但本身过流电流峰值不大， di/dt 较小，所以电压过冲也不大。从波形中可以看出，上管过流故障的检测时间为 90ns，反应时间为 58ns，软关断时间为 758ns，总的保护时间为 906ns，耗散能量为 0.07J，电流峰值为 733A，电压过冲为 223V。下管过流故障的检测时间为 92ns，反应时间为 82ns，软关断时间为 616ns，总的保护时间为 790ns，耗散能量为 0.07J，电流峰值为 733A，电压过冲为 336V。两种情况的检测时间和电流峰值几乎相同，证明了仅用一个 TMR 传感器可以检测上管过流故障和下管过流故障。

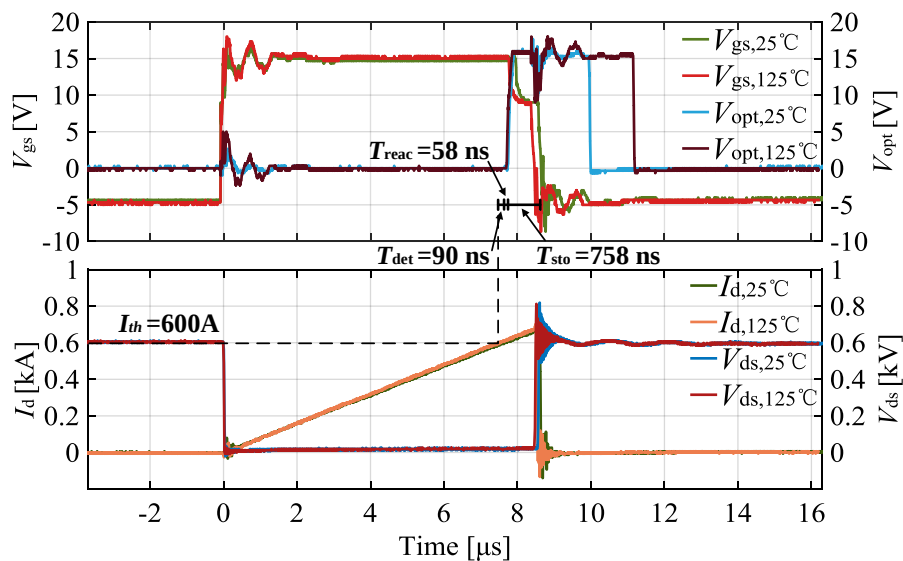


图 3-18 600V 上管过流实验波形

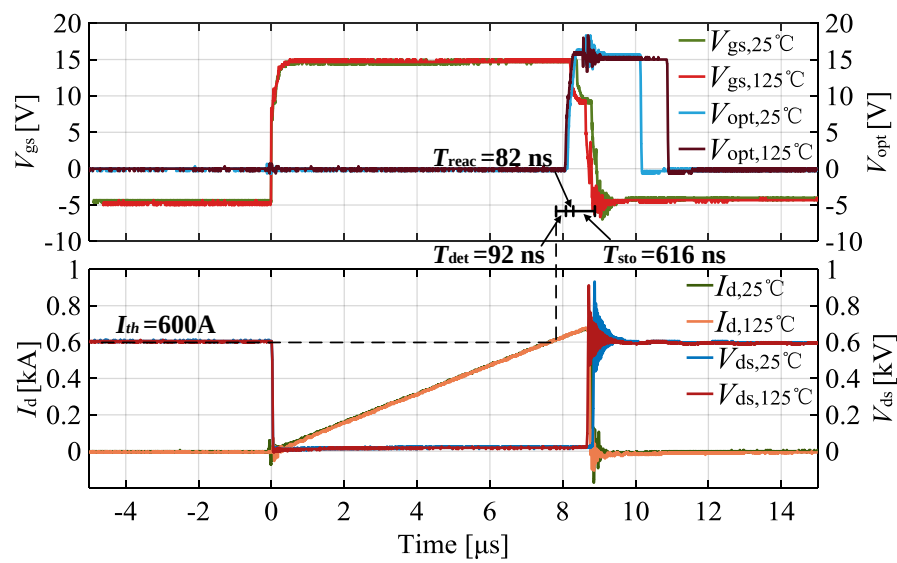


图 3-19 600V 下管过流实验波形

根据上述实验结果和文献[24]，我们比较了退饱和技术、集成罗氏线圈技术和 TMR 技术，结果如下图所示。

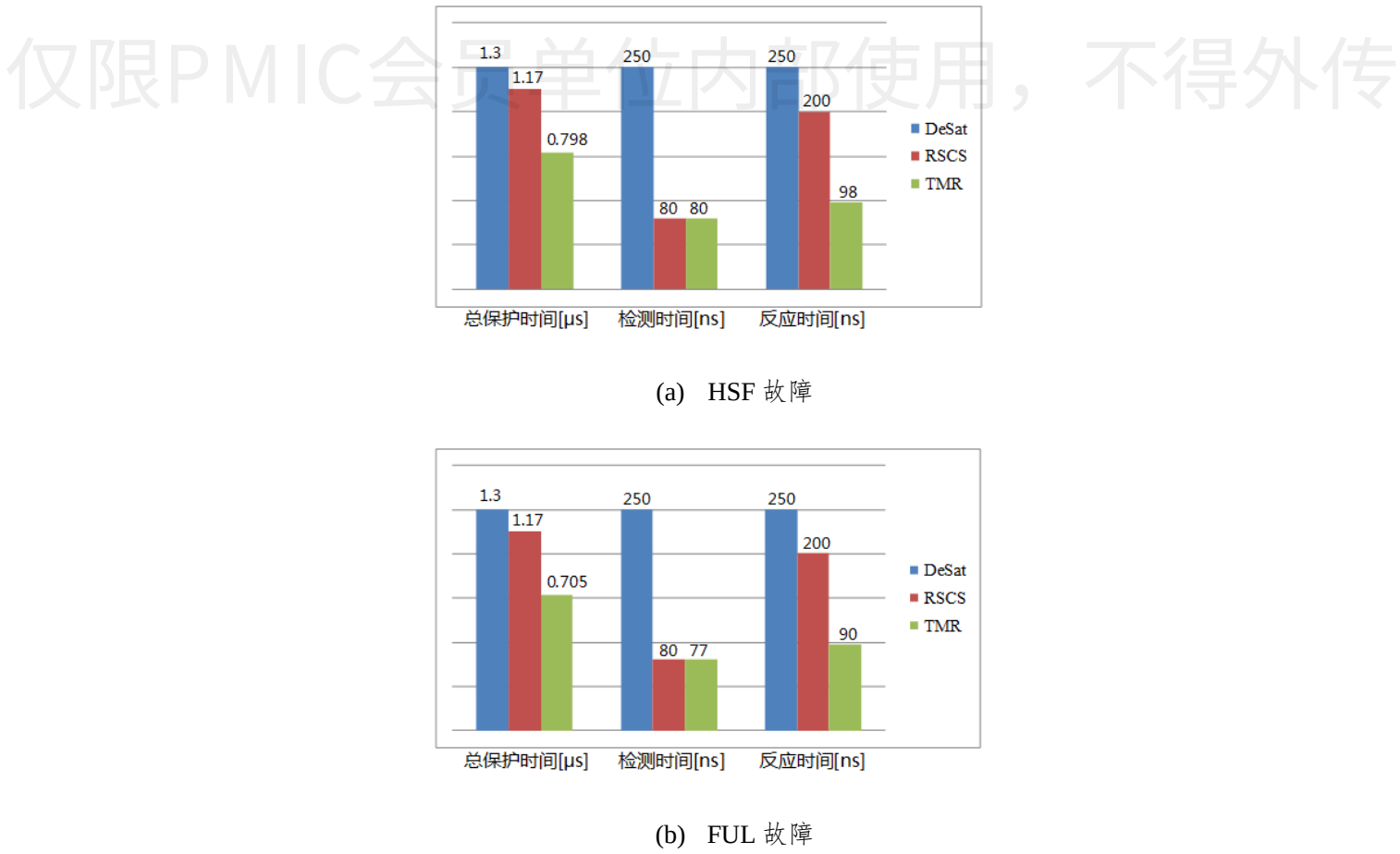


图 3-20 25℃下 Cree 模块三种故障保护技术 HSF 和 FUL 故障保护的对比

从图 3-20 中可以看到，相比于退饱和技术和集成罗氏线圈技术，TMR 技术具有最短的检测时间、反应时间和总保护时间，这对于 SiC MOSFET 模块的短路及过流保护有重要意义。更详细的比较数据如表 3-1 所示。

表 3-1 25℃下 Cree 模块三种故障保护技术 HSF、FUL 和过流保护的对比 A-总短路时间、B-短路检测时间、C-短路反应时间、D-短路阶段耗散能量、E-短路峰值电流、F-关断电压过冲

		A[μ s]	B[ns]	C[ns]	D[J]	E[kA]	F[V]
HSF	DeSat	1.3	250	250	1.45	4.6	600
	RSCS	1.17	80	200	0.87	4.5	350
	TMR	0.798	80	98	1	5.7	332
FUL	DeSat	1.3	250	250	1.7	5	600
	RSCS	1.17	80	200	0.9	4.6	200
	TMR	0.705	77	90	0.93	5.9	359
过流	DeSat	5.31	4000	250	0.7	0.94	200
	RSCS	1.31	50	200	0.18	0.68	200
	TMR 上管	0.906	90	58	0.07	0.733	223
	TMR 下管	0.79	92	82	0.07	0.733	336

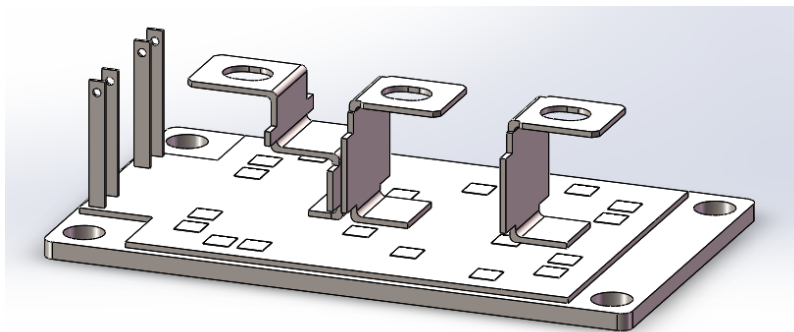
从表 3-1 中可以看到，三者中退饱和技术在总短路时间、短路检测时间、短路反应时间、短路阶段耗散能量、短路峰值电流和关断电压过冲六个比较维度都不具有优势，且在 25℃时检测延时非常大，如果条件更恶劣的话很容易发生热失效或雪崩击穿。TMR 技术与集成罗氏线圈技术相比，具有更短的总短路时间、短路检测时间和短路反应时间，然而短路阶段耗散能量、短路峰值电流和关断电压过冲大于集成罗氏线圈技术，主要原因在于两个实验使用的功率模块有所不同，我们使用的是 WAB300M12BM3，发生 FUL 故障后电流上升速度约为 30A/ns，而集成罗氏线圈技术和退饱和技术基于模块 CAS300M12BM2，发生 FUL 故障后电流上升速度仅为 11A/ns，远小于前者，因而这个数据不具有可比性。

3.5 Semikron 模块的实验结果

为了进一步验证 TMR 技术在其他 SiC MOSFET 模块中的普适性，我们对 Semikron 公司的 SKM350MB120SCH17 模块进行测试。图 3-21 显示了该模块的外部示意图和去壳后的内部结构示意图。



(a) 模块外部示意图



(b) 去壳后的模块内部结构示意图

图 3-21 Semikron 模块外部和内部结构示意图

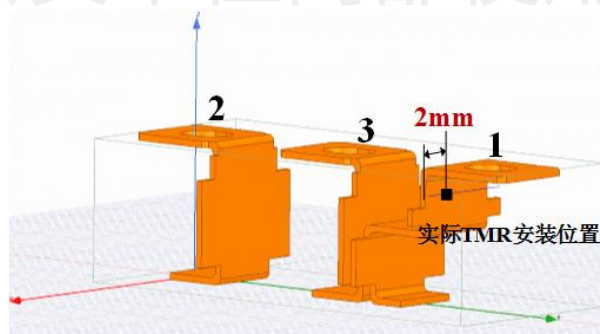
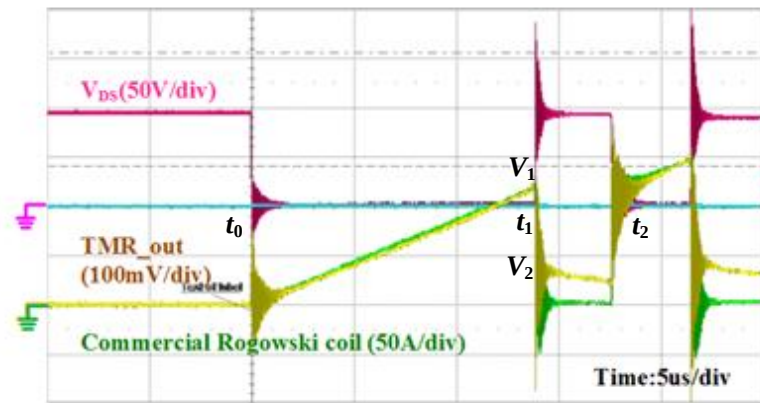
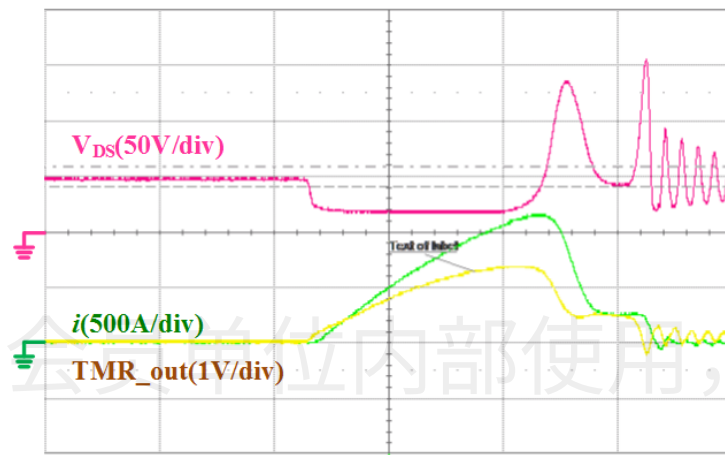


图 3-22 TMR 传感器的初始安装位置

当 TMR 传感器被安装于如图 3-22 所示的位置（端子 1 外侧区域）时，测得双脉冲实验波形和短路故障实验波形如图 3-23 所示。当正常工作时，TMR 传感器的增益为 2mV/A ，而当短路故障发生时，TMR 传感器的增益降低为正常工作时的约 $2/3$ ，由前面的分析可知，TMR 传感器的增益越小，则到达电流阈值的时间越长，会造成额外的延时。



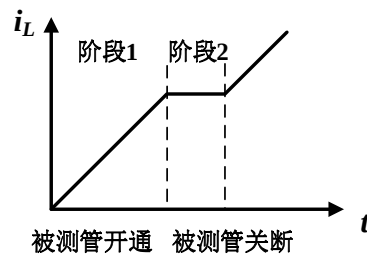
(a) 双脉冲实验波形



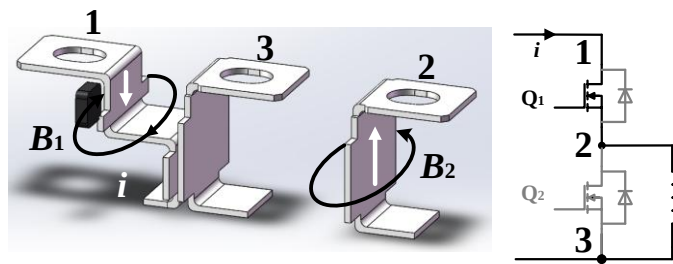
(b) 短路故障实验波形

图 3-23 Semikron 模块罗氏线圈测得电流与 TMR 传感器输出波形

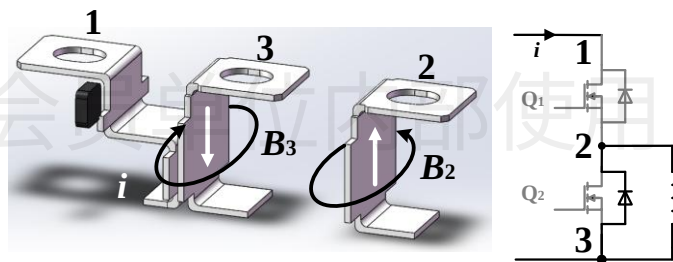
从双脉冲测试的各阶段磁场分布图 3-24 可知，在阶段 1，上管导通，TMR 传感器检测到的磁感应强度为 B_1-B_2 ；在阶段 2，下管二极管导通，TMR 传感器检测到的磁感应强度为 B_3-B_2 。由于端子 2 离 TMR 传感器的安装位置距离较远，因而端子 2 对 TMR 传感器的检测影响很小。在阶段 1 和阶段 2，TMR 传感器检测到的磁场方向一致， V_1 和 V_2 都为正电压，但由于端子 3 距离 TMR 传感器比端子 1 更远，所以阶段 1 TMR 传感器检测的磁场比阶段 2 更大，即 $V_1 > V_2$ 。从罗氏线圈测得电流和 TMR 传感器输出的波形可以看出，短路故障发生时 TMR 的增益约为正常时的 $2/3$ ，说明 $B_1-B_3 = 2/3(B_1-B_2)$ ，忽略 B_2 可以得到 $B_3 \approx B_1/3$ ，从而 $B_3-B_2 \approx (B_1-B_2)/3$ ，即 TMR 传感器的输出 $V_2 \approx V_1/3$ ，这从图 3-23(a) 的双脉冲测试波形中也可以得到验证。



(a) 双脉冲测试阶段



(b) 阶段 1 磁场分布（上管导通）



(c) 阶段 2 磁场分布（下管二极管导通）

图 3-24 Semikron 模块双脉冲测试各阶段磁场分布

与 Cree 模块的分析方法类似，发生短路故障时，Semikron 半桥模块上、下管直通，如图 3-25 所示，在端子 1 和端子 3 的中间区域，短路时端子 1 和端子 3 产生的磁场相互叠加，能实现短路电流的预测；而在端子 1 或端子 3 的外侧区域，上、下管直通时端子 1 和端子 3 产生的磁场方向相反，在端子 1 外侧，端子 3 产生的磁场对端子产生的磁场起削弱作用，短路时的磁感应强度小于正常工作时的磁感应强度，TMR 传感器的增益降低。

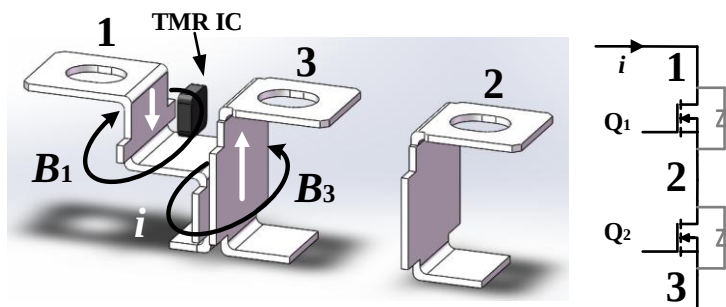


图 3-25 Semikron 模块短路时磁场分布

最终我们将 TMR 传感器安装在端子和端子 3 中间的某一位置,具体位置大致如图 3-25 所示。在发生 HSF 故障、FUL 故障时, 能实现短路时磁场的自动倍增, 短路电流提前预测, 且仅用一个 TMR 传感器就能实现上、下管的短路及过流保护。

当温度为 25℃, 母线电压为 600V, 故障电流阈值为 600A 时的 HSF 故障与 FUL 的波形分别如图 3-26 和图 3-27 所示。将最终的实验结果同样与退饱和技术、集成罗氏线圈技术和 TMR 技术, 结果如图 3-28 所示。

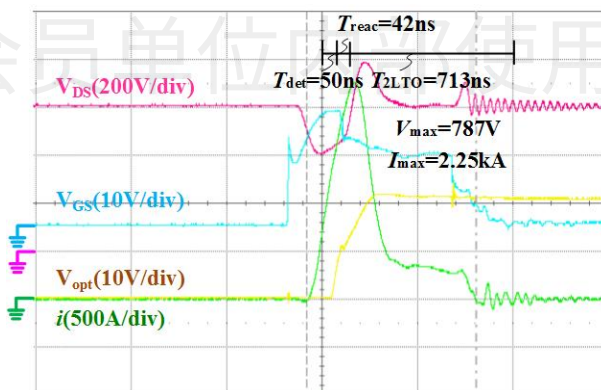


图 3-26 Semikron 模块 600V HSF 实验波形

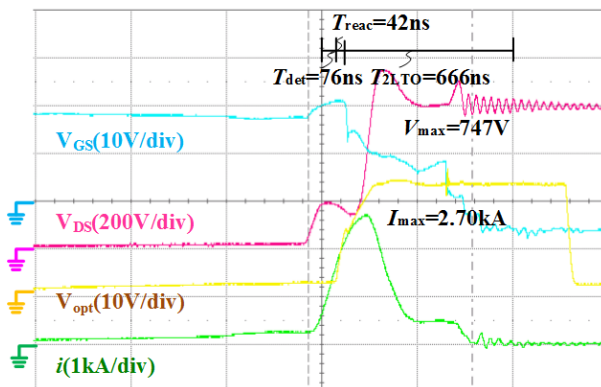
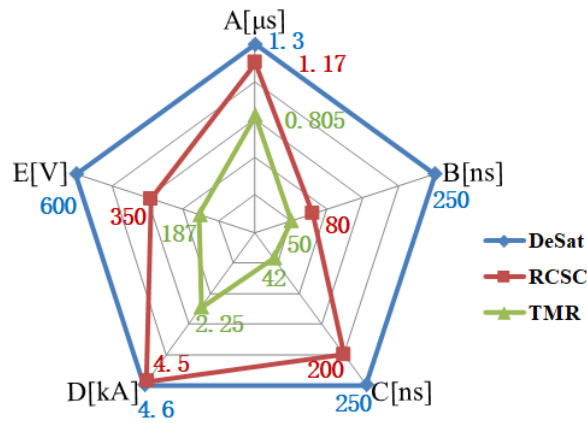
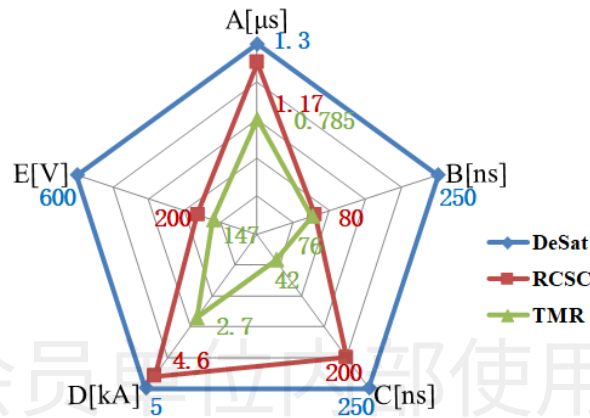


图 3-27 Semikron 模块 600V FUL 实验波形



(a) HSF 故障



(b) FUL 故障

图 3-28 25℃下 Semikron 模块三种故障保护技术 HSF 和 FUL 故障保护的对比 A-总短路时间、B-短路检测时间、C-短路反应时间、D-短路峰值电流、E-关断电压过冲

从图 3-28 中可以看到，针对 Semikron 模块，TMR 技术与退饱和技术、集成罗氏线圈技术相比，具有更短的总短路时间、短路检测时间和短路反应时间，且短路峰值电流和关断电压过冲也更小。Semikron 公司的 SKM350MB120SCH17 模块在发生 FUL 故障时的短路电流上升速度如图 3-27 所示，约为 20A/ns，而 CPES 的 CAS300M12BM2 模块，发生 FUL 故障后电流上升速度为 11A/ns，在短路电流上升速度更快的情况下，应用 TMR 技术的短路电流峰值仅为集成罗氏线圈技术的一半不到，这足以展示出 TMR 技术的优势。

3.6 本章小结

本章将 TMR 传感器集成到 SiC MOSFET 模块内部，通过对磁场的分析和有限元仿真找到 TMR 传感器的最佳安装位置。当发生短路故障时，TMR 传感器的增益会自动倍增，进而能提前判断短路故障，即在实际短路电流达到阈值之前检测到故障。此外，只需

要 1 个 TMR 传感器即可检测半桥模块上、下功率器件的短路和过流故障。实验结果表明，当温度为 25℃，母线电压为 600V，设置故障阈值为 600A，发生 HSF 故障时，对于 Cree 公司的 1200V/300A 的 SiC MOSFET 模块 WAB300M12BM3，TMR 技术的检测时间为 80ns，反应时间为 98ns，总保护时间为 798ns；对于 Semikron 公司的 SiC MOSFET 模块 SKM350MB120SCH17，TMR 技术的检测时间为 50ns，反应时间为 42ns，总保护时间为 805ns。当温度为 25℃，母线电压为 600V，设置故障阈值为 600A，发生 FUL 故障时，对于 Cree 公司的 1200V/300A 的 SiC MOSFET 模块 WAB300M12BM3，TMR 技术的检测时间为 77ns，反应时间为 90ns，总保护时间为 705ns；对于 Semikron 公司的 SiC MOSFET 模块 SKM350MB120SCH17，TMR 技术的检测时间为 76ns，反应时间为 42ns，总保护时间为 785ns。

仅限PMIC会员单位内部使用，不得外传

第4章 总结与展望

4.1 工作总结

随着碳化硅器件成本的降低和技术的提升，SiC MOSFET 将成为新一代主流功率器件，在大功率变换器中得到广泛应用。由于 SiC MOSFET 的短路电流上升速度快、峰值大，短路承受时间远低于 Si IGBT，且过流时门极容易老化，SiC MOSFET 要求更为快速可靠的短路及过流保护。针对 SiC MOSFET 的短路及过流故障保护，本文主要做了以下工作。

1. 介绍了短路测试的电路，分析 SiC MOSFET 在故障关断时可能的失效原因，给出了解决方案。首先通过仿真和实验提出对回路寄生电感进行优化的设计方法；给出两电平软关断电路的设计方法，通过一系列逻辑电路实现关断时 di/dt 的减小，对中间电平和维持时间的设置给出理论分析和实验结果。
2. 将单芯片 TMR 传感器集成到 SiC MOSFET 模块内部，通过磁场分析和有限元仿真找到 TMR 传感器的最佳安装位置，巧妙地应用 TMR 传感器的电流检测原理，使得短路时 TMR 传感器的增益倍增，从而实现短路电流的预测，同时仅用一个 TMR 传感器可以实现半桥模块上、下管的短路和过流故障检测，减小了安装的难度。搭建实验样机验证了提出方法的有效性，当 TMR 传感器安装在最佳位置时，短路电流达到电流阈值一半左右时就检测到故障，且半桥模块上、下管的短路及过流故障都能有效保护。当温度为 25℃，母线电压为 600V，设置故障阈值为 600A，发生 HSF 故障时，对于 Cree 公司的 1200V/300A 的 SiC MOSFET 模块 WAB300M12BM3，TMR 技术的检测时间为 80ns，反应时间为 98ns，总保护时间为 798ns；对于 Semikron 公司的 SiC MOSFET 模块 SKM350MB120SCH17，TMR 技术的检测时间为 50ns，反应时间为 42ns，总保护时间为 805ns，相比于退饱和技术与集成罗氏线圈技术具有明显优势。

4.2 后期展望

本文主要提出了主要基于单芯片 TMR 传感器的 SiC MOSFET 模块的短路及过流检测保护方案，未来还可从以下几个方面开展研究工作：

1. 单芯片 TMR 传感器的带宽高、精度好、体积小，然而与差分 TMR 传感器或环形 TMR 传感器相比，更容易受到外来磁场的干扰，后续可以增加对 TMR 传感器干扰磁场抑制方面的研究。
2. 本文仅对典型的 62mm 半桥模块进行研究，对于其他结构的 SiC MOSFET 模块，如 HybridPACK 功率模块可以尝试进一步推广。
3. 从实验结果可以看出，单芯片 TMR 传感器的带宽高，检测速度较快，具备一定潜力来检测氮化镓器件的短路及过流故障，可以将其应用于氮化硅器件的保护。
4. 可以考虑将 TMR 技术应用到实际大功率电力电子场景中，如串联模块的保护。

仅限PMIC会员单位内部使用，不得外传

参考文献

- [1] van Wyk J D, Lee F C. On a future for power electronics[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2013, 1(2): 59-72.
- [2] She X, Huang A Q, Luc á Ó, et al. Review of silicon carbide power devices and their applications[J]. IEEE Transactions on Industrial Electronics, 2017, 64(10): 8193-8205.
- [3] 徐德鸿. 现代电力电子器件原理与应用技术. 机械工业出版社, 2008.
- [4] 盛况, 郭清, 张军明, 等. 碳化硅电力电子器件在电力系统的应用展望[J]. 中国电机工程学报, 2012, 32(30): 1-7.
- [5] Millan J, Godignon P, Perpiñà X, et al. A survey of wide bandgap power semiconductor devices[J]. IEEE transactions on Power Electronics, 2013, 29(5): 2155-2163.
- [6] Rohm, SiC 功率器件·模块 使用手册, [Online]. Available: http://rohmfs.rohm.com/cn/products/databook/applinote/discrete/sic/common/sic_appli-c.pdf
- [7] Björk F. A SiC MOSFET for Mainstream Adoption[J].
- [8] G2020 Series SiC 500–750 kVA, (2016). [Online]. Available: <http://www.toshiba.com/tic/power-electronics/uninterruptible-power-systems/g2020-series-sic-500-to-750-kva>
- [9] Todorovic M H, Carastro F, Schuetz T, et al. Sic mw pv inverter[C]//PCIM Europe 2016; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management. VDE, 2016: 1-8.
- [10] Products: Transportation Systems, (2016). [Online]. Available: <http://www.MitsubishiElectric.com/products/transportation/>
- [11] 孙佳慧. 1200V SiC MOSFET 与 Si IGBT 的短路可靠性对比和分析[D]. 浙江大学, 2017.
- [12] Wang Z, Shi X, Tolbert L M, et al. Temperature-dependent short-circuit capability of silicon carbide power MOSFETs[J]. IEEE Transactions on Power Electronics, 2015, 31(2): 1555-1566.
- [13] Sun J, Xu H, Wu X, et al. Short circuit capability and high temperature channel mobility of SiC MOSFETs[C]//2017 29th International Symposium on Power Semiconductor Devices and IC's (ISPSD). IEEE, 2017: 399-402.

- [14]Wang J L, Chen Y Q, Feng J T, et al. Trap analysis based on low-frequency noise for SiC power MOSFETs under repetitive short-circuit stress[J]. IEEE Journal of the Electron Devices Society, 2020, 8: 145-151.
- [15]王晶亮. 碳化硅功率 MOSFET 基于低频噪声的可靠性研究[D]. 华南理工大学, 2020.
- [16]Wang J, Shen Z, Burgos R, et al. Integrated switch current sensor for shortcircuit protection and current control of 1.7-kV SiC MOSFET modules[C]//2016 IEEE Energy Conversion Congress and Exposition (ECCE). IEEE, 2016: 1-7.
- [17]Instruments T. Understanding the short circuit protection for silicon carbide MOSFETs[J]. TI TechNotes, 2019.
- [18]Yano S, Nakamatsu Y, Horiguchi T, et al. Development and Verification of Protection Circuit for Hard Switching Fault of SiC MOSFET by Using Gate-Source Voltage and Gate Charge[C]//2019 IEEE Energy Conversion Congress and Exposition (ECCE). IEEE, 2019: 6661-6665.
- [19]Barazi Y, Boige F, Rouger N, et al. 'ig, vgs' Monitoring for Fast and Robust SiC MOSFET Short-Circuit Protection with High integration Capability[C]//2020 22nd European Conference on Power Electronics and Applications (EPE'20 ECCE Europe). IEEE, 2020: P. 1-P. 10.
- [20]Hofstetter P, Bakran M M. The two-dimensional short-circuit detection protection for SiC MOSFETs in urban rail transit application[J]. IEEE Transactions on Power Electronics, 2019, 35(6): 5692-5701.
- [21]Laumen M, Lüdecke C, De Doncker R W. Ultra-Fast Short-Circuit Detection for SiC-MOSFETs Using DC-Link Voltage Monitoring[C]//2020 IEEE 11th International Symposium on Power Electronics for Distributed Generation Systems (PEDG). IEEE, 547-553.
- [22]Xu Y, Hao Y, Li W, et al. A Novel Short-Circuit Protect Method for SiC MOSFET Module Based on Simplified Rogowski Coil Current Sensor[C]//2019 4th IEEE Workshop on the Electronic Grid (eGRID). IEEE, 2019: 1-8.
- [23]Yoon H, Cho Y. Application of the Rogowski coil current sensor for overcurrent detection and blocking in power conversion systems[C]//2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019-ECCE Asia). IEEE, 2019: 1-7.

- [24] Mocevic S, Wang J, Burgos R, et al. Comparison and discussion on shortcircuit protections for silicon-carbide mosfet modules: Desaturation versus rogowski switch-current sensor[J]. IEEE Transactions on Industry Applications, 2020, 56(3): 2880-2893.
- [25] Ziegler S, Woodward R C, Iu H H C, et al. Current sensing techniques: A review[J]. IEEE Sensors Journal, 2009, 9(4): 354-376.
- [26] Fullerton E E, Childress J R. Spintronics, magnetoresistive heads, and the emergence of the digital world[J]. Proceedings of the IEEE, 2016, 104(10): 1787-1795.
- [27] 吕华, 刘明峰, 曹江伟, 等. 隧道磁电阻 (TMR) 磁传感器的特性与应用[J]. 磁性材料及器件, 2012, 43(3): 1.
- [28] TDK tech notes "TMR Sensors", Internet: https://product.tdk.com/info/en/products/sensor/angle/tmr_angle/technote/tpo/index.html
- [29] 韩秀峰, 刘厚方, 张佳, 等. 新型磁性隧道结材料及其隧穿磁电阻效应[J]. 中国材料进展, 2013, 32(6): 339-353.
- [30] 李彦波, 魏福林, 杨正. 磁性隧道结的隧穿磁电阻效应及其研究进展[J]. 物理, 2009, 38(06): 420-426.
- [31] Miao W, Lam K H, Pong P W T. Online monitoring of aluminum electrolytic capacitors in photovoltaic systems by magnetoresistive sensors[J]. IEEE Sensors Journal, 2019, 20(2): 767-777.
- [32] Liu X, Miao W, Xu Q, et al. Inter-turn short-circuit fault detection approach for permanent magnet synchronous machines through stray magnetic field sensing[J]. IEEE Sensors Journal, 2019, 19(18): 7884-7895.
- [33] П. Л. Калантаров and Л. А. Цейтлин, "Inductance calculation manual," Beijing: China Machine Industry Press, 1992.
- [34] Shao S, Yu N, Xu X, et al. Tunnel Magnetoresistance-Based Short-Circuit and Over-Current Protection for IGBT Module[J]. IEEE Transactions on Power Electronics, 2020, 35(10): 10930-10944.
- [35] Chokhawala R S, Catt J, Kiraly L. A discussion on IGBT short-circuit behavior and fault protection schemes[J]. IEEE transactions on industry applications, 1995, 31(2): 256-263.

攻读硕士学位期间所发表的论文与专利

1. **Feng Y**, Shao S, Du J, et al. Short-Circuit and Over-Current Fault Detection for SiC MOSFET Modules Based on Tunnel Magnetoresistance With Predictive Capabilities[J]. IEEE Transactions on Power Electronics, 2021, 37(4): 3719-3723.
2. 浙江大学杭州国际科创中心. 一种短路和过流保护装置和方法:CN202111008042.6[P].

仅限PMIC会员单位内部使用，不得外传

致谢

研究生生涯匆匆而过，在这两年半的短暂时光里，我受到的帮助不计其数。

首先感谢我的导师邵帅老师，谢谢您在实验、论文、展示中的耐心指导，您认真严谨的工作态度值得我终身学习。当我感到迷茫，缺乏科研热情时，您伏案工作的形象让我重新找回动力，振作起来。感谢张军明教授，您平易近人、学识渊博，为我们提供了优秀的科研环境。感谢吴新科教授，您严谨务实、精益求精，您的指导令人受益匪浅。感谢周大姐，您认真负责，对我们关怀备至，为我们提供了坚实的后勤保障。衷心祝愿邵老师、张老师、吴老师和周大姐身体健康，万事如意。

感谢实验室的张桢、林绿漪、王楠、虞乃鹏、崔文韬、李雨岑、朱翔文、叶蔚文、张博诚、王泽峰、杨得秋、高枝、朱世隆、张建佳、杨秋哲等师兄师姐们，何杨、林伟聪、李欣宜、王勋、马睿等同窗们，杜佳坤、汪欣、王金帅、陈毅飞、张飞力、吴桐、施逸能、陈张昊、袁钰淼等师弟师妹们，感谢你们在我科研道路上的指导与陪伴，祝愿你们前程似锦。

感谢我的家人，一直默默地支持并陪伴着我，无限感激无以言表，在此谨向所有关心照顾我的良师益友和亲人们致以最诚挚的谢意！

冯雨心

2022 年 1 月于玉泉