

分类号: TM46

单位代码: 10335

密 级: _____

学 号: 21910026

浙江大学

硕士学位论文



中文论文题目: 用于 5G 功放电源的飞跨电容三电平
Buck-Boost 电路研究

英文论文题目: **Research on Three-Level Flying Capacitor**
Buck-Boost for 5G Power Amplifier

申请人姓名: 李力超

指导教师: 吴新科

合作教师: _____

专业名称: 电气工程

研究方向: 电力电子与电力传动

所在学院: 电气工程学院

论文提交日期 2022.6.27

用于 5G 功放电源的飞跨电容
三电平 Buck-Boost 电路研究



论文作者签名: 李力强

指导教师签名: 吴东科

论文评阅人 1: 隐名评阅

评阅人 2: 隐名评阅

评阅人 3: 隐名评阅

评阅人 4: _____

评阅人 5: _____

答辩委员会主席: 谢小高

委员 1: 张军明

委员 2: 陈国柱

委员 3: 王正仕

委员 4: 郭塘塘

委员 5: _____

答辩日期: 2022 年 6 月 6 日

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：李力超 签字日期：2022 年 6 月 6 日

学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

(保密的学位论文在解密后适用本授权书)

学位论文作者签名：李力超

导师签名：刘科

签字日期：2022 年 6 月 6 日

签字日期：2022 年 6 月 9 日

致谢

时光荏苒，步入浙大的校园已是两年有余。在本科毕业后，我十分有幸能够进入博蓝实验室度过我的研究生生涯。在实验室两年多的时光里，在老师和师兄们优良的学习氛围熏陶下，我收获了不少。吴老师的谆谆教导让我明白了思考问题时逻辑的重要性，分清主次，究其根因，感谢吴老师这些年来的悉心指导和热切关怀，也祝课题组越来越好，勇创新的高峰。

本论文是在吴新科教授的指导下完成的。硕士生涯期间，吴老师给予了我参加高校电力电子应用设计大赛的机会，让我积极实践，使我对电力电子这个领域有了最基本的认知。同时，电源管理创新联盟的成立也让我有了更多与企业、公司的工程师们交流和学习的机会，让我深刻体会到科研工作与产品研发之间的联系和区别。

感谢周莉英老师平日里的照顾和关心，正是因为有您，我们才能专心科研，没有后顾之忧。在此祝周大姐万事如意，阖家幸福。也感谢韩玲淇、张兰女士对实验室以及联盟的辛苦付出。

杨金旭师兄、张思亮师兄、秦伟师兄在我实验调试中给予了耐心的帮助和指导，并且无私分享宝贵的科研经验。感谢董泽政、刘天骥、施鸿波、周宗杰、李光灿、吴嘉文、韩阅、齐雨、陈子健、范高、孙家红等师兄师姐对我的帮助和指导，祝各位鹏程万里，事业有成。

感谢田霖、Faheem、赵问鼎、赵韞玉、陈征、黄天林、杜佳坤、马京京、李京津、黄新隆、徐宇豪、刘亚南、吕润泽、谢宗伦、朱时雨、张佳一、吴雁飞的帮助和支持，祝各位科研顺利，学业有成！

感谢父母对我的培养和支持，祝父母身体健康，心想事成。

感谢芮慧华在生活上给予的鼓励和支持。

李力超

2022年5月于浙大科创中心

摘要

近年来,随着 5G 技术的蓬勃发展,人们对于高速数据通讯的需求日益增长,但受限于 5G 基站能耗的剧增且扩展空间的受限,导致市场对 5G 功放电源的效率和功率密度要求也越来越高。传统 5G 功放电源一般采用隔离式全桥拓扑,其变压器尺寸大且会产生额外损耗,难以进一步提升效率和功率密度。因此,本文根据 5G 功放电源的高效、高功率密度需求展开了以下研究:

首先,对现有工业界的功放电源模块进行了调研,对比分析了隔离型全桥拓扑、传统非隔离拓扑以及飞跨电容三电平非隔离拓扑的优缺点。由于多电平技术可以减小电感伏秒,大幅减小电感体积,且能采用耐压更低,性能更好的开关管,使进一步提升效率和功率密度成为可能,因此本文选择了飞跨电容三电平 Buck-Boost 作为研究对象。

其次,为实现高效、高功率密度,针对两相交错并联飞跨电容三电平电路给出了开关管的选型方法以及电感、电容等器件参数的设计方法,选择了体积小、延时低的隧道磁阻电流检测方案。建立了飞跨电容三电平拓扑的开环小信号模型,对比分析了电压模式控制与平均电流模式控制的闭环小信号模型。提出了输出电压调压的动态多阶段控制方法,实现了输出电压的快速调压。并在不同载波调制方式下进行了飞跨电容电压补偿效果的对比,选定了适合本方案的载波调制方式。

最后,研制了一台额定功率为 1kW,峰值效率为 97.5%,功率密度达 510W/in³ 的两相交错飞跨电容三电平 Buck-Boost 样机,验证了设计方法的正确性,达到了高效、高功率密度的预期目标。

关键词: 功放电源, 三电平 Buck-Boost, 交错并联, 隧道磁阻, 平均电流模式

Abstract

In recent years, with the booming development of 5G technology, people's demand for high-speed data communication is increasing day by day. However, due to the dramatic increase in energy consumption and limited expansion space of 5G base station, the higher efficiency and higher power density of 5G power amplifier(PA) power supply are increasingly demanded in the market. The traditional 5G PA power supply generally adopts full bridge isolation topology. Its transformer size is large and will cause additional loss, which makes it difficult to further improve efficiency and power density. Therefore, the following studies are carried out according to the high efficiency and high power density requirements of 5G PA power supply.

Firstly, the power supply modules in the existing industry are investigated, and the advantages and disadvantages of isolation topology, traditional non-isolation topology and Three-Level non-isolation topology with flying capacitor are compared and analyzed. Because multi-level technology can reduce volt-seconds of inductor, greatly reduce the volume of inductor, and use MOSFETs with lower breakdown voltage and better performance, it is possible to further improve efficiency and power density. Therefore, this paper chooses Three-Level Buck-Boost as the research object.

Secondly, in order to achieve high efficiency and power density, the selection method of switch and the design of inductor, capacitor and other device parameters are given for the two-phase interleaving flying capacitor Three-Level circuit, and the Tunnel Magneto Resistance(TMR) current detection scheme with small volume and low delay time is selected. The open-loop small signal model of Three-Level topology is established. The closed-loop small signal models of voltage mode control and average current mode control are compared and analyzed. The dynamic multi-stage control method of output voltage regulation is proposed, and the fast voltage regulation is realized. The effect of flying capacitor voltage compensation is compared under different carrier modulation modes, and the carrier modulation scheme suitable for this scheme is selected.

Finally, a 1 kW prototype of two-phase interleaving Three-Level Buck-Boost with

97.5% peak efficiency and 510W/in³ power density is developed, which verifies the reliability of the design method and achieves the expected target of high efficiency and high power density.

Key words: PA power supply, Three Level Buck-Boost, Interleaving, TMR, Average Current Mode

插图清单

图 1-1	典型通信基站单站功耗	1
图 1-2	-48V 直流供电架构	2
图 1-3	高压直流供电架构	2
图 1-4	AAU 硬件架构	3
图 1-5	功放电源模块的技术发展趋势	3
图 1-6	隔离式全桥拓扑	4
图 1-7	两电平 Buck-Boost 与三电平 Buck-Boost 拓扑	5
图 1-8	电感电流纹波标么值与占空比关系	6
图 2-1	飞跨电容三电平 Buck-Boost 拓扑	8
图 2-2	电路主要波形图及各模态等效电路 ($0 < D < 0.5$)	9
图 2-3	电路主要波形图及各模态等效电路 ($0.5 \leq D < 1$)	11
图 2-4	交错并联飞跨电容三电平 Buck-Boost	12
图 2-5	滤波电容开关周期内单次充放电电荷量	12
图 2-6	200kHz 下不同 $R_{ds(on)}$ 的开关管损耗分布	13
图 2-7	不同 $R_{ds(on)}$ 的开关管在各个开关频率下损耗分布	14
图 2-8	不同输入输出电压下的最小电感量取值	15
图 2-9	不同输入输出电压下的最小输入电容量取值	16
图 2-10	不同输入输出电压下的最小输出电容量取值	17
图 2-11	不同输入输出电压下的最小飞跨电容量取值	18
图 2-12	不同输入输出电压下的飞跨电容电流有效值分布	18
图 2-13	不同封装的等效 ESR 分布	19
图 3-1	飞跨电容三电平 Buck-Boost 电路	21
图 3-2	飞跨电容三电平 Buck-Boost 电路小信号等效模型	23
图 3-3	飞跨电容三电平 Buck-Boost 电路的电压模式控制	24
图 3-4	电压模式控制的小信号模型	24
图 3-5	电压环开环传递函数波特图	25
图 3-6	飞跨电容三电平 Buck-Boost 电路的平均电流模式控制	25
图 3-7	平均电流模式控制的小信号模型	26
图 3-8	满载时电流环开环传递函数波特图	26
图 3-9	空载时电流环开环传递函数波特图	27
图 3-10	电流环经 PI 补偿后的回路增益函数波特图	27
图 3-11	简化后的电压环小信号模型	28
图 3-12	满载时电压环不同工况下的开环传递函数波特图	28
图 3-13	空载时电压环不同工况下的开环传递函数波特图	28
图 3-14	电压环经 PI 补偿后的回路增益函数波特图	29
图 3-15	输出电压调压的实际波形和理想波形	30
图 3-16	输出电压调压的动态多阶段控制波形图	30
图 3-17	平均电流模式下的多阶段控制框图	31
图 3-18	补偿后的均压环回路增益函数波特图	33
图 3-19	锯齿波载波调制下的均压补偿波形	34
图 3-20	三角波载波调制下的均压补偿波形	35

图 3-21	输出电压向下调压波形	36
图 3-22	优化后的带均压控制的平均电流模式	36
图 3-23	交错并联飞跨电容三电平 Buck-Boost 的控制环路	37
图 3-24	交错并联飞跨电容三电平 Buck-Boost 数字控制框图	38
图 3-25	CPU 控制程序流程图	39
图 3-26	ADC 中断控制流程图	39
图 3-27	CLA 控制程序流程图	40
图 3-28	飞跨电容三电平 Buck-Boost 中 TMR 电流检测芯片位置图	42
图 3-29	采用 TMR 电流采样的原理图	42
图 3-30	差分电压采样原理图	43
图 3-31	飞跨电容三电平 Buck-Boost 的驱动方案	43
图 3-32	半桥驱动原理图	43
图 4-1	样机照片	45
图 4-2	输入 34V，输出 48V 时电路的稳态工作波形	46
图 4-3	输入 60V，输出 48V 时电路的稳态工作波形	46
图 4-4	空载工况下，输入 48V，输出 45V 调压时的暂态波形	47
图 4-5	输入 34V，输出 48V 稳态工作波形	47
图 4-6	输入 60V，输出 48V 稳态工作波形	48
图 4-7	输出电压调压暂态工作波形	48
图 4-8	效率曲线	49
图 4-9	峰值点损耗分析图 (@40%负载)	49

附表清单

表 1-1	两电平 Buck-Boost 与三电平 Buck-Boost 对比	5
表 3-1	不同电流采样方案的性能及参数对比	41
表 4-1	交错并联飞跨电容三电平 Buck-Boost 样机器件参数	45

目次

致谢.....	I
摘要.....	II
Abstract.....	III
插图清单.....	V
附表清单.....	VII
目次.....	VIII
1 绪论	1
1.1 论文研究背景.....	1
1.2 用于功放电源的 DC/DC 电路研究现状	4
1.3 本文主要研究内容.....	6
2 交错并联飞跨电容三电平 Buck-Boost 主电路的设计	8
2.1 飞跨电容三电平 Buck-Boost 的工作原理	8
2.1.1 $0 < D < 0.5$ 电路模态分析	8
2.1.2 $0.5 \leq D < 1$ 电路模态分析	10
2.1.3 交错并联技术.....	12
2.2 交错并联飞跨电容三电平 Buck-Boost 电路的元器件设计	13
2.2.1 开关管选型.....	13
2.2.2 功率电感参数设计.....	14
2.2.3 输入输出电容参数设计.....	16
2.2.4 飞跨电容参数设计.....	17
2.3 本章小结.....	19
3 飞跨电容三电平 Buck-Boost 电路的控制研究	20
3.1 飞跨电容三电平 Buck-Boost 电路的控制策略分析	20
3.1.1 飞跨电容三电平 Buck-Boost 小信号模型	20
3.1.2 电压模式控制.....	23
3.1.3 平均电流模式控制.....	25
3.1.4 动态多阶段控制.....	29
3.1.5 飞跨电容电压控制.....	31

3.2 平均电流模式中锯齿波载波与三角波载波均压控制分析.....	33
3.2.1 锯齿波载波均压控制分析.....	34
3.2.2 三角波载波均压控制分析.....	35
3.3 动态调压的均压策略优化.....	36
3.4 交错并联飞跨电容三电平 Buck-Boost 电路的控制电路设计	37
3.4.1 交错并联飞跨电容三电平 Buck-Boost 电路的控制策略	37
3.4.2 交错并联飞跨电容三电平 Buck-Boost 电路数字控制的实现 .	38
3.4.3 电流检测方案.....	41
3.4.4 输入输出电压及飞跨电容电压检测方案.....	43
3.4.5 驱动电路设计.....	43
3.5 本章小结.....	44
4 仿真及实验验证	45
4.1 仿真结果.....	45
4.2 实验波形.....	47
4.3 效率测试与损耗分析.....	48
4.4 本章小结.....	49
5 总结与展望	51
5.1 全文工作总结.....	51
5.2 研究工作展望.....	51
参考文献.....	53
攻读硕士学位期间取得的研究成果.....	56

1 绪论

1.1 论文研究背景

2015 年 9 月，住建部、工信部联合发文《关于加强城市通信基础设施规划的通知》要求加快构建“宽带、融合、安全、泛在”的下一代国家信息基础设施，统一规划、合理布局、远近结合、共建共享，统筹各类通信基础设施规划，推进通信基础设施建设和技术升级^[1]。2016 年 3 月，国家“十三五”规划纲要中明确提出加快构建高速、移动、安全、泛在的新一代信息基础设施，推进信息网络技术广泛运用，形成万物互联、人机交互、天地一体的网络空间^[2]。随着 5G 技术的蓬勃发展，网络将具有更高的速率、更高的带宽、更低的延时和更高的连接密度，但随之而来的是 5G 基站能耗的大幅增加，基站耗电量几乎为 4G 的 3 倍。据 2019 年华为公司发布的《5G 电源白皮书》^[3]显示，5G 时代，一个站点的多个频段将是典型的配置，超过 5 个波段的站点比例将从 2016 年的 3% 增加到 2023 年的 45%。因此，一个站点的最大功耗将高于 10kW，在一个站点有 10 个以上波段，功耗将超过 20kW。在多运营商共享的情况下，这一数字将增加一倍。

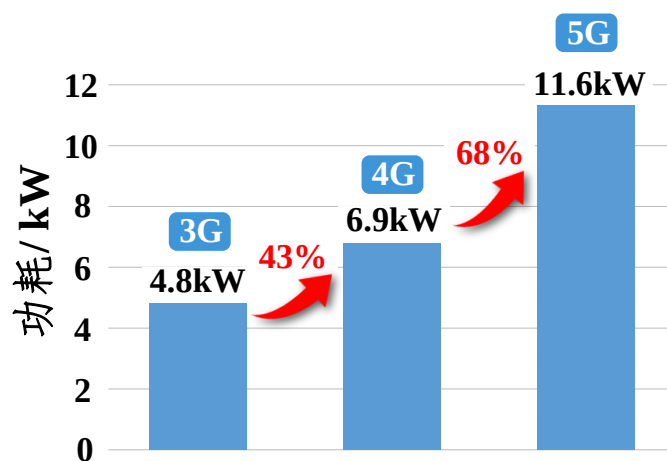


图 1-1 典型通信基站单站功耗

在建设绿色、高效 5G 基站的进程中，电力电子技术也将致力于提高 5G 基站供电部分的效率和功率密度。而提升 5G 基站供电效率必然要不断完善其供电系统架构，根据国际电信联盟（International Telecommunication Union, ITU）在《5G 网络的可持续供电解决方案》^[4]中所示，目前世界范围内 5G 基站机房的供

电架构大致分为两种：-48V 直流供电架构和高压直流供电架构。

A. -48V 直流供电架构

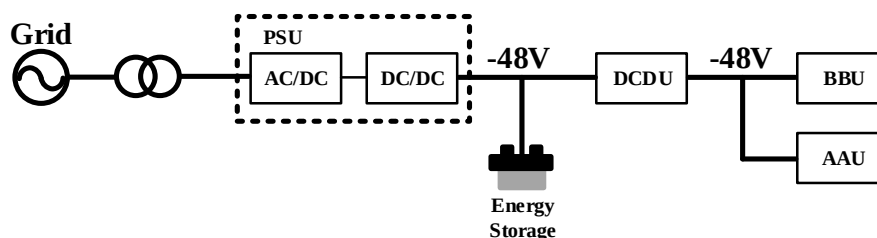


图 1-2 -48V 直流供电架构

典型的-48V 直流供电架构系统如图 1-2 所示。在-48V 直流供电架构中，首先网侧交流电经过变压器到达机柜后，由机柜上的 AC/DC 变换器和 DC/DC 变换器转换成-48V 的直流母线，储能装置（如蓄电池等）直接挂载在-48V 直流母线上。-48V 直流母线再经过直流配电单元（Direct Current Distribution Unit, DCDU）进行电能分配，给基带处理单元（Baseband Unit, BBU）和有源天线单元（Active Antenna Unit, AAU）供电。-48V 直流供电架构是低压分布式系统最好的选择，此外该架构在通信领域应用广泛，已有通用的国际标准和成熟的解决方案。

但随着近年来 5G 行业的迅速发展，不仅全球 5G 基站的数量在不断增多，而且由于处理的数据量大幅增加导致基站的耗电量剧增。-48V 低压直流母线架构由于输出电压等级低，功率增加就导致其输出电流大幅增加，在主电路以及线路传输等方面都会有更大的损耗。

B. 高压直流供电架构

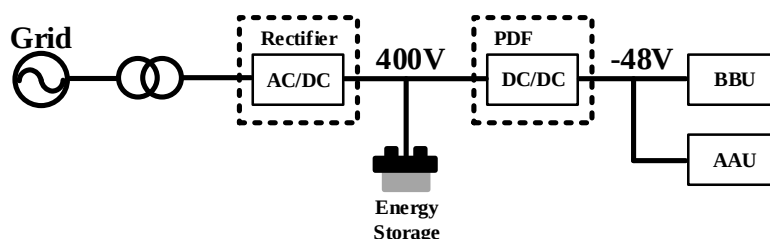


图 1-3 高压直流供电架构

如图 1-3 所示为高压直流供电架构系统。高压直流供电架构（High Voltage Direct Current, HVDC）以其高效、稳定等优势成为业界研究的热点。网侧的交流电经过整流后变为直流电，接入 400V 高压直流母线，挂载储能装置（如蓄电池等）后经过配电单元（Power Distribution Frame, PDF）后，将 400V 高压直流转

换为 48V 直流电，给基带处理单元和有源天线单元供电。高压直流供电系统由于是 400V 高压传输，其输出电流小，相比于-48V 直流供电架构而言，其传输损耗可以大幅减小。高压直流供电架构具有高可靠性、低成本、高效率、易安装操作等优势，也将成为未来 5G 基站电源发展的趋势之一。

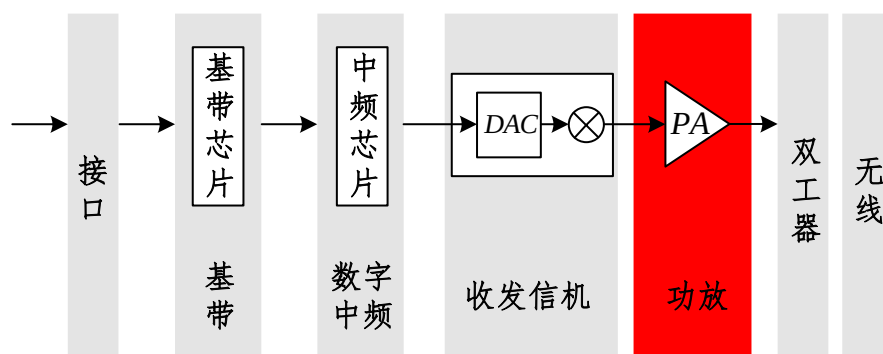


图 1-4 AAU 硬件架构

如图 1-4 所示为 AAU 的部分硬件架构^[5]，主要包括接口、基带、数字中频、收发信机、功率放大器等。其中的功率放大器（Power Amplifier, PA）为主要的耗能模块，5G 时代对于功放电源的高效、高功率密度需求也进一步提升。

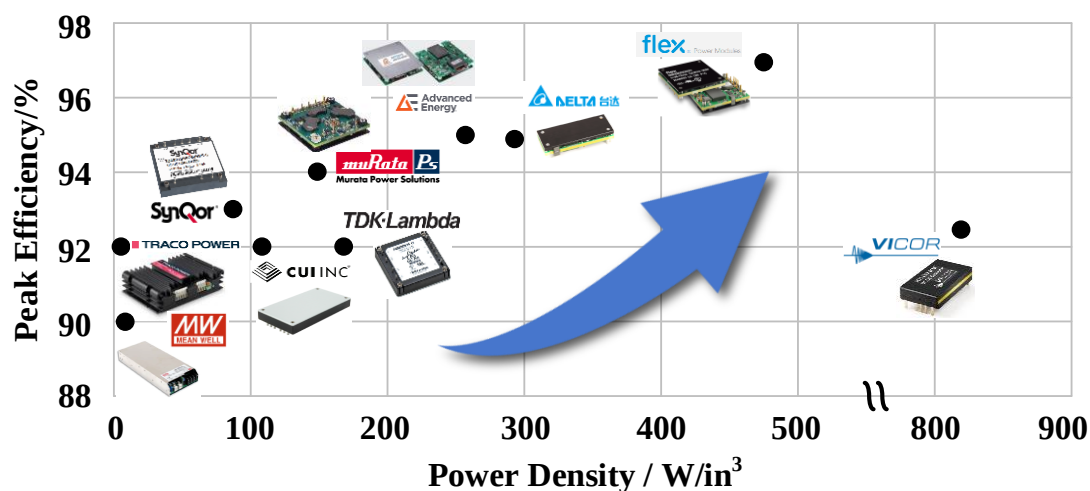


图 1-5 功放电源模块的技术发展趋势

5G 技术的迅速发展对基站的功率要求大幅提高，对 4G 基站的改造升级面临空间受限、热耗增加等挑战，且由于 5G 基站的小型化，站点数量大幅增加，故对 AAU 中的功放电源模块提出了更高的效率和功率密度要求。图 1-5 展示了工业界功放电源模块的效率和功率密度分布图^[6-15]，Flex 公司研制的电源模块效率高达 97.2%，功率密度为 475W/in³，而 Vicor 公司的最新产品在功率密度上有

新的突破, 可达 818W/in^3 , 效率为 92.5% 。可见, 紧凑且高效已成为了功放电源模块发展的主要趋势。

1.2 用于功放电源的 DC/DC 电路研究现状

在 5G 功放电源中, 传统方案常采用如图 1-6 所示的隔离式全桥拓扑, 其主开关管分为 S_1 与 S_4 、 S_2 与 S_3 两对, 每对开关管同时导通, 两对开关管交替导通, 其导通时间不超过半个开关周期, 以此来得到原边侧的高频交流方波, 再经过高频变压器至副边侧进行全桥整流得到直流方波, 最后再通过电感 L 与输出电容 C_o 滤波得到输出直流电压。

该拓扑中为了提高变压器绕组的利用率, 原副边均采用全桥结构, 使得开关管数量较多。并且, 全桥拓扑中由于整流桥输出的直流方波具有高频分量, 需要额外增加电感 L 将其滤除, 这也就导致了该拓扑中磁性元件体积和损耗占比都较大。

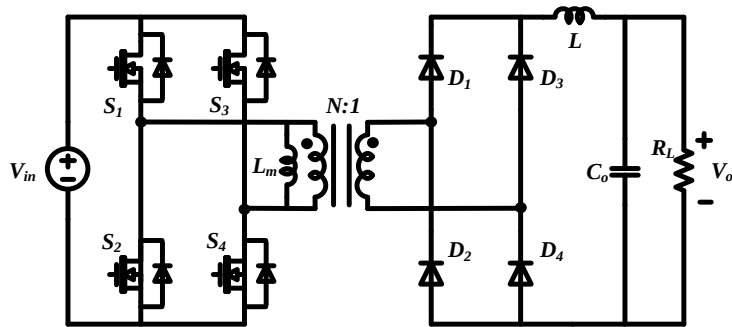
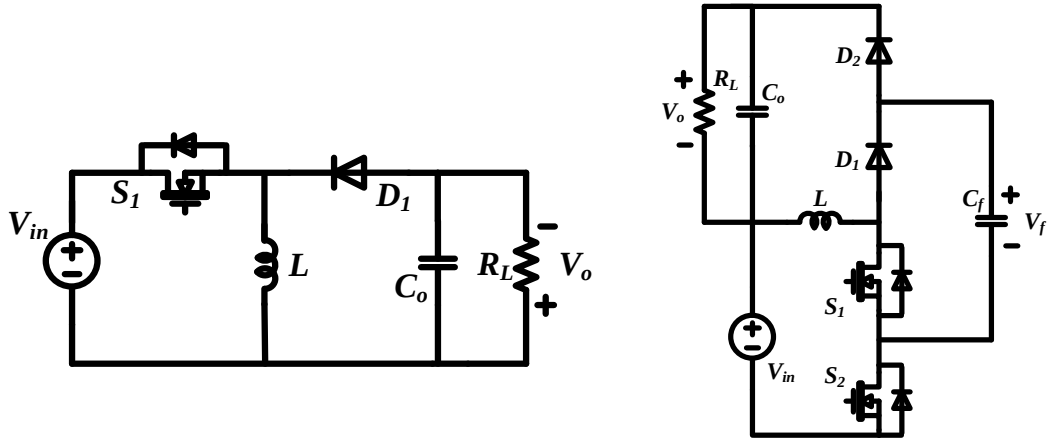


图 1-6 隔离式全桥拓扑

传统全桥隔离型的功放电源, 由于存在变压器, 其尺寸更大, 也造成了额外的导通损耗, 效率低, 严重影响效率和功率密度的提升。因此, 对于功率放大器的供电可以采用非隔离型拓扑。传统非隔离型方案常采用两电平 Buck-Boost 拓扑, 如图 1-7 (a) 所示, 实现负压输入到正压输出的转换, 消除了变压器, 可以进一步提高效率和功率密度。



(a) 两电平 Buck-Boost 拓扑

(b) 三电平 Buck-Boost 拓扑

图 1-7 两电平 Buck-Boost 与三电平 Buck-Boost 拓扑

但由于传统的两电平 Buck-Boost 拓扑中电感的伏秒大,输入/输出电流断续,导致电感峰值电流远大于输入/输出电流的平均值,输入/输出侧的滤波电容量很大,较大的电感、电容体积严重影响功率密度。且两电平 Buck-Boost 拓扑中开关管的电压应力是输入电压与输出电压之和,电压应力高。

表 1-1 两电平 Buck-Boost 与三电平 Buck-Boost 对比

物理量 拓扑类型	电压增益	开关管电压应力	电感电流纹波
两电平 Buck-Boost	$\frac{D}{1-D}$	$V_{in} + V_o$	$\frac{DV_{in}}{Lf_s}$
三电平 Buck-Boost	$\frac{D}{1-D}$	$\frac{V_{in} + V_o}{2}$	$\begin{cases} \frac{V_{in}(\frac{1}{2} - D)D}{(1-D)Lf_s} & 0 < D < 0.5 \\ \frac{V_{in}(D - \frac{1}{2})}{Lf_s} & 0.5 \leq D < 1 \end{cases}$

而三电平 Buck-Boost 拓扑,如图 1-7 (b) 所示,能够使开关管的电压应力降为输入电压与输出电压之和的一半,可以采用更低耐压的半导体器件。由于低压 MOSFET 具有更好的 NFoM (Modified Figure of Merit) 性能^[16],也为提高开关频率和提高效率提供了可能。表 1-1 为两电平 Buck-Boost 与三电平 Buck-Boost 拓扑从电压增益、开关管电压应力以及电感电流纹波三方面的对比总结。

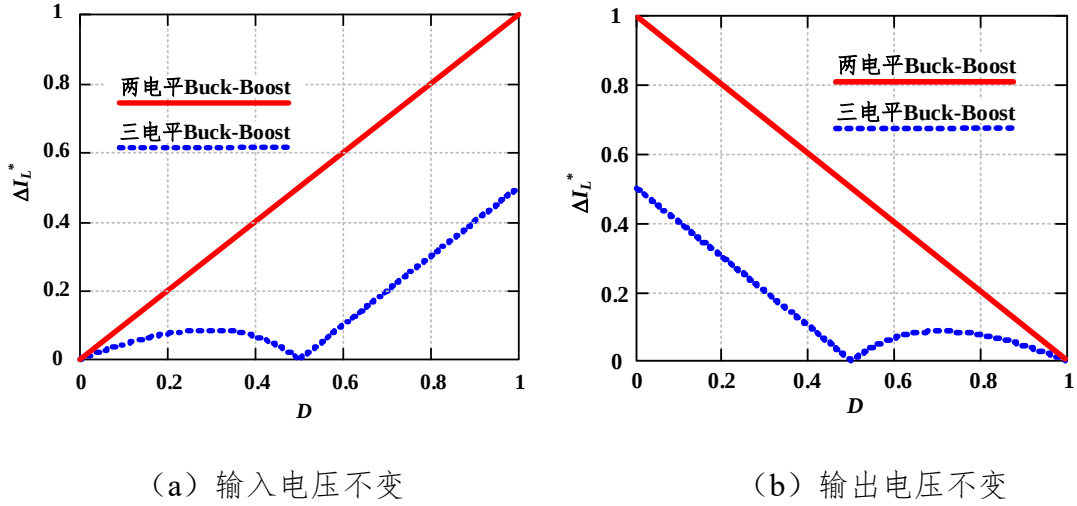


图 1-8 电感电流纹波标幺值与占空比关系

图 1-8 (a) 与图 1-8 (b) 分别为输入电压不变和输出电压不变时，且开关频率和电感量相同情况下，以电感电流最大脉动值为基准，所作出的两拓扑电感电流纹波标幺值与占空比的关系曲线。由图中对比表明，三电平 Buck-Boost 的电感电流纹波明显小于两电平 Buck-Boost。若使两拓扑的电感电流纹波相同，则三电平 Buck-Boost 电感量将小于两电平 Buck-Boost 电感量的一半，大大减小了电感体积，进而提升了功率密度。故从开关管性能和电感体积等方面综合考虑，非隔离型三电平拓扑更有利于实现高效率、高功率密度的目标。

1.3 本文主要研究内容

针对 5G 功率放大器电源中高效率、高功率密度的需求，本文选择交错并联飞跨电容三电平 Buck-Boost 作为研究对象。本文对交错并联三电平 Buck-Boost 主电路的参数设计及器件选型进行了总结，并着重分析了基于数字控制的三电平 Buck-Boost 的控制方案。最终搭建了高效率、高功率密度、高动态性能的交错并联飞跨电容三电平 Buck-Boost 样机，给出了电路稳态及暂态工作下的仿真及实验结果。

本文主要的工作内容如下：

第一章介绍了 5G 功放电源的发展趋势，调研并对比了工业界现有最新的电源产品，指出了其对高效率、高功率密度的发展需求。通过分析对比现有宽调压范围隔离型全桥拓扑和非隔离型的 DC/DC 拓扑方案的优缺点，明确了本文的研究

对象为飞跨电容三电平 Buck-Boost。

第二章分析了飞跨电容三电平 Buck-Boost 在不同占空比情况下的工作模式，总结了交错并联飞跨电容三电平 Buck-Boost 主电路中开关管的选型方法以及电感、电容等元器件的参数设计方法。

第三章首先对飞跨电容三电平 Buck-Boost 电路进行开环小信号建模，对比分析了三电平控制中电压模式和平均电流模式的闭环小信号模型。提出了输出电压调压的动态多阶段控制方法。在不同载波调制方式下对飞跨电容电压补偿效果进行了对比分析。确定了交错并联飞跨电容三电平 Buck-Boost 电路的数字控制方案，选择了体积更小、延时更低的隧道磁阻电流检测方案。

第四章根据前述设计方法搭建了一台额定功率 1kW，功率密度为 510W/in³，峰值效率为 97.5%的高效、高功率密度的交错并联三电平 Buck-Boost 样机。给出了稳态和暂态工况下的仿真和实验波形，测得不同负载条件下的效率曲线并进行损耗分析，实验结果验证了理论分析和控制策略的合理性。

第五章总结了本文的工作，并结合可改进的不足之处，对本课题未来的研究方向进行了展望。

2 交错并联飞跨电容三电平 Buck-Boost 主电路的设计

2.1 飞跨电容三电平 Buck-Boost 的工作原理

将图 1-7 (b) 中的二极管用同步整流 MOSFET 替代后, 得到实际应用的输入输出共地的飞跨电容三电平 Buck-Boost 拓扑结构如图 2-1 所示, 其中 S_1 、 S_2 为主开关管, SR_1 、 SR_2 为同步整流管, L 为滤波电感, C_o 为输出电容, C_f 为飞跨电容, R_L 为负载。 S_1 和 SR_1 工作在互补状态, S_2 和 SR_2 工作在互补状态, 且主开关管 S_1 和 S_2 的 PWM 控制信号相差 180° 相角。

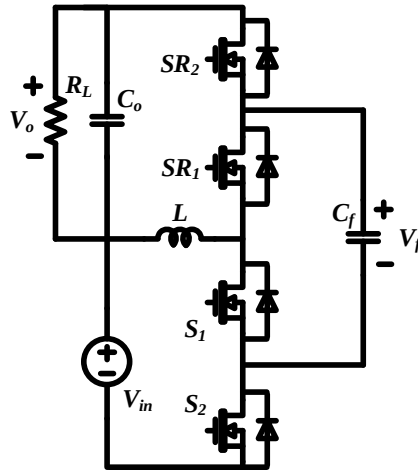


图 2-1 飞跨电容三电平 Buck-Boost 拓扑

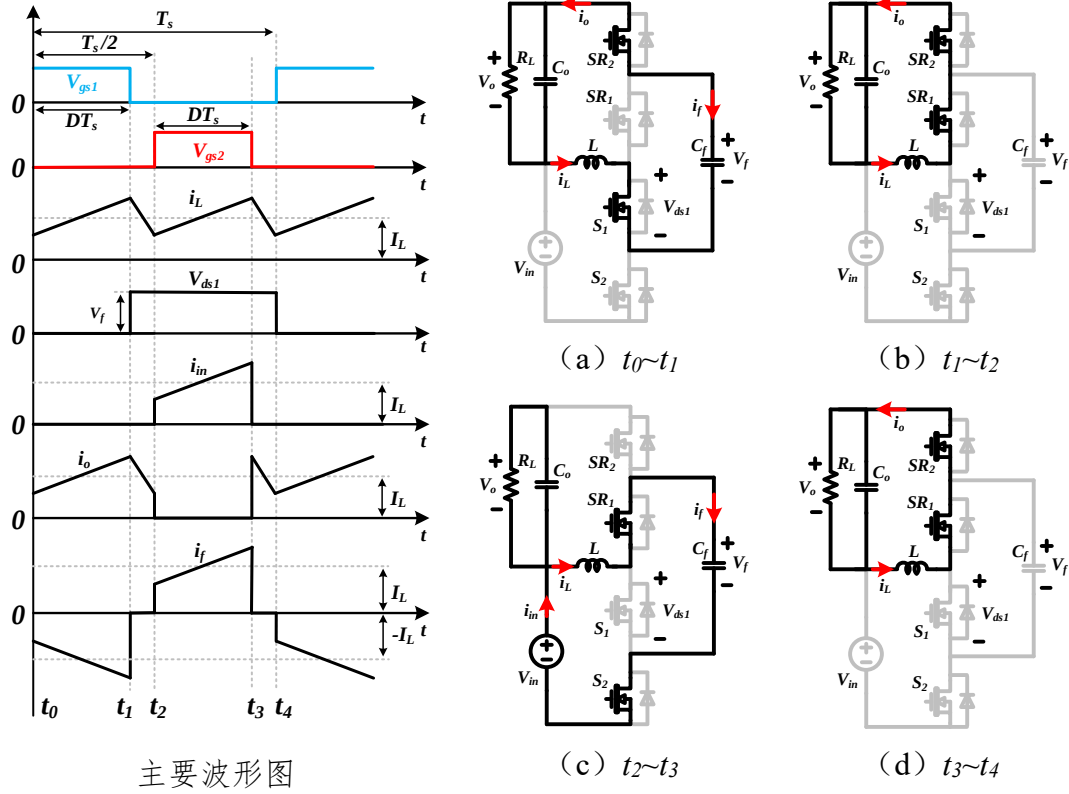
在对三电平 Buck-Boost 拓扑工作模态分析之前, 作如下假设:

- 1) 所有的开关管、电感及电容均为理想器件;
- 2) 在稳态工作情况下, 飞跨电容 C_f 的电压平均值 V_f 为输入电压 V_{in} 和输出电压 V_o 总和的一半;
- 3) 输出电容 C_o 很大, 输出近似等效为电压源。

再者, 由于三电平 Buck-Boost 拓扑中, 主开关管的占空比 D 在小于 0.5 和大于等于 0.5 时, 其工作模式不同, 下面将分别加以讨论。

2.1.1 $0 < D < 0.5$ 电路模态分析

图 2-2 为三电平 Buck-Boost 电路在占空比 $0 < D < 0.5$ 时, 工作于电感电流连续情况下的主要波形图及其等效电路图, 其中 V_{gs1} 、 V_{gs2} 分别为主开关管 S_1 、 S_2 的驱动波形; i_L 为电感电流; V_{ds1} 为开关管 S_1 的漏源极电压; i_{in} 为输入电流; i_o 为输出电流; i_f 为飞跨电容电流。

图 2-2 电路主要波形图及各模态等效电路 ($0 < D < 0.5$)

$t_0 \sim t_1$ 阶段: t_0 时刻, 开关管 S_1 和 SR_2 导通, 开关管 S_2 和 SR_1 截止, 等效电路图如图 2-2 (a) 所示。此时, 电感电流 i_L 以 $(V_f - V_o)/L$ 的斜率线性增加, 此阶段飞跨电容放电。直至 t_1 时刻, S_1 的驱动信号 V_{gs1} 变为低电平, 该阶段结束, 进入下一阶段;

$t_1 \sim t_2$ 阶段: t_1 时刻, 开关管 SR_1 和 SR_2 导通, 开关管 S_1 和 S_2 截止, 等效电路图如图 2-2 (b) 所示。此时, 电感电流 i_L 以 V_o/L 的斜率线性下降, 此阶段飞跨电容电压保持不变。直至 t_2 时刻, S_2 的驱动信号 V_{gs2} 变为高电平, 该阶段结束, 进入下一阶段;

$t_2 \sim t_3$ 阶段: t_2 时刻, 开关管 S_2 和 SR_1 导通, 开关管 S_1 和 SR_2 截止, 等效电路图如图 2-2 (c) 所示。此时, 电感电流 i_L 以 $(V_{in} - V_f)/L$ 的斜率线性增加, 此阶段飞跨电容充电。直至 t_3 时刻, S_2 的驱动信号 V_{gs2} 变为低电平, 该阶段结束, 进入下一阶段;

$t_3 \sim t_4$ 阶段: t_3 时刻, 开关管 SR_1 和 SR_2 导通, 开关管 S_1 和 S_2 截止, 等效电路图如图 2-2 (d) 所示。此时, 电感电流 i_L 以 V_o/L 的斜率线性下降, 此阶段飞跨电容电压保持不变。直至 t_4 时刻, S_1 的驱动信号 V_{gs1} 变为高电平, 该阶段结束,

进入下一阶段。

由以上分析可得，当电感电流 i_L 线性增加时，其增长量为：

$$\Delta i_{L+} = \frac{D(V_f - V_o)}{Lf_s} = \frac{D(V_{in} - V_f)}{Lf_s} \quad (2-1)$$

当电感电流 i_L 线性下降时，其下降量为：

$$\Delta i_{L-} = \frac{\left(\frac{1}{2} - D\right)V_o}{Lf_s} \quad (2-2)$$

稳态工作时，飞跨电容电压 V_f 为：

$$V_f = \frac{V_{in} + V_o}{2} \quad (2-3)$$

当电路处于稳态工作时，电感电流的增长量等于其下降量，即：

$$\Delta i_{L+} = \Delta i_{L-} \quad (2-4)$$

由式(2-1)~式(2-4)可得到 $0 < D < 0.5$ 时电路的增益为：

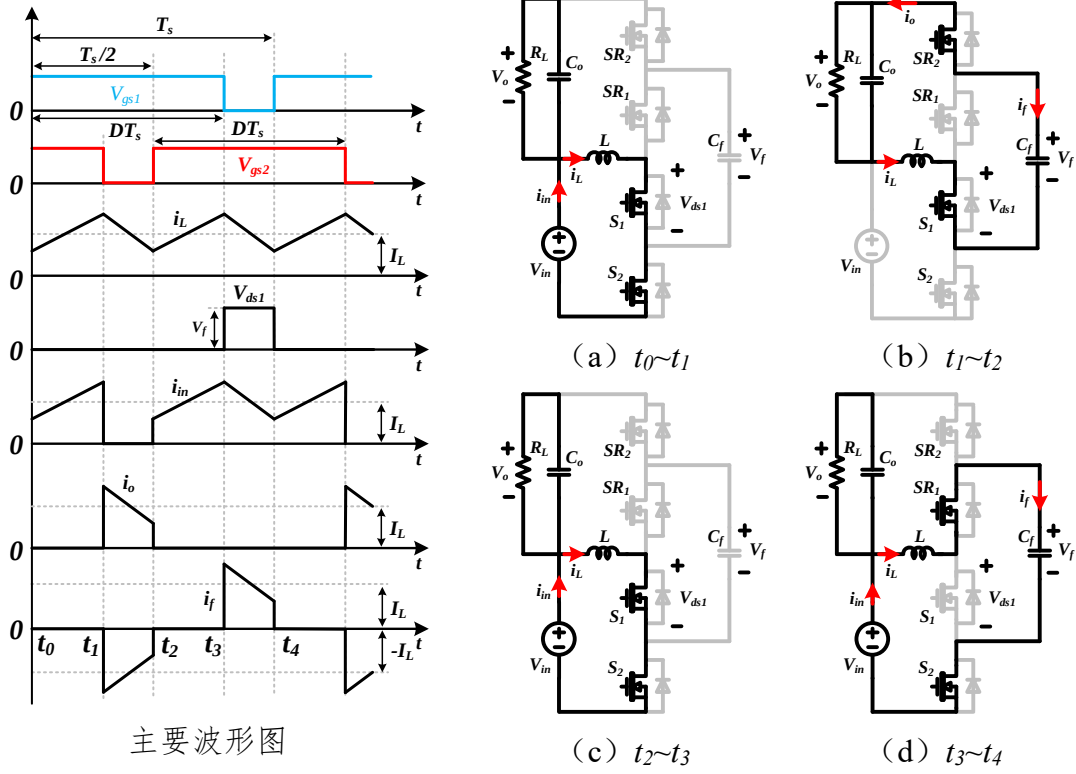
$$\frac{V_o}{V_{in}} = \frac{D}{1 - D} \quad (2-5)$$

2.1.2 $0.5 \leq D < 1$ 电路模态分析

图 2-3 为三电平 Buck-Boost 电路在占空比 $0.5 \leq D < 1$ 时，工作于电感电流连续情况下的主要波形图及其等效电路图。

$t_0 \sim t_1$ 阶段： t_0 时刻，开关管 S_1 和 S_2 导通，开关管 SR_1 和 SR_2 截止，等效电路图如图 2-3 (a) 所示。此时，电感电流 i_L 以 V_{in}/L 的斜率线性增加，此阶段飞跨电容电压保持不变。直至 t_1 时刻， S_2 的驱动信号 V_{gs2} 变为低电平，该阶段结束，进入下一阶段；

$t_1 \sim t_2$ 阶段： t_1 时刻，开关管 S_1 和 SR_2 导通，开关管 S_2 和 SR_1 截止，等效电路图如图 2-3 (b) 所示。此时，电感电流 i_L 以 $(V_f - V_o)/L$ 的斜率线性下降，此阶段飞跨电容放电。直至 t_2 时刻， S_2 的驱动信号 V_{gs2} 变为高电平，该阶段结束，进入下一阶段；

图 2-3 电路主要波形图及各模态等效电路 ($0.5 \leq D < 1$)

$t_2 \sim t_3$ 阶段: t_2 时刻, 开关管 S_1 和 S_2 导通, 开关管 SR_1 和 SR_2 截止, 等效电路图如图 2-3 (c) 所示。此时, 电感电流 i_L 以 V_{in}/L 的斜率线性增加, 此阶段飞跨电容电压保持不变。直至 t_3 时刻, S_1 的驱动信号 V_{gs1} 变为低电平, 该阶段结束, 进入下一阶段;

$t_3 \sim t_4$ 阶段: t_3 时刻, 开关管 S_2 和 SR_1 导通, 开关管 S_1 和 SR_2 截止, 等效电路图如图 2-3 (d) 所示。此时, 电感电流 i_L 以 $(V_{in} - V_f)/L$ 的斜率线性下降, 此阶段飞跨电容充电。直至 t_4 时刻, S_1 的驱动信号 V_{gs1} 变为高电平, 该阶段结束, 进入下一阶段。

由以上分析可得, 当电感电流 i_L 线性增加时, 其增长量为:

$$\Delta i_{L+} = \frac{\left(D - \frac{1}{2}\right) V_{in}}{L f_s} \quad (2-6)$$

当电感电流 i_L 线性下降时, 其下降量为:

$$\Delta i_{L-} = \frac{(1-D)(V_f - V_o)}{L f_s} = \frac{(1-D)(V_{in} - V_f)}{L f_s} \quad (2-7)$$

稳态工作时, 电感电流增长量与下降量相等, 由式(2-3)、式(2-4)、式(2-6)及

式(2-7)可得到 $0.5 \leq D < 1$ 时电路的增益为:

$$\frac{V_o}{V_{in}} = \frac{D}{1-D} \quad (2-8)$$

由不同占空比工况下的分析可知, 三电平 Buck-Boost 的增益在全占空比范围内与两电平 Buck-Boost 的增益情况相同。在输入输出共地的三电平 Buck-Boost 拓扑中, 从主要波形图中可以看出, 其电感电流的频率是开关频率的两倍, 这使得电感量相较于两电平将大幅减小。

2.1.3 交错并联技术

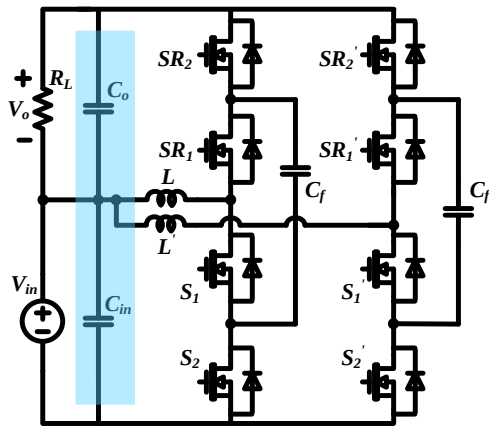


图 2-4 交错并联飞跨电容三电平 Buck-Boost

由图 2-2 及图 2-3 中的主要波形图可以看出, 三电平 Buck-Boost 的输入输出电流的脉动频率仍等于开关频率, 与两电平拓扑的情况相同, 故其输入输出电容容量较大。交错并联技术是将各相电路进行并联, 各相控制信号移相交错, 达到输入输出电压纹波抵消的效果, 以此来减小输入输出电容的容量, 如图 2-4 为两相交错并联的飞跨电容三电平 Buck-Boost 电路。

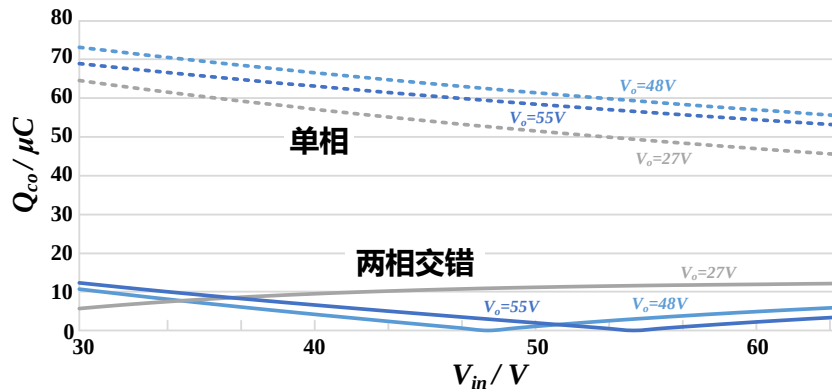


图 2-5 滤波电容开关周期内单次充放电电荷量

如图 2-5 为滤波电容开关周期内单次充放电电荷量的曲线, 在输出电压相同的情况下, 两相交错并联相较于单相的情况, 其充放电的电荷量减小至 $1/3$ 左右。在开关频率不变的情况下, 其输入输出电容的容量也将减小至单相的 $1/3$ 左右, 实现了相间输入输出电压纹波的抵消, 有效减小了输入输出电容的体积。

2.2 交错并联飞跨电容三电平 Buck-Boost 电路的元器件设计

2.2.1 开关管选型

在飞跨电容三电平 Buck-Boost 电路中, 考虑到本课题的功率等级及主管的硬开关, 其开关管的导通损耗和开关损耗占比较大, 因此开关管的选型对整机效率的优化至关重要。开关管的导通损耗主要由其导通电阻 $R_{ds(on)}$ 决定, 而开关损耗与栅极电荷 Q_g 相关, 因此当选取开关管时, 最需关注开关管的导通电阻及栅极电荷这两个参数。

FoM (Figure of Merit) 作为表征半导体开关器件的参数之一, 最早由 Baliga 提出^[17]。其值可以表示为导通电阻 $R_{ds(on)}$ 与栅极电荷 Q_g 的乘积, FoM 值越小, 表明器件就具有更好的性能。在相同耐压下, 相同工艺的同系列器件其 FoM 值基本相同。因此, 在开关管选型时, 首先选择 FoM 更小的系列产品, 再对同系列中不同 $R_{ds(on)}$ 的损耗分布情况进行对比分析。

如图 2-6 为开关频率为 200kHz 下, 英飞凌 OptiMOS™5 系列相同耐压 (以 80V 为例)^[18-24] 下不同 $R_{ds(on)}$ 的开关管的导通损耗和开关损耗分布图。从图中可以看到随着 $R_{ds(on)}$ 的增大, 导通损耗呈上升趋势, 开关损耗呈下降趋势, 开关管的总损耗存在最小损耗点。

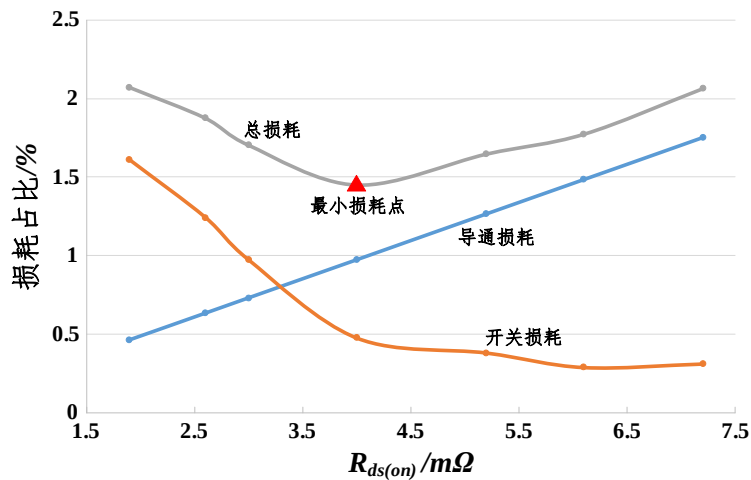


图 2-6 200kHz 下不同 $R_{ds(on)}$ 的开关管损耗分布

再对不同开关频率下的开关管总损耗分布进行遍历,如图 2-7 所示,考虑总损耗占比为 2.5%,将电路中开关管的总损耗占比定为小于等于 1.5%。从图 2-7 中可以看到,当开关频率为 200kHz 附近时其最小损耗点恰好满足要求,即为最优损耗点。因此,在满足损耗要求的情况下,应尽可能地提高开关频率以提升功率密度,故开关频率选定为 200kHz。

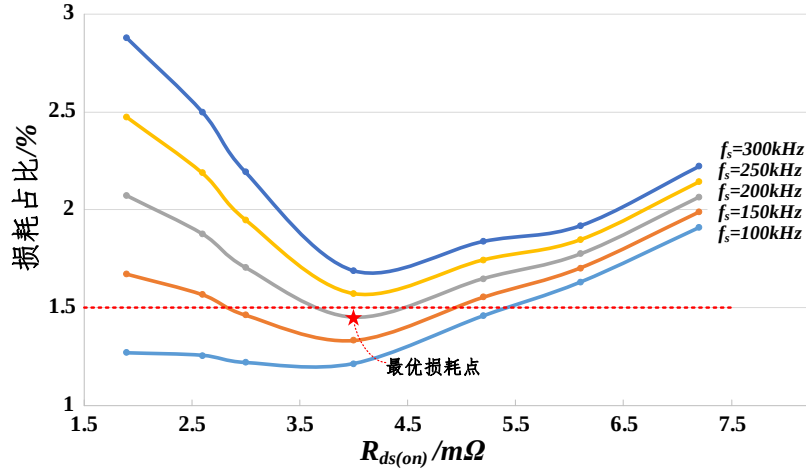


图 2-7 不同 $R_{ds(on)}$ 的开关管在各个开关频率下损耗分布

2.2.2 功率电感参数设计

功率电感是飞跨电容三电平变换器中最为重要的无源元件,其参数设计既要 将电感电流纹波峰峰值限制在合理范围的同时,又要有合适的磁芯尺寸和绕组匝数,以满足高功率密度的要求。同时由于调压范围较宽且电感电流较大,在恶劣工况下,电感的铜损与磁损会在电路总损耗中占据相当大的比重,因此合理的电感参数设计才能满足高效率的要求。

$$L \geq \begin{cases} \frac{V_o \left(\frac{1}{2} - D \right)}{\Delta i_{L_max} f_s} & 0 < D < 0.5 \\ \frac{V_{in} \left(D - \frac{1}{2} \right)}{\Delta i_{L_max} f_s} & 0.5 \leq D < 1 \end{cases} \quad (2-9)$$

$$D = \frac{V_o}{V_{in} + V_o} \quad (2-10)$$

式(2-9)为飞跨电容三电平 Buck-Boost 电路中电感感值 L 与输入输出电压的关系,其中 f_s 为开关频率, D 为占空比, Δi_{L_max} 为电感电流纹波最大值。占空比 D 与输入输出电压的关系如式(2-10)所示。当电感电流纹波峰峰值的最大值以及

开关频率确定，将式(2-10)代入(2-9)中，可以绘制出如图 2-8 所示的不同输入输出电压下最小电感量的取值分布图。

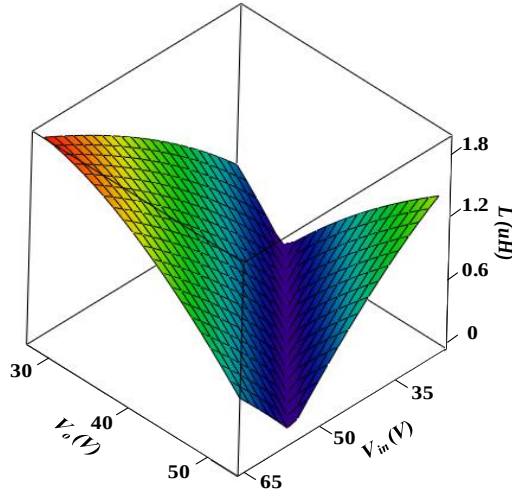


图 2-8 不同输入输出电压下的最小电感量取值

本方案中，输入电压范围为 30V~65V，输出电压范围为 27V~55V，电感电流纹波峰峰值的最大值取最大电感平均电流的一半，考虑到最恶劣工况，电感感值 L 取为 2uH。确定电感感值后，需对磁芯尺寸及绕组匝数进行设计。

由于同步整流，电路可以视作全工况工作在连续电流模式（Continuous Current Mode, CCM），因此首先需要保证满载时最大电感电流工作点，磁芯不能进入饱和状态。磁芯最大磁通密度 B_{max} 如式(2-11)所示，其中 N 为电感绕组匝数， A_e 为磁芯的有效截面积。

$$B_{max} = \frac{L \cdot i_{peak}}{N \cdot A_e} \quad (2-11)$$

本方案中为了尽可能减小磁芯损耗，选用了东磁公司锰锌铁氧体系列产品^[25]中，磁损密度 P_v 较低的磁材料 DMR95。在 100℃ 下，其饱和磁通密度 B_s 为 410mT，但实际应用中根据工作频率及磁芯损耗情况，设定最大磁通密度 B_{max} 为 200mT 左右。在电感感值 L 、电感电流峰值 i_{peak} 以及最大磁通密度 B_{max} 确定后，根据式(2-11)可以确定绕组匝数 N 和磁芯有效截面积 A_e 的关系，再通过计算优化铜损和磁损所占比例，进一步确定磁芯的形状以及绕组的线径和并联股数，以实现高效高功率密度的需求。

2.2.3 输入输出电容参数设计

飞跨电容三电平 Buck-Boost 电路中, 如图 2-2 和图 2-3 所示的电路工作波形可以看出, 其输入输出电流断续, 输入输出电容上的电流纹波较大, 采用交错并联的方式能够有效减小电流纹波, 从而减小所需的输入输出电容容值。

在两相交错 CCM 模式工作下, 输入电容容值的大小应满足:

$$C_{in} \geq \begin{cases} \frac{I_{in}(1-2D)}{4f_s \Delta V_{in_ripple}} & 0 < D < 0.5 \\ \frac{\int_0^{T_s} (i_{cin}(t) + |i_{cin}(t)|) dt}{4\Delta V_{in_ripple}} & 0.5 \leq D < 1 \end{cases} \quad (2-12)$$

输入电容电流 i_{cin} 与输入电流平均值 I_{in} 关系为:

$$i_{cin}(t) = I_{in} - i_{in1}(t) - i_{in2}(t) \quad (2-13)$$

其中 I_{in} 为输入电流平均值, i_{in1} 和 i_{in2} 分别为两相的输入电流, i_{cin} 为输入电容电流, ΔV_{in_ripple} 为输入电压纹波。

当输入电压纹波及开关频率确定后, 可以得到如图 2-9 所示的不同输入输出电压下最小输入电容量取值的分布图。所取输入电容容值应大于等于满载工况时不同输入输出下的最大值, 本方案中输入电压纹波设定为 500mV, 在考虑到不同工况下的最恶劣情况, 取输入电容容值约为 100uF。

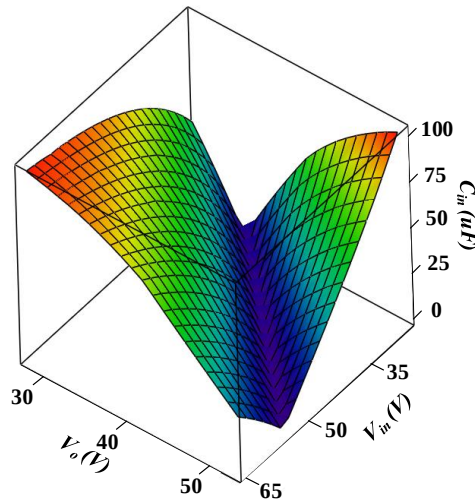


图 2-9 不同输入输出电压下的最小输入电容量取值

输出电容容值应满足:

$$C_o \geq \begin{cases} \frac{\int_0^{T_s} (i_{co}(t) + |i_{co}(t)|) dt}{4\Delta V_{o_ripple}} & 0 < D < 0.5 \\ \frac{I_o(2D-1)}{4f_s \Delta V_{o_ripple}} & 0.5 \leq D < 1 \end{cases} \quad (2-14)$$

输出电容电流 i_{co} 与输出电流平均值 I_o 关系为：

$$i_{co}(t) = I_o - i_{o1}(t) - i_{o2}(t) \quad (2-15)$$

其中 I_o 为输出电流平均值， i_{o1} 和 i_{o2} 分别为两相的输出电流， i_{co} 为输出电容电流， ΔV_{o_ripple} 为输出电压纹波。

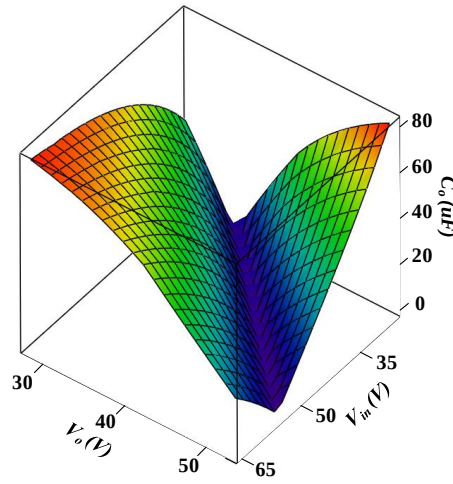


图 2-10 不同输入输出电压下的最小输出电容量取值

图 2-10 为满载情况时，不同输入输出电压下的最小输出电容量取值分布图。同理，所取输出电容容值应大于等于满载工况下不同输入输出时的最大值，输出电压纹波设定为 500mV，在考虑到不同工况下的最恶劣情况，输出电容容值约为 80μF。

2.2.4 飞跨电容参数设计

飞跨电容三电平 Buck-Boost 电路中，正是由于增加了飞跨电容，并将其视为一个电压源，才能够减小电感上的伏秒，并使得电感电流具有倍频的效果，从而减小功率电感的体积。因此，飞跨电容容值的选取十分重要，若容值过小，导致飞跨电容电压在开关周期内的电压纹波很大，电路无法正常工作，开关管的电压应力也将升高。

由图 2-2 和图 2-3 的模态分析可知，在一个开关周期中，飞跨电容存在充放电的过程，飞跨电容电压容值的大小应满足：

$$C_f \geq \begin{cases} \frac{DI_L}{f_s \Delta V_{f_ripple}} & 0 < D < 0.5 \\ \frac{(1-D)I_L}{f_s \Delta V_{f_ripple}} & 0.5 \leq D < 1 \end{cases} \quad (2-16)$$

单相电感电流平均值 I_L 与输出电流平均值 I_o 关系为：

$$I_L = \frac{I_o}{2(1-D)} \quad (2-17)$$

其中 I_L 为单相电感电流平均值， ΔV_{f_ripple} 为飞跨电容电压纹波。

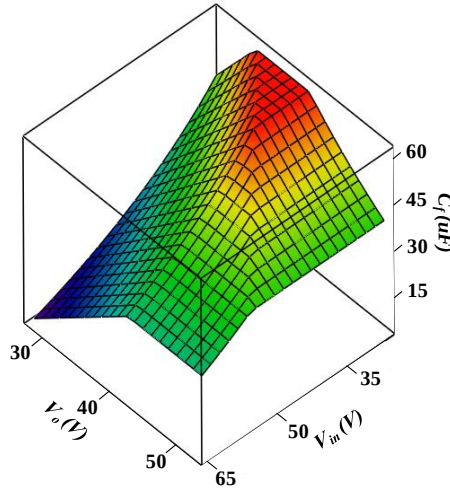


图 2-11 不同输入输出电压下的最小飞跨电容量取值

当飞跨电容电压纹波确定后，将式(2-10)及式(2-17)代入式(2-16)中，可以得到如图 2-11 所示的满载工况时，不同输入输出电压下的最小飞跨电容量取值的分布图，所取飞跨电容容值应大于等于满载工况下不同输入输出时的最大值，在考虑到不同工况下的最恶劣情况，飞跨电容容值约为 60uF。

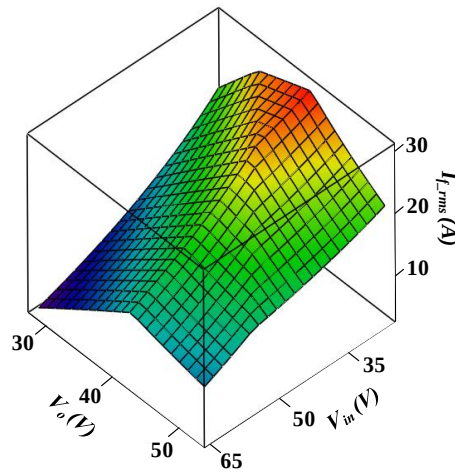


图 2-12 不同输入输出电压下的飞跨电容电流有效值分布

另外由于飞跨电容上流经较大的电感电流，若所选电容的等效串联电阻 (Equivalent Series Resistance, ESR) 过大，电容温升过高，会导致电容损耗增加，寿命降低，甚至导致电路损坏。因此，需要计算飞跨电容电流的有效值 I_{f_rms} 。当负载较大时，可以忽略电感电流纹波，可以得到如式(2-18)的飞跨电容电流有效值 I_{f_rms} 与电感电流平均值 I_L 的关系。如图 2-12 为满载工况时，不同输入输出电压下的飞跨电容电流有效值分布图，应以电流有效值最大点考虑电容的损耗情况。

$$I_{f_rms} = \begin{cases} \sqrt{2D} I_L & 0 < D < 0.5 \\ \sqrt{2(1-D)} I_L & 0.5 \leq D < 1 \end{cases} \quad (2-18)$$

在考虑飞跨电容电流有效值的同时，需要尽可能减小电容的 ESR，以减小电容上的损耗。考虑容值定为 60uF 时，不同封装下最大容值电容多颗并联后的等效 ESR 的分布情况。以 TDK 公司的 X7S 系列，耐压为 100V 的积层贴片陶瓷片式电容^[26]为例，可以得到如图 2-13 所示的不同封装的等效 ESR 分布图。

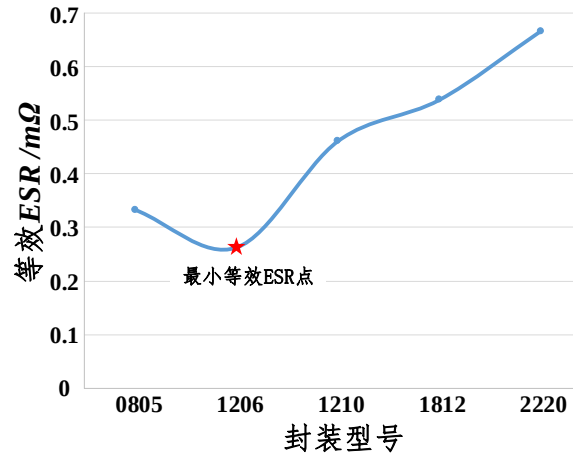


图 2-13 不同封装的等效 ESR 分布

从图 2-13 可以看出，选取 1206 封装下最大容值的电容进行并联后等效的 ESR 最小，在考虑尽可能减小电容损耗情况下，应优先采用该封装。

2.3 本章小结

本章介绍了飞跨电容三电平 Buck-Boost 变换器的工作原理，对电路在不同占空比下的工作模态进行了详细分析。同时也给出了两相交错并联电路中，功率开关管选型、功率电感设计、输入输出电容设计、飞跨电容设计及选型的方法。

3 飞跨电容三电平 Buck-Boost 电路的控制研究

3.1 飞跨电容三电平 Buck-Boost 电路的控制策略分析

由于 5G 终端设备中的功率放大器电源有输出电压快速调压等暂态工况要求,这也就对飞跨电容三电平 Buck-Boost 电路应用于该场合下的控制策略提出了更高的要求。DC/DC 电路的控制方式通常分为电压模式和电流模式两类,电流模式控制又可以分为平均电流控制和峰谷值电流控制。文献^[27-41]中实现了三电平拓扑的电压模式控制及其在不同工况下控制策略的优化,但该种控制模式下无法实现调压时对电感电流的控制;文献^[42]中采用了平均电流模式控制,进行了不同负载工况下的实验验证;文献^[43-47]对三电平拓扑的峰谷值电流模式控制进行了讨论分析和实验验证。

考虑到本方案中电感电流的等效工作频率为 400kHz,是开关频率的两倍。考虑到功率等级,电感电流峰值可达 40A 左右。目前现有商用的电流检测芯片在满足量程、尺寸等要求的情况下,其带宽较低。另外,在硬开关电路中,开关管在开关动作时,有较大的开关噪声,会干扰电感电流峰谷值的检测,对电路的稳定运行产生不利影响,因此本课题主要将电压模式控制和平均电流模式控制作对比分析。

同时在飞跨电容三电平 Buck-Boost 电路中,由于实际电路中不同主开关管的驱动不可能完全一致,会导致飞跨电容电压偏离 $(V_{in}+V_o)/2$,因此控制策略中需要增加飞跨电容电压控制环,实现飞跨电容的均压控制。考虑到飞跨电容电压与输出电压能够实现解耦控制,故先建立飞跨电容三电平 Buck-Boost 电路的小信号模型,再对比分析输出电压闭环的电压模式和平均电流模式控制。确定输出电压闭环的控制模式后,再在环路中增加飞跨电容电压控制环,实现输出电压和飞跨电容电压的双闭环控制。

3.1.1 飞跨电容三电平 Buck-Boost 小信号模型

电路的开环小信号模型是设计闭环反馈的基础,利用开关周期平均^[48-49]并作小信号扰动的方法,能够得到飞跨电容三电平 Buck-Boost 的交流小信号模型,下面将进行推导。

如图 3-1 所示,电路中的状态空间变量有电感电流 $i_L(t)$ 、飞跨电容电压 $v_f(t)$ 以及输出电容电压 $v_o(t)$,因此需要得到占空比 $d(t)$ 在小于 0.5 和大于等于 0.5 两

种工况下，状态空间变量与其他变量之间的关系，以得到电路的等效模型。下面将对这两种工况分别进行讨论：

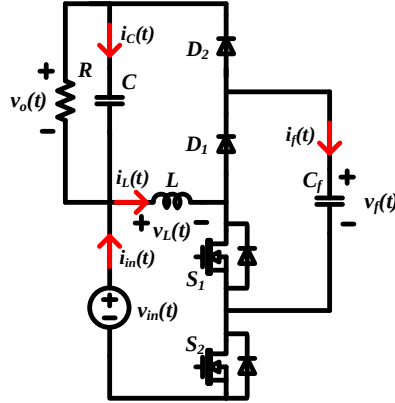


图 3-1 飞跨电容三电平 Buck-Boost 电路

1) $0 < d < 0.5$

根据图 2-2 中的工作模态分析，在模态（a）时，电路满足式(3-1)：

$$\begin{cases} v_f(t) = v_o(t) + L \frac{di_L(t)}{dt} \\ i_L(t) = -C_f \frac{dv_f(t)}{dt} \\ \frac{v_o(t)}{R} = i_L(t) - C \frac{dv_o(t)}{dt} \end{cases} \quad (3-1)$$

在模态（b）时，电路满足式(3-2)：

$$\begin{cases} v_o(t) = -L \frac{di_L(t)}{dt} \\ C_f \frac{dv_f(t)}{dt} = 0 \\ \frac{v_o(t)}{R} = i_L(t) - C \frac{dv_o(t)}{dt} \end{cases} \quad (3-2)$$

在模态（c）时，电路满足式(3-3)：

$$\begin{cases} v_{in}(t) = v_f(t) + L \frac{di_L(t)}{dt} \\ i_L(t) = C_f \frac{dv_f(t)}{dt} \\ \frac{v_o(t)}{R} = -C \frac{dv_o(t)}{dt} \end{cases} \quad (3-2)$$

在模态 (d) 时, 电路满足式(3-4):

$$\begin{cases} v_o(t) = -L \frac{di_L(t)}{dt} \\ C_f \frac{dv_f(t)}{dt} = 0 \\ \frac{v_o(t)}{R} = i_L(t) - C \frac{dv_o(t)}{dt} \end{cases} \quad (3-4)$$

综合式(3-1)~(3-4), 作开关周期平均可得式(3-5):

$$\begin{cases} L \frac{d\langle i_L(t) \rangle_{T_s}}{dt} = \langle v_{in}(t) \rangle_{T_s} d(t) - \langle v_o(t) \rangle_{T_s} d'(t) \\ C \frac{d\langle v_o(t) \rangle_{T_s}}{dt} = \langle i_L(t) \rangle_{T_s} d'(t) - \frac{\langle v_o(t) \rangle_{T_s}}{R} \\ C_f \frac{d\langle v_f(t) \rangle_{T_s}}{dt} = 0 \\ \langle i_{in}(t) \rangle_{T_s} = \langle i_L(t) \rangle_{T_s} d(t) \end{cases} \quad (3-5)$$

其中:

$$d'(t) = 1 - d(t) \quad (3-6)$$

作小信号扰动, 令:

$$\begin{cases} \langle i_L(t) \rangle_{T_s} = I_L + \hat{i}_L(t) \\ \langle i_{in}(t) \rangle_{T_s} = I_{in} + \hat{i}_{in}(t) \\ \langle v_o(t) \rangle_{T_s} = V_o + \hat{v}_o(t) \\ \langle v_f(t) \rangle_{T_s} = V_f + \hat{v}_f(t) \\ d(t) = D + \hat{d}(t) \end{cases} \quad (3-7)$$

将式(3-7)代入式(3-5)中, 消去直流分量后, 作拉普拉斯变换可得:

$$\begin{cases} sL\hat{i}_L(s) = (V_{in} + V_o)\hat{d}(s) + D\hat{v}_{in}(s) - D'\hat{v}_o(s) \\ sC\hat{v}_o(s) = D'\hat{i}_L(s) - I_L\hat{d}(s) - \frac{\hat{v}_o(s)}{R} \\ sC_f\hat{v}_f(s) = 0 \\ \hat{i}_{in}(s) = I_L\hat{d}(s) + D\hat{i}_L(s) \end{cases} \quad (3-8)$$

其中:

$$D' = 1 - D \quad (3-9)$$

2) $0.5 \leq d < 1$

根据图 2-3 中的工作模态分析，同理可得：

$$\begin{cases} sL\hat{i}_L(s) = (V_{in} + V_o)\hat{d}(s) + D\hat{v}_{in}(s) - D'\hat{v}_o(s) \\ sC\hat{v}_o(s) = D'\hat{i}_L(s) - I_L\hat{d}(s) - \frac{\hat{v}_o(s)}{R} \\ sC_f\hat{v}_f(s) = 0 \\ \hat{i}_{in}(s) = I_L\hat{d}(s) + D\hat{i}_L(s) \end{cases} \quad (3-10)$$

因此，从电路的小信号模型分析上来看，占空比小于 0.5 与大于等于 0.5 其小信号模型是一致的，等效模型如图 3-2 所示。

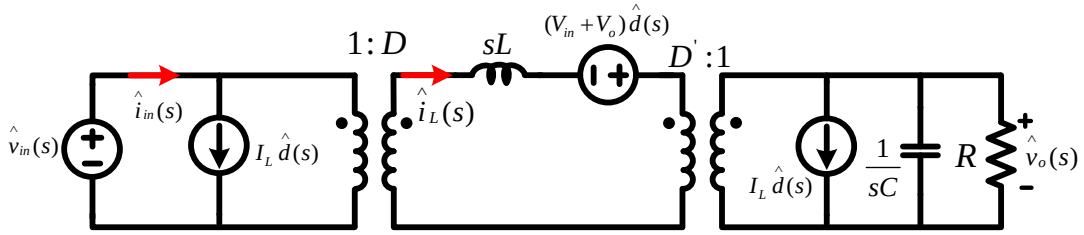


图 3-2 飞跨电容三电平 Buck-Boost 电路小信号等效模型

从等效模型中可以看出，理想状态下，两主开关管占空比完全一致的情况下，其小信号等效模型与飞跨电容电压 v_f 不相关。

根据上图的电路等效模型，令 $\hat{v}_{in} = 0$ 可以分别得到电感电流 i_L 与占空比 d 的传递函数 G_{id} 和输出电压 v_o 与占空比 d 的传递函数 G_{vd} ，如式(3-11)所示。

$$\begin{cases} G_{id}(s) = \frac{\hat{i}_L(s)}{\hat{d}(s)} \Big|_{\hat{v}_{in}=0} = \frac{V_o \left(1 + \frac{1+RCs}{D}\right)}{RLCs^2 + Ls + RD'^2} \\ G_{vd}(s) = \frac{\hat{v}_o(s)}{\hat{d}(s)} \Big|_{\hat{v}_{in}=0} = \frac{V_o \left(\frac{D'R}{D} - \frac{sL}{D'}\right)}{RLCs^2 + Ls + RD'^2} \end{cases} \quad (3-11)$$

3.1.2 电压模式控制

如图 3-3 所示为飞跨电容三电平 Buck-Boost 的电压模式控制框图，其中的红色虚线部分为飞跨电容电压控制环，由于其可视作独立于输出电压环，故将在后述内容进行讨论设计，本小节主要对输出电压的电压模式控制进行探讨和设计。

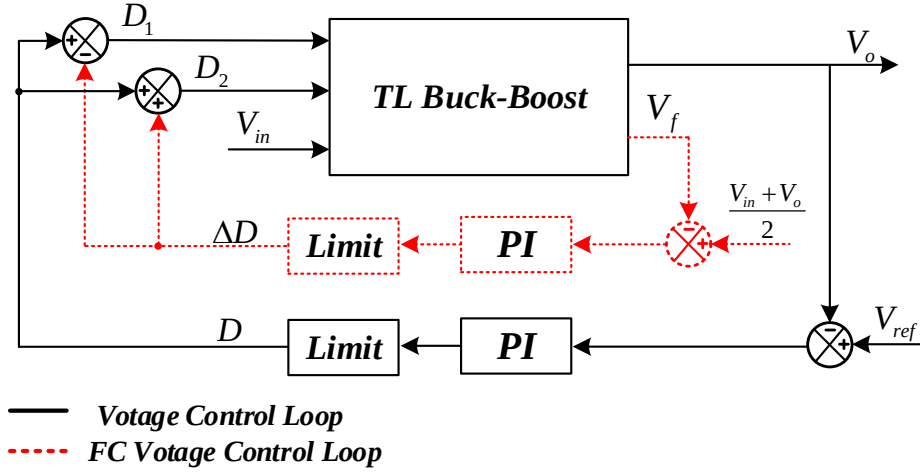


图 3-3 飞跨电容三电平 Buck-Boost 电路的电压模式控制

如图 3-4 所示为飞跨电容三电平 Buck-Boost 电压模式控制的小信号模型，其中 H_1 为采样放大倍数， G_c 、 G_{c3} 为补偿环节， F_M 为 PWM 调制比。

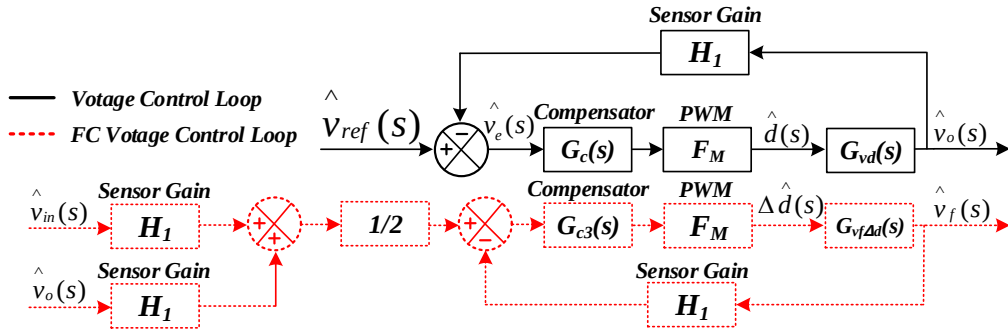


图 3-4 电压模式控制的小信号模型

由图 3-4 可得输出电压环的开环传递函数为：

$$G_o(s) = H_1 F_M G_{vd}(s) = \frac{H_1 F_M V_o \left(\frac{D'R}{D} - \frac{sL}{D'} \right)}{RLCs^2 + Ls + RD'^2} \quad (3-12)$$

从传递函数中可以看出其存在一个右半平面零点 f_z ：

$$f_z = \frac{D'^2 R}{2\pi DL} \quad (3-13)$$

从开环传递函数中可以看出，其零极点主要与占空比 D 相关，在满载情况下，分别在电路工作于占空比的最大值、中间值以及最小值的情况时，将电路参数代入，得到如图 3-5 所示的电压环开环传递函数波特图。

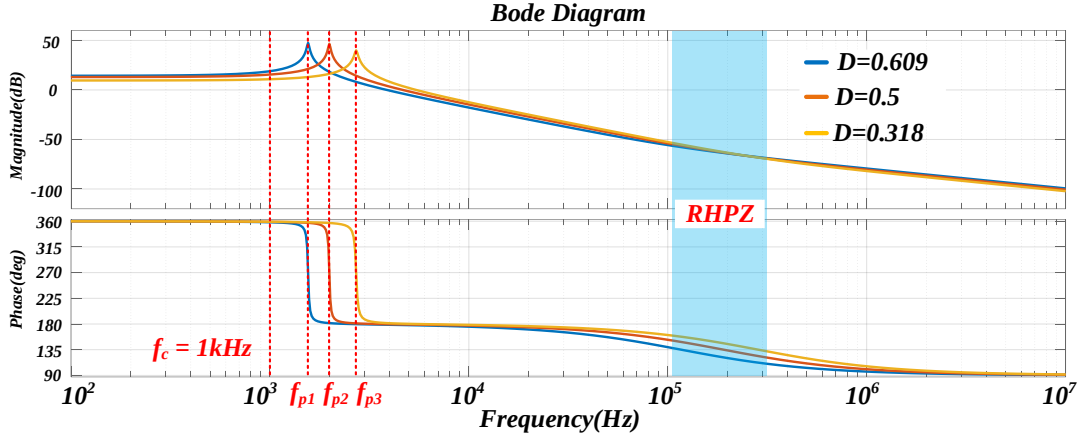


图 3-5 电压环开环传递函数波特图

由于三电平变换器中电感感值较小，右半平面零点（Right Half Plane Zero, RHPZ）最低频率为 106kHz，对电路的补偿影响较小，但由于电路本身还存在低频的共轭复极点，使得相位延迟 180° 。若只是使用 PI 滞后补偿网络对环路进行补偿，由于其对相位没有补偿作用，补偿后的穿越频率将小于 1kHz。采用超前-滞后补偿网络能够对 -180° 的相位进行补偿，可以做到较高带宽的电压模式控制，但二阶补偿网络较为复杂，不利于数字化设计的应用。

3.1.3 平均电流模式控制

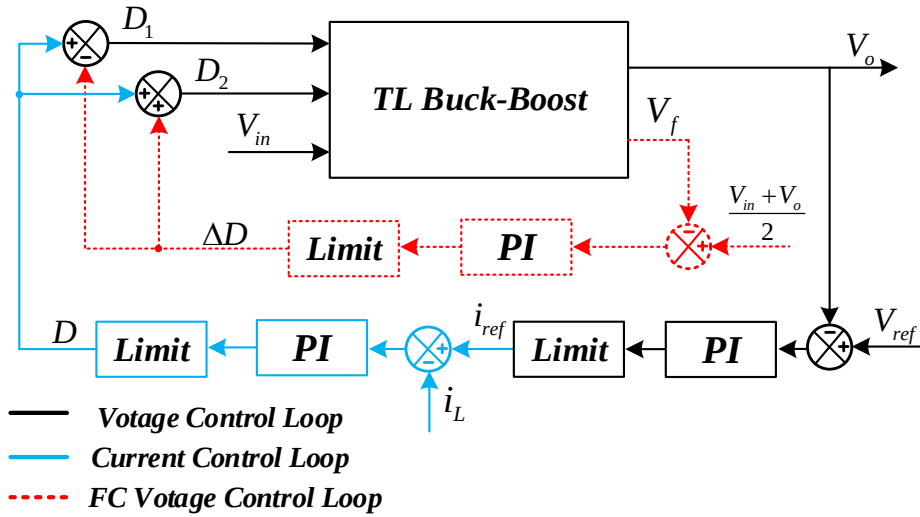


图 3-6 飞跨电容三电平 Buck-Boost 电路的平均电流模式控制

如图 3-6 所示为飞跨电容三电平 Buck-Boost 电路的平均电流模式控制框图，同样地，本小节主要对输出电压环和电流环进行探讨分析和设计。首先建立平均电流模式控制的小信号模型，如图 3-7 所示，其中的黑色实线部分为输出电压外环，蓝色实线部分为电感电流内环，红色虚线部分为飞跨电容电压环。

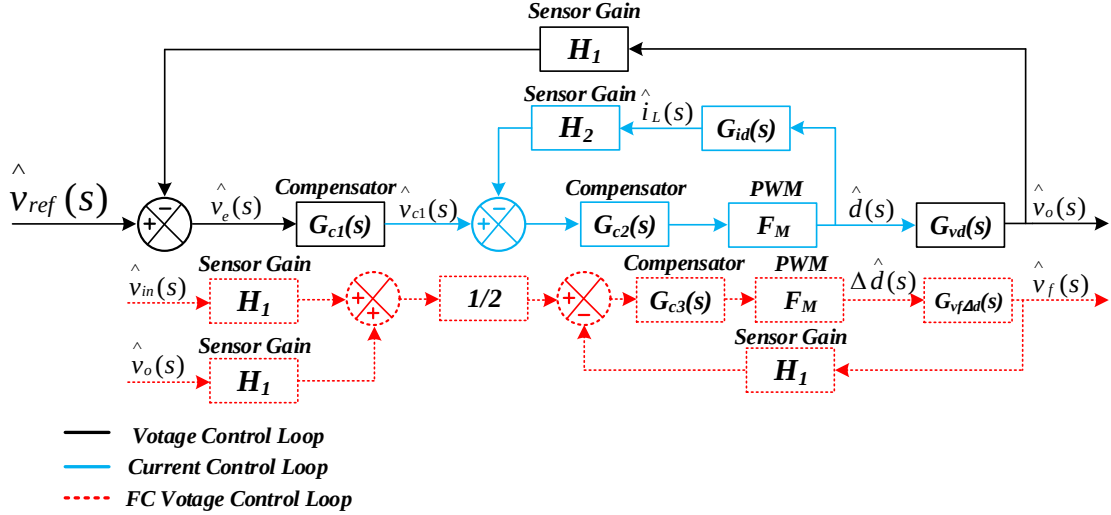


图 3-7 平均电流模式控制的小信号模型

由图 3-7 可以得到电感电流内环的开环传递函数为：

$$G_{o2}(s) = H_2 F_M G_{id}(s) = \frac{H_2 F_M V_o \left(1 + \frac{1+RCs}{D}\right)}{RLCs^2 + Ls + RD'^2} \quad (3-14)$$

空载和满载情况下，分别在电路工作于占空比的最大值、中间值以及最小值的情况下，将电路参数代入，得到如图 3-8 和图 3-9 所示的电流环开环传递函数波特图。

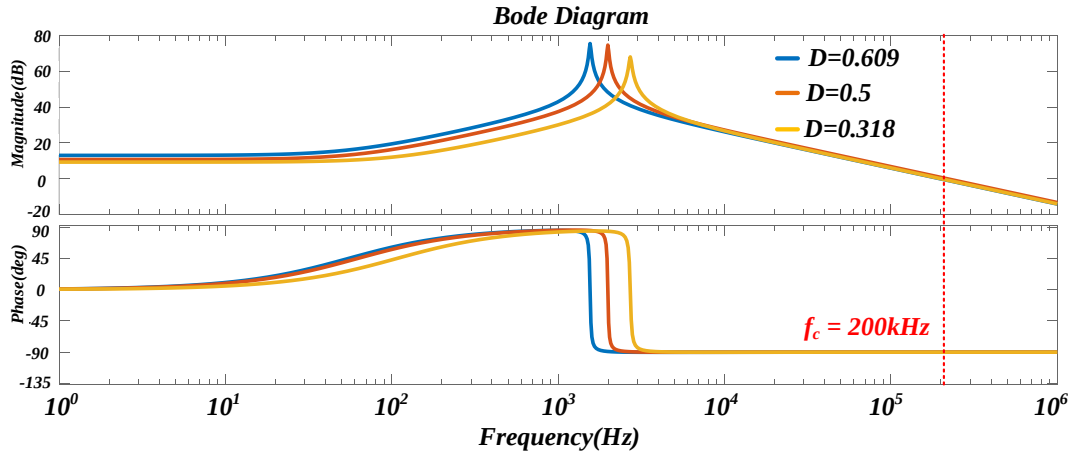


图 3-8 满载时电流环开环传递函数波特图

由开环传递函数及其波特图可以看出，其共轭复极点位置不受负载影响，而其零点位置与负载相关，当空载时，零点位置左移至原点，直流增益为负。因此，要全负载范围内能够闭环稳定工作，应选取空载时 $D=0.318$ 这个最恶劣工作点进行补偿环节设计，PI 补偿在低频段可以提高增益，适用于本环路的补偿。

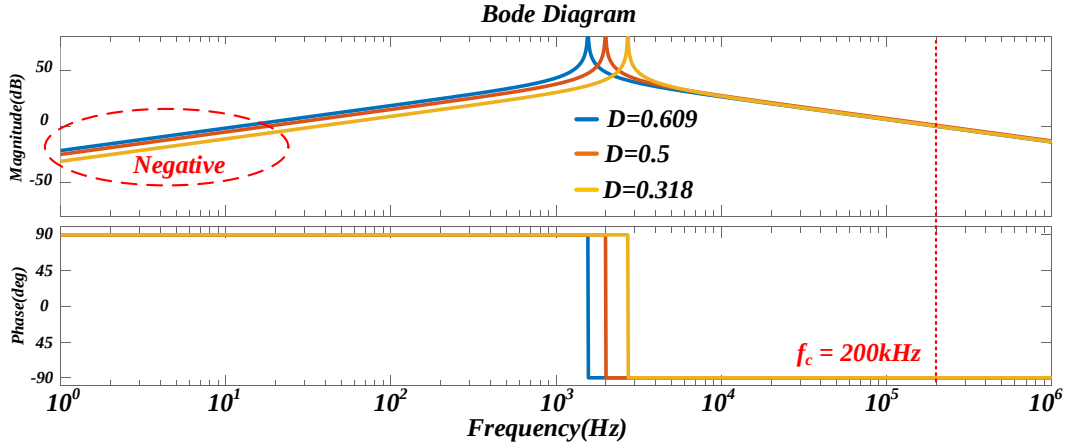


图 3-9 空载时电流环开环传递函数波特图

PI 补偿环节的传递函数为：

$$G_{c2}(s) = k_{p2} \left(1 + \frac{2\pi f_{z2}}{s} \right) \quad (3-15)$$

从开环传递函数波特图可以看出，截止频率在开关频率附近，考虑到高动态性能的要求，取 $k_{p2}=0.2$, $f_{z2}=2\text{kHz}$ ，补偿后的回路增益传递函数波特图如图 3-10 所示，设定补偿后的穿越频率为 40kHz 左右，相位裕度约 90° 。

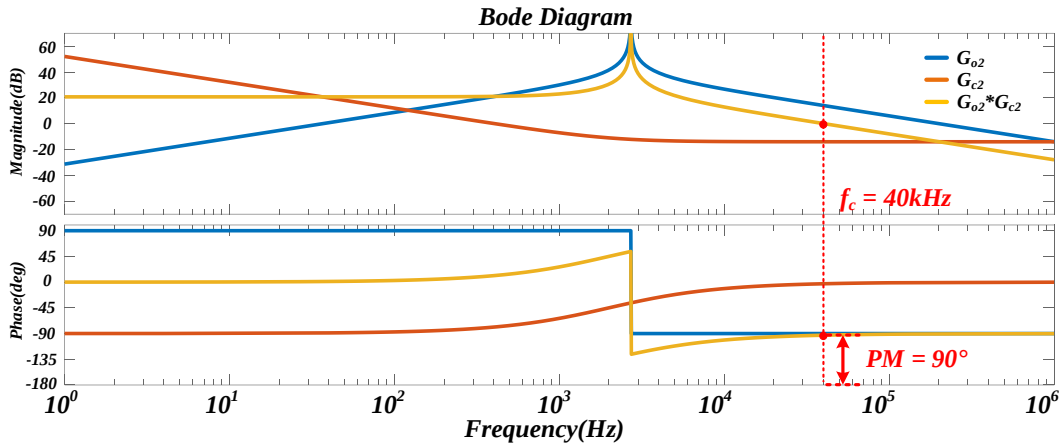


图 3-10 电流环经 PI 补偿后的回路增益函数波特图

电流内环补偿设计之后，需要对电压外环进行相应的分析和设计，可以将图 3-7 的双环中的电流环记为 G_{dvc1} ，如式(3-16)：

$$G_{dvc1}(s) = \frac{\hat{d}(s)}{\hat{v}_{c1}(s)} = \frac{F_M G_{c2}}{1 + H_2 F_M G_{c2} G_{id}} = \frac{F_M G_{c2}}{1 + G_{o2} G_{c2}} \quad (3-16)$$

电压环设计时，小信号控制环路图简化为如图 3-11 所示。

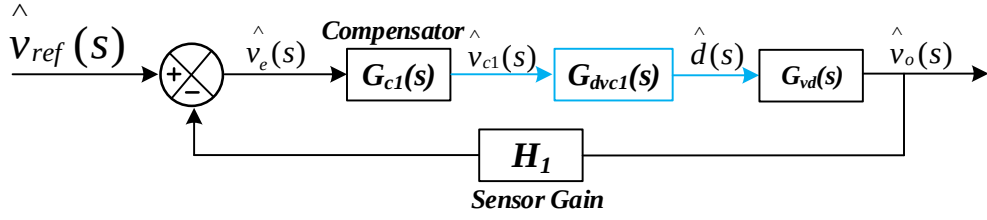


图 3-11 简化后的电压环小信号模型

开环传递函数为：

$$G_{o1}(s) = H_1 G_{dvc1}(s) G_{vd}(s) \quad (3-17)$$

同样地，空载和满载情况下，分别在电路工作于占空比的最大值、中间值以及最小值的情况下，将电路参数代入，得到如图 3-12 和图 3-13 所示的电压环开环传递函数波特图。

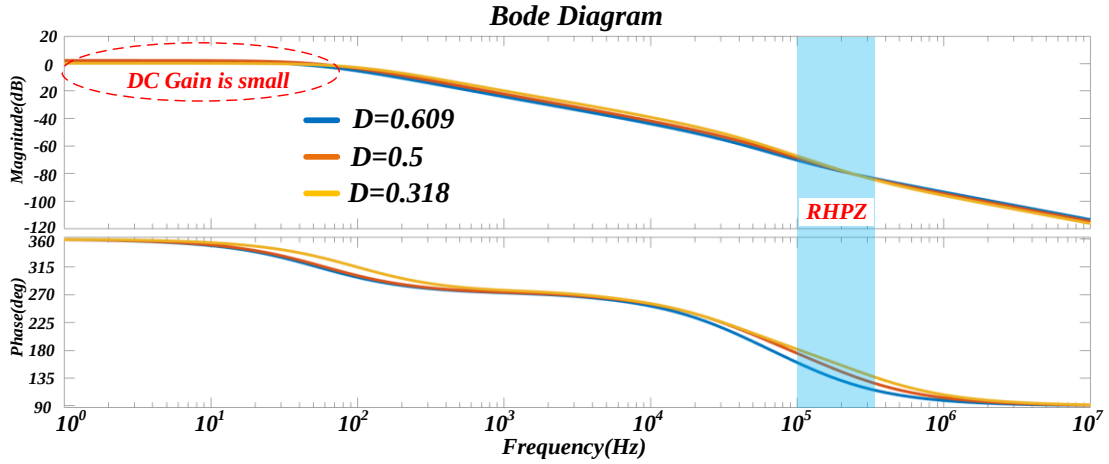


图 3-12 满载时电压环不同工况下的开环传递函数波特图

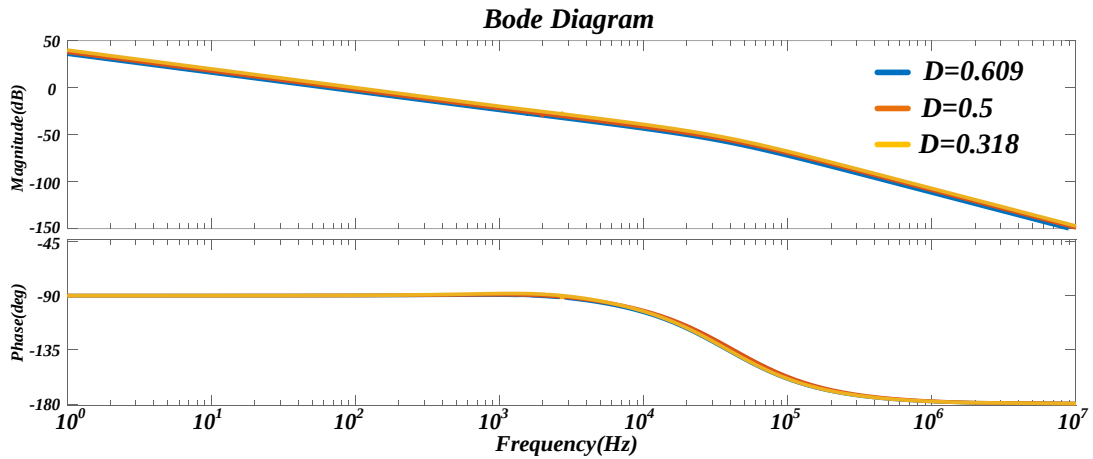


图 3-13 空载时电压环不同工况下的开环传递函数波特图

从波特图中可以看出,即使是满载情况下,右半平面零点最低频率在 100kHz 左右,对电路环路影响不大,但直流增益过小,因此可以采用 PI 补偿环节提高低频段的直流增益。

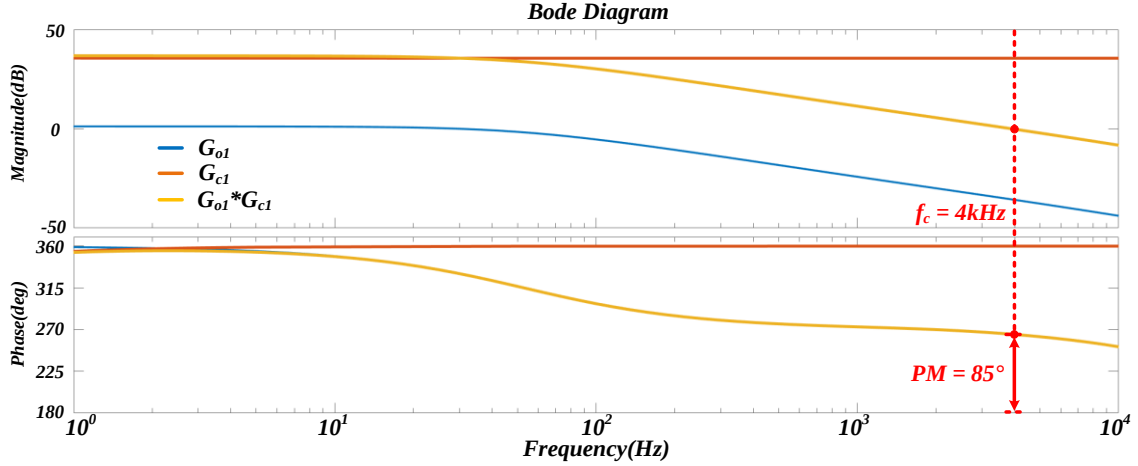


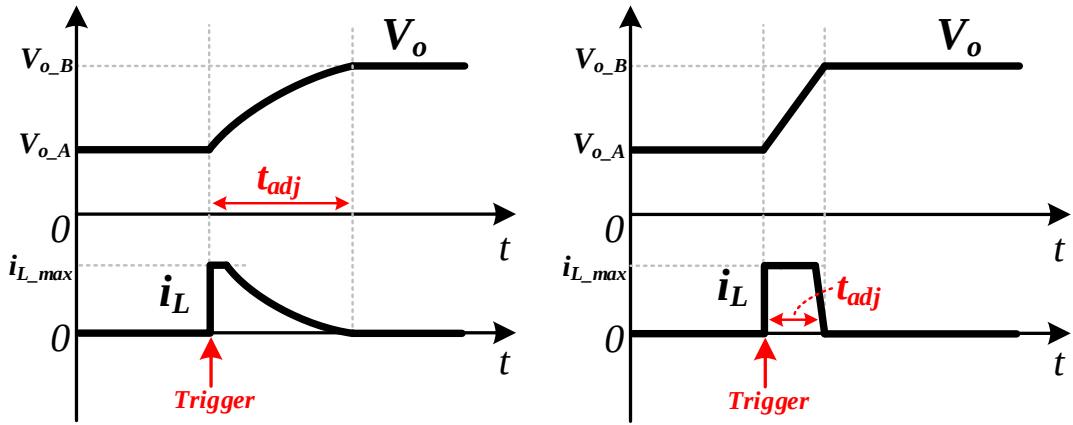
图 3-14 电压环经 PI 补偿后的回路增益函数波特图

取 $k_{pl}=60$, $f_{zl}=0.1\text{Hz}$, 电压环补偿后的回路增益传递函数波特图如图 3-14 所示, 设定补偿后的穿越频率为 4kHz 左右, 相位裕度为 85° 。

3.1.4 动态多阶段控制

上述小节中,对飞跨电容三电平 Buck-Boost 进行开环小信号建模,并对电压模式控制和平均电流模式控制进行了闭环小信号建模的讨论与分析。作为功放电源,要求输出电压具有快速调压功能,不论采用何种控制方式,应尽可能地提高调压速度来满足高动态性能需求。

如图 3-15 (a) 为电压模式或者平均电流模式闭环控制下,仿真得到的输出电压调压过程波形示意图,可以看到电感电流 i_L 在 *Trigger* 调压信号触发时达到最大值 i_{L_max} ,但很快就退饱和,输出电压调压速度也就随之变慢,调压时间 t_{adj} 也就相对较长。而理想情况下的调压波形如图 3-15 (b) 所示,在调压信号触发一开始电感电流达到最大值 i_{L_max} ,并且不会马上退饱和,可以看做恒流源给输出电容充电,输出电压线性上升,调压时间也就能大幅缩短。但由于电压环的限制,仅依靠电压模式或者平均电流模式控制无法做到如图 3-15 (b) 所示输出电压的理想调节过程。



(a) 实际闭环工况下的调压波形图

(b) 理想调压波形图

图 3-15 输出电压调压的实际波形和理想波形

从图 3-15 中的两者调节过程对比可以看出，为保证输出电压的调压速率，其根本就在于维持电感电流在调压的较长时间内都为限定的最大值，这一阶段本质上是对电感电流的调节和控制。单纯的电压模式控制无法对电感电流进行控制，而平均电流模式可以在此基础上作出改进，如图 3-16 所示为平均电流模式下的动态多阶段控制波形图。

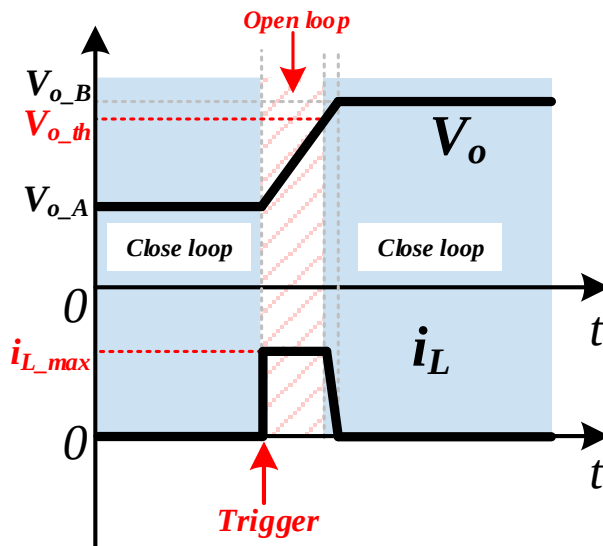


图 3-16 输出电压调压的动态多阶段控制波形图

图 3-16 中，输出电压由 V_{o_A} 调压至 V_{o_B} ，当 *Trigger* 调压信号触发时，输出电压环由稳态闭环阶段进入开环阶段，只对电感电流进行控制，模式标志位 *Mode* 将置 1；当输出电压达到阈值 V_{o_th} 后，切回闭环控制阶段，模式标志位 *Mode* 将置 0。如图 3-17 为平均电流模式下的多阶段控制框图，调压开始时，*Mode* 置 1，

电感电流参考由外部给定；当进入调压结束阶段，*Mode* 置 0，电感电流的参考由电压外环给定。

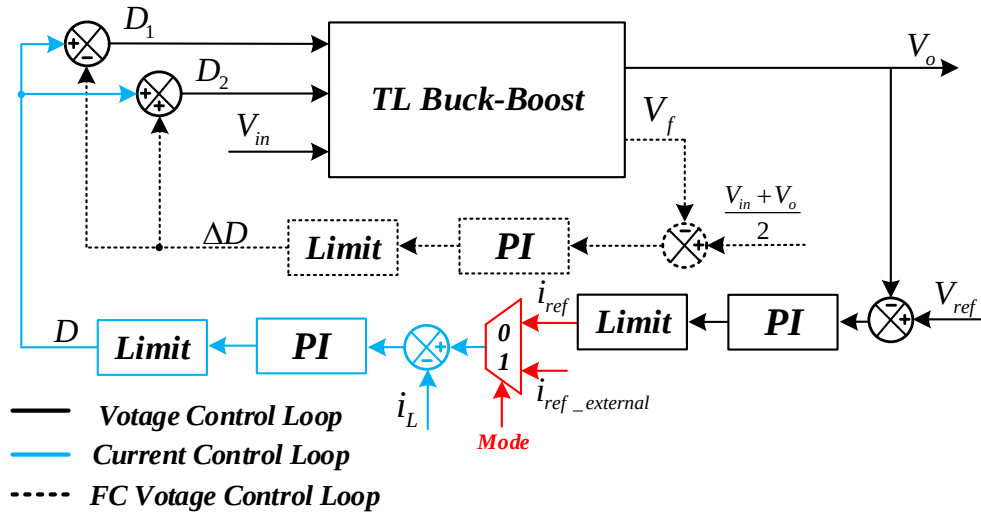


图 3-17 平均电流模式下的多阶段控制框图

由于采用平均电流模式控制在交错并联控制中能够达到相间自动均流的效果，不用外加均流控制环路，并且也能够实现过流保护功能。因此，通过对比分析，本方案选用平均电流模式实现两相交错并联飞跨电容三电平 Buck-Boost 电路的控制。

3.1.5 飞跨电容电压控制

飞跨电容三电平 Buck-Boost 电路中，除了上述所需设计的输出电压控制环路外，也需要考虑飞跨电容电压的控制。为了使飞跨电容电压稳定在 $(V_{in}+V_o)/2$ 附近，不论采用何种补偿方式^[30,42,46,50-54]，最终都是通过调节开关周期内充放电的相对时间，来达到使飞跨电容电压上升或者下降至目标电压值附近。文献中有采用检测飞跨电容电压^[30,42]、检测实际两占空比差值进行补偿^[46]、检测谷值电感电流^[50]等方式来实现均压。在实际应用中，搭建占空比检测电路等较为复杂，且精度要求较高，因此本方案采用检测电压的方式，计算飞跨电容电压与目标值的误差之后进行补偿。

在建立小信号模型之前，首先需要对飞跨电容电压与输出电压的关系进行分析，将多输入多输出的系统，分解为两个独立的单输出系统。图 2-1 中，记主开关管 S_1 的占空比为 D_1 ， S_2 的占空比为 D_2 ，输入电压为 V_{in} ，输出电压为 V_o ，飞跨电容电压为 V_f ，电感电流平均值为 I_L ，电感感值为 L ，飞跨电容容值为 C_f 。

以占空比小于 0.5 情况为例，忽略电感电流纹波，在一个开关周期内，飞跨电容电压的变化量为：

$$\Delta V_f = \frac{I_L(D_2 - D_1)}{C_f f_s} \quad (3-18)$$

稳态工作时，考虑到整个开关周期内的伏秒平衡，则有：

$$D_1(V_f - V_o) + D_2(V_{in} - V_f) = \left(\frac{1}{2} - D_1\right)V_o + \left(\frac{1}{2} - D_2\right)V_o \quad (3-19)$$

令：

$$\begin{cases} D_1 = D + \Delta D_1 \\ D_2 = D + \Delta D_2 \end{cases} \quad (3-20)$$

将式(3-20)代入式(3-19)后整理可得：

$$(\Delta D_1 - \Delta D_2)V_f + \Delta D_2(V_{in} + V_o) + DV_{in} = (1 - D)V_o \quad (3-21)$$

若期望调节量 $\Delta D_i (i=1,2)$ 对输出电压 V_o 无影响，并使得飞跨电容电压 V_f 均压，则需令：

$$\begin{cases} V_f = \frac{V_{in} + V_o}{2} \\ (\Delta D_1 - \Delta D_2)V_f + \Delta D_2(V_{in} + V_o) = 0 \end{cases} \quad (3-22)$$

由式(3-22)可以得到：

$$\Delta D_1 = -\Delta D_2 \quad (3-23)$$

占空比大于等于 0.5 时推导过程类似，不再赘述。因此飞跨电容电压均压补偿时，应同时在两主开关管的占空比上分别增减 ΔD 以达到与输出电压控制解耦的目的。

由式(3-18)及式(3-23)，根据开关平均模型可得：

$$C_f \frac{d\langle v_f(t) \rangle_{T_s}}{dt} = 2\langle i_L(t) \rangle_{T_s} \Delta d(t) \quad (3-24)$$

作小信号扰动，令：

$$\begin{cases} \langle i_L(t) \rangle_{T_s} = I_L + \hat{i}_L(t) \\ \langle v_f(t) \rangle_{T_s} = V_f + \hat{v}_f(t) \\ \Delta d(t) = \Delta D + \Delta \hat{d}(t) \end{cases} \quad (3-25)$$

将式(3-25)代入式(3-24)中，消去直流分量后，作拉普拉斯变换可得：

$$sC_f \hat{v}_f(s) = 2I_L \Delta \hat{d}(s) \quad (3-26)$$

根据式(3-26)可得到飞跨电容电压 v_f 与占空比补偿量 Δd 的传递函数：

$$G_{vf\Delta d}(s) = \frac{\hat{v}_f(s)}{\Delta \hat{d}(s)} = \frac{2I_L}{sC_f} = \frac{2V_o}{D'RC_f s} \quad (3-27)$$

由图 3-7 中的飞跨电容电压环可得到其开环传递函数为：

$$G_{o3}(s) = H_1 F_M G_{vf\Delta d}(s) = \frac{2H_1 F_M V_o}{D'RC_f s} \quad (3-28)$$

由其开环传递函数可以看出，只存在一个原点极点，相位为 -90° 。飞跨电容电压控制不需要快速响应，可采用比例环节进行补偿，将飞跨电容电压维持在 $(V_{in}+V_o)/2$ 附近，使其带宽远低于输出电压环带宽。

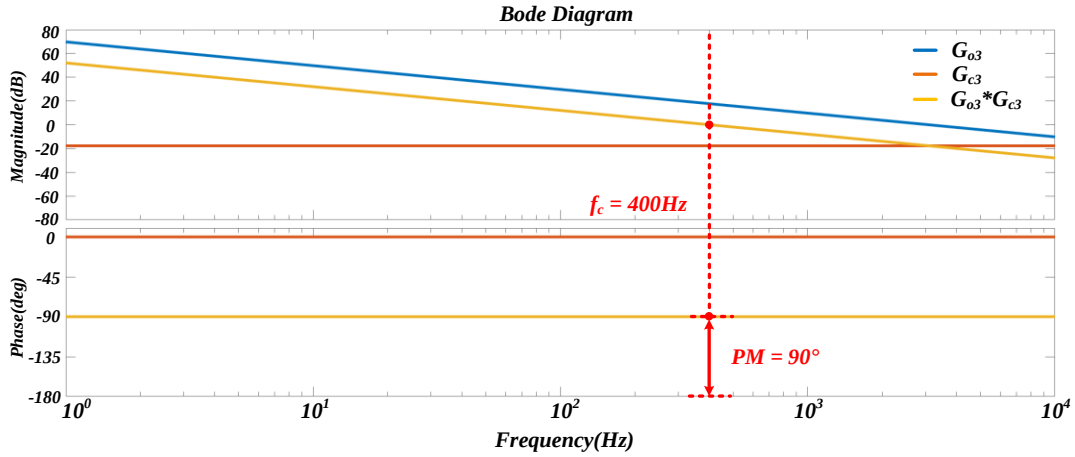


图 3-18 补偿后的均压环回路增益函数波特图

考虑满载开环直流增益最大情况下进行环路补偿设计，比例环节取 $k_{p3}=0.13$ ，设定的穿越频率为 400Hz，相位裕度为 90° ，其环路补偿后的波特图如图 3-18 所示。

3.2 平均电流模式中锯齿波载波与三角波载波均压控制分析

锯齿波载波调制常用的 PWM 调制方法，但在本方案中应用于飞跨电容电压补偿时，当轻载时会存在补偿失效甚至正反馈补偿的情况，而采用三角波载波调制能够避免该情况的发生，下面分别对两种载波调制方式下的均压补偿进行分析。

分析前,先假定处于如下工况：

- 1) 占空比 $D < 0.5$;
- 2) t_0 时刻开始, 按照使飞跨电容电压下降的逻辑进行补偿;
- 3) 锯齿波载波计数器在计数到 $Saw1$ 为 0 时进行加载, 三角波载波计数器在计数到 $Tri1$ 为 0 时进行加载;
- 4) 电感电流上升斜率近似看作不变。

3.2.1 锯齿波载波均压控制分析

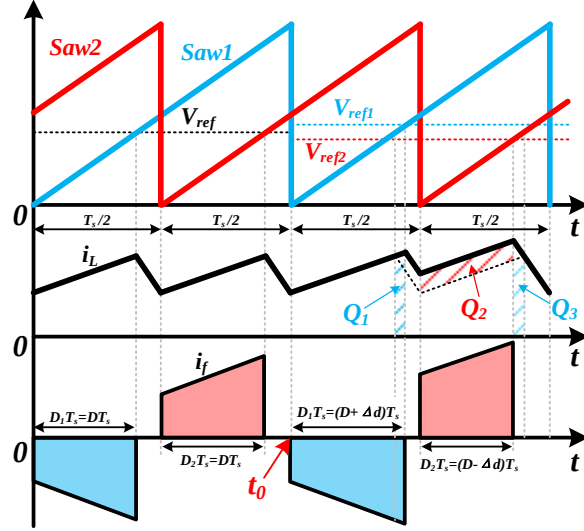


图 3-19 锯齿波载波调制下的均压补偿波形

图 3-19 为锯齿波载波调制下的均压补偿波形, 在 t_0 时刻主开关管 S_1 的占空比增加 Δd , S_2 的占空比减小 Δd , 期望所增加的放电电荷量为 Q_1 , 所减少的充电电荷量为 Q_3 , 但由于增加 S_1 的占空比, 使得关断时间减少, 电感电流峰值增大, 增加了所不期望的充电电荷量 Q_2 , 记一个开关周期内的飞跨电容放电电荷变化量为 $\Delta Q_{S(T_s)}$, 数量关系由式(3-29)给出。

$$\begin{cases} Q_1 = \left[I_L + \frac{V_f - V_o}{2Lf_s} (D + \Delta d) \right] \frac{\Delta d}{f_s} \\ Q_2 = \frac{(D + \Delta d)V_f - \frac{V_o}{2}}{Lf_s} \frac{D - \Delta d}{f_s} \\ Q_3 = \left[I_L + \frac{V_{in} - V_f}{2Lf_s} (D - \Delta d) \right] \frac{\Delta d}{f_s} \\ \Delta Q_{S(T_s)} = Q_1 + Q_3 - Q_2 = \left[2I_L - \frac{V_{in} \left(D^2 - \frac{\Delta d}{2} \right)}{(1 - D)Lf_s} \right] \frac{\Delta d}{f_s} \end{cases} \quad (3-29)$$

若使飞跨电容电压下降至目标值, 则开关周期内放电电荷变化量应大于 0,

因此有：

$$I_L > \frac{V_{in} \left(D^2 - \frac{\Delta d}{2} \right)}{2(1-D) L f_s} \quad (3-30)$$

标准化之后可得：

$$I_L^* = \frac{I_L}{\frac{V_{in}}{2L f_s}} > I_{Lcrit}^* = \frac{D^2 - \frac{\Delta d}{2}}{1-D} \quad (3-31)$$

占空比大于等于 0.5 时，分析过程类似，不再赘述。由式(3-31)可以看出，当输入输出一定时，即占空比一定的情况下，当电感电流标幺值 I_L^* 小于临界值时，变为正反馈，均压补偿失效。

3.2.2 三角波载波均压控制分析

如图 3-20 所示为三角波载波调制下的均压补偿波形，同样地，对三角波载波情况进行分析，在 t_0 时刻主开关管 S_1 的占空比增加 Δd ， S_2 的占空比减小 Δd ，期望所增加放电电荷量为 Q_1' 和 Q_1'' ，所减少的充电电荷量为 Q_2' 和 Q_2'' ，记一个开关周期内的飞跨电容放电电荷变化量为 $\Delta Q_{T(Ts)}$ ，数量关系由式(3-32)给出。

$$\begin{cases} Q_1' + Q_1'' = I_L \Delta d \\ Q_2' + Q_2'' = I_L \Delta d \\ \Delta Q_{T(Ts)} = Q_1' + Q_1'' + Q_2' + Q_2'' = 2I_L \Delta d \end{cases} \quad (3-32)$$

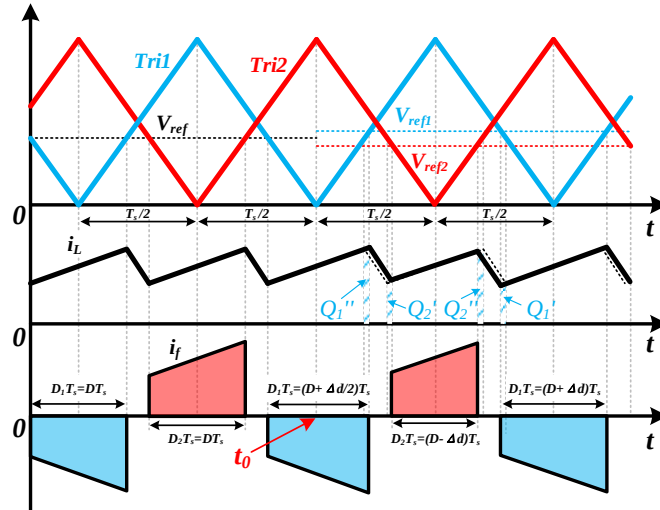


图 3-20 三角波载波调制下的均压补偿波形

由式(3-32)可以看出，开关周期内放电电荷变化量 $\Delta Q_{T(Ts)}$ 为正，符合负反馈

的补偿逻辑。因此,综合以上分析,在本方案中的平均电流模式控制采用三角波载波的方式调制更为合适。

3.3 动态调压的均压策略优化

由图 2-2 (a) 和图 2-3 (b) 中所分析的工作模态可知, 当只有主开关管 S_1 开通时, 飞跨电容进行放电; 由图 2-2 (c) 和图 2-3 (d) 中所分析的工作模态可知, 当只有主开关管 S_2 开通时, 飞跨电容进行充电。根据上述的模态, 可以确定飞跨电容电压在偏离时的补偿逻辑, 但在动态过程中, 为实现输出电压快速向下调压, 电感电流反向, 将能量回馈至输入侧, 波形如图 3-21 所示。

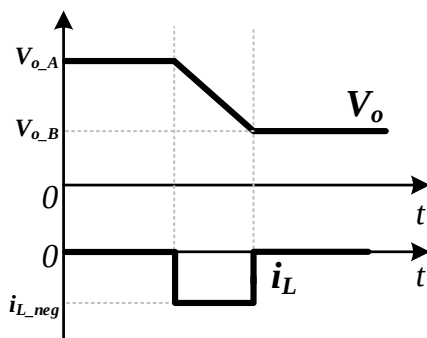


图 3-21 输出电压向下调压波形

当输出电压向下调压过程中,若按照原来的均压补偿逻辑,将形成正反馈,导致飞跨电容严重偏离,在调节过程中,电感电流纹波将大幅增加,影响电路的效率,电感也可能达到饱和,开关管器件的电压应力也将增加,对电路的正常工作造成了危害。因此,在对飞跨电容电压补偿时,应增加相应的判断逻辑,以保证负反馈的补偿。

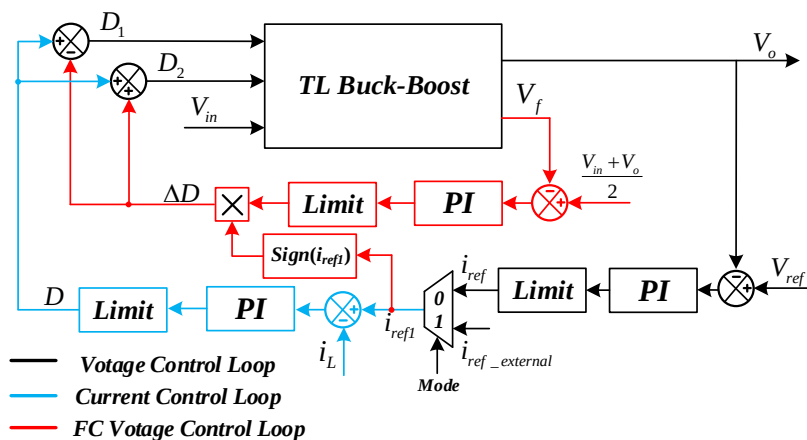


图 3-22 优化后的带均压控制的平均电流模式

图 3-22 为控制策略优化后的控制框图, 图中 $Sign()$ 为符号函数用于判断电压环的输出, 即电感电流的参考值 i_{refl} 的正负, 若为正, 则函数输出为 1; 若为 0, 函数输出为 0; 若为负, 函数输出为 -1, 以此来区别电感电流正向和负向时飞跨电容电压的补偿逻辑。

3.4 交错并联飞跨电容三电平 Buck-Boost 电路的控制电路设计

3.4.1 交错并联飞跨电容三电平 Buck-Boost 电路的控制策略

图 3-23 为交错并联飞跨电容三电平 Buck-Boost 的控制环路图, 电路采用带飞跨电容均压的平均电流模式控制。 V_{in} 为输入电压, V_o 为输出电压, V_{ref} 为输出电压参考量, V_f 、 V_f' 分别为两相飞跨电容电压, i_L 、 i_L' 分别为两相电感电流, D_1 、 D_2 为同一相中两主开关管的占空比, 其相位相差 180° 。 D_1' 、 D_2' 为另一相中两主开关管的占空比, D_1' 与 D_1 、 D_2' 与 D_2 信号相位各相差 180° 。 ΔD 和 $\Delta D'$ 分别为两相中飞跨电容均压控制环节对各自占空比的补偿量。

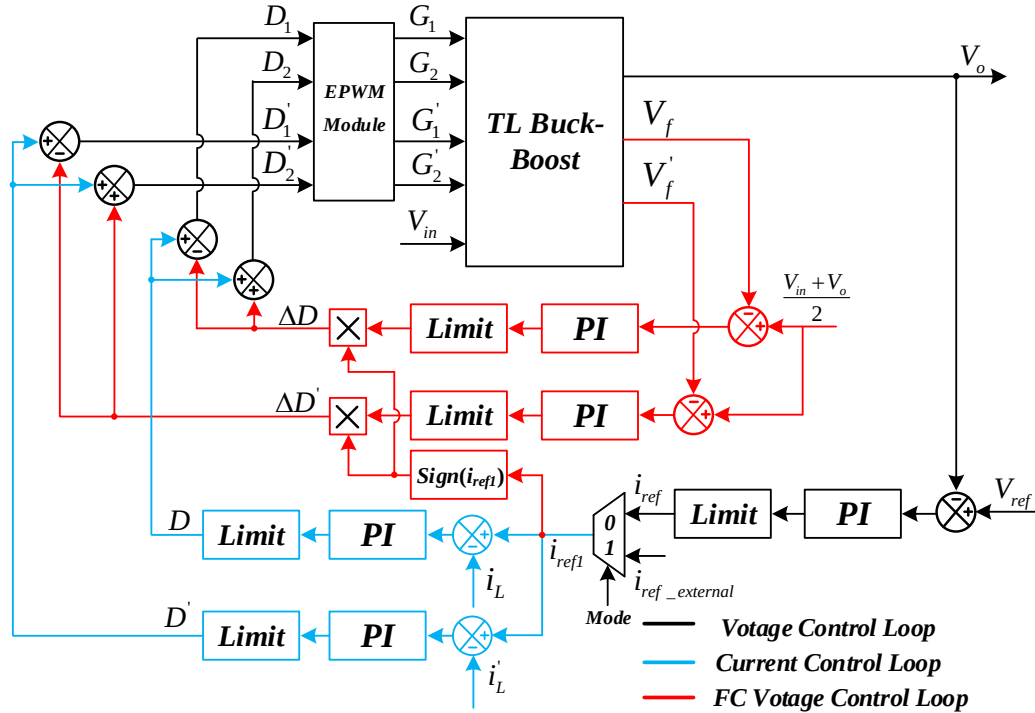


图 3-23 交错并联飞跨电容三电平 Buck-Boost 的控制环路

控制环路主要由输出电压外环、电感电流内环以及飞跨电容电压均压环三部分构成。首先由输出电压的采样值 V_o 与其参考量 V_{ref} 作比较之后的误差经比例积分控制器 (Proportional-Integral Controller, PI) 补偿后限幅得到两相电感电流的参考量 i_{ref} , 再经过模式选通器得到电感电流参考量 i_{refl} 。各相电感电流 i_L 、 i_L' 分

别与电感电流参考量 i_{refl} 作比较之后的误差再经过各自的 PI 补偿后限幅得到两相各自的占空比 D 、 D' 。最后控制环路中增加了相对独立的飞跨电容电压 V_f 的控制环节，将输入电压的采样值 V_{in} 和输出电压的采样值 V_o 总和的一半作为基准，两相飞跨电容电压的采样值 V_f 、 V_f' 分别与其作比较之后的误差再经过各自的 PI 补偿后限幅得到两相各自均压补偿的占空比 ΔD 和 $\Delta D'$ 。

3.4.2 交错并联飞跨电容三电平 Buck-Boost 电路数字控制的实现

两相交错并联拓扑中采用电流模式不仅具有动态响应快、过流保护等优点，而且由于两相的电流参考量由同一个输出电压环给定，两相的电流参考量相同，具有自均流的特点，不需要额外增加相间均流环节。由于两相的控制信号移相 180° ，故两相的电感电流和飞跨电容电压需要有独立环路进行控制，导致总体的控制复杂度较高。若要搭建两相飞跨电容三电平 Buck-Boost 电路的模拟控制方案，其硬件控制电路将十分复杂，且难以实现复杂逻辑的控制方案需求，同时采用大量模拟芯片会使得成本增加。

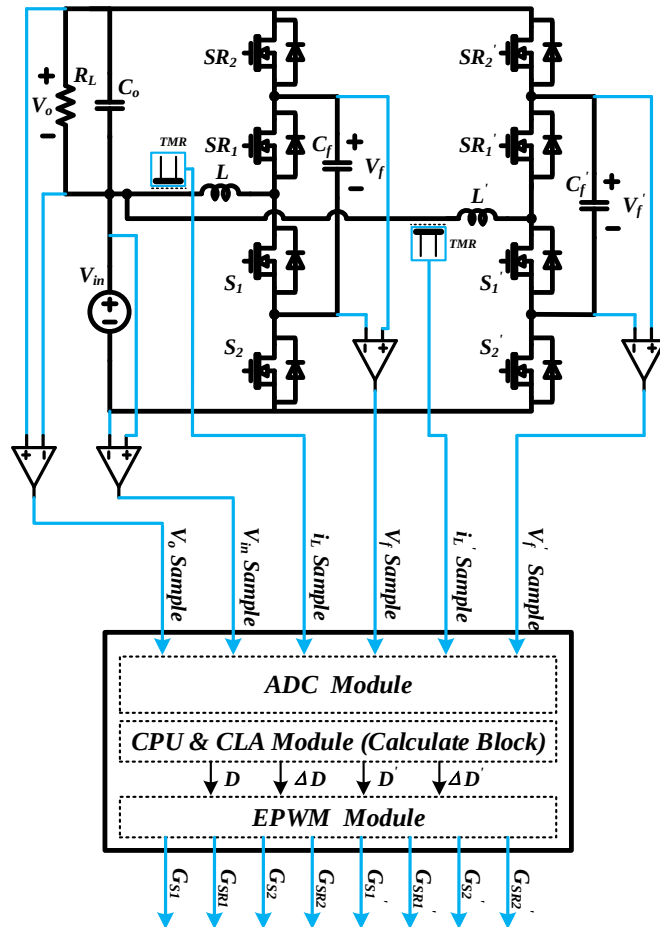


图 3-24 交错并联飞跨电容三电平 Buck-Boost 数字控制框图

相较于传统的模拟控制方式,数字控制方式能够实现较为灵活且高效的控制方式,在样机及参数的调试上更为简单和便捷。通常以 DSP 或者 MCU 为数字控制芯片,再增加如 FPGA 等逻辑门阵列可以实现更加复杂的控制方案。现有中等性能的商用 DSP 芯片其成本已相对低廉,体积相对较小,集成度更高,同时也能够进行通信,为未来实现电源的智能化提供了可能,也更加适合中小功率的应用场合。

图 3-24 为交错并联飞跨电容三电平 Buck-Boost 电路的控制框图,本课题采用了数字控制方案,数字信号处理器(Digital Signal Processing, DSP)为 Ti 公司的 C2000 系列产品 TMS320F280049, 其具有 100MHz 的主频,3 个模数转换器(Analog to Digital Converter, ADC)模块,能够同时进行模拟到数字的采样转换,满足本课题中对多模拟量采样的需求。同时该 DSP 还集成了控制律加速器模块(Control Law Accelerator, CLA),其可以与中央处理器(Central Processing Unit, CPU)并行运算,满足本课题中多控制环路和快动态响应的需求。本方案中 DSP 的外围控制电路主要包括电感电流采样电路、输入输出电压及飞跨电容电压采样电路、驱动电路等部分构成。

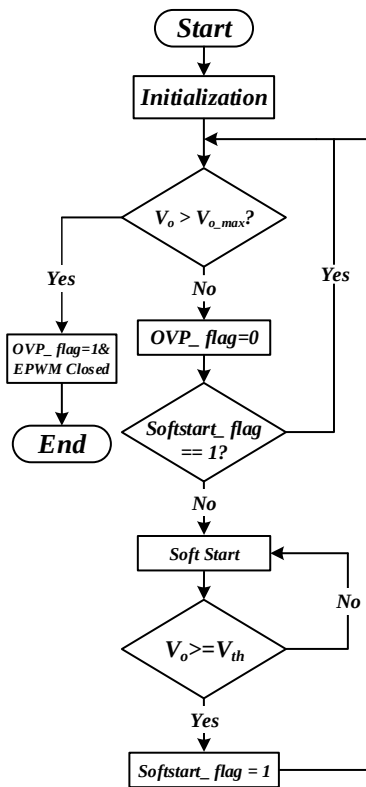


图 3-25 CPU 控制程序流程图

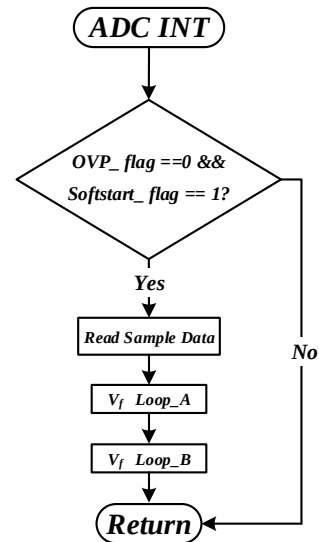


图 3-26 ADC 中断控制流程图

如图 3-25 所示为 CPU 控制的程序流程图，主要用于输出电压的过压保护以及电路的软启动控制。当输出电压 V_o 高于设定的过压值 V_{o_max} 时，过压标志位将置 1，并关断 EPWM 模块；当输出电压 V_o 未高于 V_{o_max} 时，过压标志位为 0，并判断软启动标志位。当软启动标志位为 0 时，进入软启动环节，然后判断是否到达阈值电压 V_{th} 。若到达阈值，则将软启动标志位置 1，并进入闭环；若未到达阈值，则仍进入软启动环节。当过压标志位为 0，软启动标志位为 1 时，主程序将一直进行输出电压是否过压的判断。

如图 3-26 所示为 ADC 中断的程序流程图，由于均压控制带宽要求不高，因此采用较慢的 ADC 中断对两相飞跨电容电压进行闭环控制。当未过压且软启动已经完成的情况下，进入两相飞跨电容电压的闭环控制，首先读取开关周期内的两相飞跨电容电压以及输入输出电压的采样值后，然后分别进行两相飞跨电容电压误差的 PI 补偿运算，计算所得的补偿占空比设定为 CLA 可读。当 CLA 中更新两相占空比之前，分别加上各相所要补偿占空比即可。

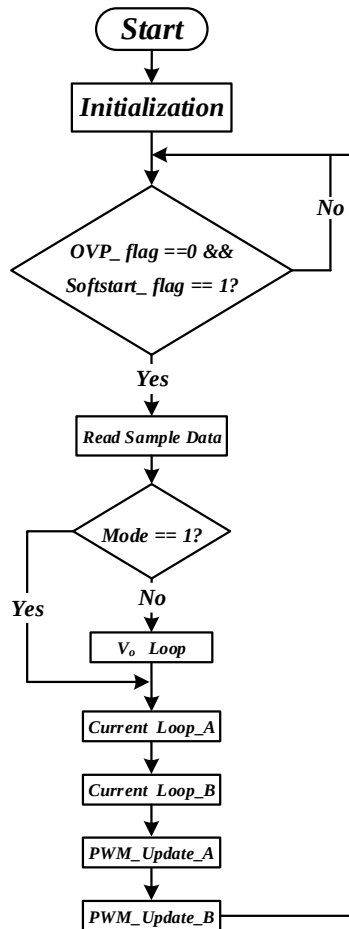


图 3-27 CLA 控制程序流程图

图 3-27 为 CLA 控制的程序流程图，主要用于两相输出电压的闭环控制、输出电压调压以及两相各开关管占空比的更新。由于 CLA 独立于 CPU 运算，因此 CLA 中的变量也需要初始化。在判断输出电压未过压且软启动完成后，读取开关周期内输出电压以及两相电感电流的采样值，首先对模式标志位进行判断，若为 1，电压环开环，电感电流参考值由外部给定；若为 0，则先进行输出电压误差的 PI 计算，其结果作为两相电感电流的参考值。再分别对两相电感电流误差进行 PI 计算得到各相的占空比，最后再加上 ADC 中断计算所得到各相的补偿占空比后更新各相 EPWM。

3.4.3 电流检测方案

本课题中为电流模式的控制方案，需要对电感电流进行采样。目前常用的电流采样主要有采样电阻加运算放大器、电流互感器（Current Transformer, CT）、霍尔电流检测以及隧道磁阻（Tunnel Magneto Resistance, TMR）检测等方式，表 3-1 为不同电流采样方案的性能及参数的对比^[55-58]。

表 3-1 不同电流采样方案的性能及参数对比

采样方式		尺寸	损耗	是否串入主电路	是否隔离	延迟时间
采样电阻		$3.2 \times 1.6 \times 0.4$	大	是	否	<10ns
电流互感器		$20 \times 14.5 \times 10.5$	中等	是	是	可忽略
霍尔电流检测		$10.3 \times 10.3 \times 2.7$	中等	是	是	>100ns
TMR 电流检测		$3 \times 3 \times 0.75$	可忽略	否	是	<50ns

传统采用电路中串入采样电阻的方案，在小电流或对效率要求不高的应用场合适用，当采样电流有效值较大时，在采样电阻上会产生较大的导通损耗，影响整机效率，不符合本课题的高效率需求。另外，为了减小损耗而减小采样电阻的阻值，又会带来采样电阻上的电压过小，电流采样精度下降，信噪比降低等问题。

通过 CT 来进行电流采样是传统电流采样的另一种方法，将一次侧大电流转换成二次侧小电流进行测量，虽然相较于电阻采样具有更小的导通损耗，但其体积较大，不符合本课题的高功率密度需求。并且 CT 通常只能采样单向电流，不

满足本课题中向下调压时负流采样的需求。

霍尔电流传感器是新型的电流采样方案，目前商用的霍尔电流传感器最高带宽可达 1MHz，具有较小的延时，但其芯片为 SOIC-16 封装，体积仍然较大，且其芯片原边也需要在电路中串入采样电阻，会带来较大的导通损耗，不满足本课题的需求。

通过 TMR 进行电感电流采样的方式，是利用电流产生的磁场进行检测，不需要接入主电路中，损耗可以忽略不计。目前 TMR 电流检测芯片最高带宽可达 10MHz，具有比霍尔电流传感器更小的延时。且其封装小，适合应用于高功率密度要求的场合。

本方案中所采用的 TMR 电流检测芯片，可以测量正负向的大电流，带宽为 10MHz，延时小于 50ns，对控制环路的影响可以忽略不计。由于 TMR 通过磁场检测电流，其对周围磁场较为敏感，需要避开电路中高 dv/dt 的动点、磁性元件周围高频变化的磁场以及其他电流走线的位置。因此，TMR 电流检测芯片放置于电感两端中靠近输入电压源的一侧更为合适，如图 3-28 中所示，蓝色部分即为 TMR 电流检测芯片的位置。

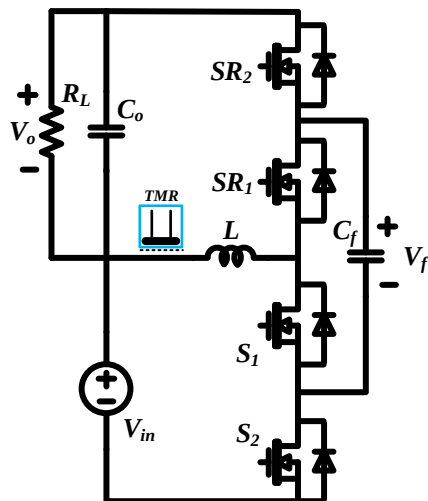


图 3-28 飞跨电容三电平 Buck-Boost
中 TMR 电流检测芯片位置图

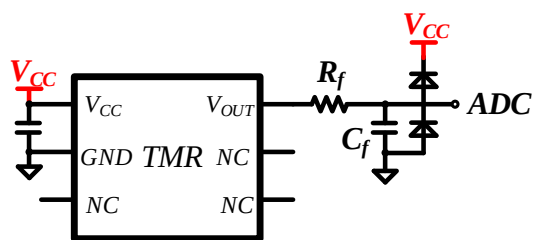


图 3-29 采用 TMR 电流采样的原理图

采用 TMR 电流检测芯片实现电感电流采样的原理图如图 3-29 所示，采样电路的输出与 DSP 控制器中的 ADC 模块的输入相连，该信号可以用于电流环的闭环控制以及过流保护。

3.4.4 输入输出电压及飞跨电容电压检测方案

为了实现输出电压闭环以及飞跨电容电压的控制,需要对输入电压、输出电压及飞跨电容电压进行采样。常用的电压采样方案为电阻分压采样和差分放大采样。本方案中各采样电压相对的参考地不同,不能直接采用电阻分压采样的方法,故选择差分放大采样,如图 3-30 所示。

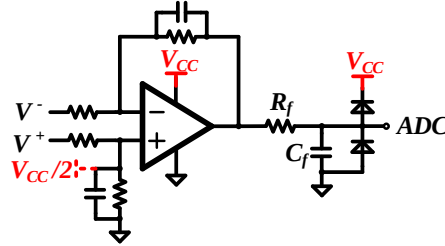


图 3-30 差分电压采样原理图

原理图中, V^+ 为采样电压的输入正端, V^- 为采样电压的输入负端, 采样电压的输出经 RC 滤波以及限幅保护后与 DSP 控制器中的 ADC 模块的输入相连。当飞跨电容电压采样时, 由于输入两端均为动点, 在主电路工作时, 会存在承受负共模电压的情况, 而一般的运算放大器所能承受的共模电压范围为 $0 \sim V_{cc}$ 。负共模电压会使采样受到干扰, 影响电路的稳定工作。因此, 当飞跨电容电压进行差分采样时, 需在运放正端增加 $V_{cc}/2$ 的偏置电压以避免出现负共模电压。

3.4.5 驱动电路设计

在飞跨电容三电平 Buck-Boost 电路中, 开关管 S_1 与 SR_1 驱动信号互补、 S_2 与 SR_2 驱动信号互补, 常规方案中互补两管用同一个半桥驱动器, 但本拓扑中互补两管并非都能作为半桥进行驱动。因此, 如图 3-31 所示, 本方案选取开关管 S_1 与 S_2 、 SR_1 与 SR_2 分别作为两个半桥进行驱动, 简化驱动方案且具有更低的成本。

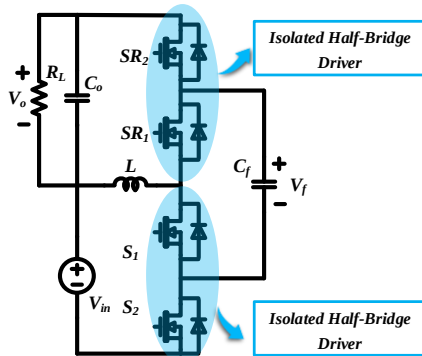


图 3-31 飞跨电容三电平 Buck-Boost 的驱动方案

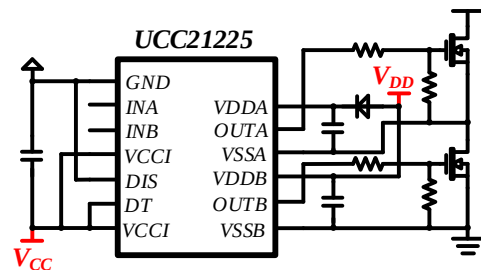


图 3-32 半桥驱动原理图

本方案中采用的半桥驱动器为 Ti 公司的 UCC21225 芯片，满足半桥两管同时驱动信号为高的情况，且该驱动芯片原副边隔离，能够有效减少硬开关对控制侧的干扰。图 3-32 为 UCC21225 半桥驱动器的原理图，虽然两管驱动信号不互补，但经上述工作模态分析，在一个开关周期内，两管都会存在一定的导通时间，故上管的驱动仍可采用自举方式进行供电。

3.5 本章小结

本章基于飞跨电容三电平 Buck-Boost 电路的开环小信号模型，建立了电压模式和平均电流模式控制的闭环小信号模型。提出了输出电压调压的动态多阶段控制方法。在不同载波调制方式下分析了飞跨电容电压的补偿效果，并对动态调压下的均压策略进行优化。基于上述控制方案，设计了两相交错并联飞跨电容三电平 Buck-Boost 的数字控制方案。

4 仿真及实验验证

根据第 2 章中的设计方法以及第 3 章中的控制策略分析，搭建了一台输入电压范围为 30~65Vdc，输出电压范围为 27~55Vdc，额定功率为 1kW，功率密度为 510W/in³，峰值效率为 97.5%的高效、高功率密度的交错并联三电平 Buck-Boost 样机，实验样机及尺寸如图 4-1 所示，关键元器件参数如表 4-1 所示。

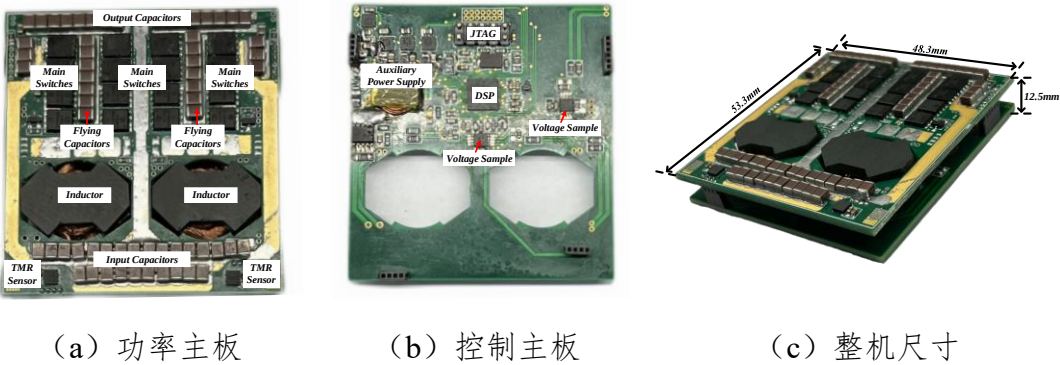


图 4-1 样机照片

表 4-1 交错并联飞跨电容三电平 Buck-Boost 样机器件参数

参 数	数 值
P_{o_max}	1kW
V_{in}	30~65Vdc
V_o	27~55Vdc
L	2uH
f_s	200kHz
磁芯材料	DMR95
开关管型号	BSC040N08NS5
输入电容	3.3uF/100V
输出电容	3.3uF/100V
飞跨电容	3.3uF/100V

4.1 仿真结果

根据上述方法对交错并联飞跨电容三电平 Buck-Boost 带飞跨电容均压的平均电流模式补偿环路进行设计，其控制环路图如图 3-23 所示，两相电路有独立的电流内环和均压环，有共同的输出电压外环。经仿真验证，电路在各工作点稳态工作正常，动态性能满足性能要求。仿真波形图中， V_o 为输出电压， i_L 、 i_L' 分别为两相的电感电流， V_f 、 V_f' 分别为两相的飞跨电容电压， V_{gs2} 与 V_{gs2}' 分别为两

相主开关管 S_2 和 S_2' 的驱动电压。

图 4-2 和图 4-3 分别是输入电压为 34V, 输出电压为 48V 和输入电压为 60V, 输出电压为 48V 时电路空载与满载的稳态波形。从波形中可以看出, 空载时由两相电感电流斜率可以判断, 在可接受的范围内飞跨电容电压有轻微不均压的情况, 其电压相较 $(V_{in}+V_o)/2$ 有 1V 左右的偏差; 满载时飞跨电容电压平均值基本为 $(V_{in}+V_o)/2$, 电感电流半开关周期的斜率基本一致。另外, 不论是空载还是满载, 可以看出两相交错在电流模式控制下能够具有很好的相间均流效果。

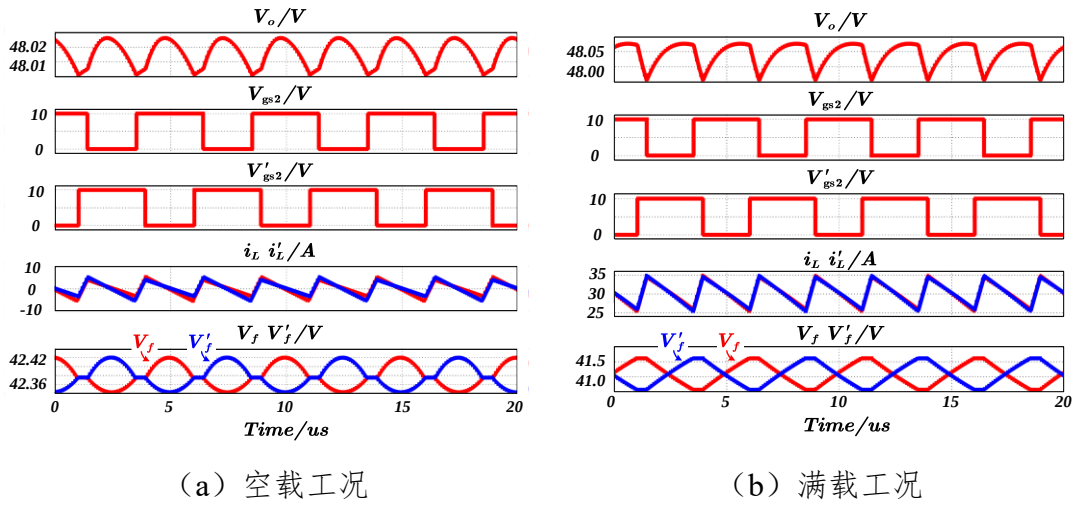


图 4-2 输入 34V, 输出 48V 时电路的稳态工作波形

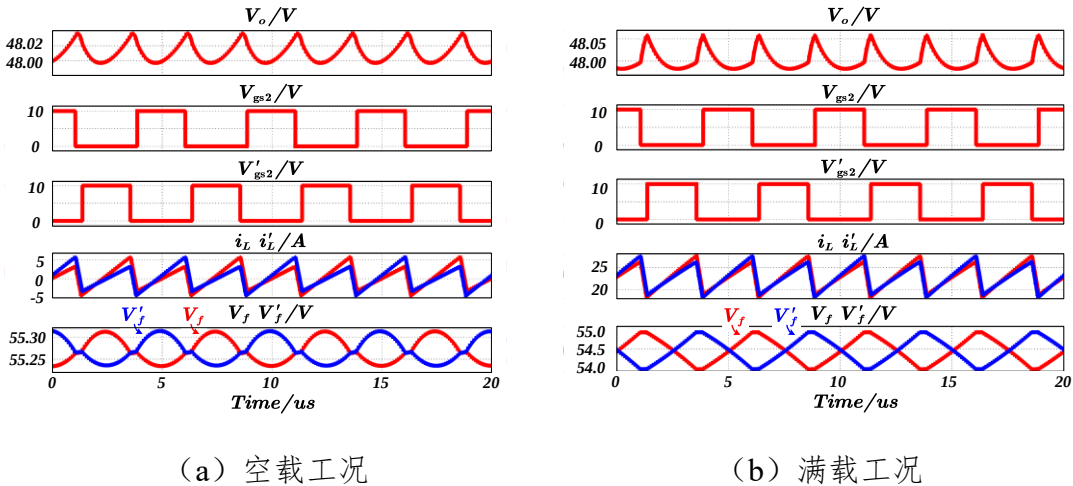


图 4-3 输入 60V, 输出 48V 时电路的稳态工作波形

由于功放电源中需要空载工作时调节输出电压, 如图 4-4 所示, 两图分别为空载情况下, 输入 48V, 输出电压由 45V 向上调压 3V 和向下调压 3V 的暂态波形, 从波形中可以看出, 在调节一开始电感电流快速响应至最大值, 对输出侧恒

流充电或者放电,使得输出电压呈线性上升或者下降,且调节过程中无电压过冲,满足功放电源快速调压的需求。

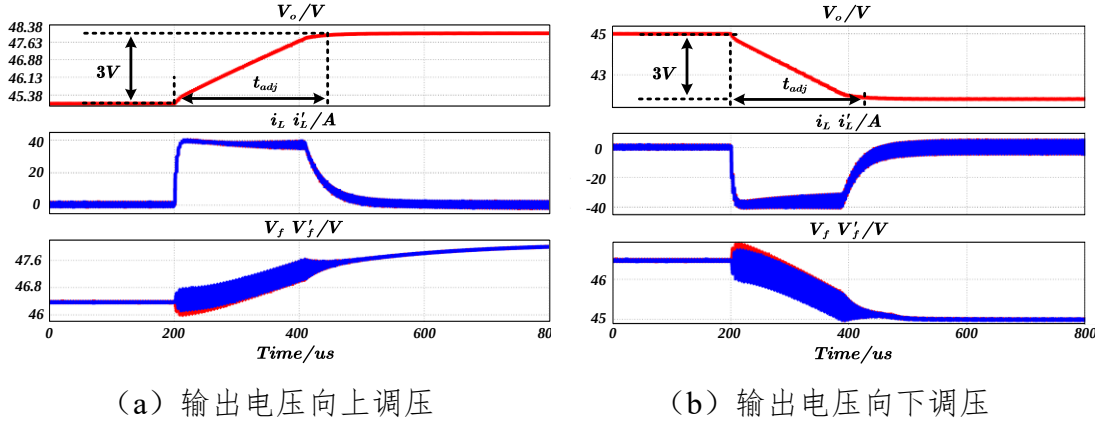


图 4-4 空载工况下, 输入 48V, 输出 45V 调压时的暂态波形

4.2 实验波形

如图 4-5 与图 4-6 所示分别电路空载和半载工作下, 输入 34V, 输出 48V 与输入 60V, 输出 48V 时的稳态工作波形。其中 V_{o_ripple} 为输出电压纹波, i_L 、 i_L' 分别为两相电感电流, V_{gs1} 为主开关管 S_1 的驱动电压。由波形可以看出, 当空载工作时, 不论是出于 Buck 模式还是 Boost 模式, 飞跨电容都存在轻微的不均压, 与仿真结果类似。当半载工作下, 两相电感电流的斜率基本一致, 从驱动波形可以看出开关频率为 200kHz, 而飞跨电容电压良好的均压使得两相的电感电流实现了等效的倍频效果。

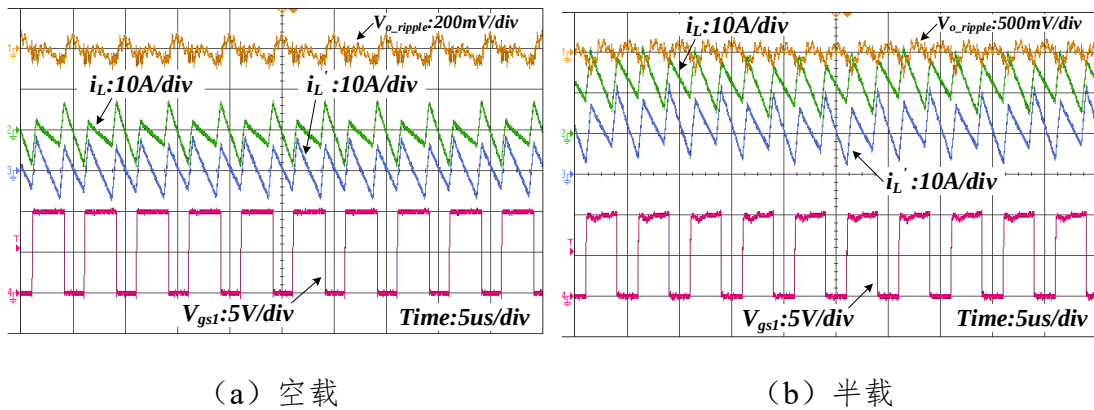


图 4-5 输入 34V, 输出 48V 稳态工作波形

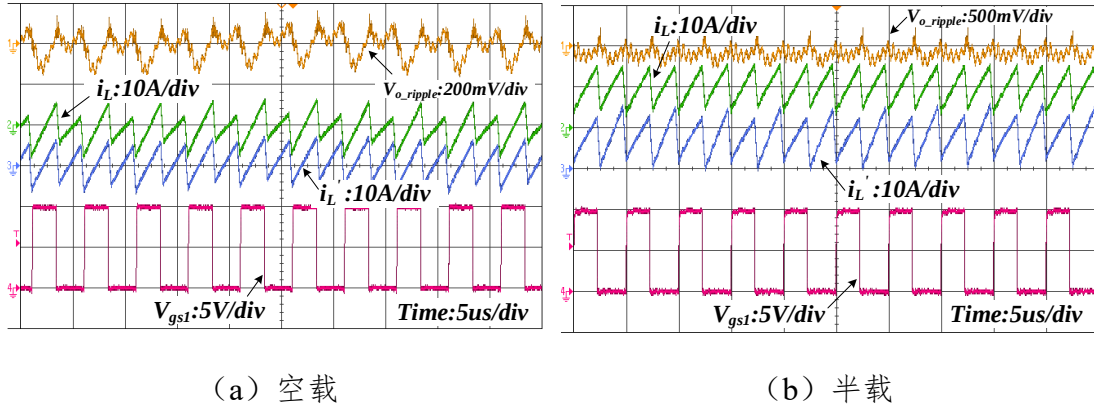


图 4-6 输入 60V，输出 48V 稳态工作波形

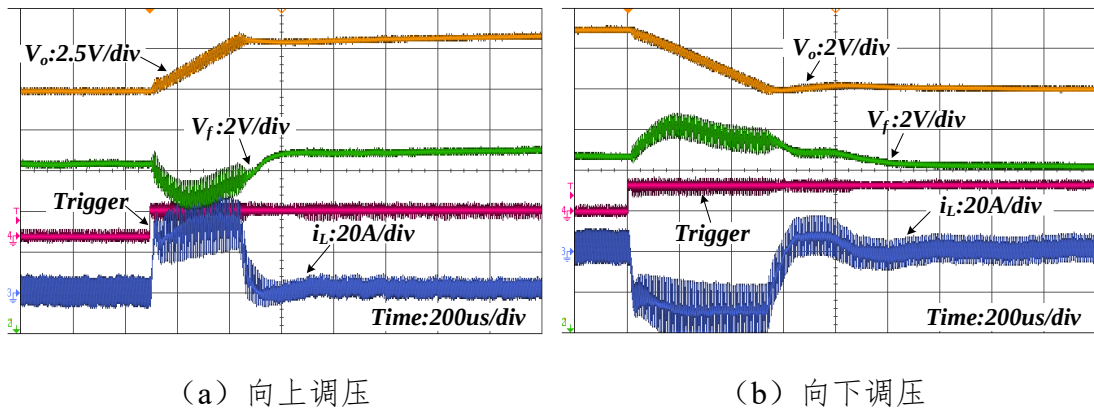


图 4-7 输出电压调压暂态工作波形

如图 4-7 (a) 为空载时输入电压为 34V，输出电压由 45V 上调至 48V 的暂态波形，图 4-7 (b) 为空载时输入电压为 34V，输出电压由 48V 下调至 45V 的暂态波形。图中 V_o 为输出电压， V_f 为飞跨电容电压， i_L 为电感电流， $Trigger$ 为调压信号，当由低电平转变为高电平时调压开始。可以看到，无论是向上调压还是向下调压，电感电流均能快速响应，使得输出电压能线性上升或下降至目标值且无过冲。

4.3 效率测试与损耗分析

图 4-8 给出了实验样机在额定工况输入 48V，输出 48V 时不同负载下的效率曲线，其峰值效率可达 97.5%。

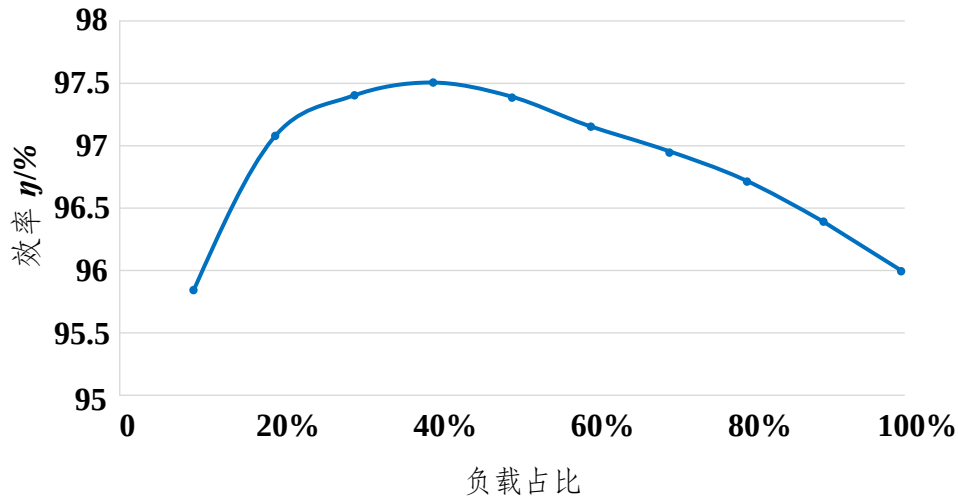


图 4-8 效率曲线

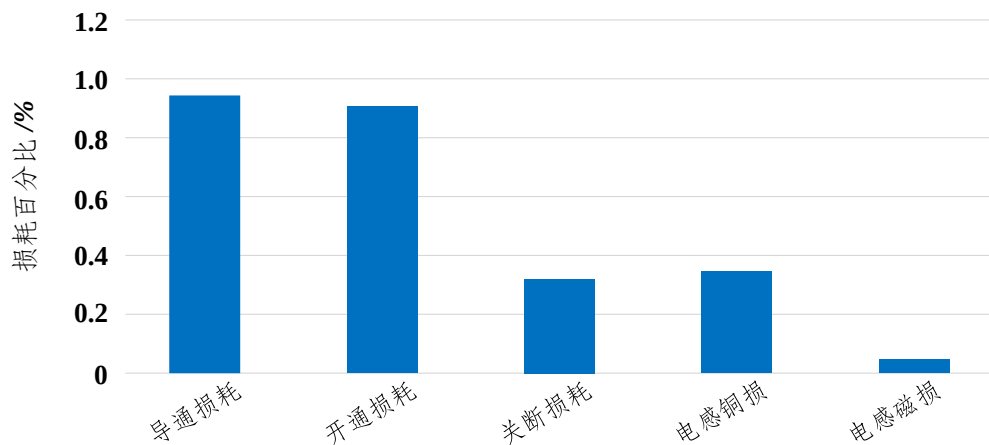


图 4-9 峰值点损耗分析图 (@40%负载)

图 4-9 为实验样机在峰值效率点的损耗分布计算。可以看到，导通损耗、开通损耗以及关断损耗在总损耗中占比较大，主要的损耗分布于开关管上。由于输入和输出接近，电感上的伏秒很小，因此电感的磁损占比很小。由于开关管实际工作时，存在较大的反向恢复损耗，因此实测的开关管损耗占比大于开关管选型时估算值。若要进一步提升效率，则可以在 FoM 值最优情况下，通过选用不同 $R_{ds(on)}$ 的开关管进行实验的损耗对比分析，优化开关管的导通损耗和开关损耗的占比。

4.4 本章小结

本章结合第 2 章的器件设计方法以及第 3 章的控制策略分析，搭建了一台输入电压为 30~65Vdc，输出电压为 27~55Vdc 的实验样机。对样机在稳态工况、暂

态工况进行了测试，仿真及实验结果验证了设计和分析方法的正确性。并对样机进行不同负载条件下的效率测试，峰值效率可以达到 97.5%，实现了高效、高功率密度、高动态性能的预期指标要求。

5 总结与展望

5.1 全文工作总结

随着 5G 行业的迅速发展，基站的数量大幅增加导致耗电量的骤增，本文基于 5G 功放电源的应用场合，基于高效、高功率密度以及高动态性能的需求，以交错并联飞跨电容三电平 Buck-Boost 为研究对象进行了探究，主要研究工作可以概括为以下几个方面：

- 1) 本文首先对现有工业界应用于功放电源的电源模块进行了调研，对比分析了隔离型全桥拓扑，传统非隔离拓扑以及飞跨电容三电平的优缺点，并在此基础上选择了飞跨电容三电平 Buck-Boost 作为本文的研究对象；
- 2) 对该拓扑进行了详细的模态分析，并针对 5G 功放电源的应用场合，总结了开关管选型及电感、电容等器件参数设计的方法；
- 3) 对飞跨电容三电平拓扑的控制策略进行了开环小信号分析，并对比分析了电压模式控制与平均电流模式控制。提出了输出电压调压的动态多阶段控制方法，实现了快速调压需求。再对飞跨电容电压与输出电压的关系作进一步分析，将多输入多输出的系统进行简化。在不同载波调制方式下分析了飞跨电容电压的补偿效果，并对动态调压下的均压策略进行了优化。
- 4) 根据前述的器件参数设计方法以及控制策略分析，搭建了一台基于数字控制方案的实验样机，实现了高效、高功率密度以及高动态性能的预期目标。

5.2 研究工作展望

针对应用于 5G 功放电源的飞跨电容三电平 Buck-Boost 的研究，本文完成了部分的研究工作，但仍存在一些问题值得进一步研究和优化。

- 1) 采用数字控制虽然较为灵活，但由于本方案中两相交错并联且输出电压和飞跨电容电压都需控制，导致补偿环节较多，如何进一步优化控制，减小控制环节采样、计算的延时值得研究；
- 2) 本方案中采用 TMR 进行电感电流采样，但 TMR 应用于功率电路电流检测方案尚不成熟，如何减小外界磁场、PCB 走线等对 TMR 电流检测干扰值得进一步研究；
- 3) 由于该拓扑为硬开关电路，开关噪声大，开关损耗也大，如何增加少量辅助电路实现软开关，进一步提高效率和功率密度值得探究；

- 4) 本方案中尚未对电感设计与开关管选型作进一步优化, 如何将两相电感进行耦合设计优化电感体积值得进一步探索;
- 5) 为获得更高动态性能, 峰谷值电流模式可能是更佳方案, 但如何在 $D=0.5$ 附近电感电流几乎无纹波的工况下实现控制值得进一步分析和探讨。

参考文献

- [1] 两部门联合印发《关于加强城市通信基础设施规划的通知》[EB/OL].[09/25/2015].http://www.gov.cn/xinwen/2015-09/25/content_2939011.htm.
- [2] 中华人民共和国国民经济和社会发展第十三个五年规划纲要[EB/OL].[03/17/2016].http://www.gov.cn/xinwen/2016-03/17/content_5054992.htm.
- [3] 5G 电源白皮书[EB/OL].[01/30/2019].https://www.huawei.com/minisite/5g-ultra-lean-site-2019/pdf_v1.0/5G-power-cn.pdf.
- [4] 5G 网络的可持续供电解决方案[EB/OL].[12/22/2019].<https://www.itu.int/ITU-T/recommendations/rec.aspx?rec=14079&lang=zh>.
- [5] 吕婷,张涛,李福昌,曹亘.5G 基站硬件架构及演进研究[J].邮电设计技术,2022(02):21-25.
- [6] ADH700 Series[EB/OL].<https://www.artesyn.com/power-supplies/websheet/600/adh700-series>.
- [7] VFB600 Series[EB/OL].<https://www.cui.com/product/dc-dc-converters/isolated/vfb600-series>.
- [8] E48SC50006[EB/OL].https://filecenter.deltaww.com/Products/download/01/0102/datasheet/D_S_E48SC50006.pdf.
- [9] BMR685 series[EB/OL].<https://flexpowermodules.com/products/bmr685?model=BMR685X300%2F001>.
- [10] SD-1000 series[EB/OL].<https://www.meanwell.com/webapp/product/search.aspx?prod=SD-1000>.
- [11] PAH-48/8.5-D48NB-C[EB/OL].<https://www.murata.com/en-us/products/productdetail?partno=PAH-48%2F8.5-D48NB-C>.
- [12] IQ48480HPx5C[EB/OL].[https://www.synqor.com/products/inqor-\(1\)/iq48480hpx5c](https://www.synqor.com/products/inqor-(1)/iq48480hpx5c).
- [13] PAH450S48-48[EB/OL].https://product.tdk.com.cn/zh/search/power/switching-power/dc-dc-converter/info?part_no=PAH450S48-48.
- [14] TEQ 300-4818WIR[EB/OL].<https://www.tracopower.com/int/cn/model/teq-300-4818wir>.
- [15] DCM DC-DC Converter Module[EB/OL].<https://www.vicorpower.com/products?productType=cfg&productKey=DCM3623T75H53C2T00>.
- [16] X. Wu, H. Shi. High Efficiency High Density 1 MHz 380-12 V DCX With Low FoM Devices[J].IEEE Transactions on Industrial Electronics, 2020,67(2):1648-1656.
- [17] B. J. Baliga. Power semiconductor device figure of merit for high-frequency applications[J].IEEE Electron Device Letters,1989,10(10):455-457.
- [18] BSC019N08NS5[EB/OL].https://www.infineon.com/dgdl/Infineon-BSC019N08NS5-DataSheet-v02_01-EN.pdf?fileId=5546d46278d64ffd0178edf8c9466c45.
- [19] BSC026N08NS5[EB/OL]. https://www.infineon.com/dgdl/Infineon-BSC026N08NS5-DataSheet-v02_02-EN.pdf?fileId=5546d4624ad04ef9014ae2eace7629e0.
- [20] BSC030N08NS5[EB/OL]. https://www.infineon.com/dgdl/Infineon-BSC030N08NS5-DataSheet-v02_04-EN.pdf?fileId=5546d4624ad04ef9014aed52f4210acf.
- [21] BSC040N08NS5[EB/OL]. https://www.infineon.com/dgdl/Infineon-BSC040N08NS5-DataSheet-v02_02-EN.pdf?fileId=5546d4624ad04ef9014ae3065a7e2a05.
- [22] BSC052N08NS5[EB/OL]. https://www.infineon.com/dgdl/Infineon-BSC052N08NS5-DataSheet-v02_01-EN.pdf?fileId=5546d4624ad04ef9014ae38fc94f2b40.
- [23] BSC061N08NS5[EB/OL]. https://www.infineon.com/dgdl/Infineon-BSC061N08NS5-DataSheet-v02_01-EN.pdf?fileId=5546d4624ad04ef9014ae3ab1bb62b69.

- [24] BSC072N08NS5[EB/OL]. https://www.infineon.com/dgdl/Infineon-BSC072N08NS5-DataSheet-v02_01-EN.pdf?fileId=5546d4624ad04ef9014ae3d8e8192c7c.
- [25] 锰锌功率铁氧体[EB/OL]. http://www.chinadmegc.com/products_list.php?2.
- [26] 积层贴片陶瓷片式电容器[EB/OL]. https://product.tdk.com.cn/zh/search/capacitor/ceramic/mlcc/list#ref=characteristic&1rv%5Bcomp%5D=%3D&1rv%5Bdc%5D%5B%5D=100&1tc%5B3%5D%5B%5D=X7S&psts%5B%5D=0&_l=20&_p=1&_c=part_no-part_no&_d=0.
- [27] T. A. Meynard and H. Foch. Multi-level conversion: high voltage choppers and voltage-source inverters[C].23rd Annual IEEE Power Electronics Specialists Conference, 1992,1:397-403.
- [28] Jih-Sheng Lai and Fang Zheng Peng. Multilevel converters-a new breed of power converters[J].IEEE Transactions on Industry Applications,1996,32(3):509-517.
- [29] Fan Zhang, F. Z. Peng, et al. Study of the multilevel converters in DC-DC applications[C].2004 IEEE 35th Annual Power Electronics Specialists Conference,2004,2:1702-1706.
- [30] X. Ruan, B. Li, Q. Chen, S. -C. Tan and C. K. Tse. Fundamental Considerations of Three-Level DC-DC Converters: Topologies, Analyses, and Control[J].IEEE Transactions on Circuits and Systems I: Regular Papers,2008,55(11):3733-3743.
- [31] X. Liu, P. K. T. Mok, et al. Analysis and Design Considerations of Integrated 3-Level Buck Converters[J]. IEEE Transactions on Circuits and Systems I: Regular Papers,2016,63(5):671-682.
- [32] S. da Silva Carvalho, M. Halamíček, et al. Digital PWM for Multi-Level Flying Capacitor Converters with Improved Output Resolution and Flying Capacitor Voltage Controller Stability[C].2018 IEEE 19th Workshop on Control and Modeling for Power Electronics (COMPEL),2018:1-7.
- [33] N. Vukadinović, A. Prodić, et al. Extended wide-load range model for multi-level Dc-Dc converters and a practical dual-mode digital controller[C].2016 IEEE Applied Power Electronics Conference and Exposition (APEC),2016:1597-1602.
- [34] J. Rajesh, K. S. Nisha, et al. Predictive Control of Three level Boost Converter Interfaced SPV System for Bi-polar DC Micro grid[C].2019 IEEE International Conference on Electrical, Computer and Communication Technologies (ICECCT),2019:1-6.
- [35] N. Vukadinović, A. Prodić, et al. Skip-duty control method for minimizing switching stress in low-power multi-level Dc-Dc converters[C].2015 IEEE 16th Workshop on Control and Modeling for Power Electronics(COMPEL),2015:1-7.
- [36] N. Vukadinovic, A. Prodic, et al. Discontinuous conduction mode of multi-level flying capacitor DC-DC converters and light-load digital controller[C].2017 IEEE 18th Workshop on Control and Modeling for Power Electronics (COMPEL),2017:1-7.
- [37] 罗成渝. Buck 三电平直流变换器的双闭环控制设计[D].重庆大学,2014.
- [38] 冯颖盈. 多电平直流变换器的解耦控制及闭环设计[D].南京航空航天大学,2006.
- [39] 张元媛. 多电平直流变换器及其控制策略的研究[D].南京航空航天大学,2004.
- [40] 舒志辉. 三电平 Buck 直流变换器的二阶滑模控制[D].重庆大学,2016.
- [41] 单国栋. 三电平 Buck 直流变换器控制策略研究[D].重庆大学,2012.
- [42] L. Lu, et al. Digital Average Current Programmed Mode Control for Multi-level Flying Capacitor Converters[C].2018 IEEE 19th Workshop on Control and Modeling for Power Electronics (COMPEL),2018:1-7.
- [43] G. Bonanno and L. Corradini. Digital Predictive Peak Current-Mode Control for Three-Level Buck Converters[C].2019 20th Workshop on Control and Modeling for Power Electronics

- (COMPEL),2019: 1-7.
- [44] D. Reusch, F. C. Lee and M. Xu. Three level buck converter with control and soft startup[C]. 2009 IEEE Energy Conversion Congress and Exposition(ECCE),2009:31-35.
- [45] L. Lu, S. M. Ahsanuzzaman, et al. Peak offsetting based CPM controller for multi-level flying capacitor converters[C].2018 IEEE Applied Power Electronics Conference and Exposition (APEC),2018:3102-3107.
- [46] E. Abdelhamid, L. Corradini, et al. Sensorless Stabilization Technique for Peak Current Mode Controlled Three-Level Flying-Capacitor Converters[J].IEEE Transactions on Power Electronics,2020,35(3):3208-3220.
- [47] E. Abdelhamid, G. Bonanno, et al. Stability Properties of the 3-Level Flying Capacitor Buck Converter Under Peak or Valley Current Programmed Control[J].IEEE Transactions on Power Electronics,2019,34(8):8031-8044.
- [48] R. D. Middlebrook and S. Cuk. A general unified approach to modelling switching-converter power stages[C].1976 IEEE Power Electronics Specialists Conference,1976:18-34.
- [49] J. Sun and R. M. Bass. Modeling and practical design issues for average current control[C]. Fourteenth Annual Applied Power Electronics Conference and Exposition,1999,2:980-986.
- [50] A. Stillwell, E. Candan, et al. Active Voltage Balancing in Flying Capacitor Multi-Level Converters With Valley Current Detection and Constant Effective Duty Cycle Control[J].IEEE Transactions on Power Electronics,2019,34(11):11429-11441.
- [51] H. Obara and Y. Sato. Development of high power density flying capacitor multi-level converters with balanced capacitor voltage[C].2012 IEEE Energy Conversion Congress and Exposition (ECCE),2012:330-336.
- [52] L. Lu, T. Moianou, et al. Single Mode Near Minimum Deviation Controller for Multi-Level Flying Capacitor Converters[C].2019 IEEE Applied Power Electronics Conference and Exposition (APEC),2019:1751-1757.
- [53] H. Obara and Y. Sato. Theoretical analysis of self-balancing function of capacitor voltages in flying capacitor multi-level converters[C].2011 IEEE Energy Conversion Congress and Exposition,2011:2079-2086.
- [54] J. S. Rentmeister, C. Schaefer, et al. A flying capacitor multilevel converter with sampled valley-current detection for multi-mode operation and capacitor voltage balancing[C].2016 IEEE Energy Conversion Congress and Exposition (ECCE),2016:1-8.
- [55] 电流检测用超低阻值贴片电阻器(PMR) [EB/OL]. <https://www.rohm.com.cn/products/resistors/current-detection-resistors/ultra-low-ohmic-chip-resistors?page=2#parametricSearch>.
- [56] Current Sense Transformers[EB/OL]. <https://www.coilcraft.com/getmedia/b18378dd-6d9f-439a-8dac-df3739bdf594/cst2010datasheet.pdf>.
- [57] ACS732[EB/OL]. <https://www.allegromicro.com/en/products/sense/current-sensor-ics/zero-to-fifty-amp-integrated-conductor-sensor-ics/acs732-3>.
- [58] Sinomags Corporation.Chip-level Current Sensor[EB/OL]. <http://www.sinomags.com/>.

攻读硕士学位期间取得的研究成果

第一作者

李力超,何维,吴新科.基于软开关图腾柱拓扑的 AC/DC 电源[J].电力电子技术,2021,55(02):77-79.