

分类号: TM46

单位代码: 10335

密 级: _____

学 号: 22010168

浙江大学

硕士学位论文



中文论文题目: 用于小型电池储能系统的高效高密度升压

DC-DC 变换器研究

英文论文题目: High-efficiency and High-density Step-up DC-DC
for Battery Application

申请人姓名: 赵韞玉

指导教师: 吴新科

专业名称: 电气工程

研究方向: 电力电子与电力传动

所在学院: 电气工程学院

论文提交日期 2022 年 12 月

用于小型电池储能系统的高效高密度
升压 DC-DC 变换器研究



论文作者签名: _____

指导教师签名: _____

论文评阅人 1: _____ 隐名评阅

评阅人 2: _____ 隐名评阅

评阅人 3: _____ 隐名评阅

评阅人 4: _____

评阅人 5: _____

答辩委员会主席: _____ 谢小高

委员 1: _____ 陈敏

委员 2: _____ 邵帅

委员 3: _____ 任娜

委员 4: _____ 夏原野

委员 5: _____

答辩日期: _____ 2023 年 3 月 7 日

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得 浙江大学 或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：

签字日期： 年 月 日

仅限PMIC会员单位内部使用，不得外传
学位论文版权使用授权书

本学位论文作者完全了解 浙江大学 有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权 浙江大学 可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

（保密的学位论文在解密后适用本授权书）

学位论文作者签名：

导师签名：

签字日期： 年 月 日

签字日期： 年 月 日

致谢

时光如白驹过隙，研究生两年多的学习生活即将过去，在浙江大学本硕接近七年的学习生活也将画上句号。在这里我要衷心感谢在读期间遇到的所有认真负责的老师以及所有积极向上的朋友，是你们的帮助与激励让我不断突破自己。

本文的工作是在吴新科教授的指导下展开的，在此我要对吴老师表达衷心的感谢。我十分敬佩您严谨的科研态度，也感恩您对我不厌其烦的指导，您的教导让我获益良多。同时，您推动成立的电源管理创新联盟让我有了更多与企业工程师们交流和学习的机会，让我直接体会到科研与产品之间的区别。非常幸运能成为您的学生，在课题组里的收获会是我一生的财富。再次感谢您三年多的培养与付出，祝您身体健康，事业顺利，也祝课题组及联盟发展得越来越好。

感谢周莉英女士平日里提供的帮助与关心，您为实验室提供了良好的后勤保障，是您的辛苦付出让我们可以专心科研，没有后顾之忧。祝您身体健康，幸福快乐！也感谢韩铃淇、张兰、王笑菁女士对实验室以及联盟的辛苦付出。

感谢杨金旭师兄、范高师兄、刘天骥师兄在我样机设计及调试上提供的耐心帮助和指导。感谢董泽政、李光灿、吴嘉文、韩阅、齐雨、陈子健、孙家红、李力超等师兄师姐分享的科研经验，祝师兄师姐们工作顺利，事业有成！

感谢同窗黄天林、陈征、赵问鼎、马京京、黄桢楠、杜佳坤。与你们度过的时光充实且愉快，与你们的讨论总能加深我在学术上的理解，祝各位在未来的道路上乘风破浪，鹏程万里！感谢学弟王雨琛在我科研与项目上的帮助，感谢李京津、黄新隆、徐宇豪、刘亚南、吕润泽、谢宗伦、朱时羽、张佳一、朱振海、孟宇成、栾澳祖、张棣的支持，祝各位科研顺利，学业有成！

最后，我还要感谢我的父母，他们是我无条件的后盾。他们不仅满足了我生活上的要求，还支持我在学业上做的所有决定。希望他们健康长伴，见证我的成长。

赵韞玉

2022 年 12 月于求是园

本论文工作得到：

国家自然科学基金资助

（资助号：52177197）

仅限PMIC会员单位内部使用，不得外传

在此谨表谢意！

本论文工作得到：

国家重点研发计划资助

（资助号：2021YFB3600904）

仅限PMIC会员单位内部使用，不得外传

在此谨表谢意！

摘要

随着 5G 通信技术的普及，在 2030 年我国 5G 基站数量将达到千万等级。利用通信基站的储能电池参与电网的调峰，可以减小运营商的用电成本，参与调峰的过程要求变换器有双向工作的能力。由于户外基站采用自然冷却，散热能力和空间均有限，所以对变换器的功率密度和效率提出了更高的要求。基站所用的双向变换器一般采用两级架构，在电池放电模式下前级为隔离升压型 DC-DC 变换器，后级为 DC-AC 变换器。由于输入端为低压电池，电池能量变化时电池电压也将大幅变化，导致前级 DC-DC 变换器的输入电压范围较宽。为了提高宽输入电压范围隔离型升压 DC-DC 变换器的效率与功率密度，本文进行了以下研究：

首先，对现有的宽输入电压范围高增益方案进行调研，通过分析现有方案的优劣，选择以准两级架构为基础的可调直流变压器（Regulated DC Transformer, RDCX）方案。在升压逆变这一特殊应用场景中，计算抑制电池侧二倍工频电流纹波所需的电路调压能力。并通过变母线电压的控制策略降低 RDCX 方案在宽输入电压范围下的损耗，提高系统效率。

其次，针对 RDCX 方案中的三端口直流变压器（DC Transformer, DCX）电路，分析并建立了基于端口功率与端口电压的开关管导通损耗模型。通过比导通电阻这一工艺参数，获得了开关管导通损耗与其有源区面积之间的关系。通过综合评估开关管的导通损耗与样机的功率密度优选功率器件，在相同的损耗下达到最高的功率密度。

随后，通过元胞化方案对 RDCX 电路进行优化。利用元胞化电路中输出隔离的特点，采用级联多电平 BUCK 方案减小调压电路的电感量。借助有限元仿真工具对变压器磁芯和绕组损耗进行评估，从而实现高频平面变压器结构在宽输入电压范围应用场景下的优化设计。最后，基于本文提出的设计方案，搭建了一台高功率密度的 DC-DC 实验样机。该样机的功能测试与效率测试结果均达到设计预期，验证了本文提出方案的有效性。

关键词： 宽输入范围，高增益，DC-DC 变换器，兆赫兹，可调直流变压器

Abstract

With the popularization of 5G communication technology, the number of 5G base stations will increase significantly in the next few years. The low-voltage batteries in the base stations can participate in regulating the power grid peak load. The limited heat dissipation capacity and space of the base station led to higher requirements for the efficiency and power density of the converter. The bidirectional converter used in the base station generally adopts a two-stage structure. In the battery discharge mode, the front stage is an isolated step-up DC-DC converter, and the latter is a DC-AC converter. Because the input is a low-voltage battery, the voltage at the input will vary significantly with the battery's state, resulting in a wide input voltage range. To obtain an isolated step-up DC-DC converter with high efficiency, high power density, and wide input voltage range, the following research is carried out in this paper:

First, the existing wide input range high-gain solutions are investigated, and the advantages and disadvantages of the existing solutions are analyzed. The RDCX (Regulated DC Transformer) topology based on the quasi-two-stage architecture is selected. In the particular application of a step-up inverter, to suppress the second-harmonic current ripple brought by the DC-AC converter, the DC-DC converter must have the voltage regulation capability to cover the bus voltage ripple. After satisfying the voltage regulation requirements, the loss of the RDCX topology in a wide input voltage range is reduced through a variable bus voltage control strategy, so the system efficiency is improved.

Secondly, for the three-port DCX (DC Transformer) circuit in the RDCX topology, the conduction loss model of the power devices based on the port power and port voltage is analyzed and established. By the parameter of specific on-resistance, the relationship between the conduction loss and the active area of the power device is obtained. By evaluating the conduction loss of power devices and the power density of the prototype, the power devices are optimized to achieve the highest power density under the same loss.

Then, the circuit topology of RDCX was optimized by cellular topology. By utilizing the natural isolation output of low-voltage cells, the cascaded BUCK is used to reduce the inductance of the voltage regulator circuit. The loss of the transformer core and windings is evaluated utilizing finite element simulation tools to realize the optimal design of the high-frequency planar

transformer structure in the wide input voltage range application.

Finally, a high-density DC-DC experimental prototype was built based on the design scheme proposed in this paper. The functional and efficiency test results confirmed that the prototype could achieve the design requirements of the voltage regulation ability and the expected high efficiency, which verifies the effectiveness of the proposed scheme.

Key words: Wide Input Voltage Range, High Gain, DC-DC Converter, MHz, Regulated DC Transformer (RDCX).

仅限PMIC会员单位内部使用，不得外传

插图清单

图 1.1	通信基站典型的供电系统结构	1
图 1.2	满足并网要求的基站供电系统结构	2
图 1.3	48V 整流器与逆变器产品的性能指标 ^{[8]-[12]}	2
图 1.4	隔离型 BOOST 电路	3
图 1.5	双有源桥 (DAB) 电路	4
图 1.6	采用同步整流的 LLC 谐振电路	5
图 1.7	DCX + Regulator 两级方案	6
图 1.8	准两级方案	7
图 1.9	准两级方案: Push-Pull DCX+ACF ^[52]	7
图 2.1	用于小型电池升压的 RDCX 方案	9
图 2.2	RDCX 电路输出电压分配随电池电压的变化关系	10
图 2.3	带逆变负载的 RDCX 电路	11
图 2.4	理想情况下 I_{Bat} 与 P_{DC} 的波形	11
图 2.5	理想情况下 V_{L} 与 P_{INV} 的波形	12
图 2.6	功率差造成母线电压纹波	12
图 2.7	逆变负载下 BUCK 的输出承担电压纹波	12
图 2.8	母线电压与逆变输出电压波形	14
图 2.9	变电压策略下输出母线电压与电池电压的关系	16
图 2.10	变电压策略下输出 BUCK 电压与电池电压的关系	16
图 2.11	本文采用 RDCX 方案的具体架构	17
图 2.12	电路工作时的主要波形	18
图 2.13	DCX 电路不同模态等效电路	18
图 2.14	DCX 各开关管的驱动及电压波形	19
图 2.15	变电压策略下输入输出电流与电池电压的关系	20
图 2.16	产品化硅器件 $N\text{FoM}$ 值与耐压的关系 ^[60]	25
图 2.17	器件串联时不同状态的等效电路	26
图 2.18	低压器件串联后的等效 $N\text{FoM}$ 值	26
图 2.19	电路原边器件导通损耗与等效导通电阻的关系曲线	27
图 2.20	部分商业器件的比导通电阻评估结果	27
图 2.21	电路原边器件导通损耗与器件有源区面积的关系曲线	28
图 2.22	主要副边器件导通损耗与等效导通电阻的关系曲线	29
图 2.23	主要副边器件导通损耗与器件有源区面积的关系曲线	29
图 3.1	低压元胞串联的 DCX 副边结构	31
图 3.2	低压元胞并联的 DCX 原边结构	32
图 3.3	独立输出的 DCX 辅助副边与级联三电平 BUCK	33
图 3.4	级联三电平 BUCK	34
图 3.5	级联三电平 BUCK 工作时的主要波形	34
图 3.6	基于低压元胞的 RDCX 电路	35
图 3.7	不同磁材料在 1MHz 下的损耗密度曲线 ^{[66]-[70]}	36
图 3.8	两种常用平面变压器磁芯结构	37

图 3.9 充分交错的变压器绕组结构.....38

图 3.10 拆分后的变压器绕组结构.....38

图 3.11 根据器件确定 I 片厚度.....39

图 3.12 EI 结构下不同磁芯中柱形状.....40

图 3.13 中柱形状尺寸定义.....40

图 3.14 不同中柱形状下的磁通分布仿真.....41

图 3.15 不同工况下单个变压器损耗的仿真结果.....42

图 4.1 样机照片.....43

图 4.2 样机原理图.....43

图 4.3 DCX 电路简化原理图.....44

图 4.4 DCX 在不同工况下的波形.....45

图 4.5 级联三电平 BUCK 原理图.....45

图 4.6 调压电路在不同工况下的波形.....46

图 4.7 RDCX 在电池放电模态的控制框图.....47

图 4.8 放电模式下负载跳变测试.....47

图 4.9 RDCX 在电池充电模态的控制框图.....48

图 4.10 充电模式下母线电压跳变测试.....48

图 4.11 变母线电压控制策略.....48

图 4.12 变母线电压策略下的效率测试结果.....49

图 4.13 40V 输入、满载输出下的电路损耗分析.....49

仅限PMIC会员单位内部使用，不得外传

附表清单

表 4.1 RDCX 样机关键参数.....44

仅限PMIC会员单位内部使用，不得外传

目录

致谢	I
摘要	IV
Abstract	V
插图清单	VII
附表清单	IX
目录	X
1 绪论	1
1.1 研究背景	1
1.2 宽增益范围隔离型 DC-DC 变换器研究现状	3
1.2.1 隔离型 BOOST 变换器	3
1.2.2 双有源桥变换器	4
1.2.3 谐振型变换器	5
1.2.4 两级结构	5
1.2.5 准两级结构	6
1.3 本文主要研究内容	8
2 宽输入范围的 RDCX 电路方案设计	9
2.1 用于逆变前级的 RDCX 电路规格设计	9
2.1.1 RDCX 电路的调压原理	9
2.1.2 满足抑制电池侧电流纹波需求的调压范围计算	10
2.1.3 逆变负载下的 RDCX 电路规格设计	14
2.2 采用低压器件的 DCX 方案设计	17
2.2.1 DCX 电路的工作模态分析	17
2.2.2 DCX 电路的开关管导通损耗模型	20
2.2.3 基于器件参数的 DCX 方案优选	25
2.3 本章小结	30
3 基于低压元胞的 RDCX 电路结构设计	31
3.1 基于低压元胞的 DCX 电路拓扑	31
3.1.1 低压元胞串联的 DCX 副边结构	31

3.1.2 低压元胞并联的 DCX 原边结构 32

3.2 调压电路方案选择 33

3.2.1 级联三电平 BUCK 33

3.3 基于低压元胞的 RDCX 电路 35

3.4 高频平面变压器设计 35

3.4.1 磁芯材料与磁芯结构选择 35

3.4.2 变压器绕组结构设计 37

3.4.3 结合仿真工具的平面变压器结构设计 38

3.5 本章小结 42

4 实验验证 43

4.1 电路工作状态验证 44

4.2 闭环功能实现 46

4.3 效率测试与损耗分析 48

4.4 本章小结 49

5 总结与展望 50

5.1 全文工作总结 50

5.2 研究工作展望 50

参考文献 52

攻读硕士学位期间取得的研究成果 56

1 绪论

1.1 研究背景

5G 技术（5th Generation Mobile Communication Technology）作为新一代移动通信技术，具有高带宽、低延时、大容量等优点。2019 年工信部正式发放 5G 商用牌照，标志着我国正式迈入 5G 商用元年^[1]。相比于 4G 通信，5G 通信的抗干扰性能相对较差，所以需要实现更大规模的 5G 基站覆盖。按照工信部在 2021 年出台的《“十四五”信息通信行业发展规划》中提出的发展目标：到 2025 年，每万人口 5G 基站数将达到 26 个^[2]。照此推算，2025 年 5G 的国内基站数量将接近 400 万。而据中国电子信息产业发展研究院测算：到 2030 年，我国 5G 基站数量将达到千万等级^[3]。因为 5G 基站的功耗约为 4G 单站的 2.5-3.5 倍，峰值可达 4kW，所以运营商的用电成本也将大幅提高^[4]。

通信基站典型的供电系统结构如图 1.1 所示。由于基站需要 24 小时不间断向负载供电，为了保证通信设备运行的稳定性，常规基站均配有 48V 储能电池作为备用能源。接通交流网后，220V 交流电通过整流电路转换为通信设备所需的 48V 直流电。双向控制的锂电模块连接在低压侧，保证通信设备可靠运行。

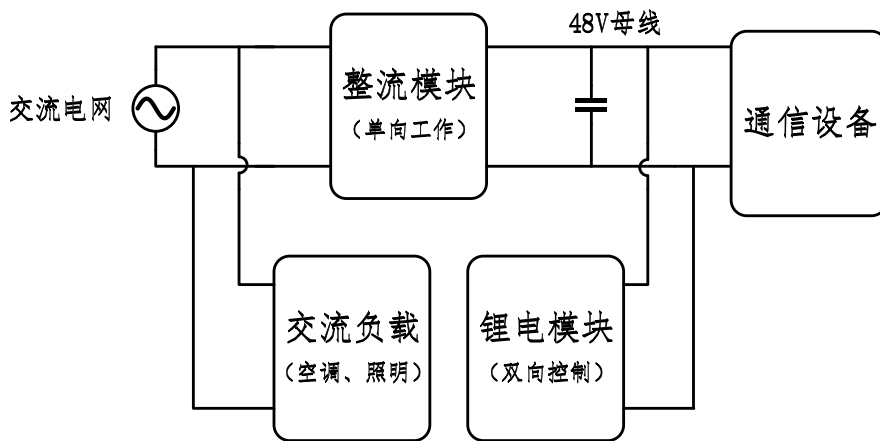


图 1.1 通信基站典型的供电系统结构

若要降低运营商的用电成本，可以利用 5G 基站内的储能电池，参与电网的需求侧响应^{[5]-[6]}。虽然单个基站的储存的能量和功率等级均不高，但是当基站规模达到了千万级别，通过对基站能量的灵活调动，得以帮助电网实现供电与负载的平衡，从而获得更低的用电价格。

若要利用基站内的储能电池参与电网的需求侧响应，则要将基站供电系统中的“整流

模块”升级成具有双向工作能力的双向变换器，如图 1.2 所示。当电网往电池侧充电时，AC-DC 部分用于功率因数校正，将交流输入转化为母线电压；而 DC-DC 部分则将母线电压调整为电池电压，并实现隔离功能。当电池释放能量为电网供电时，要求 DC-DC 部分实现高升压比，将输入的宽范围电池电压抬升到母线电压。

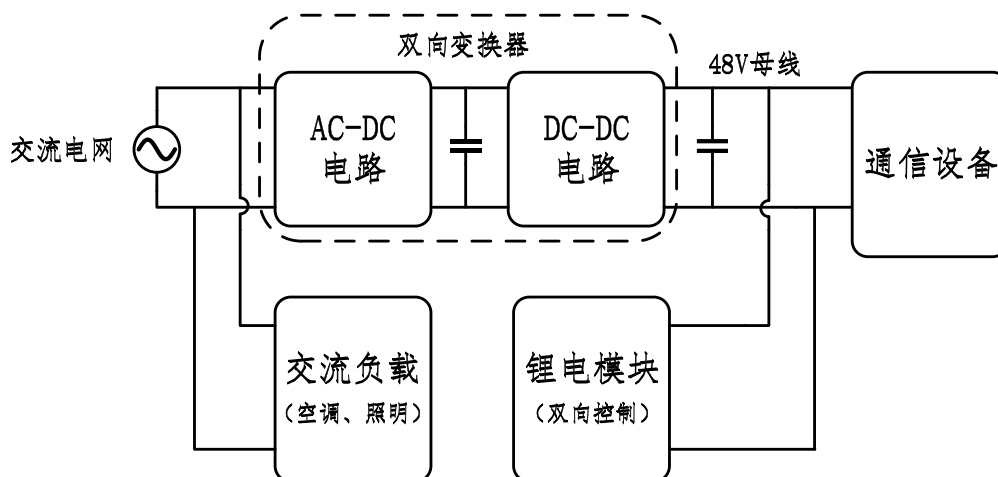


图 1.2 满足并网要求的基站供电系统结构

5G 基站的功耗接近 4kW，而基站的散热能力和空间均有限，所以对变换器的功率密度和效率提出了更高的要求。在电网对 48V 电压等级设备供电的应用场合，工业界和学术界已经有了较为完备的方案与产品^{[7]-[10]}，这些方案均能在 3kW 的功率等级下，实现 98% 以上的峰值效率以及 50W/in³ 以上的功率密度。而在 48V 低压电池升压逆变的应用场合，现有产品的功率密度与效率均有较大的提升空间^{[11]-[13]}。现有 48V 整流器与逆变器产品的性能指标如图 1.3 所示。

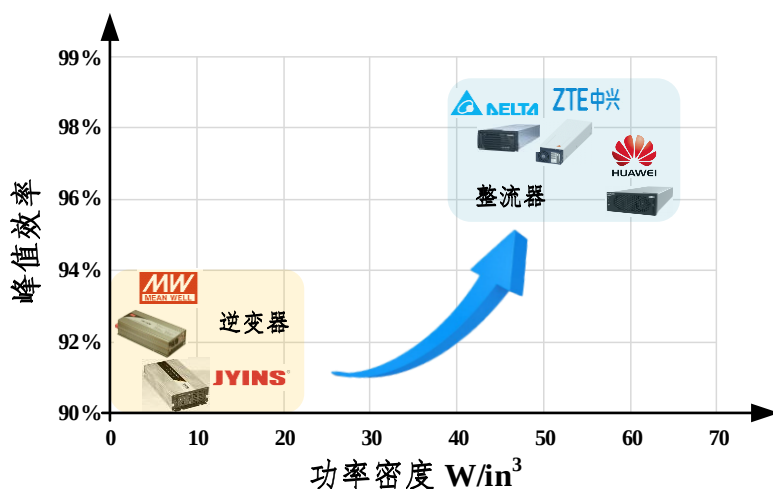


图 1.3 48V 整流器与逆变器产品的性能指标^{[8]-[12]}

根据调研结果，在 3kW 输出的规格下，现有 48V 输入纯正弦波发生器产品的功率密

度均在 5W/in^3 左右，且峰值效率只能达到 92%。由图 1.3 可知，与当前的整流器产品相比，逆变器的功率密度和效率均存在巨大的提升空间。

由于在低压电池升压逆变的应用场景下，学术界近几年鲜有高效高功率密度方向上的研究成果，所以分别对学术界高效高功率密度的 DC-AC 和隔离型升压型 DC-DC 方案进行了调研。在 DC-AC 方面，Google 和 IEEE(Institute of Electrical and Electronics Engineers) 于 2014 年发布了一项名为“Little Box Challenge”的挑战，以 100 万美元的奖金征集功率密度最高的逆变器方案^[14]。该挑战征集了全球 2000 多支队伍，其中不少学术机构在挑战结束后公开了自己的方案^{[15]-[18]}，并对方案进行了优化^{[19]-[20]}。在使用功率解耦代替输入电容的情况下，当前学术界功率密度最高的 DC-AC 变换器达到了 260W/in^3 的功率密度，且峰值效率达到了 99%^[19]。而在隔离升压 DC-DC 方面，将在下一节对宽增益范围高升压比隔离型 DC-DC 变换器研究现状进行详细介绍。

1.2 宽增益范围隔离型 DC-DC 变换器研究现状

1.2.1 隔离型 BOOST 变换器

隔离型 BOOST 变换器具有结构简单、控制方便的优点，其电路拓扑如图 1.4 所示。通过改变原边全桥的占空比，即可调节变换器的电压增益，并借助变压器改变升压比与实现磁隔离。

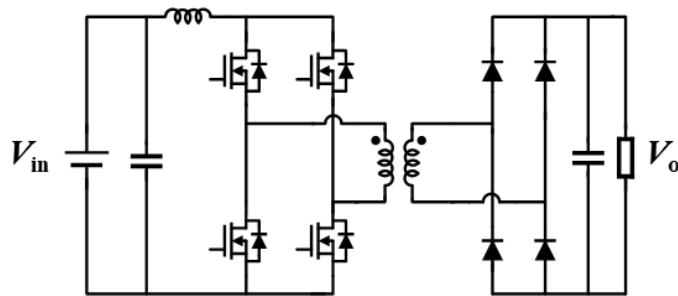


图 1.4 隔离型 BOOST 电路

由于该方案的整流二极管与输出电容并联，整流管截止时被输出电容箝位，所以在 400V 输出的电压等级下仅需使用 600V 耐压的二极管。与之相对的，移相全桥等拓扑在整流管关断时，变压器漏感会和二极管结电容振荡，所以需要使用电压耐量远高于输出电压的整流二极管^{[21]-[22]}。除了具有整流管电压应力低的优点外，隔离型 BOOST 变换器的输入电感在抑制输入电流纹波方面具有天然的优势，所以多被用于燃料电池升压的应用场合^{[23]-[27]}。

然而,该拓扑的原边开关管工作在硬开关状态,而且在低压大电流的工况下,电路会产生严重的开关损耗。文献[26]通过 GaN 器件减小电路的开关损耗,并令电路工作在 50kHz 的开关频率,从而实现 98.8%的峰值效率。但是上述方案变换器中过低的开关频率导致磁元件尺寸偏大,限制了样机的功率密度。同时,隔离型 BOOST 变换器中原边开关管的电压应力会因变压器的漏感和线路的寄生电感而增大,于是需要采用更高耐压的开关管,使得原边开关管的导通损耗显著增加。通过变压器漏感优化并辅以有源箝位电路能有效改善这一状况[27]-[28],但是随之而来的是开关管数量变多、软开关实现复杂等问题。

1.2.2 双有源桥变换器

双有源桥 (Dual Active Bridge, DAB) 电路如图 1.5 所示,该拓扑通过移相控制能实现极宽的电压增益范围。

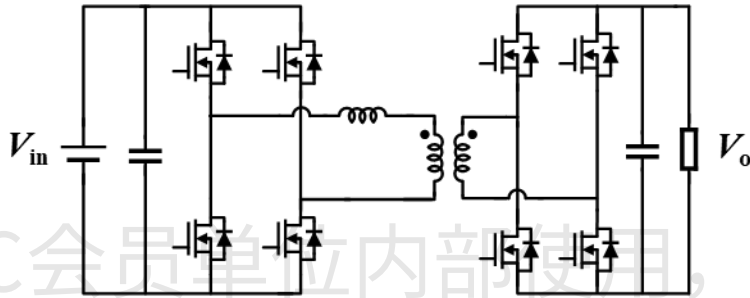


图 1.5 双有源桥 (DAB) 电路

DAB 拓扑所需的无源器件少,工作时的软开关特性使其在车载充电器、不间断电源、太阳能发电等场合均有应用[29]-[30]。但是 DAB 拓扑中存在的电流环流会产生较大的无功功率,增加电路的导通损耗。同时当 DAB 拓扑在电压增益偏离变压器匝比或轻载工作时,开关管的软开关特性会丢失,令电路的损耗显著增加。

为了让 DAB 拓扑在宽增益范围内实现高效率,需要在移相控制的基础上采用多种调制方式,比如改变原副边桥臂的占空比,以最大限度地提高 DAB 拓扑的软开关范围[31]-[32]。在实现了软开关后,还可进一步通过算法减小电路运行时的无功功率,以实现最高的能量传递效率[33]。但是由于需要控制的参数较多且计算复杂,在高频下实现难度大。

除了优化控制策略外,通过优化电路结构也能提高 DAB 拓扑在宽增益范围下的效率。有学者利用继电器动态改变变压器的匝比,从而减小电路的调压范围[34]。但是该方案不但实现复杂,继电器的引入也劣化了电路的动态性能与可靠性,而且轻载下软开关丢失的问题仍然存在。还有方案利用有源箝位电路吸收开关管关断时的电压振荡,并采用 GaN 器

件进一步减小开关损耗^[35]。但是该方案同样存在控制复杂的问题，在提高开关频率后实现困难。

1.2.3 谐振型变换器

以 LLC 为代表的谐振变换器相比于 DAB 方案，能轻松实现原边开关管在全负载范围内的零电压开通 (Zero Voltage Switching, ZVS)，采用同步整流的 LLC 拓扑如图 1.6 所示。

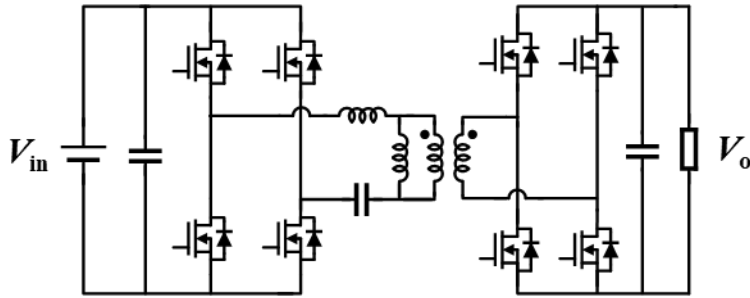


图 1.6 采用同步整流的 LLC 谐振电路

利用电感与电容的谐振, LLC 拓扑在谐振频率下能实现原边开关管的小电流关断与副边同步整流管的零电流关断。而且原边开关管的 ZVS 状态不受负载状态和增益范围的影响。得益于优秀的软开关特性与简单的控制方式, LLC 拓扑被广泛用于电池充电等宽范围应用场合^{[36]-[37]}。

但是由于 LLC 谐振电路通过调频实现宽范围输出, 所以在变压器优化时难以兼顾全工作范围。并且当开关频率与谐振频率偏离时, 原边开关管的关断电流会增大, 继而增大电路的关断损耗。有研究通过辅助开关管改变 LLC 谐振电路的结构, 从而在窄频率范围内实现较宽的增益范围^{[38]-[39]}。然而, 这些方案的缺陷在于其电路增益与开关频率之间的非线性关系, 在输入电压或负载电压跳变时无法及时进行调整。

此外, 在提高 LLC 谐振电路的开关频率以实现更高功率密度的过程中, 不可避免地要面对高频电感的损耗问题。在高效高功率密度的实现上, LLC 等谐振型变换器将面临磁元件难以优化的困境^{[40]-[41]}。

1.2.4 两级结构

由于单级拓扑在使用时会不可避免地遇到增益范围与效率优化之间的矛盾, 在同时要求磁隔离与宽电压增益范围的应用场景下, 可进一步将单级 DC-DC 变换器拆分成两级电路。

其中, 磁隔离可通过 LLC 等谐振变换器来实现, 该级电路的电压增益保持恒定, 对

外表现出直流变压器 (DC Transformer, DCX) 的特性。DCX 电路在设计时仅需针对谐振频率点进行优化, 从而在高功率密度的基础上实现高效率。满足了磁隔离的需求后, 调压电路 (Regulator) 可由最简单的 PWM (Pulse Width Modulation) 电路实现, 并且也能有针对性地进行效率优化。根据样机的具体需求, 调压电路可以作为 DCX 电路的前级或者后级^{[42]-[46]}, 如图 1.7 所示。

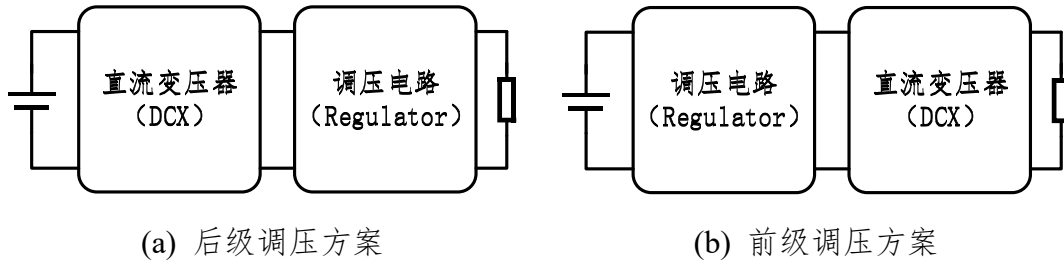


图 1.7 DCX + Regulator 两级方案

然而, 两级结构中虽然能够单独优化各级电路, 但是能量需流经两级变换器, 导致整机效率往往低于单级方案。

1.2.5 准两级结构

针对两级结构下总效率低的问题, 可通过准两级方案减小调压电路的功率, 从而减小调压电路的损耗^{[47]-[52]}。与两级方案类似, 准两级方案同样包含不调压的 DCX 电路以及用于电压增益调整的调压电路。在宽增益范围的应用场景下, 根据 DCX 电路和调压电路的连接关系, 准两级结构大致分为四种类型, 如图 1.8 所示。

在两级方案中, 电路所有的功率均完整流过各级电路。但在准两级结构下, 大部分功率通过 DCX 电路直接传递到输出侧, 通过调压电路的功率仅占总功率的一部分。所以相对于两级方案, 准两级结构产生的损耗更小。由于准两级结构在 DCX 电路的基础上利用调压电路实现了能量的部分调整, 所以也将这种拓扑称为 RDCX (Regulated DC Transformer) 电路。

为了满足宽增益范围的同时实现高升压比, 有文献采用了电流源输入推挽型直流变压器 (Current-fed Resonant Push-Pull DC Converter, Push-Pull DCX) 与有源箝位反激变换器 (Active Clamp Flyback, ACF) 结合的准两级结构。该文献通过输入侧并联、输出串联的方案提高样机的功率密度和效率, 具体结构如图 1.9 所示^[52]。

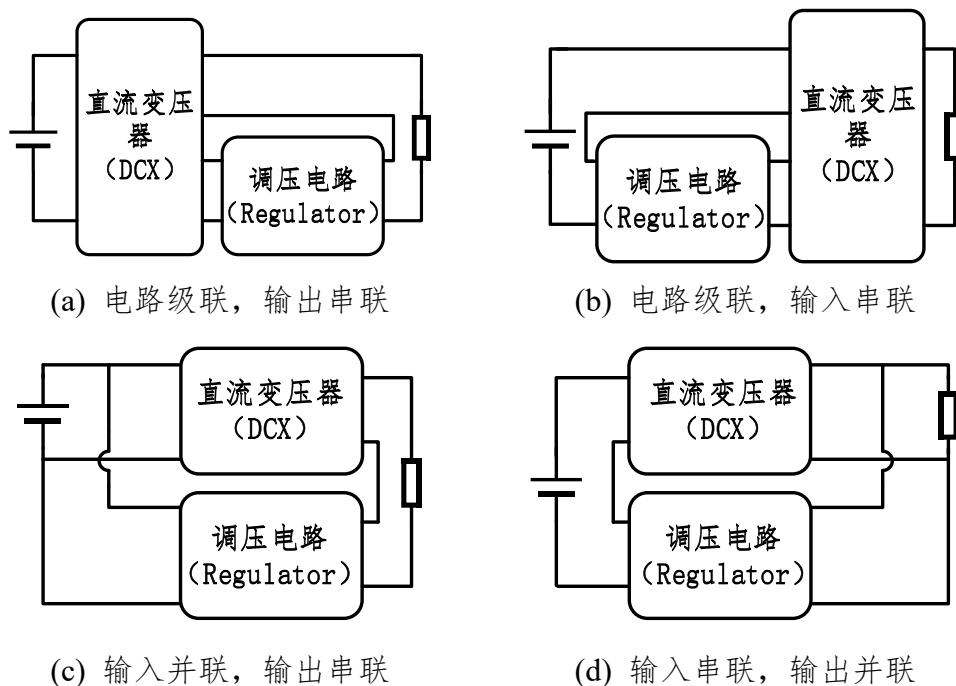
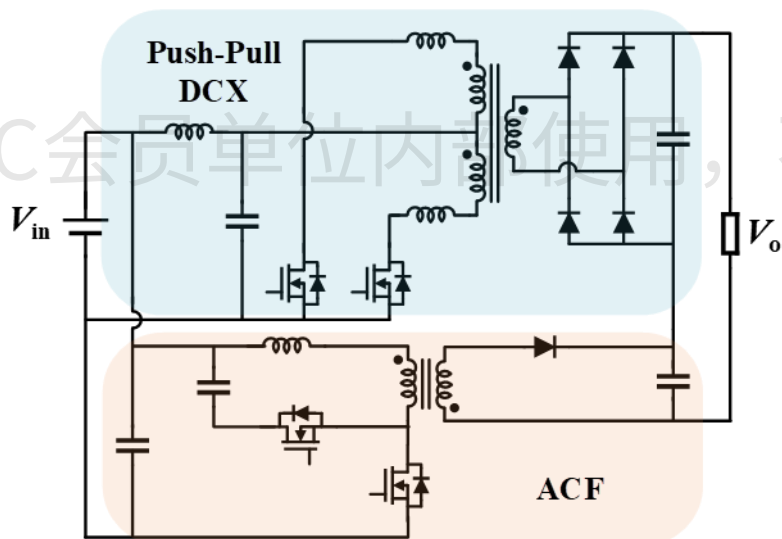


图 1.8 准两级方案

图 1.9 准两级方案：Push-Pull DCX+ACF^[52]

该方案中 Push-Pull DCX 的电压增益保持恒定，电路工作时大部分功率通过该级电路直接传递到副边，从而实现了能量的高效变换。ACF 电路则承担调压功能，在输入电压变化时 ACF 电路的电压增益产生相应变化。因为整机的输出电压为 Push-Pull DCX 与 ACF 两部分输出电压之和，所以通过调整 ACF 电路的电压增益，得以在输入电压变化时实现输出稳压。该方案实现了 97.1% 的峰值效率与 210W/in³ 的功率密度，但是随着输入电压的降低，整机效率快速下降。而且与降压型的 DC-DC 变换器相比，样机的功率密度与效率均存在较大的提升空间^[53]。

1.3 本文主要研究内容

本文在小型电池储能系统（48V 电压等级）升压逆变的应用背景下，针对宽输入电压范围高升压比隔离型 DC-DC 变换器效率优化困难的问题，利用 RDCX 拓扑实现低压电池到高压母线之间的高效变换。利用 DCX 电路中开关器件的导通损耗与器件有源区面积模型，推导最优器件选型的设计方案。借助有限元仿真工具实现高频平面变压器在宽输入电压范围应用场景下的优化设计。文本的主要内容如下：

第一章介绍了 5G 基站的发展趋势，调研其在电池侧高效升压逆变的发展需求。针对用作升压逆变前级的隔离型 DC-DC 变换器，对现有的宽输入电压范围高增益方案进行了调研。分析了现有方案的优缺点后，选择以准两级架构为基础的 RDCX 方案为本文主要研究内容。

第二章分析了升压逆变前级 DC-DC 变换器中二倍工频电流纹波的问题，计算抑制二倍工频电流纹波所需的电路调压能力。并通过变母线电压的控制策略降低 RDCX 方案在宽输入电压范围下的损耗。同时分析 RDCX 方案中三端口 DCX 电路工作时的模态，获得基于端口功率与端口电压的器件导通损耗模型。结合比导通电阻这一工艺参数，获得了开关管导通损耗与其有源区面积之间的关系。通过综合评估开关管的导通损耗与样机的功率密度优选功率器件，在相同的损耗下达到最高的功率密度。

第三章通过元胞化方案对 RDCX 电路的拓扑进行优化。并利用低压元胞输出天然隔离的特点，采用级联多电平 BUCK 方案减小调压电路的电感量。借助有限元仿真工具对变压器磁芯损耗和绕组损耗进行评估，从而实现高频平面变压器在宽输入电压范围应用场景下的优化设计。

第四章基于本文二、三章的设计进行了实验样机的搭建，并对样机进行了功能测试与效率测试，获得了与预期相符的实验结果。

第五章对本文的工作进行了总结，展望未来的研究方向。

2 宽输入范围的 RDCX 电路方案设计

2.1 用于逆变前级的 RDCX 电路规格设计

2.1.1 RDCX 电路的调压原理

在小型电池升压逆变的应用场合中，电池侧的输入电压一般为 40-60V。在 3kW 的输出功率下，电池侧的电流最高接近 80A，若要采用部分调压的准两级方案，应将调压电路串联至高压侧。同时，由第一章 1.2 节研究可知，若要通过单级电路同时实现隔离与调压的功能，在电路高频化后会不可避免地遇到损耗或控制上的问题。所以，本文采用了电路级联、高压侧串联的 RDCX 方案^{[47][51]}，如图 2.1 所示。

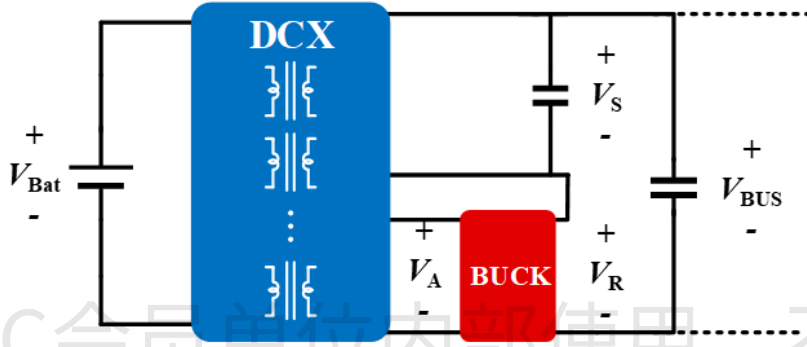


图 2.1 用于小型电池升压的 RDCX 方案

该方案中，DCX 电路由不调压谐振型拓扑构成，用于提供固定的电压增益与磁隔离。由于 DCX 电路没有调压要求，谐振电感可以设计得很小。所以在电路的实现上能利用变压器的漏感作为谐振电感，避免了高频平面电感优化困难的问题。而调压电路则选择了便于优化、控制简单的 BUCK 电路。

当 RDCX 电路工作时，将电池侧电压记为 V_{Bat} ，母线电压记为 V_{BUS} 。DCX 电路输出的一部分电压直接连接至高压母线，这部分电压记为 V_S ，另一部分电压则记为 V_A 。 V_A 经 BUCK 电路调压后得到 V_R ， V_R 与 V_S 串联输出。并定义 DCX 电路的电压增益为 K_{DCX} ，BUCK 电路的电压增益为 K_{BUCK} 。此时该 RDCX 电路工作时各个端口的电压关系满足：

$$V_{BUS} = V_S + V_R \quad (2-1)$$

$$K_{DCX} = \frac{V_S + V_A}{V_{Bat}} \quad (2-2)$$

$$K_{\text{BUCK}} = \frac{V_R}{V_A} \quad (2-3)$$

当电池电压 V_{Bat} 变化时 RDCX 电路输出的 V_S 部分将随着输入的升高而线性升高，若仅靠 V_S 的输出是无法实现母线电压 V_{BUS} 的稳压的。所以在电池电压变化的同时，调压电路 BUCK 需要同步调整其电压增益 K_{BUCK} 以实现输出的稳压。在电池电压最低时，调压电路 BUCK 所需的输出电压 V_R 最高。在保持母线电压 V_{BUS} 恒定时，RDCX 输出电压分配随电池电压的变化关系如图 2.2 所示。

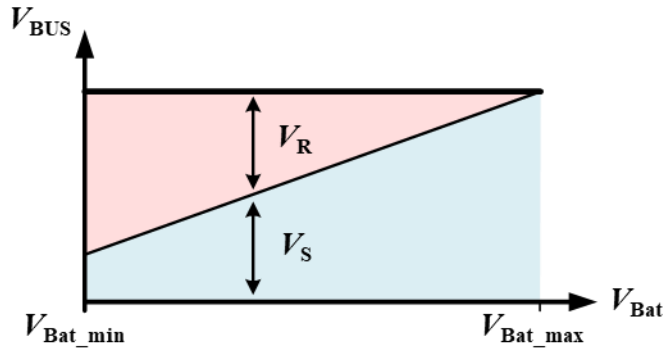


图 2.2 RDCX 电路输出电压分配随电池电压的变化关系

由图 2.1 可知，该 RDCX 电路为高压侧串联结构，高压侧各部分电流保持一致，所以图 2.2 所展示的输出电压分配也是输出功率的分配。相对于 DCX 电路直接输出的 V_S 部分，调压电路输出的 V_R 部分对应的功率还需经过一级调压电路，继而产生额外的损耗。当电池电压达到最低点时，调压部分所需处理的功率最高，整机效率将下降得最为明显。为了提高该拓扑的效率，应尽可能减小调压部分传递的功率，所以需要 DCX 电路的电压增益 K_{DCX} 以及输出电压的分配关系进行合理设计。同时，由于本文的 DC-DC 变换器用于小型电池升压逆变的前级，应针对性地在该应用场景下进行电路规格设计。

2.1.2 满足抑制电池侧电流纹波需求的调压范围计算

在电池储能系统升压逆变的应用背景下，为了延长电池的寿命，一般要求电路拥有抑制电池侧二倍工频电流纹波的能力^{[54]-[56]}。带逆变负载的 RDCX 电路如图 2.3 所示，定义电池侧的输入电流为 I_{Bat} 、DC-AC 变换器的输出电压为 V_L 、前级 RDCX 电路的输出功率为 P_{DC} 、后级 DC-AC 变换器的输入功率为 P_{INV} 、DC-AC 变换器后接电阻负载为 R_L 。

根据控制电池侧二倍工频电流纹波的需求，在理想情况下输入电流 I_{Bat} 将被控制成直流。若忽略电路损耗，RDCX 电路的输出功率可由式(2-4)获得：

$$P_{DC} = V_{Bat} \times I_{Bat} \quad (2-4)$$

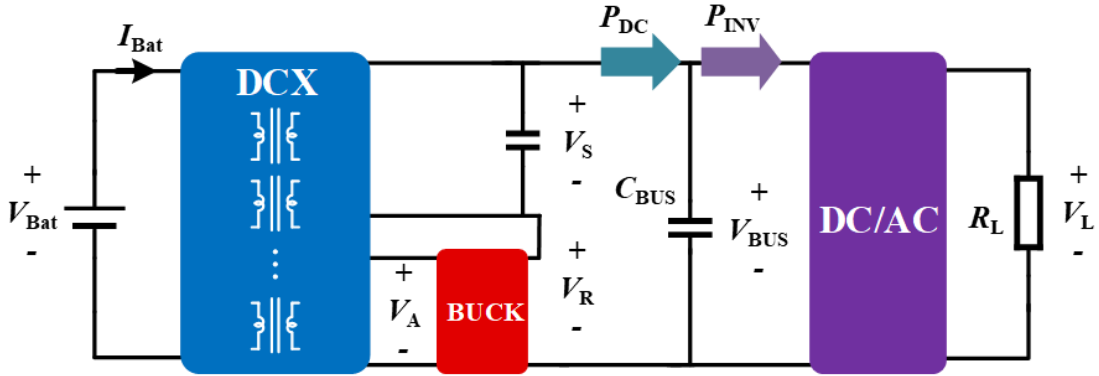
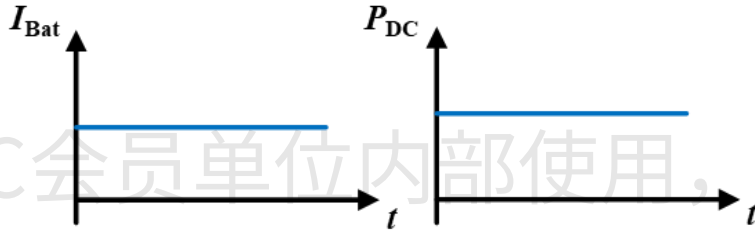


图 2.3 带逆变负载的 RDCX 电路

由于电池能量较大,电池侧电压 V_{Bat} 视为恒定,RDCX 的输出功率 P_{DC} 也将保持恒定。理想情况下的 I_{Bat} 与 P_{DC} 的波形如图 2.4 所示。

图 2.4 理想情况下 I_{Bat} 与 P_{DC} 的波形

在理想情况下,母线电压 V_{BUS} 经过 DC-AC 变换器后的输出电压 V_L 为正弦波。定义该正弦波的频率为 f_{line} 、峰值电压为 V_{Lmax} ,此时 V_L 在时域上可由式(2-5)表示:

$$V_L = V_{Lmax} \sin(2\pi f_{line} t) \quad (2-5)$$

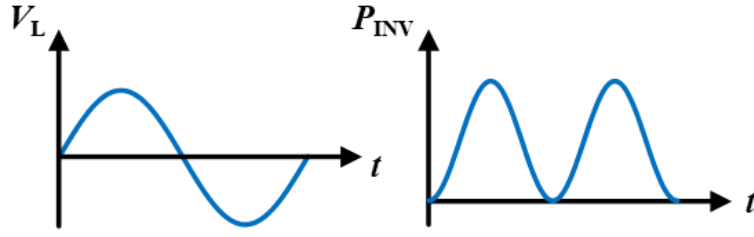
在电阻负载下,DC-AC 级的输出功率 P_L 时域上满足:

$$P_L = \frac{V_L^2}{R_L} = \frac{V_{Lmax}^2}{R_L} \frac{1 - \cos(4\pi f_{line} t)}{2} \quad (2-6)$$

若同样忽略 DC-AC 变换器的电路损耗,可得 DC-AC 级的输入功率 P_{INV} 满足式(2-7)。

理想情况下 V_L 与 P_{INV} 的波形如图 2.5 所示。

$$P_{INV} = P_L = \frac{V_{Lmax}^2}{R_L} \frac{1 - \cos(4\pi f_{line} t)}{2} \quad (2-7)$$

图 2.5 理想情况下 V_L 与 P_{INV} 的波形

由于能量守恒，所以输出功率 P_L 的平均值必然等于输入功率 P_{DC} ，即有：

$$P_L = P_{INV} = P_{DC} - P_{DC} \cos(4\pi f_{line} t) \quad (2-8)$$

所以对于母线电容 C_{BUS} 而言，其输入功率 P_{DC} 是恒定的，而输出功率 P_{INV} 则是带有二倍工频的脉动功率。所以脉动的输出功率 P_{INV} 决定了母线电容电压的变化量，即母线电容左右两侧不平衡的功率会使令母线电压产生电压纹波，如图 2.6 所示。而且在母线电容不够大的情况下，该电压纹波无法忽略。

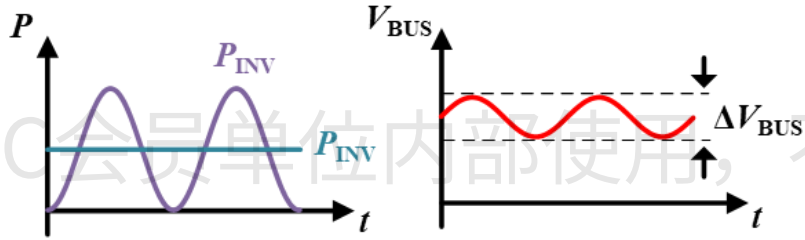


图 2.6 功率差造成母线电压纹波

由于 RDCX 的电路特性决定了其输出的 V_S 部分保持恒定，所以需要 BUCK 电路的输出 V_R 承担所有的电压纹波，如图 2.7 所示。若此时 BUCK 部分的调压能力不足，会使 RDCX 电路失去恒功率源的特性，从而引入输入电流纹波。

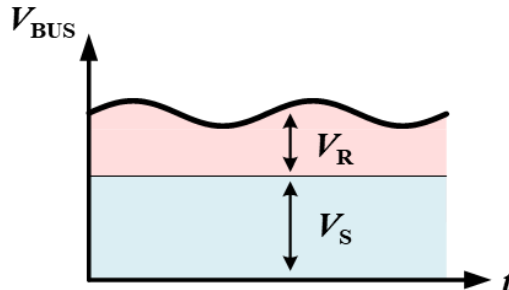


图 2.7 逆变负载下 BUCK 的输出承担电压纹波

为了定量分析母线电压纹波对调压范围的需求，在具体电容的取值下，对电压纹波进行定量计算。根据母线电容输入功率 P_{DC} 和输出功率 P_{INV} 的关系式(2-8)，可获得母线电容

净流入功率 P_{BUS} 的时域表达式：

$$P_{\text{BUS}} = P_{\text{DC}} - P_{\text{INV}} = P_{\text{DC}} \cos(4\pi f_{\text{line}} t) \quad (2-9)$$

经积分后，获得母线电容上能量变化的时域表达式：

$$\Delta E_{\text{BUS}} = \int P_{\text{BUS}} dt = \frac{P_{\text{DC}}}{4\pi f_{\text{line}}} \sin(4\pi f_{\text{line}} t) \quad (2-10)$$

而巳知母线电容的能量表达式为：

$$E_{\text{BUS}} = \frac{1}{2} C_{\text{BUS}} V_{\text{BUS}}^2 \quad (2-11)$$

在考虑母线电压直流分量的情况下，母线电容的能量也可用式(2-12)表示，这里定义母线电压的平均值为 $V_{\text{BUS_dc}}$ 。

$$E_{\text{BUS}} = \frac{1}{2} C_{\text{BUS}} V_{\text{BUS_dc}}^2 + \Delta E_{\text{BUS}} \quad (2-12)$$

将式(2-11)代入式(2-12)，可得母线电压的表达式：

$$V_{\text{BUS}} = \sqrt{V_{\text{BUS_dc}}^2 + \frac{2\Delta E_{\text{BUS}}}{C_{\text{BUS}}}} = V_{\text{BUS_dc}} \sqrt{1 + \frac{\Delta E_{\text{BUS}}}{\frac{1}{2} C_{\text{BUS}} V_{\text{BUS_dc}}^2}} \quad (2-13)$$

根据泰勒公式，可知：

$$\sqrt{1+x} = 1 + \frac{1}{2}x + \frac{1}{8}x^2 + o(x^3) \quad (2-14)$$

一般而言，母线电容的取值足够大，母线电容上的脉动能量远小于母线电容的平均能量，如式(2-15)所示：

$$\Delta E_{\text{BUS}} \ll \frac{1}{2} C_{\text{BUS}} V_{\text{BUS_dc}}^2 \quad (2-15)$$

根据式(2-14)和式(2-15)，获得式(2-13)的近似结果：

$$V_{\text{BUS}} = V_{\text{BUS_dc}} \sqrt{1 + \frac{\Delta E_{\text{BUS}}}{\frac{1}{2} C_{\text{BUS}} V_{\text{BUS_dc}}^2}} \approx V_{\text{BUS_dc}} + \frac{\Delta E_{\text{BUS}}}{C_{\text{BUS}} V_{\text{BUS_dc}}} \quad (2-16)$$

将式(2-10)代入式(2-16)后，获得母线电压的时域表达式(2-17)。根据其交流项，可得母线电压纹波峰峰值 ΔV_{BUS} 与电路参数的关系式(2-18)。

$$V_{\text{BUS}} \approx V_{\text{BUS_dc}} + \frac{P_{\text{DC}}}{4\pi f_{\text{line}} C_{\text{BUS}} V_{\text{BUS_dc}}} \sin(4\pi f_{\text{line}} t) \quad (2-17)$$

$$\Delta V_{\text{BUS}} = \frac{P_{\text{DC}}}{2\pi f_{\text{line}} C_{\text{BUS}} V_{\text{BUS_dc}}} = \frac{1}{2\pi f_{\text{line}}} \frac{1}{V_{\text{BUS_dc}} \times C_{\text{BUS}} / P_{\text{DC}}} \quad (2-18)$$

观察式(2-18)后发现, 母线电压纹波的峰峰值与逆变输出频率 f_{line} 、母线电压平均值 $V_{\text{BUS_dc}}$ 和单位功率的母线电容取值 $C_{\text{BUS}}/P_{\text{DC}}$ 有关。其中逆变输出的频率由负载决定, 为 50Hz。故仅需确定母线电压平均值 $V_{\text{BUS_dc}}$, 即可求得满足抑制电流纹波要求的最小调压范围。在本研究中, 电容的取值则根据工程经验取 $0.5\mu\text{F}/\text{W}$ 。

2.1.3 逆变负载下的 RDCX 电路规格设计

该 RDCX 电路用于升压逆变器的前级, 在其后还有一级逆变电路对母线电压进一步处理, 所以实际上并不要求 RDCX 电路实现完全的输出稳压^[57]。为了减小调压电路产生的损耗, 可以通过变母线电压的控制策略减小调压电路处理的功率。通过合理设计 DCX 电路中 V_{Bat} 、 V_{S} 和 V_{A} 的电压增益比以及控制策略, 最大限度地减小调压电路传递的功率。

在进行 DCX 电路的电压增益比设计之前, 首先要确定母线电压的范围。母线电压的波动范围被两个因素限制。其一是母线电容的电压耐量, 其二是逆变输出电压的失真度。在 400V 电压等级下, 工程上一般采用 450V 的电解电容, 故限定母线电压的上限值为 450V。同时由于一般的逆变器普遍采用降压型方案^{[15]-[20]}, 为了逆变输出电压不失真, 应保证母线电压 V_{BUS} 的下限值高于逆变输出电压 V_{L} 的峰值。在 220V 交流输出下, 逆变输出电压的峰值 V_{Lmax} 约为 311V, 如式(2-19)所示:

$$V_{\text{Lmax}} = 220 \times \sqrt{2} \approx 311\text{V} \quad (2-19)$$

为保留一定裕量, 取母线电压的下限值为 320V, 此时母线电压 V_{BUS} 与逆变输出电压 V_{L} 的波形如图 2.8 所示。

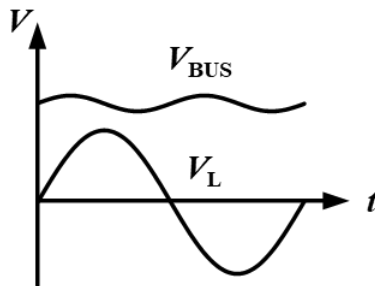


图 2.8 母线电压与逆变输出电压波形

根据母线电容的电压范围, 即可对 DCX 电路的电压增益进行设计。定义 DCX 电路中输出 V_{S} 部分的电压增益为 K_{S} , 输出至调压电路部分的电压 V_{A} 对应的增益为 K_{A} , 与 DCX

电路的总电压增益 K_{DCX} 以及各个端口电压的关系满足：

$$K_{DCX} = K_S + K_A \quad (2-20)$$

$$K_S = \frac{V_S}{V_{Bat}} \quad (2-21)$$

$$K_A = \frac{V_A}{V_{Bat}} \quad (2-22)$$

DCX 电路由高频谐振型拓扑实现，出于变压器匝比设计方便的考虑，将各端口之间的电压增益比限定为整数。为了提高 RDCX 电路工作时的效率，应减小调压电路处理的功率，即应尽可能地提高 DCX 不调压部分的电路增益 K_S 。高压输入时母线电压不应高于上限值，至少应满足：

$$K_S < \frac{V_{BUS_max}}{V_{Bat_max}} = 7.5 \quad (2-23)$$

所以在输入电压最大值为 60V 的情况下， K_S 最大整数取 7。此时在 60V 输入下， K_S 的输出电压为 420V。根据式(2-18)，在 $0.5\mu F/W$ 的电容取值下可得所需的调压范围，如式(2-24)所示。其中母线电压平均值记为 V_S 电压与纹波电压幅值之和。

$$\Delta V_{BUS1} = \frac{1}{2\pi \times 50} \frac{1}{(420 + \Delta V_{BUS1}/2) \times 0.5 \times 10^{-6}} < 15.1V \quad (2-24)$$

如式(2-25)所示，在考虑了抑制输入电流纹波的调压需求后，母线电容的电压峰值依然小于其上限值。所以将 DCX 不调压部分的电路增益 K_S 确定为 7。

$$V_{Bat_max} \times K_S + \Delta V_{BUS1} < V_{BUS_max} \quad (2-25)$$

$$K_S = 7 \quad (2-26)$$

在保证了高压输入下母线电压不高于其上限值后，还需设计调压部分的电压增益 K_A ，以保证在最低电压输入下母线电压高于其下限值 320V。即要满足：

$$V_{Bat_min} \times (K_S + K_A) > V_{BUS_min} \quad (2-27)$$

在考虑抑制输入电流纹波的需求后，还需调压部分留有一定裕量，即 DCX 部分的电压增益需满足式(2-28)，其中 ΔV_{BUS2} 为当前母线电压平均值下所需的电压调节范围。

$$V_{\text{Bat_min}} \times (K_S + K_A) > V_{\text{BUS_min}} + \Delta V_{\text{BUS2}} \quad (2-28)$$

根据式(2-24)的结果, 预估 ΔV_{BUS2} 在最低电压输入下为 20V, 如式(2-29)所示。随后根据式(2-18)进一步计算实际的电压纹波, 如式(2-30)所示:

$$\Delta V_{\text{BUS2}} \approx 20V \quad (2-29)$$

$$\Delta V_{\text{BUS2}} \approx \frac{1}{2\pi \times 50} \frac{1}{(320 + \Delta V_{\text{BUS2}}/2) \times 0.5 \times 10^{-6}} = 19.3V \quad (2-30)$$

式(2-30)的计算结果与式(2-29)的预估相符, 据此得以评估调压部分的电压增益 K_A 的最小值, 如式(2-31)所示。并将 DCX 输出的用于调压部分的电压增益 K_A 确定为 2。

$$K_A > \frac{V_{\text{BUS_min}} - V_{\text{Bat_min}} \times K_S + \Delta V_{\text{BUS2}}}{V_{\text{Bat_min}}} = 1.5 \quad (2-31)$$

$$K_A = 2 \quad (2-32)$$

变母线电压的控制策略下 RDCX 电路平均母线电压随电池电压变化的关系曲线如图 2.9 所示, 且调压电路 BUCK 输出电压与电池电压的关系如图 2.10 所示。

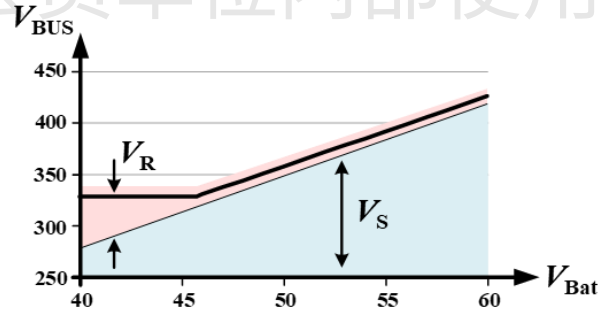
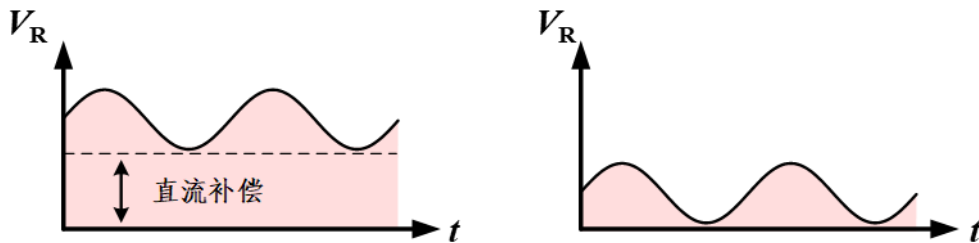


图 2.9 变电压策略下输出母线电压与电池电压的关系



(a) 低电池电压: 提供直流补偿 (b) 高电池电压: 仅承担电压纹波

图 2.10 变电压策略下 BUCK 输出电压与电池电压的关系

在电池电压较高时, 令平均母线电压随电池电压变化, 此时 BUCK 电路仅以最小的输

出电压承担电压纹波,如图 2.10(b)所示。但是随着输入电压的降低,DCX 输出的 V_S 部分电压将跌落到母线电压的下限值以下,此时调压部分需要提供最小限度的直流补偿,使 RDCX 电路总的输出电压高于母线电压的下限值,如图 2.10(a)所示。

2.2 采用低压器件的 DCX 方案设计

2.2.1 DCX 电路的工作模式分析

在确定了电路规格与工作策略后,即可对电路拓扑进行优化设计,本文所采用 RDCX 方案的具体拓扑架构如图 2.11 所示。RDCX 方案中的 DCX 电路采用三端口结构,原边端口连接电池侧电压 V_{Bat} ; 主要副边的电压为 V_S ; 辅助副边的电压为 V_A , 经过一级 BUCK 电路后输出电压 V_R 。电池侧的电压范围为 40-60V, 高压侧则采用变母线电压的控制策略, 令母线电压平均值随电池电压变化。

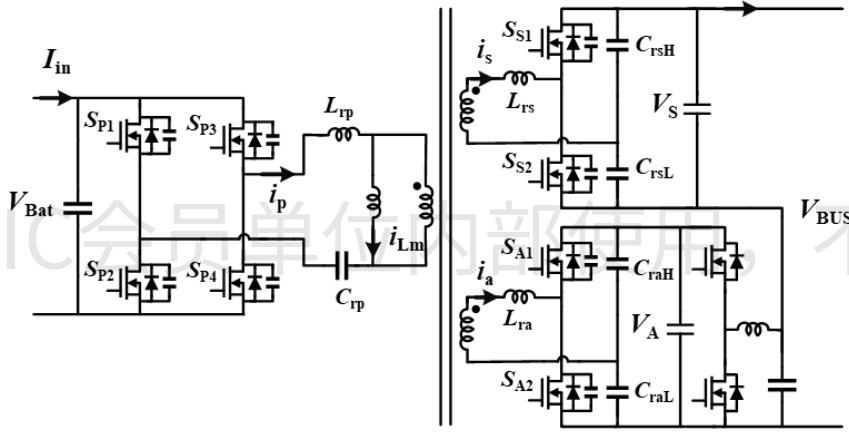


图 2.11 本文采用 RDCX 方案的具体架构

为了减小变压器的匝比、便于平面变压器设计,DCX 的原边采用全桥逆变,主要副边和辅助副边则采用倍压整流方案。 L_{rp} 、 L_{rs} 、 L_{ra} 分别为变压器原边 N_p 、副边 N_s 和辅助副边 N_A 的绕组的漏感。DCX 电路采用 CLLC 方案, C_{rp} 、 C_{rs} 和 C_{ra} 分别为原边、副边和辅助副边的谐振电容。其中原边的谐振电容直接串联到谐振腔中,而副边的谐振电容则同时用于倍压整流。变压器的励磁电感则归一化到 DCX 原边,用 L_m 表示。当 RDCX 电路工作时,电路的主要工作波形如图 2.12 所示。

在具体分析 DCX 电路工作模式之前,首先假定各个谐振腔内的谐振频率保持一致,且电路已经进入稳态,同时假定 DCX 三个端口的输入电容及输出电容的容值足够大。根据开关管的状态,在半个周期内电路分为两个模式,以模式一 ($t_0 - t_1$) 和模式二 ($t_1 - t_2$) 表示,如图 2.13 所示。

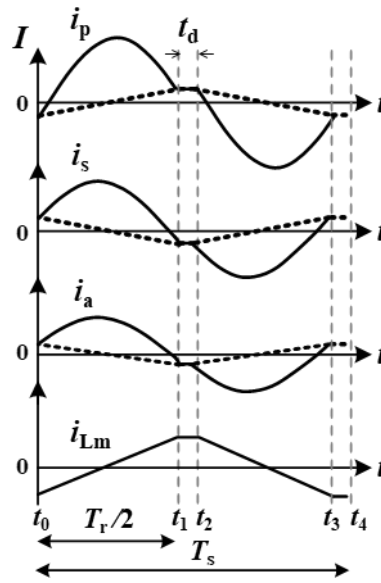


图 2.12 电路工作时的主要波形

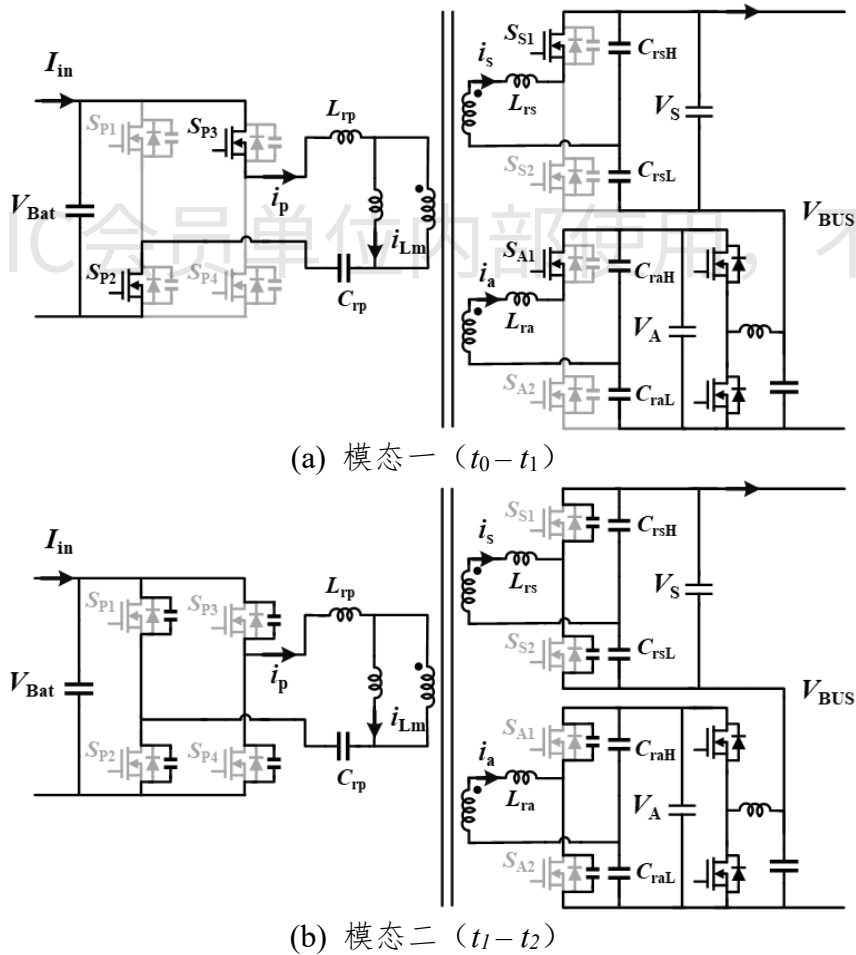


图 2.13 DCX 电路不同模态等效电路

模态一 ($t_0 - t_1$): 在 t_0 时刻, 原边全桥的开关管 S_{P2} 、 S_{P3} 和副边与辅助副边的整流管 S_{S1} 、 S_{A1} 同时开通, 等效电路如图 2.13(a)所示。DCX 电路各个端口内的谐振电感与谐振电

容开始谐振，其中原边的谐振电感 L_p 与谐振电容 C_p 串联后谐振。而在副边和辅助副边中，谐振电容同时用于倍压整流，以辅助副边为例，谐振电容 C_{rsH} 和 C_{rsL} 并联后，与谐振电感 L_{rs} 串联谐振。谐振腔在谐振状态时其压降约等于零，所以励磁电感 L_m 两端的电压近似等于输入电压。在模式一中，励磁电流线性上升，并依据开关管的结电容按比例分配到各个谐振腔^[51]。当达到 t_1 时刻，谐振腔的半个谐振周期结束，电路中所有开关管关断，进入模式二。

模式二 (t_1-t_2)：当电路进入模式二后，所有开关管均关断，其等效电路如图 2.13(b) 所示。在这个模式内，励磁电流 i_{Lm} 对所有开关管的结电容进行充放电。由于励磁电感 L_m 与开关管结电容的谐振周期远大于模式二的持续时间 t_d ，所以该模式内励磁电流的大小视作恒定，开关管的 DS 电压线性变化。经过死区时间 t_d 后，实现模式切换，最终实现所有开关管的零电压开通。

当模式二结束后，电路进入负半周期，其工作状态与正半周期互补，故不再赘述，在一个开关周期内，DCX 各开关管的驱动及电压波形如图 2.14 所示。

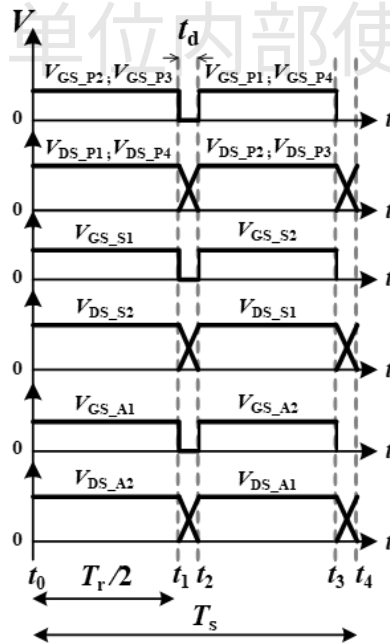


图 2.14 DCX 各开关管的驱动及电压波形

由于 DCX 电路采用的是谐振型拓扑，重载工况下其励磁电流可以忽略。此时 DCX 电路各端口的谐振腔电流有效值由输入电流 I_{in} 、输出电流 I_o 与 BUCK 电路的占空比 D 近似表示：

$$i_p \approx \frac{\pi}{2} I_{in} \sin\left(\frac{t}{T_s}\right) \quad (2-33)$$

$$i_s \approx \pi I_o \sin\left(\frac{t}{T_s}\right) \quad (2-34)$$

$$i_a \approx D \times \pi I_o \sin\left(\frac{t}{T_s}\right) \quad (2-35)$$

在图 2.9 所示的变母线电压控制策略下,图 2.15 给出了 RDCX 电路的平均输出电压、输入电流以及输出电流随电池电压变化的关系。根据变母线电压的工作策略,当电池电压最高时母线电压最高,而随着电池电压的降低,母线电压逐渐降低至电压下限后保持恒定。所以输出电流随着输入电压的降低逐渐升高,在低压输入时候达到其最大值。同样,输入电流也随着电池电压的减小而逐步增大,在电池电压为 40V 达到最大值。根据式(2-33)-(2-35)可知,电池电压最低时,DCX 电路的谐振腔电流最大,工况最为恶劣。所以若要保证变换器的效率,应针对电池电压为 40V,变换器功率为 3kW 的满载工况进行参数优化。

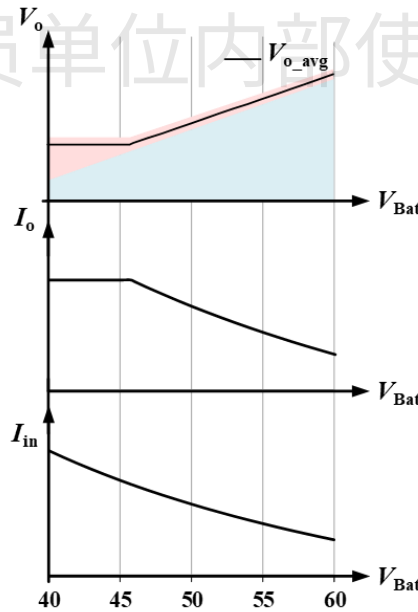


图 2.15 变电压策略下输入输出电流与电池电压的关系

2.2.2 DCX 电路的开关管导通损耗模型

由上一节的分析可知,DCX 电路在工作时能实现所有开关管的零电压开通与小电流关断。因为开关损耗近似可以忽略,对 DCX 电路而言,工作时应重点考虑其导通损耗。文献^[58]在高压转低压的应用场景下,基于器件参数对半桥拓扑提出了开关管的损耗模型与

器件优选的方案,但是该方案没有讨论不同原边结构或整流方案对损耗模型的影响。同时,由于该方案的输出电压极低,所以并没有考虑流经副边开关管的励磁电流对损耗的影响。

因此,对于全桥输入且高压输出的应用场景,有必要在考虑副边励磁电流对损耗影响的情况下对开关管的导通损耗进行建模,同时还需考虑原边及整流结构变化对损耗模型的影响。因此本节针对三端口 DCX 电路,基于各个端口的电压与功率计算开关管的导通损耗模型,并以此指导电路参数设计。

由图 2.12 与图 2.13(a)可知,当 DCX 电路工作在模态一 ($t_0 - t_1$) 时,各端口的谐振腔各自谐振,且在模态一的持续时间内刚好经过半个谐振周期,即 t_0 和 t_1 时刻的谐振腔电流幅值相同且方向相反。根据谐振腔的周期 T_r ,模态一内原边电流由式(2-36)表示,其中 I_p 为原边电流峰值。

$$i_p(t) = I_p \sin\left(\frac{2\pi}{T_r}t - \theta_p\right) \quad \left(t_0 < t < t_0 + \frac{T_r}{2}\right) \quad (2-36)$$

在谐振周期内,电池电压 V_{Bat} 持续给励磁电感 L_m 充电。经过半个周期的谐振之后,励磁电流达到其峰值 I_{Lm} ,并根据开关管寄生电容分配到各个谐振腔。对于电路原边的谐振腔而言,在能恰好实现零电压开通时, t_1 时刻的电流 I_{Lm_p} 满足:

$$I_{Lm_p} = \frac{2C_{o(tr)_p} \times V_{\text{Bat}}}{t_d} \quad (2-37)$$

其中, $C_{o(tr)_p}$ 为电路原边开关管的等效输出电容的大小^[58], t_d 为 DCX 电路模态二 ($t_1 - t_2$) 的持续时间。对于谐振腔电流而言,满足:

$$i_p(t_1) = I_p \sin(\pi - \theta_p) = I_p \sin(\theta_p) = \frac{2C_{o(tr)_p} \times V_{\text{Bat}}}{t_d} \quad (2-38)$$

所以对于图 2.12 中的原边电流而言,可以获得其移相角 θ_p 的表达式:

$$\theta_p = \arcsin\left(\frac{I_{Lm}}{I_p}\right) = \arcsin\left(\frac{2C_{o(tr)_p} \times V_{\text{Bat}}}{t_d \times I_p}\right) \quad (2-39)$$

在式(2-39)中,原边电流峰值 I_p 无法直接获得,所以还需对其进行进一步求解。根据能量守恒定律,在半个周期内,电池侧的输入功率与原边谐振腔传递的功率相同:

$$V_{\text{Bat}} I_{\text{in}} \frac{T_s}{2} = P_{\text{Bat}} \frac{T_s}{2} = \int_{t_0}^{t_0 + \frac{T_r}{2}} V_{\text{Bat}} I_p \sin\left(\frac{2\pi}{T_r}t - \theta_p\right) dt \quad (2-40)$$

上式中, P_{Bat} 为电池侧输入功率, 为 I_{in} 输入电流, 将式(2-40)整理后可得:

$$\frac{P_{\text{Bat}} T_s}{V_{\text{Bat}} T_r} \frac{\pi}{T_r} = I_p \int_0^{\frac{T_r}{2}} \sin\left(\frac{2\pi}{T_r} t - \theta_p\right) d\left(\frac{2\pi}{T_r} t\right) = 2I_p \cos \theta_p \quad (2-41)$$

根据式(2-38)与式(2-41)可得 I_p 的表达式, 结果如下所示:

$$I_p = \sqrt{I_p^2 \sin^2 \theta_p + I_p^2 \cos^2 \theta_p} = \sqrt{\frac{4C_{o(\text{tr})-p}^2 V_{\text{Bat}}^2}{t_d^2} + \frac{\pi^2 P_{\text{Bat}}^2 T_s^2}{4V_{\text{Bat}}^2 T_r^2}} \quad (2-42)$$

在半个开关周期内, 原边开关管仅在模态一 (t_0-t_1) 中导通。所以在计算导通损耗时, 仅需考虑模态一 (t_0-t_1) 时段内的导通电流。在半个开关周期内, 流经原边开关管的电流有效值表示为:

$$I_{\text{prms}} = \sqrt{\frac{\int_{t_0}^{t_0+\frac{T_r}{2}} i_p^2(t) dt}{T_s/2}} = \sqrt{\frac{T_r}{T_s}} \times \frac{I_p}{\sqrt{2}} \quad (2-43)$$

将式(2-42)的结果代入式(2-43), 即可获得流经原边开关管的电流有效值:

$$I_{\text{prms}} = \sqrt{\frac{2C_{o(\text{tr})-p}^2 V_{\text{Bat}}^2 T_r}{t_d^2 T_s} + \frac{\pi^2 P_{\text{Bat}}^2 T_s}{8V_{\text{Bat}}^2 T_r}} \quad (2-44)$$

对于三端口 DCX 电路中采用倍压整流拓扑的主要副边与辅助副边而言, 其开关管的导通损耗模型可用相同的方式求得。以主要副边的谐振腔为例, 其电流表示为:

$$i_s(t) = I_s \sin\left(\frac{2\pi}{T_r} t + \theta_s\right) \left(t_0 < t < t_0 + \frac{T_r}{2}\right) \quad (2-45)$$

在恰好实现副边开关管的零电压开通时, 在 t_0 时刻满足:

$$i_s(t_0) = I_s \sin(\theta_s) = \frac{2C_{o(\text{tr})-s} \times V_s}{t_d} \quad (2-46)$$

与原边的全桥结构不同的是, 副边采用的是倍压整流结构, 所以根据能量守恒列出的等式有所变化, 具体表现为在半个谐振周期内施加在谐振腔上的电压仅为端口电压 V_s 的二分之一, 如式(2-47)所示。

$$V_s I_o \frac{T_s}{2} = P_s \frac{T_s}{2} = \int_{t_0}^{t_0+\frac{T_r}{2}} \frac{V_s}{2} I_s \sin\left(\frac{2\pi}{T_r} t + \theta_s\right) dt \quad (2-47)$$

整理后得:

$$I_s \cos \theta_s = \frac{P_s T_s}{V_s T_r} \pi \quad (2-48)$$

同理有：

$$I_s = \sqrt{I_s^2 \sin^2 \theta_s + I_s^2 \cos^2 \theta_s} = \sqrt{\frac{4C_{o(tr)s}^2 V_s^2}{t_d^2} + \frac{\pi^2 P_s^2 T_s^2}{V_s^2 T_r^2}} \quad (2-49)$$

与式(2-43)类似，流经主要副边的开关管的电流满足：

$$I_{s_{rms}} = \sqrt{\frac{\int_{t_0}^{t_0 + \frac{T_r}{2}} i_s^2(t) dt}{T_s/2}} = \sqrt{\frac{T_r}{T_s}} \times \frac{I_s}{\sqrt{2}} \quad (2-50)$$

将(2-49)代入(2-50)，流经主要副边开关管的电流有效值可以表示为：

$$I_{s_{rms}} = \sqrt{\frac{2C_{o(tr)s}^2 V_s^2 T_r}{t_d^2 T_s} + \frac{\pi^2 P_s^2 T_s}{2V_s^2 T_r}} \quad (2-51)$$

类似的，流经辅助副边开关管的电流有效值可以表示为：

$$I_{a_{rms}} = \sqrt{\frac{2C_{o(tr)a}^2 V_A^2 T_r}{t_d^2 T_s} + \frac{\pi^2 P_A^2 T_s}{2V_A^2 T_r}} \quad (2-52)$$

得到流经原边、主要副边和辅助副边开关管的电流有效值后，容易求得原边、主要副边、辅助副边开关管的导通损耗：

$$P_{Pcon} = 2R_{ds_p} I_{prms}^2 = 2R_{ds_p} \left(\frac{2C_{o(tr)p}^2 V_{Bat}^2 T_r}{t_d^2 T_s} + \frac{\pi^2 P_{Bat}^2 T_s}{8V_{Bat}^2 T_r} \right) \quad (2-53)$$

$$P_{Scon} = R_{ds_s} I_{s_{rms}}^2 = R_{ds_s} \left(\frac{2C_{o(tr)s}^2 V_s^2 T_r}{t_d^2 T_s} + \frac{\pi^2 P_s^2 T_s}{2V_s^2 T_r} \right) \quad (2-54)$$

$$P_{Acon} = R_{ds_a} I_{a_{rms}}^2 = R_{ds_a} \left(\frac{2C_{o(tr)a}^2 V_A^2 T_r}{t_d^2 T_s} + \frac{\pi^2 P_A^2 T_s}{2V_A^2 T_r} \right) \quad (2-55)$$

观察上述表达式，发现影响器件导通损耗的参数分为三部分，分别为受器件应用场景限制的 V_{Bat} 、 P_{Bat} 、 V_s 、 P_s 、 V_A 、 P_A 等端口输入输出参数；开关过程相关的 T_s 、 T_r 、 t_d 等规格参数；以及 $C_{o(tr)p}$ 、 R_{ds_p} 、 $C_{o(tr)s}$ 、 R_{ds_s} 、 $C_{o(tr)a}$ 、 R_{ds_a} 等所用功率器件的参数。

由于电路的电压与功率已经确定，所以除了器件选型外，在参数设计时仅需确定开关频率与死区时间。提高开关频率减小电路中电容与电感等无源器件的体积是实现高功率密

度的常用方法，参考现有的高功率密度谐振变换器，将开关频率 f_s 确定为 1MHz，并将死区时间 t_d 设定为 60ns^{[51][58]}。即有：

$$T_s = \frac{1}{f_s} = 1000\text{ns} \quad (2-56)$$

$$t_d = 60\text{ns} \quad (2-57)$$

由图 2.12 和图 2.14 可知开关周期 T_s 为 DCX 电路谐振周期 T_r 与死区时间 t_d 之和，由此获得在上述参数下电路的谐振周期：

$$T_r = T_s - 2t_d = 880\text{ns} \quad (2-58)$$

观察式(2-53)-(2-55)可以看到，DCX 电路中器件的导通损耗同时与器件的导通电阻 R_{ds} 及等效结电容 $C_{o(tr)}$ 有关，任一参数的增大都会导致器件导通损耗的增加。而功率 MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）中这两个参数并不是孤立存在的。对电压等级相同、且工艺相同的 MOSFET 器件而言，其导通电阻与等效结电容的乘积近似为一个常数，该常数用 $NFoM$ （New Figure of Metric）表示^{[58][59]}：

$$R_{ds} \times C_{o(tr)} = NFoM \quad (2-59)$$

将式(2-59)代入式(2-53)-(2-55)，把参数 $C_{o(tr)}$ 消去后即可获得 DCX 各端口功率器件导通损耗与导通电阻 R_{ds} 的关系式：

$$P_{Pcon} = \frac{4V_{Bat}^2 T_r \times NFoM_p^2}{t_d^2 T_s} \frac{1}{R_{ds_p}} + \frac{\pi^2 P_{Bat}^2 T_s}{4V_{Bat}^2 T_r} R_{ds_p} \quad (2-60)$$

$$P_{Scon} = \frac{2V_S^2 T_r \times NFoM_s^2}{t_d^2 T_s} \frac{1}{R_{ds_s}} + \frac{\pi^2 P_S^2 T_s}{2V_S^2 T_r} R_{ds_s} \quad (2-61)$$

$$P_{Acon} = \frac{2V_A^2 T_r \times NFoM_a^2}{t_d^2 T_s} \frac{1}{R_{ds_a}} + \frac{\pi^2 P_A^2 T_s}{2V_A^2 T_r} R_{ds_a} \quad (2-62)$$

由(2-60)~(2-62)可知 DCX 各端口导通损耗的表达式是以导通电阻 R_{ds} 为变量的对勾函数，根据基本不等式可得各端口导通损耗的最小值：

$$P_{Pcon_min} = \frac{2\pi P_{Bat} \times NFoM_p}{t_d} \quad (2-63)$$

$$P_{Scon_min} = \frac{2\pi P_S \times NFoM_S}{t_d} \quad (2-64)$$

$$P_{Acon_min} = \frac{2\pi P_A \times NFoM_A}{t_d} \quad (2-65)$$

由此可见在电路工况确定后, DCX 电路中各端口的最小导通损耗仅由死区时间 t_d 与器件参数 $NFoM$ 确定。其中死区时间 t_d 被电路的开关频率限定, 在固定的开关频率和相同的功率下, 过大的死区时间会显著增大无源器件与变压器绕组的导通损耗。所以为了降低电路的导通损耗, 应选用 $NFoM$ 值更小的器件。

2.2.3 基于器件参数的 DCX 方案优选

商业器件的 $NFoM$ 值与耐压的关系如图 2.16 所示^[60], 对于产品化硅器件而言, 其 $NFoM$ 值将随器件耐压的降低而显著降低。低压器件具有更低的 $NFoM$, 因此使用低压器件可以降低电路的导通损耗。而系统的耐压一定, 使用低压器件需要器件串联。

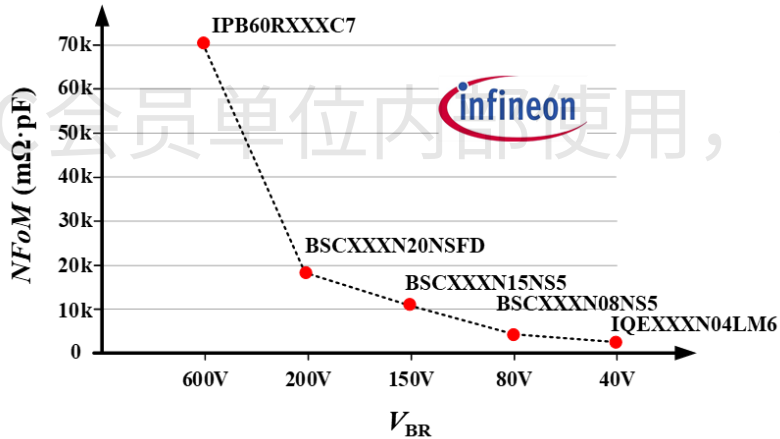


图 2.16 产品化硅器件 $NFoM$ 值与耐压的关系^[60]

当低压器件串联时, 定义串联支路上的开关管数量为 n , 单个开关管的导通电阻为 R_{ds} , 其等效结电容为 $C_{o(tr)}$ 。串联支路上的开关管同步开通或关断, 两种状态下串联器件的等效电路如图 2.17 所示。当串联支路所有开关管同步开通, 此时于串联支路的等效导通电阻为:

$$R_{ds_eq} = R_{ds} \times n \quad (2-66)$$

由图 2.12 所示的电路模态图可知, 当串联支路所有开关管同步关断后, 励磁电流将对所有开关管的结电容进行充放电。在死区时间内, 串联支路的等效结电容表示为式(2-67):

$$C_{o(tr)_{eq}} = \frac{C_{o(tr)}}{n} \quad (2-67)$$

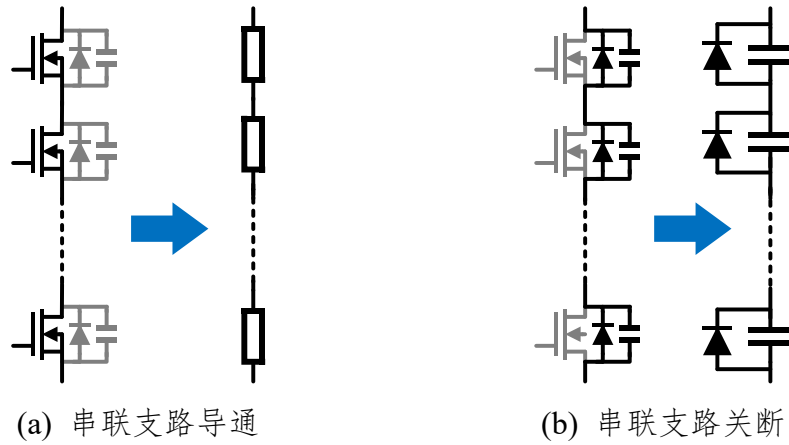
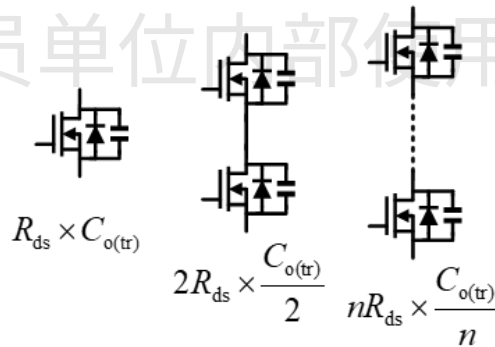


图 2.17 器件串联时不同状态的等效电路

当器件串联使用时,串联支路的等效导通电阻 $R_{ds_{eq}}$ 会等比增大,而等效结电容 $C_{o(tr)_{eq}}$ 则会缩小相应倍数。若将串联的器件等效成单个高压器件,则该等效的高压器件的 $NFoM$ 值与串联所用低压器件相等,如图 2.18 所示。

图 2.18 低压器件串联后的等效 $NFoM$ 值

器件串联后的等效 $NFoM$ 值不变,因此通过低压器件串联代替高压器件的方式可以减小 DCX 电路的导通损耗。对于 DCX 电路的原边而言,由于输入电压即电池电压在 40-60V 范围内波动,考虑一定的余量,将原边的器件耐压定为 80V。此时能直接使用 80V 耐压的器件,也可将 $NFoM$ 值更小的 40V 器件串联使用。

由前述分析可知,电池电压 V_{Bat} 为 40V、满载 3kW 输出是最恶劣的工况,根据式(2-60)绘出了该工况下采用这两种电压等级的器件时,导通损耗与器件等效电阻之间的关系,如图 2.19 所示。由图可知,在一定的范围内,等效电阻 $R_{ds_{eq}}$ 越小,器件的导通损耗也越小。若要达到极限的最小损耗,采用 40V 器件能获得更小的损耗谷底值。而根据效率要

求，仅需将原边 MOSFET 的损耗控制在总功率的 0.45%附近，此时两种方案下所需的等效电阻几乎相同。

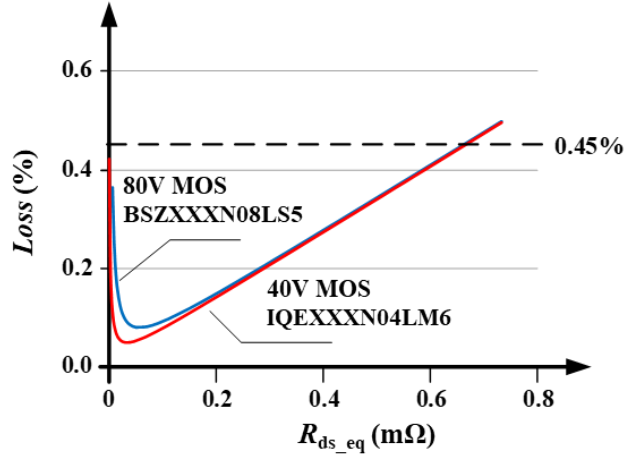


图 2.19 电路原边器件导通损耗与等效导通电阻的关系曲线

对于相同电压等级、相同工艺的功率 MOSFET 器件而言，其导通电阻 R_{ds} 与所用的有源区面积（Active Area） A 的乘积近似为一个常数，该常数用比导通电阻 $R_{ds,sp}$ 表示^[61]：

$$R_{ds,sp} = R_{ds} \times A \quad (2-68)$$

在实验室内对不同部分电压等级的 Infineon 商业器件进行了估测，得到不同耐压器件的比导通电阻如图 2.20 所示。

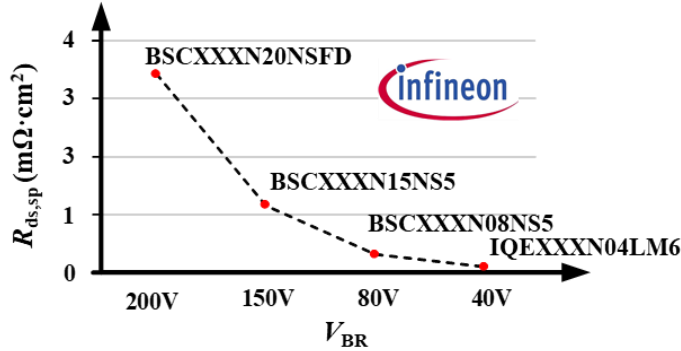


图 2.20 部分商业器件的比导通电阻评测结果

利用器件比导通电阻这一参数，即可在 DCX 电路导通损耗模型的基础上，评估不同电压等级器件在达到相同的损耗时所需的有源区面积。由式(2-66)可知，当 n 个器件串联使用时，器件的等效电阻将变为单个器件的 n 倍。同时串联器件的等效源区面积也将增大到单个器件有源区面积的 n 倍：

$$A_{eq} = A \times n \quad (2-69)$$

将式(2-66)与式(2-69)代入式(2-68)，即可获得器件串联使用时，等效导通电阻与其等效有源区面积之间的关系：

$$R_{ds_eq} = \frac{R_{ds,sp} \times n^2}{A_{eq}} \quad (2-70)$$

将式(2-70)代入式(2-60)，得到 DCX 电路导通损耗与器件有源区面积的关系式(2-71)：

$$P_{Pcon} = \frac{4V_{Bat}^2 T_r \times NFoM_p^2}{t_d^2 T_s} \frac{A_{eq,p}}{n^2 R_{ds,sp}} + \frac{\pi^2 P_{Bat}^2 T_s}{4V_{Bat}^2 T_r} \frac{n^2 R_{ds,sp}}{A_{eq,p}} \quad (2-71)$$

据此绘出在使用不同电压等级的器件时，DCX 电路原边的导通损耗和所用芯片有源区面积的关系曲线，如图 2.21 所示。其中实线为根据当前可购买的商业产品所评估获得的曲线；虚线则为根据当前器件厂商已给出手册但是缺乏购买途径的产品，在假定封装工艺相同的情况下预测参数并获得的曲线。

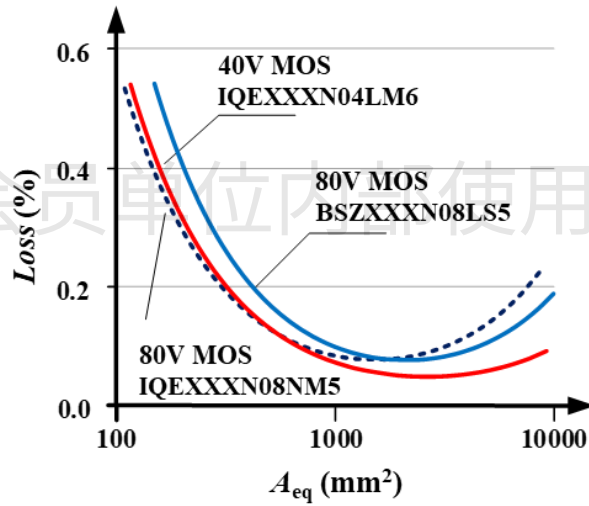


图 2.21 DCX 电路原边器件导通损耗与器件有源区面积的关系曲线

从图 2.21 中看到，随着器件并联数的增加，开关管的导通损耗得以减小，但所需的有源区面积将会快速增加。这就导致在导通损耗略微降低的同时，系统的功率密度会被大幅牺牲。在 0.45% 的目标损耗下，若考虑未上架的产品，80V 器件在功率密度上更具有优势，所以在电路原边侧选用 80V 电压等级的功率器件。

对于高压输出的副边和辅助副边而言，同样利用比导通电阻，分别得出这两个端口的导通损耗与所需的有源区面积的关系式：

$$P_{Scon} = \frac{2V_S^2 T_r \times NFoM_s^2}{t_d^2 T_s} \frac{A_{eq,s}}{n^2 R_{ds,sp}} + \frac{\pi^2 P_S^2 T_s}{2V_S^2 T_r} \frac{n^2 R_{ds,sp}}{A_{eq,s}} \quad (2-72)$$

$$P_{Acon} = \frac{2V_A^2 T_r \times NFoM_A^2}{t_d^2 T_s} \frac{A_{eq,a}}{n^2 R_{ds,sp}} + \frac{\pi^2 P_A^2 T_s}{2V_A^2 T_r} \frac{n^2 R_{ds,sp}}{A_{eq,a}} \quad (2-73)$$

由 2.1 节的分析可知，为了提高 RDCX 方案用在升压逆变前级时的效率，采用了变母线电压的控制策略，通过限制调压电路的功率来提升系统效率。所以相对于 DCX 电路主要副边而言，其辅助副边传递的功率较小。即使在电池电压最低时，DCX 电路辅助副边的谐振腔电流只为主要副边的一半。所以在参数设计时仅需重点考虑 DCX 电路主要副边的优化设计，其辅助副边则根据主要副边的设计略做调整即可。

图 2.22 与图 2.23 分别给出了在低压器件串联使用时，DCX 电路主要副边的导通损耗与所用器件的等效导通电阻及有等效源区面积之间的关系曲线。

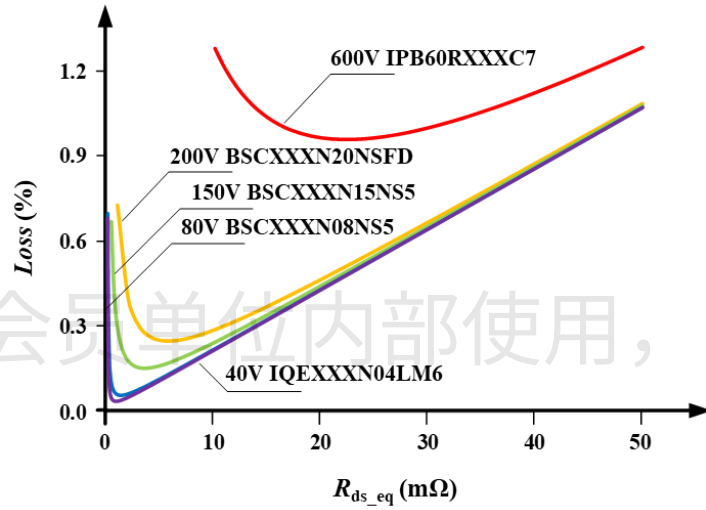


图 2.22 主要副边器件导通损耗与等效导通电阻的关系曲线

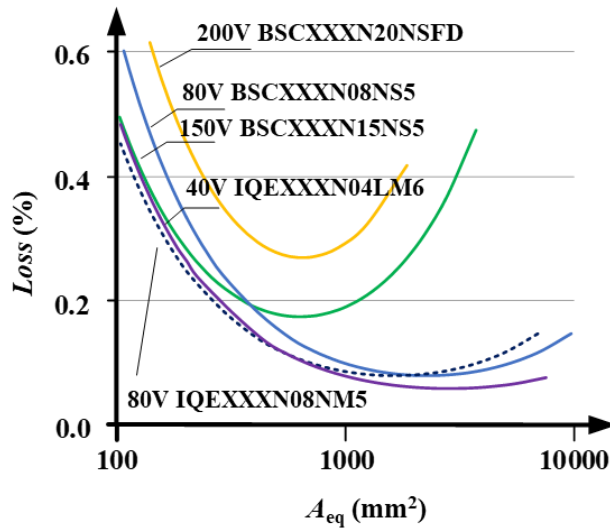


图 2.23 主要副边器件导通损耗与器件有源区面积的关系曲线

从图 2.23 中看到,对于高压输出的主要副边而言,能得到与原边相同的结论:在 0.45% 的目标损耗下,若考虑未上架的产品,80V 器件在功率密度上更具有优势。所以在 DCX 电路的副边与主要副边同样选用 80V 电压等级的功率器件。

2.3 本章小结

本章分析了 RDCX 电路的工作原理,并针对电池升压逆变前级这一特殊应用场合对电路的参数与控制策略做了优化。首先,分析并计算了 RDCX 电路在满足抑制输入电流纹波要求下所需的最小调压能力。其次,为了减小调压电路产生的损耗,通过变母线电压的控制策略合理设计 DCX 电路中 V_{Bat} 、 V_{S} 和 V_{A} 电压增益比。在保留抑制输入电流纹波能力的同时最大限度地减小调压电路传递的功率,以提高系统效率。

随后,分析了 RDCX 电路中三端口 DCX 电路的工作模态,并以此获得基于端口功率与端口电压的开关管导通损耗模型。通过该导通损耗模型可知,使用低 *NFoM* 的低压器件串联代替高压器件可以实现更低的导通损耗。最后利用比导通电阻这一工艺参数,获得了 DCX 电路导通损耗与其有源区面积之间的关系,综合评估开关管的导通损耗与样机的功率密度优选功率器件。

3 基于低压元胞的 RDCX 电路结构设计

3.1 基于低压元胞的 DCX 电路拓扑

3.1.1 低压元胞串联的 DCX 副边结构

在上一章的分析中,已经综合评估开关管的导通损耗与样机的功率密度优选功率器件,并选定了 80V 器件作为 DCX 电路的副边的开关管。如果将开关管直接以图 2.18 的形式直接串联,在实际应用中可能会因为开关管及驱动芯片的参数不一致产生均压问题。若不对其加以控制,极有可能出现部分开关管关断电压高于其耐压的情况。为了令低压器件在串联使用时能实现均压,以电路串联的方案代替开关管直接串联的方案,并将由低压器件构成的全桥或半桥结构定义为低压元胞,如图 3.1 所示。通过变压器绕组之间的耦合关系,各元胞得以实现均压。

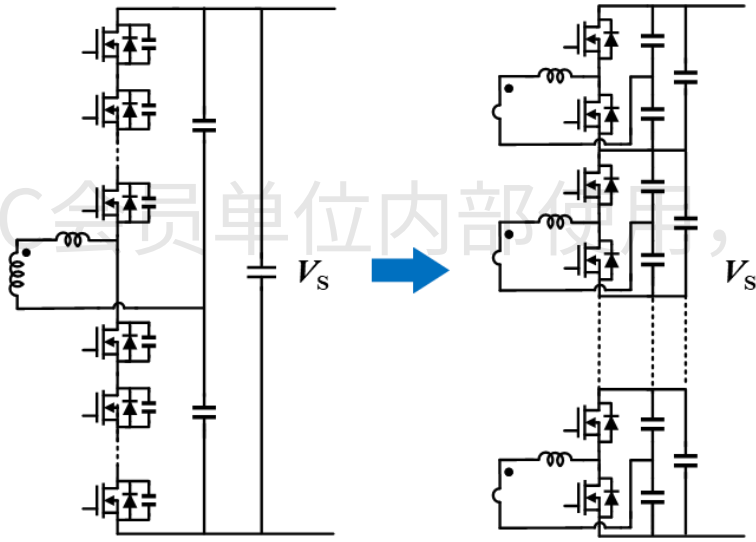


图 3.1 低压元胞串联的 DCX 副边结构

在低压元胞串联的方案下,DCX 电路副边从单个高压半桥的结构变为多个低压半桥串联的结构,每个低压半桥均拥有自己的谐振腔。假设电路死区时间 t_d 固定,定义 DCX 主要副边单个开关管的等效结电容为 $C_{o(tr)-s}$ 、DCX 主要副边开关管的数量为 n_s 。在开关管直接串联的结构中,在死区时间内的等效结电容为单个器件的 $1/n_s$,所需的关断电流满足:

$$I_{Lm-s} = \frac{2 \times \frac{C_{o(tr)-s}}{n_s} \times V_s}{t_d} \quad (3-1)$$

在元胞串联的结构中,每个元胞半桥电压为器件串联方案的 $1/n_s$,此时所需的关断电

流满足：

$$I_{Lm_s(\text{Cell})} = \frac{2 \times C_{o(tr)_s} \times \frac{V_s}{n_s}}{t_d} = I_{Lm_s} \quad (3-2)$$

所以当 DCX 电路副边结构从开关管串联调整为元胞串联后，谐振腔的电流波形与原来保持一致。

根据前一章节中的设计方法，DCX 的原边与副边均采用 80V 器件。原边采用全桥结构，设计两匝变压器原边绕组；副边采用倍压整流结构，单个倍压整流元胞对应一匝变压器绕组。根据上一章设计获得的 DCX 电路增益比，将变压器匝比定为：

$$N_p : N_s : N_A = 2 : 7 : 2 \quad (3-3)$$

因此，变压器副边共有七个主要副边的低压元胞与两个辅助副边的低压元胞。

3.1.2 低压元胞并联的 DCX 原边结构

由于电池侧的电压范围为 40-60V，在 3kW 的输出功率下，低压电池侧的输入电流最高将接近 80A，所以流经变压器原边绕组的电流也将达到这一数量级。为了减小变压器绕组的导通损耗，需要通过绕组并联的方式减小变压器原边绕组的电流密度。但在平面变压器中，并联绕组漏感的不一致会产生较为严重的均流问题^[62]。为了使得并联绕组之间能实现更好的均流，以低压元胞并联的方案代替绕组的并联，如图 3.2 所示。

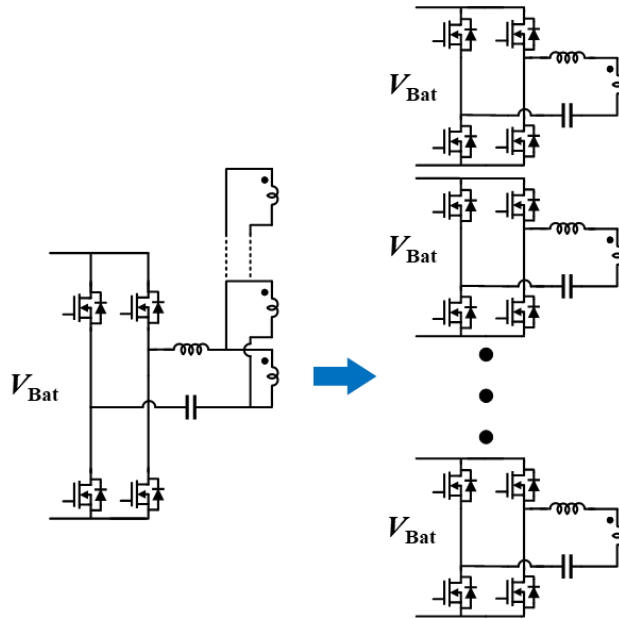


图 3.2 低压元胞并联的 DCX 原边结构

由于低压元胞中的谐振电感由漏感提供，谐振腔的阻抗极小，以元胞并联的形式引入开关管的导通电阻等外部阻抗，能大幅减小谐振腔的阻抗差异，从而更容易实现原边绕组的均流。

根据 DCX 电路原边器件导通损耗模型（图 2.19），若要在满载时将电路原边开关管的导通损耗限制在总功率的 0.45%，需要将原边的导通电阻限制在 $0.65\text{m}\Omega$ 以内。对现有的功率 MOSFET 产品^[60]进行了调研，发现至少需要四颗 $5\text{mm} \times 6\text{mm}$ 封装的 80V 器件并联，所以将 DCX 原边并联的元胞数定为四个。

3.2 调压电路方案选择

3.2.1 级联三电平 BUCK

本文选用的 RDCX 方案使用 BUCK 电路用于输出侧电压的调整。若 BUCK 电路直接采用两电平方案，需使用 150V 耐压的开关管。为了能够实现高功率密度，需通过增大 BUCK 电路开关频率的方式减小电感的伏秒，从而减小电感的体积。但是由于高压 MOSFET 的开关特性较差、反向恢复损耗严重，在高频工况下会造成严重的损耗。

多电平方案可以在保证高效率的同时降低电感的伏秒，从而大幅减小电感体积^[63]。除此之外，在多电平方案下开关管的电压应力更小，于是可使用性能更优的低压器件，进一步减小电路的损耗。由于 DCX 电路中低压元胞的输出天然隔离且均压，所以选择级联三电平 BUCK 方案作为 RDCX 的调压电路，实现输出电压的调整，如图 3.3 所示。其中，两个 DCX 辅助副边元胞的输出电压分别记为 V_{A1} 与 V_{A2} 。

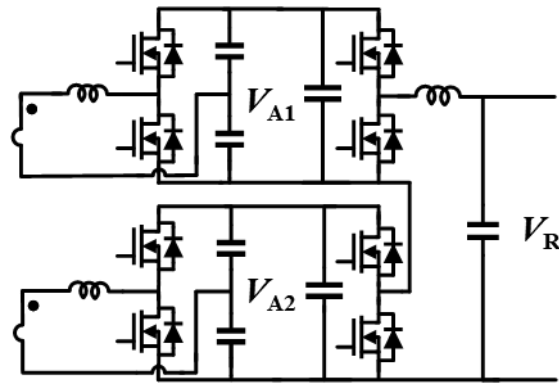


图 3.3 独立输出的 DCX 辅助副边与级联三电平 BUCK

级联三电平 BUCK 的具体电路图及相关参数的命名如图 3.4 所示，其中 V_{BUCK1} 与 V_{BUCK2} 分别为两个半桥的输出电压， V_{sw} 为这两个电压之和，并定义单路半桥的开关周期为 T_{buck} 。在理想情况下输入电压 V_{A1} 与 V_{A2} 保持稳定且相等，此时电路的主要工作波形如

图 3.5 所示，输入电压 V_{A1} 与 V_{A2} 、输出电压 V_R 与占空比 D 之间满足：

$$V_R = (V_{A1} + V_{A2}) \times D \quad (3-4)$$

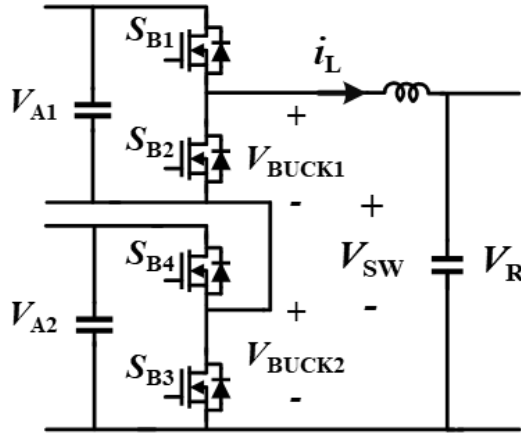
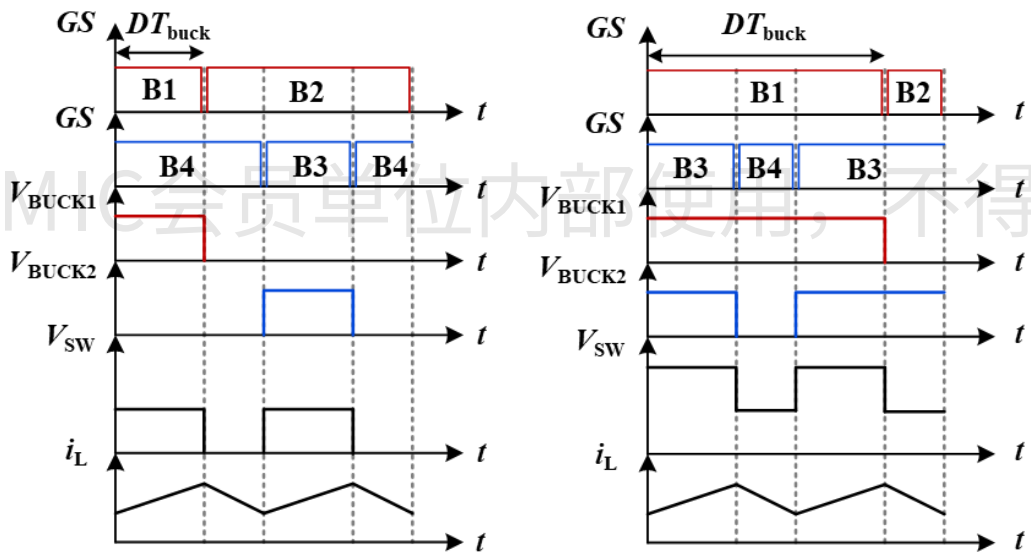


图 3.4 级联三电平 BUCK



(a) $0 < D < 0.5$

(b) $0.5 \leq D < 1$

图 3.5 级联三电平 BUCK 工作时的主要波形

当级联三电平 BUCK 电路工作时，其两个半桥采用共同占空比控制，并错相 180 度，而电感左侧的电压 V_{SW} 满足：

$$V_{SW} = V_{BUCK1} + V_{BUCK2} \quad (3-5)$$

从图 3.5 中看到， V_{SW} 频率为 V_{BUCK1} 与 V_{BUCK2} 频率的两倍，多电平电路的倍频效果得以实现。

3.3 基于低压元胞的 RDCX 电路

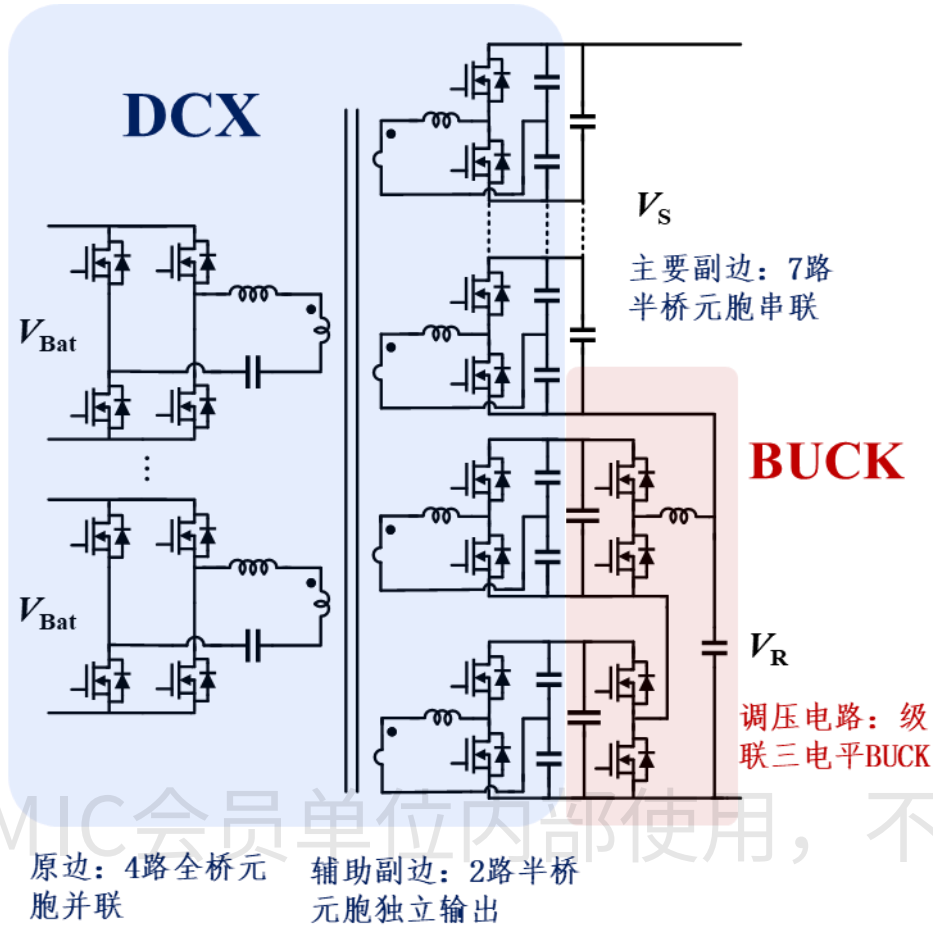


图 3.6 基于低压元胞的 RDCX 电路

综合上述分析，基于低压元胞的 RDCX 电路具体结构如图 3.6 所示，每个低压元胞均采用 80V 器件构建。其中 DCX 电路的原边采用 4 路全桥元胞并联，每个元胞有两匝绕组；DCX 电路的主要副边采用 7 路半桥元胞串联，每个元胞对应一匝绕组；DCX 电路的辅助副边共有两路独立输出的半桥元胞，后接级联三电平 BUCK 用于调压。

3.4 高频平面变压器设计

在有隔离需求的应用场合中，越来越多的方案采用高频变压器提高变换器的功率密度。相较于传统变压器，高频变压器拥有尺寸小、散热好、漏感便于控制等优点^[64]。变压器的损耗往往是除功率器件损耗外的第二大损耗来源，为了能够实现更高的效率及功率密度，需要对 DCX 所用的高频平面变压器进行优化设计。

3.4.1 磁芯材料与磁芯结构选择

变压器的损耗包含磁芯损耗与绕组损耗两个部分，其中磁芯损耗 P_{core} 可通过磁芯的损

耗密度 P_v 与磁芯的体积 V_{core} 计算获得。在磁芯内部损耗密度均匀的情况下，磁芯损耗满足：

$$P_{\text{core}} = P_v \times V_{\text{core}} \quad (3-6)$$

磁芯的损耗密度 P_v 与磁芯材料、磁通变化频率 f 以及磁通变化量 B_m 有关。如式(3-7)所示，相同材料下磁芯的损耗密度可由斯坦梅兹方程近似获得，其中 C_m 、 x 、 y 为与材料相关的常数^[65]。

$$P_v = C_m f^x B_m^y \quad (3-7)$$

为了能减小变压器的磁芯损耗，对多种磁材料在 1MHz 下损耗密度 P_v 与磁通变化量 B_m 的关系进行了评估^{[66]-[70]}，结果如图 3.7 所示：

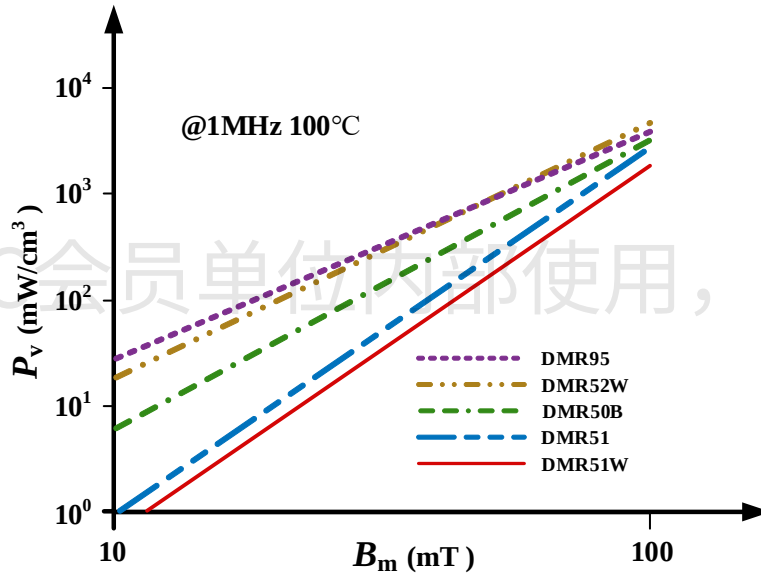


图 3.7 不同磁材料在 1MHz 下的损耗密度曲线^{[66]-[70]}

从上图中看到，在 1MHz 的开关频率下磁芯材料 DMR51W 有更小损耗密度，所以本次采用 DMR51W 作为变压器的磁芯材料。

在平面变压器中，常用的磁芯结构有 UI 结构和 EI 结构两种。如图 3.8(a)所示，UI 结构磁芯中原副边绕组分布在两个磁柱上，虽然减小了 PCB 的层数，但是所用的面积将大幅增加。同时由于 UI 结构磁芯的 I 片中流经的磁通与中柱磁通相同，为了保证磁通密度均匀分布需要采用更厚的 I 片，从而造成体积的浪费^[71]。而 EI 结构的磁芯中原副边绕组堆叠放置，且该结构下流经 I 片的磁通仅为中柱磁通的二分之一，从而变压器体积得以减小，EI 结构的磁芯如图 3.8(b)所示。为了能够实现更高的功率密度，本方案选用 EI 型磁芯用

于构建 DCX 电路的平面变压器。

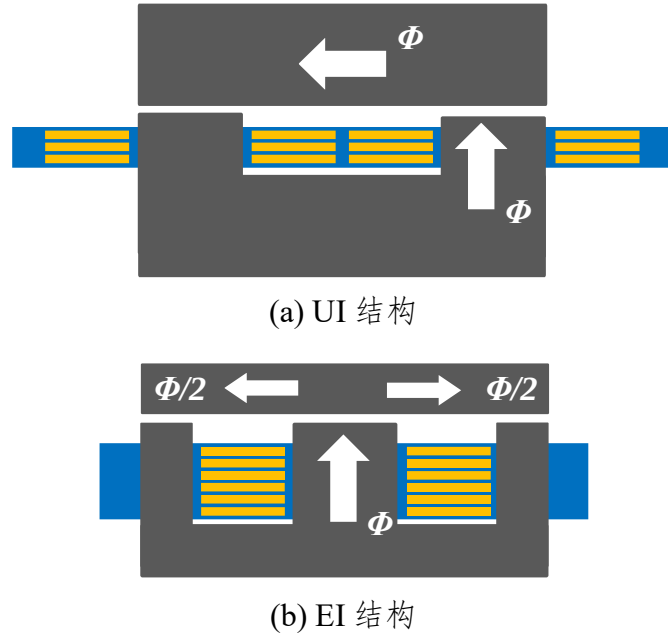


图 3.8 两种常用平面变压器磁芯结构

3.4.2 变压器绕组结构设计

由于 DCX 电路的主要副边采用的是倍压整流结构，在 40V 输入、3kW 输出时电路副边的谐振腔电流有效值将达 20A。同时在原边选用 4 个全桥元胞并联后，谐振腔的电流有效值与副边接近。所以为了设计方便并保证效率，电路原边与电路主要副边的绕组选用一层一匝的平面绕组结构，而辅助副边的电流较小，选用一层两匝的平面绕组结构。

在高频平面变压器中，由于绕组之间距离较近且绕组电流的频率较高，在评估绕组损耗时需考虑临近效应与趋肤效应带来的额外损耗。考虑了临近效应与趋肤效应后，高频平面变压器绕组的交流系数 K_{ac} 可用式(3-8)表示，式中第一项体现了高频电流在绕组中产生的趋肤效应，第二项体现了不同绕组之间产生的临近效应^[64]。

$$K_{ac} = \frac{\xi}{2} \frac{\sinh \xi + \sin \xi}{\cosh \xi - \cos \xi} + \frac{\xi}{2} (2m-1)^2 \frac{\sinh \xi - \sin \xi}{\cosh \xi + \cos \xi} \quad (3-8)$$

其中 ξ 与绕组结构及电流有关，由绕组铜厚 h 、绕组磁导率 μ 、绕组电阻率 ρ 、流经绕组电流的角频率 ω 共同决定，定义如下：

$$\xi = \frac{h}{\sqrt{\frac{2\rho}{\omega \times \mu}}} \quad (3-9)$$

式(3-8)中的参数 m 则由绕组边界的磁动势决定，定义绕组上边界的磁动势为 F_{top} ，下边界的磁动势为 F_{bottom} ，则 m 可表示为：

$$m = \frac{F_{\text{top}}}{F_{\text{top}} - F_{\text{bottom}}} \quad (3-10)$$

由于绕组结构受限于工艺，若要减小绕组的交流系数，应减小绕组上的磁动势以降低邻近效应造成的损耗。所以令原副边的绕组充分交错，如图 3.9 所示：原边绕组用 P 表示，下标表示第 n 组并联绕组；副边和辅助副边的绕组分别用 S 和 A 表示。

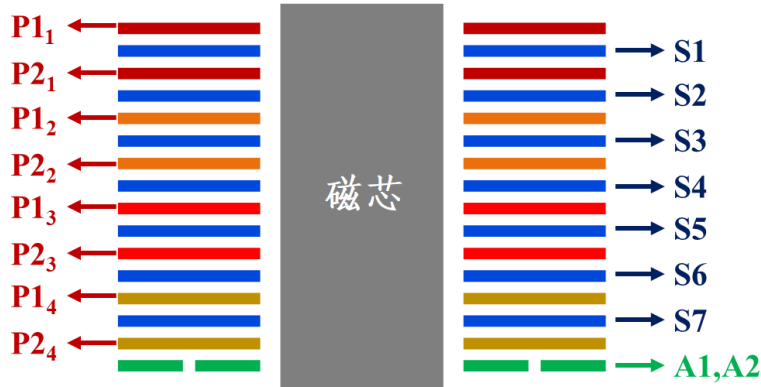


图 3.9 充分交错的变压器绕组结构

从上图中看到，若将所有绕组均绕制在同一变压器上，则至少需要使用 16 层 PCB。由于多层 PCB 板的价格较高，所以将单个磁芯上的绕组拆分到两个磁芯上，从而得以节省成本，如图 3.10 所示。



图 3.10 拆分后的变压器绕组结构

3.4.3 结合仿真工具的平面变压器结构设计

在高频平面变压器的设计中，变压器的磁芯损耗、绕组损耗及变压器尺寸这三个参数互相制约。为了实现更高的功率密度，文献[72][73]通过建立变压器的损耗模型与体积模型，在预期的变压器损耗下获得最小体积的变压器结构。但是这些方案在评估变压器磁损时，均直接使用式(3-6)，即假定磁芯内的磁通分布均匀。然而，在高频应用下，磁通同样存在趋肤效应，即磁通会往中柱的边缘聚集^[74]。所以，在实际应用中式(3-6)不再成立。为

了更为准确地计算磁损，应将磁芯分为 n 个部分，独立评估各部分的磁损后求和，如下式所示：

$$P_{\text{core}} = \sum P_v(B_{m(n)}) \times V_n \quad (3-11)$$

其中 P_v 为以磁通密度为变量的函数， $B_{m(n)}$ 为第 n 块区域的磁通密度， V_n 为第 n 块区域的体积。由于磁芯内的磁通密度分布难以通过解析获得，所以利用仿真工具获得磁芯各部分的磁通密度，并通过式(3-11)定量计算磁芯损耗。考虑到磁通密度的仿真过程较为繁琐，所以首先要对变压器磁芯的大致形状进行限定。为了实现更高的功率密度，令变压器 I 片的厚度与 PCB 上最高的器件一致，如图 3.11 所示。

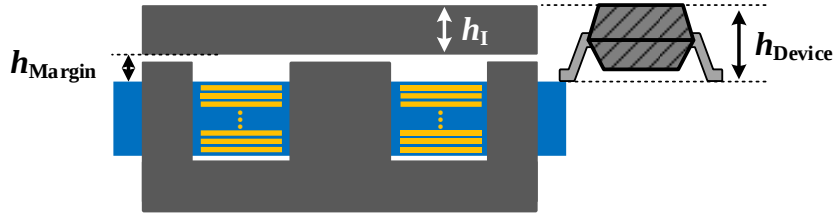


图 3.11 根据器件确定 I 片厚度

在本方案中，最高器件为隔离运放，其高度为 2.2mm。保留了一定裕量后确定所用 I 片的厚度 h_I 为 1.7mm：

$$h_I = h_{\text{Device}} - h_{\text{Margin}} = 1.7\text{mm} \quad (3-12)$$

根据式(2-33)-(2-34)所示的谐振腔电流近似表达式，以及图 3.6 所示的原边 4 个全桥元胞并联、副边倍压整流元胞串联的元胞化 RDCX 结构，得以近似求得满载下原副边变压器绕组电流的最大值：

$$i_{\text{prms(max)}} \approx \frac{P_{\text{max}}}{4V_{\text{Bat(min)}}} \times \frac{\pi}{2} \times \frac{1}{\sqrt{2}} = 20.8\text{A} \quad (3-13)$$

$$i_{\text{s rms(max)}} \approx \frac{P_{\text{max}}}{V_{o(\text{min})}} \times \pi \times \frac{1}{\sqrt{2}} = 20.2\text{A} \quad (3-14)$$

设定绕组电流密度 J 为 2.5A/mm^2 ，在 PCB 铜厚 h_{PCB} 选择 0.105mm (3oz) 的情况下，求得所需的变压器绕组宽度 W ：

$$W = \frac{i_{\text{prms(max)}}}{J \times h_{\text{PCB}}} \approx 8\text{mm} \quad (3-15)$$

由于电池电压范围为 40-60V，根据经验限定磁芯的最大平均磁通密度为 70mT。根据

图 2.14 所示的电路工作模态与式(2-56)-(2-58)所示的相关参数, 获得磁芯中柱所需的有效截面积 Ae :

$$Ae = \frac{V_{\text{Bat(max)}} \times \frac{T_s - 2t_d}{2}}{N_p \times 2B_m} = 101\text{mm}^2 \quad (3-16)$$

在 EI 结构的磁芯中, 在确定的中柱截面积下能采用不同形状的磁芯中柱。如图 3.12 所示, 可直接采用圆形中柱, 也可将其拉长成跑道形。

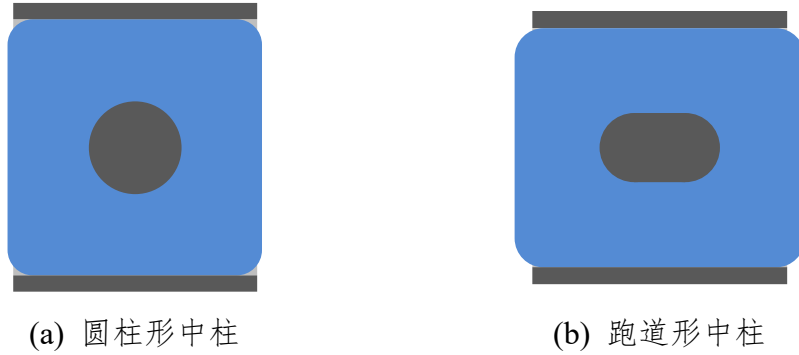


图 3.12 EI 结构下不同磁芯中柱形状

为了定量描述中柱形状, 定义 R 为跑道形中柱圆弧边的半径、定义 L 为跑道形中柱直边的长度, 如图 3.13 所示。当直边长度 L 为零时, 中柱形状即从跑道形退化成圆形。在磁芯中柱截面积 Ae 确定的情况下, 其直边长度 L 可由圆弧边的半径 R 定量求得, 如式(3-17)所示:

$$L = \frac{Ae - \pi R^2}{2R} \quad (3-17)$$

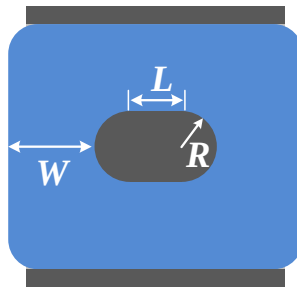


图 3.13 中柱形状尺寸定义

根据式(3-17)可知, 中柱直边长度 L 与圆弧边的半径 R 一一对应。为了描述方便, 在下文中均以圆弧边的半径 R 描述中柱形状。图 3.14 给出了在平均磁通密度相同时(70mT), 不同中柱形状磁芯的磁通分布仿真结果。

从图 3.14 中发现随着磁芯中柱半径的增大, 磁芯中柱和 I 片转角处出现了显著的磁通

聚集现象。根据式(3-7)所示的斯坦梅兹方程,预估这将产生极为严重的磁损。为了使磁通密度更加均匀,应让磁芯中柱圆弧边的半径 R 减小。但从图 3.12 中看到,随着中柱半径的减小,绕组长度将会变大,从而产生更大的导通损耗。

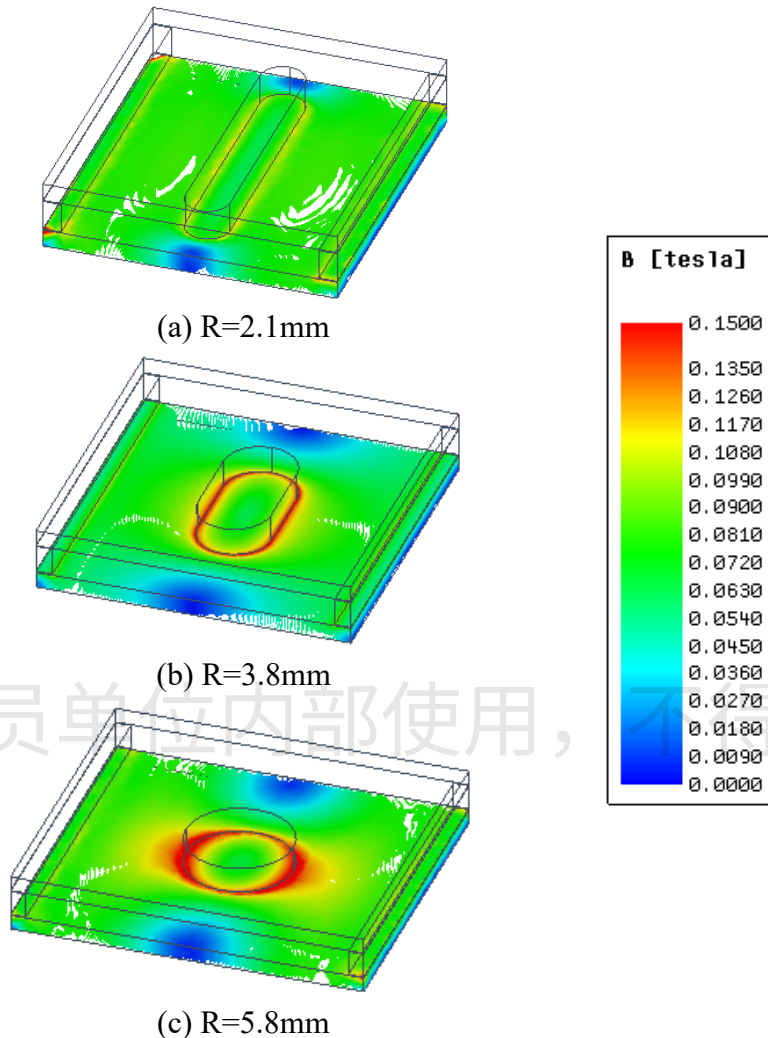
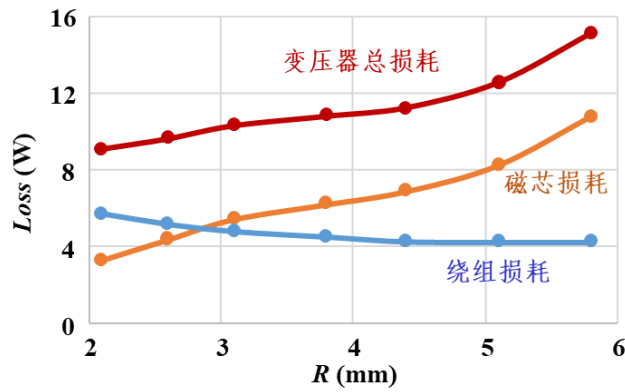


图 3.14 不同中柱形状下的磁通分布仿真

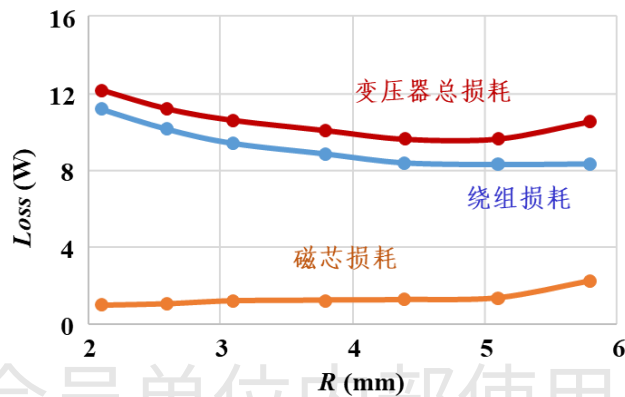
为了综合评估磁芯结构对变压器损耗的影响,满载工况下利用 ANSYS 仿真工具分别评估了不同结构变压器的磁芯损耗与绕组损耗。在仿真模型中导入磁芯材料的损耗密度曲线,并在变压器绕组上添加满载工况对应的电流激励,即可通过仿真直接读取该变压器的磁芯损耗与绕组损耗。图 3.15 为不同输入电压下单个变压器磁芯的损耗仿真结果。综合评估了不同输入电压下的变压器损耗后,将磁芯中柱形状确定为:

$$R = 3.1\text{mm} \quad (3-18)$$

$$L = 11.5\text{mm} \quad (3-19)$$



(a) 40V 输入



(b) 60V 输入

图 3.15 不同输入电压下单个变压器损耗的仿真结果

3.5 本章小结

本章首先设计了基于低压元胞的 RDCX 电路结构。针对器件直接串联使用时会出现的均压问题，在 DCX 电路的主要副边以低压元胞串联方案代替开关管直接串联方案。针对因为漏感不一致可能导致的并联绕组不均流问题，在 DCX 电路的原边采用了低压元胞并联的方案。同时，利用辅助副边中低压元胞输出天然隔离且均压的特性，采用级联三电平 BUCK 方案减小调压电路的电感量。

其次，对 DCX 电路的高频平面变压器进行了设计。通过绕组交错的方式减小了临近效应造成的交流损耗。借助有限元仿真工具，对变压器磁芯损耗和绕组损耗进行评估，从而实现高频平面变压器结构在宽输入电压范围应用场景下的优化设计。

4 实验验证

根据第二、三章的设计结果，搭建了一台 3kW 的实验样机，输入电压范围为 40-60V，输出电压则根据输入在 330-430V 之间波动。样机的照片及尺寸如图 4.1 所示，样机功率密度达到了 $1.2\text{kW}/\text{in}^3$ 。在将磁芯拆分成两个后，样机的原理图如图 4.2 所示。其中磁芯 1 包含 2 个原边全桥元胞与 4 个主要副边半桥元胞；磁芯 2 包含 2 个原边全桥元胞、3 个主要副边半桥元胞、辅助副边及调压部分。

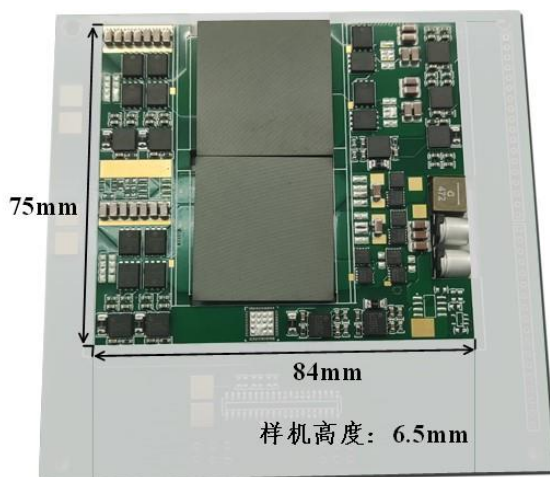


图 4.1 样机照片

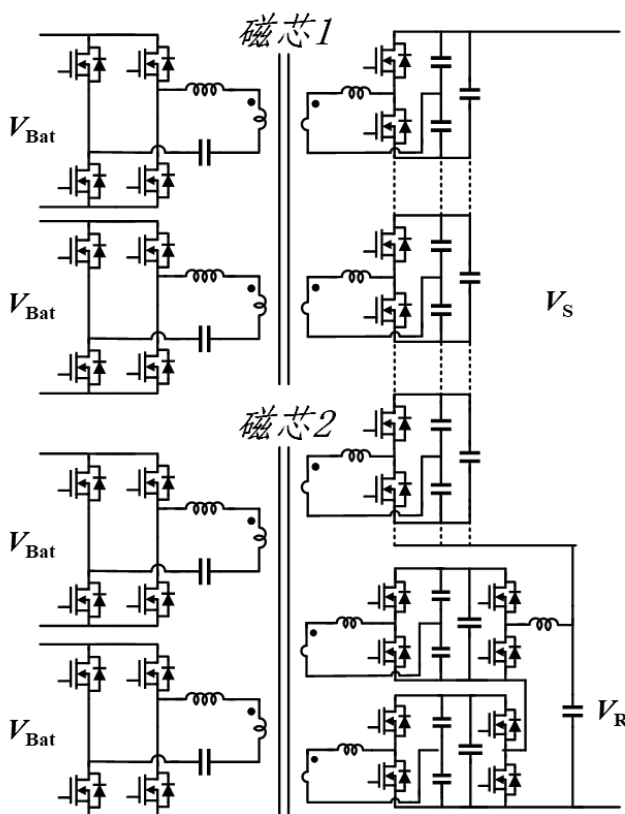


图 4.2 样机原理图

由于在电路设计时发现开关管的结电容过大, 所以通过增加死区时间减小开关管所需的励磁电流, 并将 DCX 部分的开关频率降低到 800kHz, 令开关管在更小的关断电流下以更低的频率工作。调整后的样机关键参数如表 4.1 所示。

表 4.1 RDCX 样机关键参数

参 数	数 值
满载功率	3kW
输入电压范围	40-60V
输出电压范围	330-430V
谐振电容	8 μ F
谐振电感	4nH
DCX 频率	800kHz
DCX 原边、主要副边开关管	BSC030N08NS5
DCX 辅助副边开关管	BSZ070N08LS5
BUCK 电感	25 μ H
BUCK 频率	100kHz
BUCK 开关管	BSZ070N08LS5
磁芯材料	DMR51W
变压器匝比 $N_P : N_S : N_A$	2:7:2

4.1 电路工作状态验证

DCX 电路的简化原理图如图 4.3 所示。定义图中原边右桥臂下管为 S_{P1} , 其驱动电压为 V_{GS_P1} , 其 DS (Drain to Source) 电压为 V_{DS_P1} 。定义原边谐振腔的电流为 i_p , 副边谐振腔的电流为 i_s 。

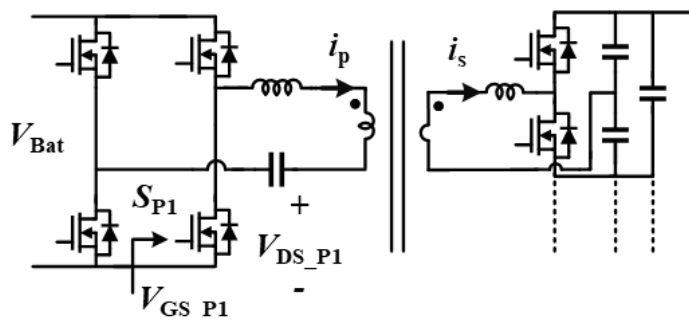


图 4.3 DCX 电路简化原理图

图 4.4 给出了 DCX 电路在不同工况下的实验波形。观察不同输入电压及负载状况下的电流波形后看到, 原边开关管 S_{P1} 的驱动信号均在其 DS 电压下降到零时才开始上升, 说明该 DCX 电路工作时在全工况下实现了开关管的零电压开通。

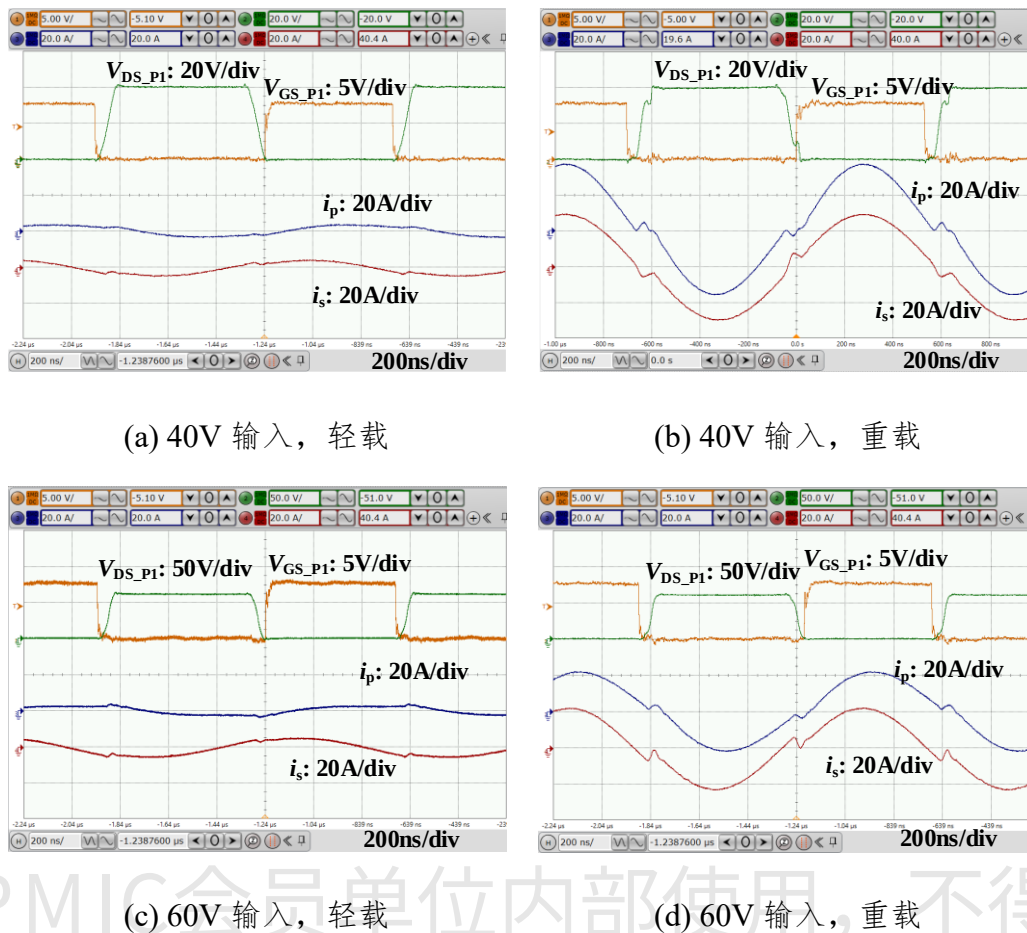


图 4.4 DCX 在不同工况下的波形

RDCX 电路中级联三电平 BUCK 的电路原理图如图 4.5 所示， V_{BUCK1} 与 V_{BUCK2} 分别为两个半桥的输出电压， V_{SW} 为这两个电压之和。电路中两个半桥采用共同占空比控制并错相 180 度，定义单个桥臂的占空比为 D 。

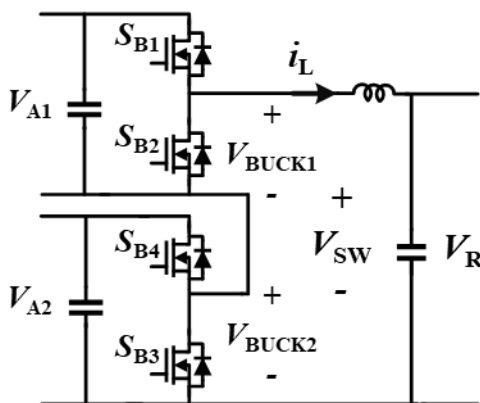
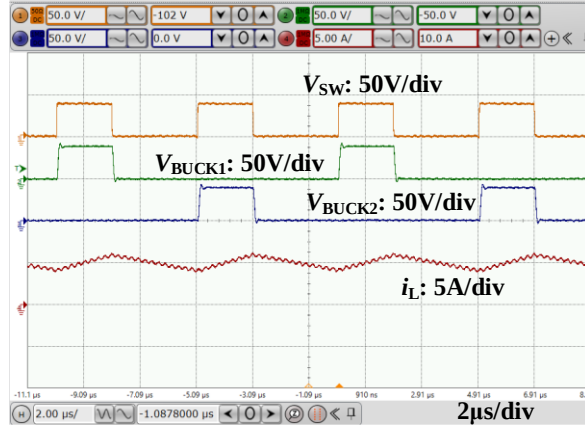


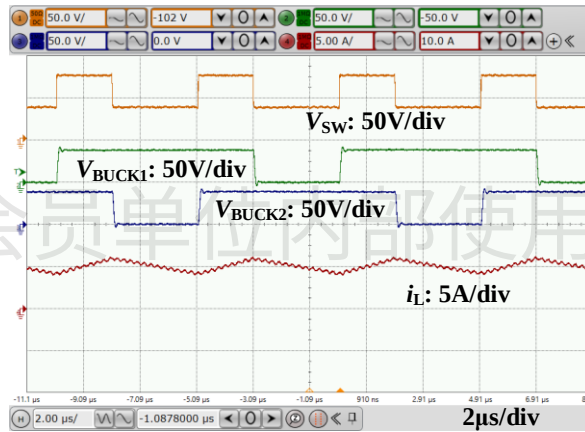
图 4.5 级联三电平 BUCK 原理图

在电池侧电压为 40V 时，测试了级联三电平 BUCK 在不同占空比下的工作波形，如图 4.6 所示。可以看到每个半桥输出的方波频率均为 100kHz，且相互之间错相 180 度，两

者叠加之后即产生了频率为 200kHz 的方波。当占空比 D 大于 0.5 后，经过叠加后 V_{sw} 电压产生了直流偏置，而方波的峰峰值保持不变，说明该多电平电路成功实现了减小电感伏秒的效果。



(a) 测试条件: $D=0.2$



(b) 测试条件: $D=0.7$

图 4.6 调压电路在不同工况下的波形

4.2 闭环功能实现

该 RDCX 电路用于低压电池升压逆变的前级，测试闭环功能时应当在逆变负载下进行。但是由于缺乏实验条件，所以通过负载跳变的方式验证样机的闭环功能。

当 RDCX 电路工作在电池放电模态时，样机需要有抑制输入电流纹波的能力。然而，在实际实现中由于输入侧电流过大，为了便于采样，选用了控制输出电流的方案。RDCX 在电池放电时的控制框图如图 4.7 所示，在控制上同时采样高压侧的电压与电流实现双环控制。在忽略电路损耗的情况下，根据能量守恒定律可以获得：

$$V_{\text{Bat}} \times I_{\text{Bat}} = I_{\text{BUS}} \times V_{\text{BUS}} \quad (4-1)$$

在图 4.7 的控制环路下，输出电流将被控制成直流，而电池侧电压也为恒定，所以此

时母线电压纹波的百分比即为电池侧电流纹波的百分比。在母线电容足够大的情况下，仅需将流入母线的电流控制成直流，就能将电池侧的二倍工频纹波抑制在一个很小的范围内。为了抑制输出电流纹波，应采用较慢的电压环将电流环的参考限制为近似恒定。放电模式下的负载跳变测试如图 4.8 所示，测试时所用的母线电容值为 $1000\mu\text{F}$ 。

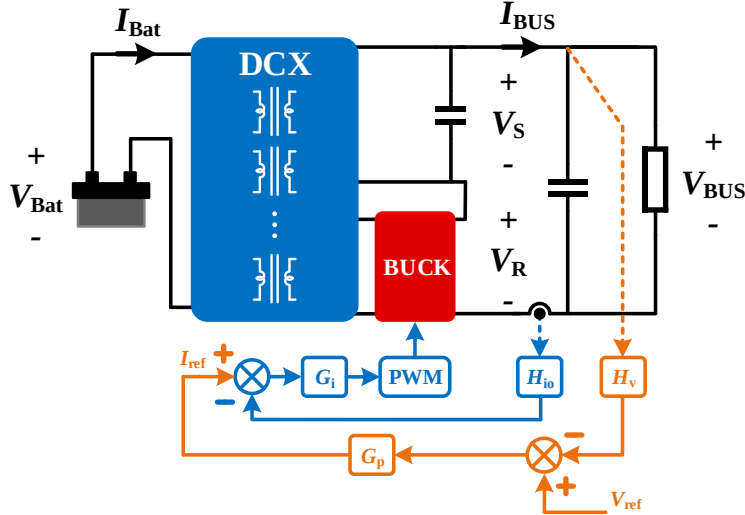


图 4.7 RDCX 在电池放电模态的控制框图

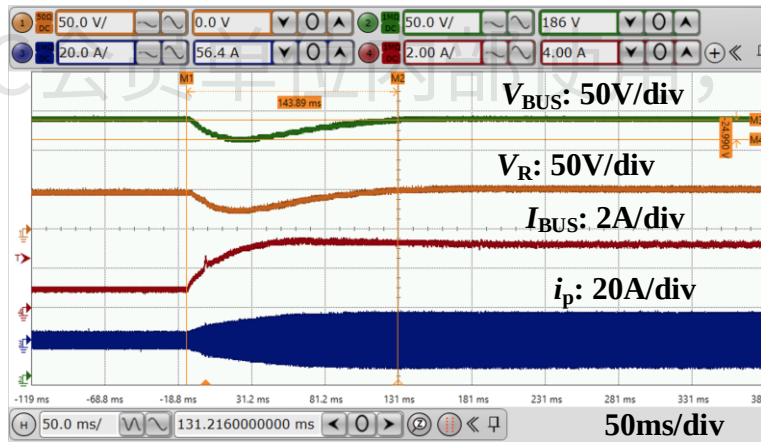


图 4.8 放电模式下负载跳变测试

从图 4.8 中可以看到，在双环控制策略下，负载跳变后，母线电流缓慢上升，母线电压跌落。由于 RDCX 输出的 V_S 部分保持恒定，所以这部分跌落的电压完全由 RDCX 电路输出的 V_R 部分承担。经过一段时间调整后，母线电压恢复到参考值，电路的输出重新达到稳态。

当 RDCX 电路工作在电池充电模态时，其电池侧电压由电池决定，母线电压则由反向工作的 DC-AC 变换器决定，所以该 RDCX 电路仅需实现恒流充电的功能，其控制框图如图 4.9 所示。充电模式下的母线电压跳变测试如图 4.10 所示，测试时所用的母线电容值为

1000 μ F。在母线电压出现跳变后，母线电流出现短暂波动后重新达到稳态，且调压电路的输入承担的母线电压 V_R 的变化量，说明实验结果符合预期。

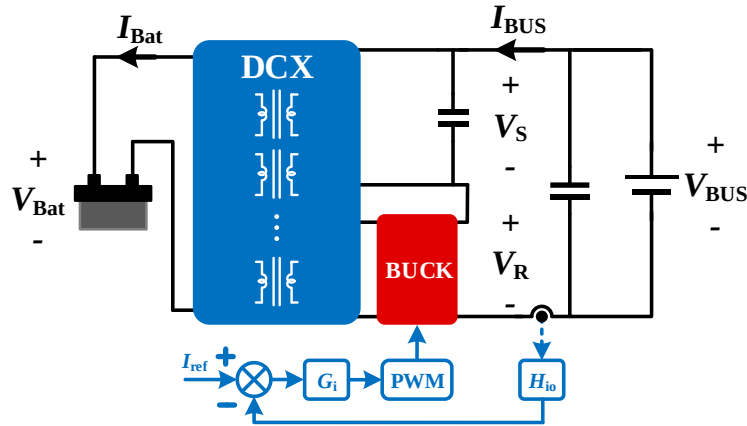


图 4.9 RDCX 在电池充电模态的控制框图

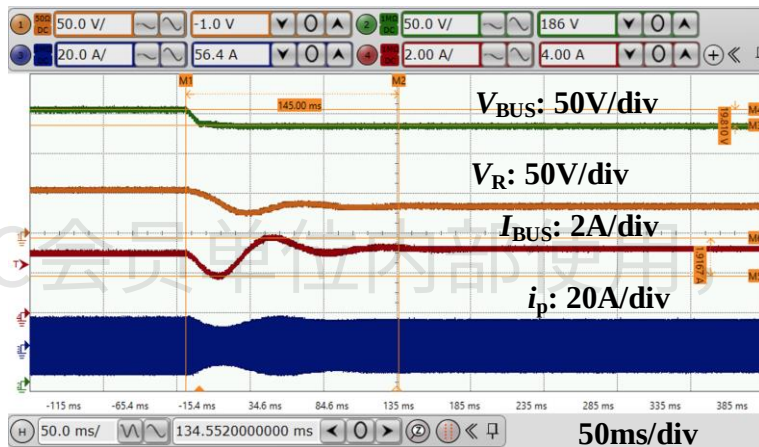


图 4.10 充电模式下母线电压跳变测试

4.3 效率测试与损耗分析

在电池放电模式下，根据图 4.11 所示的变母线电压控制策略，对 RDCX 电路的效率进行了测试，测试结果如图 4.12 所示。

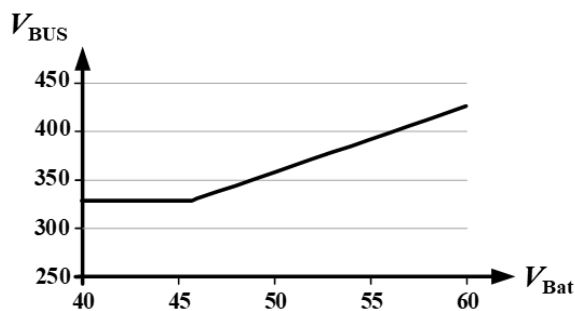


图 4.11 变母线电压控制策略

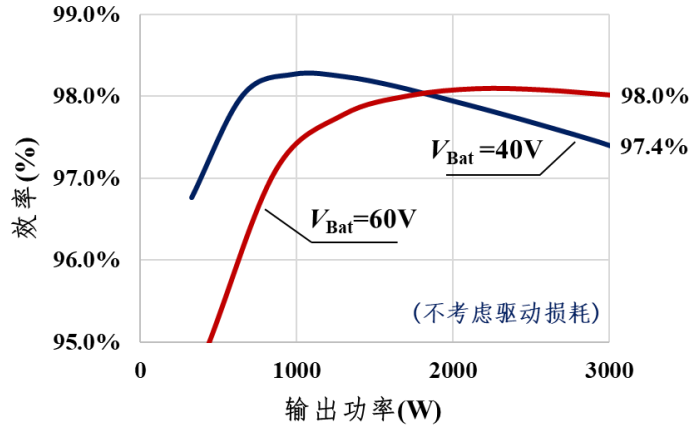


图 4.12 变母线电压策略下的效率测试结果

如图 4.12 所示，在不考虑驱动损耗的情况下，样机达到了 98.3% 的峰值效率。在 60V 输入时电路的满载效率为 98.0%，但是电路在 40V 输入时的满载效率仅为 97.4%。所以对 40V 输入，满载输出的工况进行了损耗分析，如图 4.13 所示。

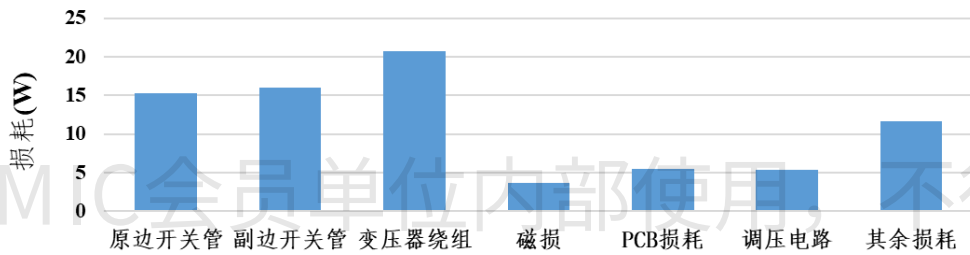


图 4.13 40V 输入、满载输出下的电路损耗分析

从图 4.13 所示的损耗分布中看到，在 40V 输入下电路的主要损耗来源为原副边开关管的导通损耗与变压器绕组的导通损耗，这是 40V 输入满载工况下谐振腔电流过大导致的。而调压电路处理的功率较小，在满载下的损耗仅为 5W，达到了利用 RDCX 方案提高电路总效率的预期。

4.4 本章小结

根据前两章的设计结果，搭建了一台 3kW 的实验样机，其输入电压范围为 40-60V，输出电压则根据输入在 330-430V 之间波动，样机的功率密度达到了 $1.2\text{kW}/\text{in}^3$ 。对 DCX 电路及调压电路工作时的主要波形进行了测试，并通过负载跳变验证了样机的闭环功能。最后在电池放电模式下测试了不同输入电压对应的效率曲线，在 40V 输入时样机能达到 98.3% 的峰值效率与 97.4% 的满载效率，在 60V 输入时样机达到了 98.0% 的满载效率。该样机的功能测试与效率测试结果达到预期，验证了本文提出方案的有效性。

5 总结与展望

5.1 全文工作总结

本文针对用于小型电池储能系统的高效高密度升压 DC-DC 变换器进行了研究，主要研究工作可以概括为以下几点：

- 1) 针对用于升压逆变前级的隔离型 DC-DC 变换器，对现有的宽输入范围高增益方案进行了调研。分析了现有方案的优缺点，并以此确定采用 RDCX 方案实现电池电压与高压母线之间的高效变换。
- 2) 针对升压逆变前级这一特定应用场景，在考虑了抑制输入侧二倍工频电流纹波的需求后，通过变母线电压的控制策略减小 RDCX 方案下被调压部分处理的功率，最大程度地减小了电路的损耗。
- 3) 对于 RDCX 方案中的三端口 DCX 电路，分析并建立了基于端口功率与端口电压的开关管导通损耗模型。利用比导通电阻这一工艺参数，获得器件导通损耗与有源区面积之间的关系，通过综合评估开关管的导通损耗与样机的功率密度优选功率器件。
- 4) 针对器件串联可能带来的均压问题以及绕组并联可能带来的均流问题，通过元胞化方案对 RDCX 电路进行了优化。并利用低压元胞天然隔离的特性，采用多电平 BUCK 方案减小调压电路所需电感的理论值。
- 5) 针对 DCX 电路中使用的高频平面变压器，借助有限元仿真工具对变压器磁芯损耗和绕组损耗进行评估，实现高频平面变压器结构在宽输入电压范围应用场景下的优化设计。
- 6) 根据本文的设计方案，搭建了一台基于元胞化 RDCX 电路的实验样机，对电路的工作模态进行了验证。该样机的功能测试与效率测试结果达到了设计预期，验证了本文提出方案的有效性。

5.2 研究工作展望

在电池升压逆变的应用背景下，本文利用元胞化 RDCX 方案初步实现了电池电压到高压电压之间的高效变换，但是该样机仍然需要进一步优化。当前样机还存在如下问题，有待未来做进一步研究：

- 1) 在功率器件选择时，并没有考虑驱动损耗对样机效率的影响，在开关频率接近 1MHz 且采用大量低压元胞的情况下，电路的驱动损耗无法忽略。在后续设计时还需进一步

对开关管的损耗模型进行优化。

- 2) 在磁芯设计时，为了尽可能准确地评估磁损，本研究中大量借助了有限元仿真工具，导致设计过程较为繁琐而不具备普适性。未来应考虑采用解析求解与近似拟合等手段简化变压器设计。
- 3) 在参数设计时发现，由于低压侧电压范围较宽，在 40V 输入时电路中电流有效值为 60V 输入下的 1.5 倍，而在 60V 输入时磁芯中的磁通密度为 40V 输入下的 1.5 倍。如何权衡宽输入范围下的样机效率是未来的研究方向。
- 4) 从第四章的闭环实验结果中看到，虽然当前样机实现了闭环功能，但是对动态性能的定量评估尚不完善。后续应通过小信号建模等手段定量评估并进一步优化样机的动态性能。

仅限PMIC会员单位内部使用，不得外传

参考文献

- [1] 黄震,刘军,李洋. 5G 商用元年发展现状及应用挑战[J]. 电力信息与通信技术, 2020,18(01):18-25.
- [2] “十四五”信息通信行业发展规划[EB/OL].[2022.11.9].https://www.miit.gov.cn/cms_files/filemanager/1226211233/attach/20226/37cbcbf260914e6f9dd52c70b69c5bb8.pdf.
- [3] 中国电子信息产业发展研究院. 5G 融合应用发展白皮书(2020)[EB/OL].[2022.11.18].https://www.xinhuanet.com/tech/2020-12/04/c_1126821689.htm.
- [4] 秦东年. 5G 基站光储供电系统解决方案[C].2020 年中国通信能源会议论文集.武汉普天文化传媒有限公司.2020:29-37.
- [5] 雍培,张宁,慈松,康重庆.5G 通信基站参与需求响应: 关键技术与前景展望[J].中国电机工程学报,2021,41(16):5540-5552.
- [6] 曾博,穆宏伟,董厚琦,曾鸣.考虑 5G 基站低碳赋能的主动配电网优化运行[J].上海交通大学学报,2022,56(03):279-292.
- [7] Kasper M, Bortis D, Deboy G, et al. Design of a Highly Efficient (97.7%) and Very Compact (2.2 kW/dm³) Isolated AC-DC Telecom Power Supply Module Based on the Multicell ISOP Converter Approach[J]. Power Electronics IEEE Transactions,2017, 32(10):7750-7769.
- [8] RS4875, Huawei[EB/OL].[2022.11.19].<https://dianzi.11467.com/info/10328847.htm>.
- [9] DPR 3000E EnergE, Delta[EB/OL].[2022.11.19].<https://www.deltaww.com/en-us/products/Rectifiers/DPR-3000E-EnergE-98>.
- [10] ZXD3000 V6.0(R03) 开关整流器[EB/OL].[2022.11.19].<https://max.book118.com/html/2020/0401/8034047125002104.shtm>.
- [11] TS-3000-248 3000W 正弦波 DC-AC 逆变器[EB/OL].[2022.11.19].<https://www.meanwell.com.cn/webapp/product/search.aspx?prod=TS-3000>.
- [12] JYP-3000W-B 正弦波逆变器[EB/OL].[2022.11.19].http://www.jyinverter.cn/product_view.php?partid=10&mpid=23&id=65.
- [13] 3000W 纯正弦波逆变器[EB/OL].[2022.11.19].https://detail.1688.com/offer/1268202004.html?spm=a2615.7691456.co_1_0_wangpu_score_0_0_0_0_0_0000_0.0.
- [14] Little Box Challenge[EB/OL].[2022.11.19].https://en.wikipedia.org/wiki/Little_Box_Challenge.
- [15] Yutian, Lei, Christopher, et al. A 2-kW Single-Phase Seven-Level Flying Capacitor Multilevel Inverter With an Active Energy Buffer[J]. IEEE Transactions on Power Electronics, 2017, 32(11):8570-8581.
- [16] Neumayr D. The essence of the little box challenge-part A: Key design challenges & solutions [J]. CPSS Transactions on Power Electronics and Applications, 5(2):158-179.
- [17] Morsy A S, Bayern M, Enjeti P. High Power Density Single Phase Inverter Using GaN FETS and Active Power Decoupling for Google Little Box Challenge[C]. Wide Bandgap Power Devices and Applications (WiPDA), 2015 IEEE 3rd Workshop. IEEE, 2015:323-327.
- [18] Kim K A, Liu Y C, Chen M C, et al. Opening the box: Survey of high power density inverter techniques from the little box challenge[J]. CPSS Transactions on Power Electronics and Applications, 2017, 2(2):131-139.
- [19] Chou D, Liao Z, et al., An Interleaved 6-Level GaN Bidirectional Converter with an Active Energy Buffer for Level II Electric Vehicle Charging[C]. 2021 IEEE Applied Power Electronics Conference and Exposition (APEC), 2021:1203-1208.
- [20] Neumayr D. The Essence of the Little Box Challenge-Part B: Hardware Demonstrators & Comparative Evaluations[J]. CPSS Transactions on Power Electronics and Applications, 2020, 5(3):251-272.

- [21] Ordóñez M, Quaiacoe J E. Soft-Switching Techniques for Efficiency Gains in Full-Bridge Fuel Cell Power Conversion[J]. IEEE Transactions on Power Electronics, 2011,26(2):482-492.
- [22] Shi K, Zhang D, Zhou Z, et al. A Novel Phase-Shift Dual Full-Bridge Converter With Full Soft-Switching Range and Wide Conversion Range[J]. IEEE Transactions on Power Electronics, 2016,31(11):7747-7760.
- [23] Nymand M, Andersen M. A new approach to high efficiency in isolated boost converters for high-power low-voltage fuel cell applications[C]. 2008 13th International Power Electronics and Motion Control Conference. IEEE, 2008:127-131.
- [24] Xiao H, Xie S. A ZVS Bidirectional DC-DC Converter With Phase-Shift Plus PWM Control Scheme[J]. IEEE Transactions on Power Electronics, 2008, 23(2):813-823.
- [25] Pittini, Riccardo. Isolated Full Bridge Boost DC-DC Converter Designed for Bidirectional Operation of Fuel Cells/Electrolyzer Cells in Grid-Tie Applications[C]. European Conference on Power Electronics & Applications. IEEE, 2013:1-10.
- [26] Ramachandran R, Nymand M. A 98.8% efficient bidirectional full-bridge isolated dc-dc GaN converter[C]. 2016 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2016:609-614.
- [27] Nymand M, Andersen M. High-Efficiency Isolated Boost DC-DC Converter for High-Power Low-Voltage Fuel-Cell Applications[J]. IEEE Transactions on Industrial Electronics, 2010, 57(2):505-514.
- [28] Kwon J M, Kim E H, Kwon B H, et al. High-Efficiency Fuel Cell Power Conditioning System With Input Current Ripple Reduction[J]. IEEE Transactions on Industrial Electronics, 2009, 56(3):826-834.
- [29] Lingxiao, Xue, Zhiyu, et al. Dual Active Bridge-Based Battery Charger for Plug-in Hybrid Electric Vehicle With Charging Current Containing Low Frequency Ripple[J]. IEEE Transactions on Power Electronics, 2015, 30(12):7299-7307.
- [30] Forouzesh M, Siwakoti Y P, Gorji S A, et al. Step-Up DC-DC converters: A comprehensive review of voltage-boosting techniques, topologies, and applications[J]. IEEE Transactions on Power Electronics, 2017, 32(12):9143-9178.
- [31] Byen B, Kang K, Cho Y, et al. A high-efficiency variable modulation strategy for a dual-active-bridge converter with a wide operating range[C]. 2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia), 2015:240-245.
- [32] Shi Y, Rui L, Xue Y, et al. Optimized Operation of Current-fed Dual Active Bridge DC-DC Converter for PV Applications[J]. IEEE Transactions on Industrial Electronics, 2015, 62(11):6986-6995.
- [33] Hu Y, Zhang Y, Chen Q, et al. Efficiency Evaluation for DAB Converter with Reactive Power Minimization Strategy and Full ZVS Operation[C]. 2019 IEEE Energy Conversion Congress and Exposition (ECCE). IEEE, 2019:7274-7280.
- [34] Jafari A, Nikoo M S, Karakaya F, et al. Enhanced DAB for Efficiency Preservation Using Adjustable-Tap High-Frequency Transformer[J]. IEEE Transactions on Power Electronics, 2020, 35(7):6673-6677.
- [35] Xue F, Yu R, Huang A Q. A 98.3% Efficient GaN Isolated Bidirectional DC-DC Converter for DC Microgrid Energy Storage System Applications[J]. IEEE Transactions on Industrial Electronics, 2017, 64(11):9094-9103.
- [36] Arshadi S A, Ordóñez M, Eberle W, et al. Three-Phase LLC Battery Charger: Wide Regulation and Improved Light-Load Operation[J]. IEEE Transactions on Power Electronics, 2020, 36(2):1519-1531.
- [37] Li H, Zhang Z, Wang S, et al. A 300-kHz 6.6-kW SiC Bidirectional LLC Onboard Charger[J]. IEEE Transactions on Industrial Electronics, 2019, 67(2):1435-1445.
- [38] Li C, Wang H, Shang M. A Five-Switch Bridge Based Reconfigurable LLC Converter for Deeply Depleted PEV Charging Applications[J]. IEEE Transactions on Power Electronics, 2019, 34(5):4031-4035.

- [39] Sun W, Xing Y, Wu H, et al. Modified High-efficiency LLC Converters with Two Split Resonant Branches for Wide Input-Voltage Range Applications[J]. IEEE Transactions on Power Electronics, 2017,33(9):7867-7879.
- [40] Fei C, Gadelrab R, Li Q, et al. High-Frequency Three-Phase Interleaved LLC Resonant Converter with GaN Devices and Integrated Planar Magnetics[J]. IEEE Journal of Emerging & Selected Topics in Power Electronics, 2019,7(2):653-663.
- [41] Li M, Ouyang Z, Andersen M A E. High-Frequency LLC Resonant Converter With Magnetic Shunt Integrated Planar Transformer[J]. IEEE Transactions on Power Electronics, 2019, 34(3):2405-2415.
- [42] Fu M, Fei C, Yang Y, et al. A Two-Stage Rail Grade DC/DC Converter Based on GaN Device[C].2019 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2019:2110-2114.
- [43] Lee J, Jeong Y, Han B. An Isolated DC/DC Converter Using High-Frequency Unregulated LLC Resonant Converter for Fuel Cell Applications[J]. IEEE Transactions on Industrial Electronics,2011, 58 (7): 2926-2934.
- [44] Liu Y C, Chen C, Chen K D, et al. High-Frequency and High-Efficiency Isolated Two-Stage Bidirectional DC–DC Converter for Residential Energy Storage Systems[J].IEEEJournal of Emerging and Selected Topics in Power Electronics,2020, 8 (3): 1994-2006.
- [45] Lee J Y, Jeong Y S, Han B M. A Two-Stage Isolated/Bidirectional DC/DC Converter With Current Ripple Reduction Technique[J]. IEEE Transactions on Industrial Electronics, 2012, 59(1):644-646.
- [46] Yoo K M, Lee J Y. A 10-kW Two-Stage Isolated/Bidirectional DC/DC Converter With Hybrid-Switching Technique[J]. IEEE Transactions on Industrial Electronics, 2013, 60(6):2205-2213.
- [47] Chiu H, Lo Y, Tseng P, et al. High-efficiency battery charger with cascode output design[J]. IET Power Electronics,2014, 7 (7): 1725-1735.
- [48] Chen H, Sabi K, Kim H, et al. A 98.7% Efficient Composite Converter Architecture With Application-Tailored Efficiency Characteristic[J]. IEEE Transactions on Power Electronics, 2015, 31(1):101-110.
- [49] Neumayr D, Vhringer M, Chrysogelos N, et al. P3DCT - Partial-Power Pre-Regulated DC Transformer[J]. IEEE Transactions on Power Electronics, 2019, 34(7):6036-6047.
- [50] Cao Y, Ngo M, et al. Design and Implementation of High-density Isolated Bi-directional Soft-switching Resonant DC-DC Converter with Partial Power Processing[C]. 2021 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE ,2021:640-646.
- [51] Fan G, Wu X, et al. High-Efficiency High-Density MHz Cellular DC/DC Converter for On-Board Charger[J]. IEEE Transactions on Power Electronics, 2022, 37(12): 15666-15677.
- [52] Wang C, Li M, Ouyang Z, et al. Resonant Push–Pull Converter With Flyback Regulator for MHz High Step-Up Power Conversion[J]. IEEE Transactions on Industrial Electronics, 2020, 68(2):1178-1187.
- [53] Liu Y C, Chen C, Chen K D, et al. Design and Implementation of a Planar Transformer With Fractional Turns for High Power Density LLC Resonant Converters[J]. IEEE Transactions on Power Electronics, 2020, 36(5)51911-5203.
- [54] Wang J, Ji B, et al. Steady-State and Dynamic Input Current Low-Frequency Ripple Evaluation and Reduction in Two-Stage Single-Phase Inverters With Back Current Gain Model.[J]. IEEE Transactions on Power Electronics, 2014, 29(8):4247-4260.
- [55] Li Z, Ren X, et al. A Bandpass Filter Incorporated Into the Inductor Current Feedback Path for Improving Dynamic Performance of the Front-End DC–DC Converter in Two-Stage Inverter.[J]. IEEE Transactions on Industrial Electronics, 2013, 61(5): 2316-2325.

- [56] Zhu G, Ruan X, Zhang L, et al. On the Reduction of Second Harmonic Current and Improvement of Dynamic Response for Two-Stage Single-Phase Inverter[J]. IEEE Transactions on Power Electronics, 2014, 30(2):1028-1041.
- [57] Li B, Li Q, Lee F C, et al. A High-Efficiency High-Density Wide-Bandgap Device-Based Bidirectional On-Board Charger[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2018, 6(3): 1627-1636.
- [58] Wu X, Shi H. High Efficiency High Density 1 MHz 380–12 V DCX With Low FoM Devices[J].IEEE Transactions on Industrial Electronics,2020, 67 (2): 1648-1656.
- [59] Il-Jung K, Matsumoto S, Sakai T, et al. New power device figure of merit for high-frequency applications[C].Proceedings of International Symposium on Power Semiconductor Devices and IC's: ISPSD '95,1995: 309-314.
- [60] Infineon. Product-Power-MOSFET[EB/OL].[2022.12.2]. <https://www.infineon.com>.
- [61] 钟涛. 高单元密度低压槽栅 MOS 器件的研究与设计[D].电子科技大学,2022.
- [62] Li M, Ouyang Z, Andersen M. Discovery of the Nearly Zero Flux between Two Parallel Conductors in Planar Transformers[J]. IEEE Transactions on Power Electronics, 2021, 37 (1): 714-723.
- [63] Wu J, Wu X. FoM Based Optimal Frequency and Voltage Level Design for High efficiency High density Multilevel PFC with GaN Device[C].2020 IEEE Applied Power Electronics Conference and Exposition (APEC),2020: 1911-1915.
- [64] Ouyang Z, Thomsen O C, Andersen M a E. Optimal Design and Tradeoff Analysis of Planar Transformer in High-Power DC–DC Converters[J].IEEE Transactions on Industrial Electronics,2012, 59 (7): 2800-2810.
- [65] Steinmetz C P.On the law of hysteresis[J].Proceedings of the IEEE,1984, 72 (2): 197-221.
- [66] DMR51W[EB/OL].https://fericor.com/uploads/fericor/public/document/125-dmr51w-revb_material_characteristics_sl.pdf.
- [67] DMR51[EB/OL].[05/11/2022].https://fericor.com/uploads/fericor/public/document/35-dmr51_extremely_high_f_power_material_sl.pdf.
- [68] DMR52W[EB/OL].[05/11/2022].https://fericor.com/uploads/fericor/public/document/163-dmr52w_material_characteristics-rev_a_en.pdf.
- [69] DMR95[EB/OL].[05/11/2022].https://fericor.com/uploads/fericor/public/document/32-dmr95_low_loss_high_ui_power_material_sl.pdf.
- [70] DMR50B[EB/OL].[05/11/2022].https://fericor.com/uploads/fericor/public/document/118-dmr50b_material_characteristics_rev_b_sl.pdf.
- [71] Li G, Wu X. High Power Density 48–12 V DCX With 3-D PCB Winding Transformer[J].IEEE Transactions on Power Electronics,2020, 35 (2): 1189-1193.
- [72] 范高. 用于车载充电机的高效高功率密度 DC/DC 研究[D].浙江大学,2021.
- [73] 刘天骥,吴新科,杨树. 用于前端整流器的高效高密度可调直流变压器[J].电工技术学报,2021,36(20):4256-4264.
- [74] Nabih A, Gadelrab R, Li Q, et al. Dimensional Effects of Core Loss and Design Considerations for High Frequency Magnetics[C].2021 IEEE Energy Conversion Congress and Exposition (ECCE). IEEE, 2021: 5488-5495.

攻读硕士学位期间取得的研究成果

第一作者

赵韞玉,王磊,孙家红,吴新科.基于 LLC 拓扑的高效高增益空间电源[J].电子技术, 2022,51(04):1-3.

仅限PMIC会员单位内部使用，不得外传