

分类号: TM46

单位代码: 10335

密 级: _____

学 号: 22060047

浙江大学

硕士学位论文 (专业学位)



中文论文题目: 高效率 高功率密度便携式多场景电
源适配器研究

英文论文题目: Research on Portable Multi-scene Power
Adapter with High Efficiency and High
Power Density

申请人姓名: 马京京

校内导师: 吴新科

行业导师: 王蓉

专业学位类别、领域: 能源动力-电气工程

研究方向: 电力电子与电力传动

培养类型: 全日制非定向

所在学院: 工程师学院

论文提交日期 2023 年 4 月

高效率高功率密度便携式多场景
电源适配器研究



论文作者签名: 马享京

指导教师签名: 吴子明

论文评阅人 1: 隐名评阅人 1

评阅人 2: 隐名评阅人 2

评阅人 3: 隐名评阅人 3

评阅人 4: _____

评阅人 5: _____

答辩委员会主席: 杨爱喜

委员 1: 周晶

委员 2: 黄瑞

委员 3: 王正仕

委员 4: 李道飞

答辩日期: 2023 年 6 月 6 日

浙江大学研究生学位论文独创性声明

本人声明所呈交的学位论文是本人在导师指导下进行的研究工作及取得的研究成果。除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表或撰写过的研究成果，也不包含为获得浙江大学或其他教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文作者签名：马东京

签字日期：2023年6月6日

学位论文版权使用授权书

仅限PMIC会员单位内部使用，不得外传

本学位论文作者完全了解浙江大学有权保留并向国家有关部门或机构送交本论文的复印件和磁盘，允许论文被查阅和借阅。本人授权浙江大学可以将学位论文的全部或部分内容编入有关数据库进行检索和传播，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

(保密的学位论文在解密后适用本授权书)

学位论文作者签名：马东京

签字日期：2023年6月6日

导师签名：

吴子科

签字日期：2023年6月6日

致谢

未觉池塘春草梦，阶前梧叶已秋声。三载风云变换间，昨日入学今日别。回望研究生的点滴情，多少艰辛多少喜。感慨万千，此间经历皆是财富。

感谢吴新科老师这三年的指导，您严谨的科研态度和深厚的专业积累让我受益匪浅，然我才疏学浅，难以望其项背。愿老师绿树常青，万事如意，同时也祝愿电源管理技术创新联盟蒸蒸日上，名声远扬。感谢董伯藩教授对我论文提供的宝贵意见，不胜感激，祝董老师福寿安康。感谢周莉英大姐日常的帮助和关心，祝周大姐工作顺利。

感谢刘天骥师兄在科研过程给予的指导和帮助，祝师兄早日毕业，此后一生，平安顺遂。感谢杨金旭、董泽政两位师兄在实验室科研期间的无私帮助，祝二位顺利出站，事业有成。感谢李光灿、田霖、李力超、陈子健、齐雨和范高等师兄们的指导和帮助，祝师兄们前程似锦，一帆风顺。

感谢同窗赵蕴玉、赵问鼎、黄天林、陈征和杜佳坤的互相帮助，祝你们工作顺利，步步高升。

感谢朱振海、朱时羽、徐宇豪、黄新隆、谢宗伦、张佳一、张琰、吴彦青、王雨琛和李京津师弟师妹们在生活和科研上的帮助，祝你们成果多多，顺利毕业。

感谢室友何瑞与戈瑞，有幸与你们相伴，希望将来在工作和生活中顶峰相遇。

感谢相识多年的友人叶大林，个中故事，感激之情难以言表，衷心希望你能心想事成，有所成就。

感谢我的父母和姐姐们，我的成长过程中你们默默在我身后付出，是你们的爱和支持让我走到了现在。

最后，感谢自己，人生总有春华秋实，日子必将芬芳美好。

马京京

2023年6月于求是园

本论文工作得到：

浙江省“尖兵”研发攻关计划资助

（资助号：2023C01011）

仅限PMIC会员单位内部使用，不得外传

在此谨表谢意！

摘要

随着智能便携电子设备产业的蓬勃发展, 电源适配器作为重要的配套产品, 不仅存在巨大的市场需求, 还面临着技术创新的挑战。特别是在电动汽车产业的推动下, 电源适配器的应用场景不断拓展, 从传统的家庭、办公等环境延伸到车载、户外等环境。然而, 传统家用和车载适配器只适用于各自的场景, 兼容性受限, 且效率和功率密度较低, 难以满足智能便携电子设备在各种应用场景下的快速充电需求。因此, 为了适应智能便携电子设备产业的发展, 电源适配器的兼容性、效率和功率密度亟待提高。本研究旨在设计一种高效率高功率密度的多场景小功率电源适配器, 主要包括以下内容:

首先, 针对家用电源适配器中传统二极管整流加电容直接滤波的电路的输入电容体积难以优化的问题, 设计了一种可以根据输入电压切换开关器件的电容切换整流电路, 通过降低输入电容的容值和耐压, 缩小其体积。同时, 建立了切换开关管的导通损耗模型, 依此优选了开关器件和输入电容。

其次, 针对匹配电容切换整流电路的后级 DCX 电路, 建立了基于氮化镓器件的原边开关管总损耗模型, 并利用该模型对器件参数和死区时间进行优化设计, 以实现较低的器件损耗。此外, 为提高变换器的效率, 对 DCX 平面变压器磁芯结构和绕组排布结构进行了设计。

然后, 为实现 DCX 调压输出, 采用了基于二极管钳位的 TL BUCK (Three Level BUCK) 电路, 并在此基础上增加车载低压直流输入端口, 实现电路拓扑在多种应用场景中的使用。考虑到传统多电平电路均压控制策略相对复杂, 针对该电路提出了一种二极管钳位和占空比偏差相结合的飞跨电容均压控制策略, 以简化控制策略。此外, 建立了基于氮化镓器件的开关管总损耗模型, 并使用该模型作为优选开关器件的依据。相比于两电平 BUCK 电路, 基于二极管钳位的 TL BUCK 电路减小了电感的伏秒, 从而缩小电感体积, 提高了电路的功率密度。

最后, 根据本研究提出的匹配电容切换整流的 DCX+TL BUCK 拓扑设计方法搭建了一台多场景小功率电源适配器实验样机, 并在不同场景下进行了实验, 验证了其电路功能、高效率高功率密度和多场景应用特性。

关键词: 多场景电源适配器, 输入滤波电容, 电容切换, 直流变压器, 多电平

Abstract

With the booming development of intelligent portable electronic device industry, power adapter, as an important supporting product, has a significant market demand and it also presents technological innovation challenges. Especially under the impetus of electric vehicle industry, the application scenarios of power adapters have been expanding, extending from traditional home and office environments to vehicle and outdoor environments. However, traditional home and vehicle adapters are only applicable to their respective scenarios, with limited compatibility and low efficiency and power density, making it difficult to meet the fast charging needs of smart portable electronic devices in various application scenarios. Therefore, the compatibility, efficiency and power density of power adapters need to be improved in order to accommodate the development of the smart portable electronic device industry. This study aims to design a high-efficiency and high-power density multi-scene low-power power adapter, which mainly includes the following elements:

Firstly, to address the problem that it is difficult to optimize the input capacitor volume of the traditional diode rectifier plus capacitor direct filter circuit in the home power adapter, a capacitor switching rectifier circuit that can switch switching devices according to the input voltage is designed to reduce the volume of the input capacitor by reducing its capacitance and withstand voltage. At the same time, the on-state loss model of switching tubes is established, and the switching devices and input capacitors are selected accordingly.

Secondly, for the post-stage DCX circuit of matched-capacitor switching rectifier circuit, the total loss model of primary-side switching tube based on GaN device is established, and the device parameters and dead time are optimized by using this model to achieve lower device loss. In addition, the DCX planar transformer core structure and winding arrangement structure are designed to improve the efficiency of the converter.

Then, to realize the DCX regulated output, a diode clamp-based TL BUCK (Three Level BUCK) circuit is used, and the on-board low-voltage DC input port is added to

realize the circuit topology in a variety of application scenarios. Considering the relatively complex voltage equalization control strategy of traditional multilevel circuits, a flying-capacitor voltage equalization control strategy combining diode clamp and duty cycle deviation is proposed for this circuit to simplify the control strategy. In addition, a total loss model of switching tubes based on GaN devices is established and used as the basis for preferring switching devices. Compared with the two-level BUCK circuit, the diode-clamp-based TL BUCK circuit reduces the volt-second of the inductor, thus reducing the inductor size and improving the power density of the circuit.

Finally, an experimental prototype of a multi-scene low-power power adapter is built based on the DCX + TL BUCK topology design method with matched capacitor switching rectification proposed in this study, and experiments are conducted in different scenarios to verify its circuit functionality, high efficiency and high power density, and multi-scene application characteristics.

Key words: Multi-scene power adapter, Input filter capacitor, Capacitor switching, DC transformer, Multi-level.

仅限PMIC会员单位内部使用，不得外传

插图清单

图 1-1	2011~2022 年全球智能便携电子设备市场销量统计	1
图 1-2	2011~2022 年全球电动汽车市场销量统计	2
图 1-3	AC/DC 电源适配器的技术发展趋势	3
图 1-4	AC/DC 电源适配器的基本架构	3
图 1-5	准谐振反激电路拓扑结构	6
图 1-6	有源箝位反激电路拓扑结构	6
图 1-7	非对称半桥反激电路拓扑结构	7
图 1-8	LLC 谐振电路拓扑结构	7
图 1-9	两级电路架构	8
图 2-1	传统二极管整流加电容直接滤波的电路结构	10
图 2-2	传统二极管整流加电容直接滤波的电路关键波形	11
图 2-3	传统二极管整流加电容直接滤波的电路模态等效电路	11
图 2-4	输入电压纹波与高压电解电容体积占比随容值的变化@85Vac	14
图 2-5	反激变换器拓扑结构	14
图 2-6	反激变换器 DCM 模式下工作关键波形	15
图 2-7	原边导通损耗占比和高压电解电容体积占比随容值的变化@85Vac	18
图 2-8	不同耐压电解电容体积和原边导通损耗的占比随容值的变化@85Vac ..	18
图 2-9	电容切换整流电路结构	19
图 2-10	电容切换整流电路工作模式	20
图 2-11	电容切换整流电路控制策略	22
图 2-12	电容切换整流电路切换关键波形	23
图 2-13	器件导通损耗和输入电容电流有效值随交流输入电压的变化@65W...	26
图 2-14	切换开关导通损耗随导通电阻的变化@85Vac	27
图 2-15	总导通损耗占比与等效输入电容容值的关系@85Vac	28
图 2-16	现有商业化 65W 适配器电容体积对比	28
图 3-1	匹配电容切换整流电路的后级 DCX + TL BUCK 结构	30
图 3-2	电容切换整流电路不同模式下 DCX + TL BULK 等效电路	31
图 3-3	输入电容并联模式下 DCX 关键波形	32
图 3-4	输入电容并联模式 DCX 等效电路	33
图 3-5	原边导通损耗与导通电阻的关系@65W	37
图 3-6	原边开关管总损耗与导通电阻的关系@65W	39
图 3-7	多种同步整流管总损耗占比和器件面积的比较	40
图 3-8	500kHz 下原边开关管总损耗最小值与绕组电流归一化值随 t_d 变化	42
图 3-9	各类磁芯材料的磁损密度曲线	43
图 3-10	UI 结构和 EI 结构磁通分布与 I 片高度	43
图 3-11	本设计平面变压器绕组分布与 MMF	45
图 3-12	基于二极管钳位的 TL BUCK 电路	46
图 3-13	$0 < D_2 < D_1 < 0.5$ 时电路稳态波形	47
图 3-14	$0 < D_2 < D_1 < 0.5$ 时 TL BUCK 电路工作模式	48
图 3-15	钳位二极管导通时飞跨电容均压过程工作模式	49
图 3-16	基于二极管钳位的 TL BUCK 电路稳态工作波形	49

图 3-17	$0 < D_1 < D_2 < 0.5$ 时基于二极管钳位的 TL BUCK 电路工作模态	51
图 3-18	$D_2 > D_1 \geq 0.5$ 时基于二极管钳位的 TL BUCK 电路工作模态	52
图 3-19	开关器件总损耗与导通电阻的关系	55
图 4-1	样机图	57
图 4-2	电容切换整流电路实验波形@85Vac	58
图 4-3	电容切换整流电路实验波形@130Vac	59
图 4-4	高交流输入电压下电容切换整流电路实验波形	59
图 4-5	电容切换整流电路满载效率曲线	60
图 4-6	电容切换整流电路满载情况下的损耗分析	61
图 4-7	DCX 电路实验波形@80V	61
图 4-8	DCX 电路实验波形@200V	62
图 4-9	DCX 电路满载效率曲线	62
图 4-10	DCX 电路满载情况下的电路损耗分析	63
图 4-11	车载场景下基于二极管钳位的 TL BUCK 电路满载关键波形	64
图 4-12	DCX 调压场景下基于二极管钳位的 TL BUCK 电路满载关键波形	65
图 4-13	基于二极管钳位的 TL BUCK 电路满载效率曲线	66
图 4-14	基于二极管钳位的 TL BUCK 电路满载损耗分析	67
图 4-15	整机满载效率预测曲线	68
图 4-16	满足散热要求下电源适配器功率密度与满载最低效率关系	68

仅限PMIC会员单位内部使用，不得外传

附表清单

表 4-1 多场景小功率电源适配器样机关键参数	57
-------------------------------	----

仅限PMIC会员单位内部使用，不得外传

目录

致谢.....	I
摘要.....	III
Abstract.....	IV
插图清单.....	VI
附表清单.....	VIII
目录.....	IX
1 绪论.....	1
1.1 研究背景及意义.....	1
1.2 小功率电源适配器研究现状.....	4
1.2.1 电源适配器的输入电容研究现状.....	4
1.2.2 用于电源适配器的后级 DC/DC 电路研究现状.....	6
1.3 本文主要研究内容.....	8
2 电容切换整流电路分析与设计.....	10
2.1 传统二极管整流加电容直接滤波的电路分析.....	10
2.1.1 传统二极管整流加电容直接滤波的电路基本工作原理.....	10
2.1.2 基于反激变换器的输入电容分析.....	14
2.2 电容切换整流电路设计.....	19
2.2.1 电容切换整流电路的基本工作原理.....	19
2.2.2 电容切换整流电路的控制策略.....	21
2.2.3 电容切换整流电路的器件优选.....	23
2.3 本章小结.....	29
3 匹配电容切换整流电路的后级 DCX + TL BUCK 电路分析与设计.....	30
3.1 匹配电容切换整流电路的后级 DCX 基本工作原理与匝比设计.....	30
3.1.1 DCX 电路的基本工作原理.....	30
3.1.2 DCX 电路规格与匝比设计.....	34
3.2 匹配电容切换整流电路的后级 DCX 设计.....	35
3.2.1 DCX 电路原边开关管导通损耗模型.....	35
3.2.2 DCX 电路器件优选与参数设计.....	37

3.3 DCX 变压器设计	42
3.3.1 磁芯材料与结构选取.....	42
3.3.2 变压器绕组结构设计.....	44
3.4 基于二极管钳位的 TL BUCK 分析与设计.....	45
3.4.1 调压电路拓扑选择.....	45
3.4.2 基于二极管钳位的 TL BUCK 电路飞跨电容均压控制策略....	46
3.4.3 基于二极管钳位的 TL BUCK 电路基本工作原理.....	49
3.4.4 TL BUCK 电路开关管损耗模型与器件优选.....	53
3.5 本章小结.....	55
4 实验验证	57
4.1 电容切换整流电路实验验证.....	58
4.1.1 电容切换整流电路功能验证.....	58
4.1.2 电容切换整流电路效率测试与损耗分析.....	59
4.2 DCX 电路实验验证	61
4.2.1 DCX 电路功能验证	61
4.2.2 DCX 电路效率测试与损耗分析.....	62
4.3 基于二极管钳位的 TL BUCK 电路实验验证.....	63
4.3.1 基于二极管钳位的 TL BUCK 电路功能验证.....	63
4.3.2 基于二极管钳位的 TL BUCK 电路效率测试与损耗分析.....	65
4.4 整机效率预测与散热分析.....	67
4.5 本章小结.....	69
5 总结与展望	70
5.1 全文工作总结.....	70
5.2 研究工作展望.....	71
参考文献.....	72
攻读硕士学位期间取得的研究成果.....	78

1 绪论

1.1 研究背景及意义

随着科技不断进步和社会发展，信息变得易于传播和存储，智能便携电子设备如智能手机、笔记本电脑和平板电脑等相关产业迎来了快速发展。图 1-1 展示了全球智能便携电子设备市场规模的变化情况^{[1]-[3]}，可见在 2017 年之前，这一市场规模呈现高速增长态势。然而，受新型冠状病毒疫情影响，2019 年后该市场销量下滑但保持在相对高水平。截至 2022 年，全球智能便携电子设备市场销量已接近 16 亿台。随着人工智能和 5G 技术的发展与应用，智能便携设备将迎来更广阔的升级空间，在推动智能便携设备市场规模扩大的同时引领智能便携设备长期的发展方向^[4]。这表明智能便携设备仍然是一个具有巨大发展潜力的市场。

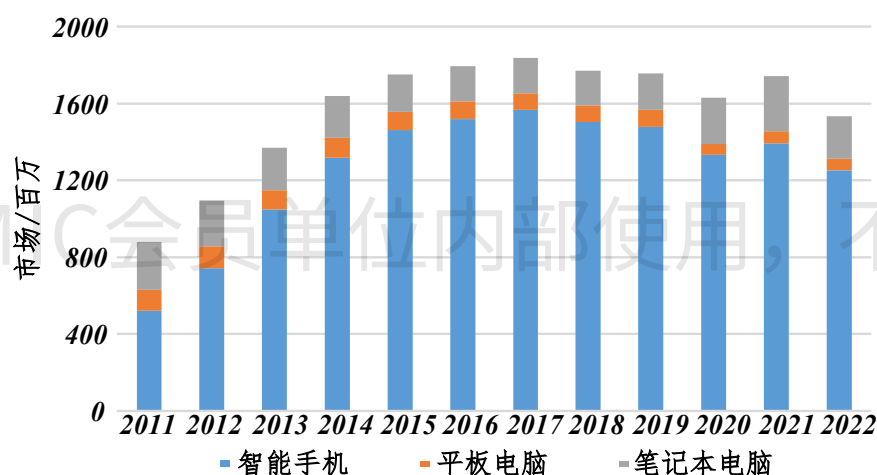


图 1-1 2011~2022 年全球智能便携电子设备市场销量统计

电动汽车因其在节能、高效和环保等方面的优势，在同时期得到了快速发展。据统计^{[5],[6]}，自 2011 年以来，全球电动汽车产业规模持续扩大。截至 2022 年，全球电动汽车产业销量已突破 1000 万台，如图 1-2 所示。根据国际能源署发布的《2022 年全球电动汽车展望》^[7]，到 2030 年，电动汽车市场占有率将达到 30%，其市场规模将超过 2 亿台，显示出国际社会对电动汽车产业的高度信心和期待。我国作为世界最大的电动汽车制造和消费国，制定了《新能源汽车产业发展规划（2021-2035 年）》，其中提到 2035 年纯电动汽车将成为主流，公共领域用车将全面电动化^[8]。因此，电动汽车产业是应对气候变化、推动绿色发展的战略举措，

具有巨大的发展潜力和广阔的前景。

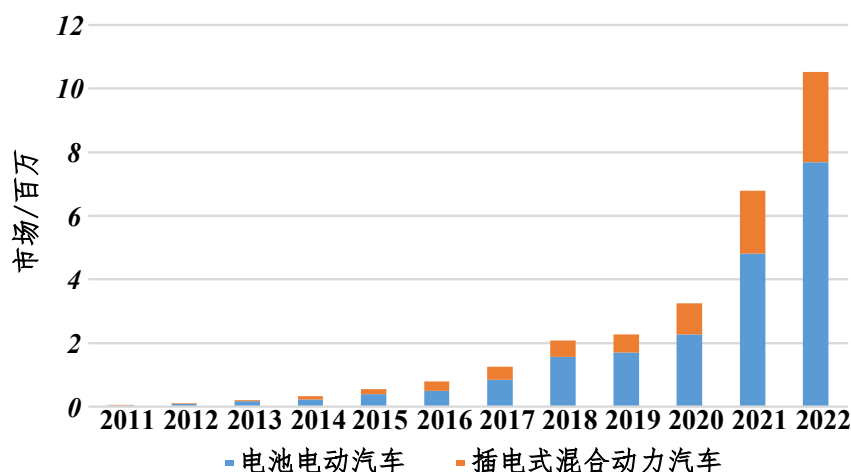


图 1-2 2011~2022 年全球电动汽车市场销量统计

随着智能便携电子设备产业的蓬勃发展，电源适配器作为重要的配套产品存在巨大的市场需求，同时面临技术创新的挑战。特别是在电动汽车产业的推动下，智能便携电子设备的应用场景不断拓展，从传统的家庭、办公等环境延伸至车载、户外等环境。这对智能便携电子设备的续航能力提出了更高的要求，也催生了车载电源适配器等新型产品的出现。然而，各种适配器仅限于特定场景下使用，兼容性受到限制。为了满足智能便携电子设备在各种应用场景下的快速充电需求，其电源适配器必须具备更高的输出功率和更广泛的兼容性，同时还要保证尺寸小巧、散热良好、安全可靠等特点。

随着快充技术的普及和功率传输协议（USB Power Delivery, USB-PD）的更新，智能便携电子设备对电源适配器的效率和功率密度提出了更高的要求^[9]。为了节能环保，减小运行能耗，以符合如中国 GB20943-2013^[10]、欧盟 CoC V5^[11]和美国 DoE VI^[12]等各个国家能耗标准，电源适配器的效率亟待提高。作为电源适配器的主要组成部分，AC/DC 适配器主要用于将电网提供的交流电压转换为符合负载需求的直流电压，是各种便携电子设备正常运行的关键部分之一^[13]。然而，传统的 AC/DC 适配器存在尺寸较大、功率密度低和效率较低等问题，难以满足现代人们对于快速充电和便携的需求。因此，如何优化设计高效率和高功率密度的 AC/DC 适配器成为了一个重点研究方向。

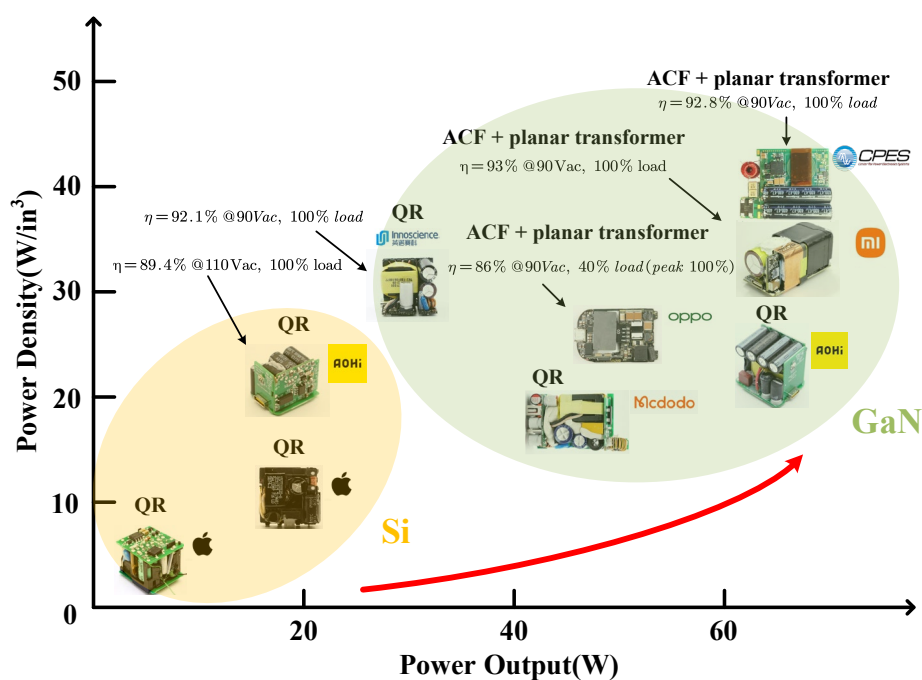


图 1-3 AC/DC 电源适配器的技术发展趋势

图 1-3 展示了目前主流的 AC/DC 电源适配器产品功率密度和效率分布图^{[14]-[21]}。其中，基于传统 Si 器件的电源适配器功率密度大多不超过 $20\text{W}/\text{in}^3$ ，且满载效率小于 90%。随着宽禁带器件的发展，GaN 等器件因其固有的优异特性，如更快的开关速度和更低的导通电阻，逐渐替代 Si 器件，电源适配器的功率密度和效率得到提高^{[22],[23]}。例如，美国电力电子研究中心（Center for Power Electronics Systems, CPES）采用 GaN 器件，结合有源箝位技术，将开关频率提升至 1MHz，整机功率密度可达到 $40\text{W}/\text{in}^3$ ，满载最低效率提升至 92.8%。然而，由于电源适配器通过自然对流的方式散热，GaN 等器件的芯片级封装和适配器尺寸的减小将造成热管理方面的挑战。因此，电源适配器的效率需要同时提高以满足外壳温度限制^[24]。综上所述，高效率和高功率密度是电源适配器技术发展的趋势。

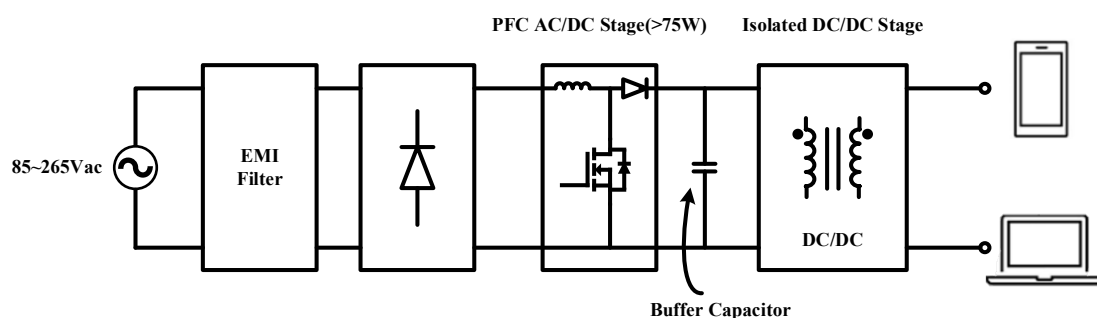


图 1-4 AC/DC 电源适配器的基本架构

AC/DC 电源适配器的基本架构如图 1-4 所示。85~265Vac 的交流输入电压, 经过 EMI 滤波器、整流桥、功率因数校正 (Power Factor Correction, PFC) 电路、输入滤波电容和隔离型 DC/DC 电路转换成所需的直流电压, 以供负载使用。对于车载适配器, 输入源通常为 12V~24V 的直流电压, 只需要一级 DC/DC 电路即可得到负载所需的输出电压。为了实现电源适配器的多场景应用, 提高兼容性, 设计 AC/DC 适配器的 DC/DC 电路时应考虑车载场景, 选择合适的拓扑结构。

为了抑制电气设备对民用电网产生的谐波污染, 国际电工委员会 (International Electrotechnical Commission, IEC) 制定了电气设备谐波电流的限制标准。根据 IEC61000-3-2, 大多数属于 D 类设备的消费电子产品, 在其额定功率超过 75W 时需遵守相应的谐波电流规范, 而额定功率小于 75W 的设备则暂时不受此规范约束^[25]。针对 65W 的 AC/DC 适配器, 图 1-4 所示的 PFC 电路可以省去, 此时适配器主要由输入滤波电容和后级隔离型 DC/DC 变换器构成。因此, 对于小功率电源适配器, 提高其效率和功率密度的关键在于对其输入滤波电容和隔离型 DC/DC 变换器进行深入研究。

1.2 小功率电源适配器研究现状

1.2.1 电源适配器的输入电容研究现状

在高功率密度适配器设计中, 输入电容通常是限制因素之一。由于输入电容需要储存的能量取决于交流线路频率, 因此提高开关频率无法减小其尺寸。为了解决输入电容体积的问题, 国内外学术界进行了大量拓扑结构的改进研究。文献^[26]提出了混合变换器, 将两级变换器合并为一级, 并利用中间电容器作为有源功率缓冲器以减少电容体积。然而, 该解决方案中开关均为硬开关, 每个开关周期都会损失泄漏能量, 这在高工作频率下会导致高开关损耗问题。文献^[27]中提出了一种改进的单级有源箝位反激式 (Active Clamp Flyback, ACF) 转换器, 将有源功率缓冲功能集成到箝位电容器中。虽然该方案可以减小输入电容体积, 但成本和损耗会增加, 因为需要一个三次绕组和两个额外的次级开关管, 并且额外开关都为硬开关。另一种改进的基于反激电路的解决方案通过将有源功率缓冲器集成到系统中减少电容体积, 但也需要增加两个额外的开关和一个三次绕组, 并且所有开关均为硬开关^[28]。以上这类方案都是通过优化电源适配器的整体拓扑结构来

减小输入电容尺寸，但在高工作频率下，存在较大的开关损耗问题，因此不太适用于实际应用。

为了提高电路效率并降低额外损耗的影响，国内外进行了多项研究，以改进传统二极管整流加电容直接滤波的电路，因为其工作在交流线路两倍频率下，驱动损耗和开关损耗较小。串联堆叠缓冲器（Series-Stacked Buffer, SSB）是传统二极管电容滤波电路的一个可行改进解决方案。该电路通过纹波抵消来实现低输入纹波电压，减小了输入电容的容值，从而减小了输入电容的尺寸^{[29]-[31]}。但是，该电路会增加额外的磁性元件，反而对电路功率密度造成不利影响，且需要较为复杂的控制方法。

直流链路斩波器（DC Link Chopper）也是一种用于改进传统二极管整流加电容直接滤波的电路的方法。该方案通过添加开关管和二极管，周期性地断开输入电容与直流总线的连接。断开期间，变换器能量来源于交流线路，从而降低了输入电容的能量存储需求，缩小了输入电容的体积。但是该方案的控制方法较复杂，因为开关管的导通时间直接决定了输入电压纹波的大小^[32]。此外，开关管和二极管均为硬开关，即使工作在交流线路两倍频率下，在较高的交流线路电压下仍会产生较大的开关损耗，从而降低系统效率。

为了减小额外器件带来的损耗并降低控制难度，美国 PI (Power Integrations, PI) 公司提出了 Mine-Cap 的商业解决方案^[33]。该方案中，高压电解电容器（400V，39 μ F）始终连接到直流总线，而低压电解电容器（160V，100 μ F）在低压交流线路情况下切换到滤波电容器网络，具有较高的电容能量密度。在 Mine-Cap 解决方案中，考虑输入电容器的工作电压，以优化不同额定电压下的电容能量密度，从而减小输入电容的总体尺寸。此外，额外添加的开关管仅在低压交流线路条件下导通，简化了控制方法，并且电路稳态工作时开关管的驱动损耗与开关损耗可忽略不计。然而，该方案也存在一些问题，例如低压电容在交流线路电压较高时存在击穿风险、开关管的高电压应力限制了可选取器件的范围，且高压器件的导通电阻较大，限制了电路效率的提高。因此，本文的部分内容旨在研究基于低压器件来实现减小输入电容体积的同时兼顾高效率和高功率密度的电路方案设计。

1.2.2 用于电源适配器的后级 DC/DC 电路研究现状

反激变换器因其电路结构简单,成本低廉而广泛应用于小功率电源适配器中。其中,作为传统而成熟的反激电路拓扑结构之一,准谐振反激电路(Quasi-Resonant Flyback, QRF)拓扑结构如图 1-5 所示。该方案通过控制开关管的导通时间实现开关管在谷底开通,从而降低了开关损耗。然而,该电路无法有效回收漏感能量,而是通过无源元件将其消耗掉。这不仅造成了能量浪费,还会增加无源元件的温升和损耗。此外,在电路高频工作时,开关损耗与漏感损耗成为主要影响因素,从而导致变压器尺寸较大,电路效率低下^{[34]-[38]}。

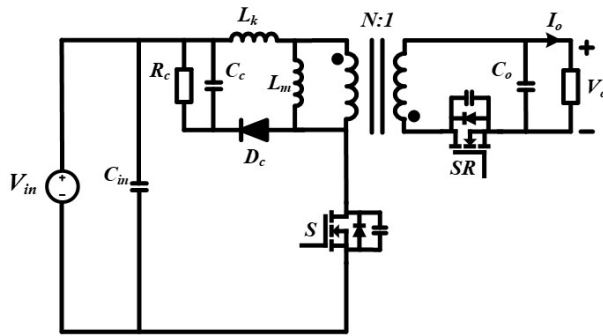


图 1-5 准谐振反激电路拓扑结构

有源箝位反激电路(Active Clamp Flyback, ACF)是在准谐振反激电路的基础上发展而来,用于解决漏感能量回收问题的一种拓扑,如图 1-6 所示。当主开关关断时,漏感能量被箝位电容吸收,一部分用于实现原边开关的零电压导通,另一部分通过变压器传递到输出端,从而降低了漏感损耗和开关损耗,提高了变换器的效率。因此,该电路能够在高开关频率下工作,从而缩小变压器的体积,提高功率密度。不过,该电路所有能量传递到次级侧前都需要将其储存于变压器中,这种限制导致变压器尺寸仍然较大^{[21],[39]-[42]}。

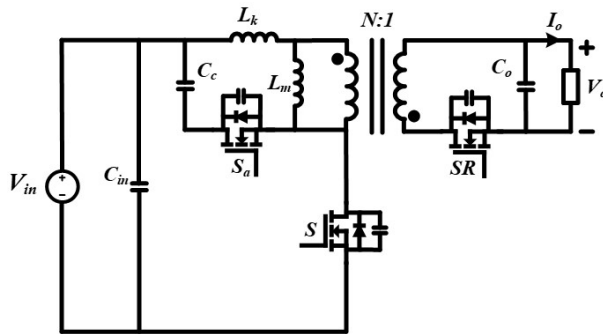


图 1-6 有源箝位反激电路拓扑结构

为了兼具反激电路和正激电路的优点，一种非对称半桥反激电路（Asymmetrical Half-Bridge Flyback, AHB）被提出，如图 1-7 所示。该变换器与有源箝位反激变换器的主要差别在于，它将谐振电容与变压器串联起来，使得变换器具有反激和正激的双重特性。在能量从原边传输到次边之前，能量在谐振电容与变压器之间进行交换，降低了变压器的伏秒，减小了变压器的体积，提高了功率密度。与有源箝位反激变换器一样，该变换器可以回收漏感能量，并实现原边开关管的零电压导通和副边同步整流管的零电流关断，提高了电路效率。但是在高频或高感量电感条件下工作时，当下桥臂开关管关断后，如果此时磁化电流没有反向，上桥臂开关管无法实现零电压导通，且导通时会造成短路故障^{[43]-[47]}。

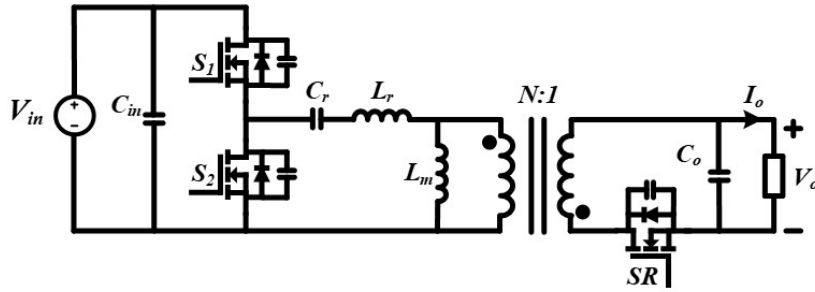


图 1-7 非对称半桥反激电路拓扑结构

LLC 谐振电路具有原边开关管零电压导通和副边整流管零电流关断的优点，其电路拓扑如图 1-8 所示。与反激型变换器相比，LLC 谐振电路能够提高变压器利用率，缩小变压器体积，提高电路效率。然而，该电路仅在窄输入电压范围内效率高，进行宽输入电压范围内的调压时，其频率变化较大，而变压器设计基于谐振点，偏离谐振点时会降低变换器的效率^{[48]-[50]}。

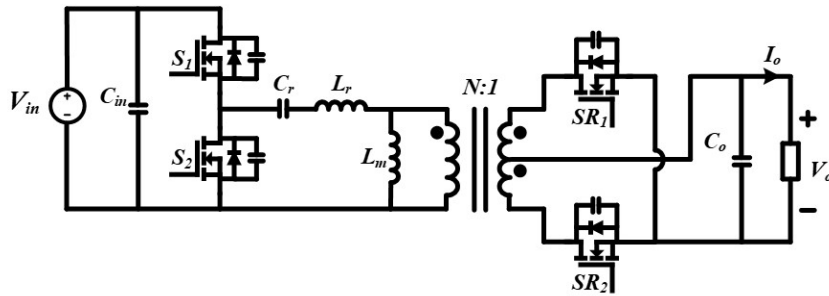


图 1-8 LLC 谐振电路拓扑结构

LLC 谐振变换器作为直流变压器（DC Transformer, DCX）工作时，能在谐振点实现开关管的零电压开通和零电流关断，并保持在谐振点工作，因此电路效

率极高。但若应用于电源适配器中，DCX 电路本身没有调压能力，需要与调压电路级联使用，构成两级电路架构，如图 1-9 所示。对于图 1-9(a)的两级架构，前级调压电路常采用功率因数校正电路，但当升压电路作为功率因数校正电路时，在低压交流线路电压下效率明显下降，从而导致系统效率降低^{[51]-[56]}。此外，功率因数校正电路对小功率适配器不是必需的，且控制复杂。对于图 1-9(b)所示的两级电路架构，虽然通过后级电路调节输出电压会对效率造成一定影响，但采用多电平变换器作为后级调压电路可以有效减小磁芯元件体积和器件电压应力，减小开关损耗，从而提高系统效率和功率密度^{[57]-[61]}。此外，后级调压电路还可单独应用于车载场合，增加电源适配器的兼容性。因此本文部分工作旨在研究基于前级隔离、后级调压的两级 DC/DC 变换器在多场景小功率电源适配器中的高效率与高功率密度优化设计方法。

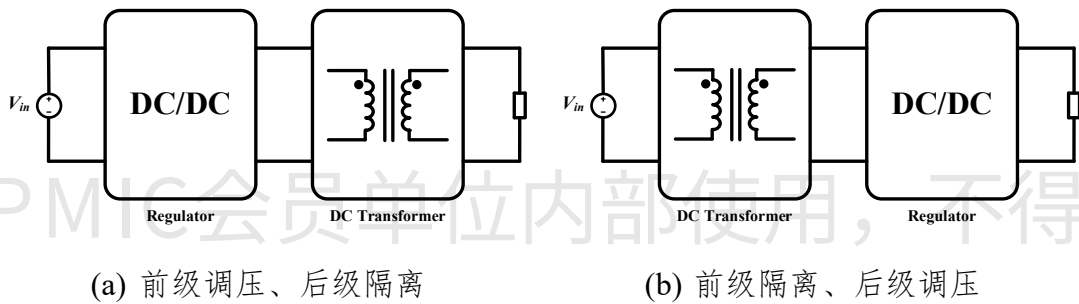


图 1-9 两级电路架构

1.3 本文主要研究内容

本文针对小功率电源适配器在多场景应用、高效率和高功率密度等方面的需求，对当前输入电容体积优化方案和电源适配器拓扑进行了系统分析和调研，提出一种新型的减小输入电容体积的解决方案，并选择了前级隔离和后级调压的两级电路架构作为后级 DC/DC 电路，其中后级调压电路能够单独应用于车载场景。同时基于 GaN 器件对各部分电路中的器件损耗进行了建模，并利用损耗模型对电路设计进行了优化。本文的主要工作如下：

第一章介绍了小功率电源适配器的发展趋势，针对小功率电源适配器的输入电容和 DC/DC 电路拓扑方案进行了系统调研。通过从多个角度对现有的输入电容体积优化方案和 DC/DC 电路拓扑的优缺点进行详细分析和比较，明确了论文的主要研究内容和创新点，旨在追求高效率、高功率密度，适当兼顾多场景应用。

第二章通过分析家用场景下电源适配器中传统二极管整流加电容直接滤波的电路工作原理,结合传统反激变换器的原边导通损耗分析,揭示了降低输入电容耐压或容值来缩小输入电容体积所面临的困难。针对此问题提出了一种新型的电容切换整流电路,详细说明了其基本工作原理和控制策略,并基于 GaN 器件电路损耗分析对开关器件和输入电容进行优化设计。最后,通过与其他方案的比较验证了该方案能够有效地减小输入电容的体积。

第三章通过分析匹配电容切换整流电路的后级 DCX 电路的工作原理,建立了基于 GaN 器件的原边开关器件总损耗模型,并利用该模型对开关器件进行合理选择和死区时间优化。此外,对 DCX 电路平面变压器的磁芯结构和绕组排布结构进行了设计。在此基础上,为实现 DCX 调压输出,采用了基于二极管钳位的 TLBUCK 电路,并在该电路中增加了一个低压直流输入端口,用于车载场景下的低压直流输入,从而实现了电路拓扑在家用场景和车载场景下的多场景应用。然后,对 TLBUCK 电路的工作原理以及提出的飞跨电容均压控制策略进行阐述,建立了基于 GaN 器件的开关器件总损耗模型,并依此对开关器件进行优选。

第四章基于本文第二章和第三章所述的电容切换整流电路和 DCX + TLBUCK 两级电路设计方法,搭建了一台功率密度达 $42\text{W}/\text{in}^3$ 的 65W 实验样机,对其基本功能、多场景应用特性和效率进行了验证测试,并利用各级电路效率对整机效率进行了预测,预测满载最低效率为 95%,实验和预测结果均证实了设计方法的有效性。

第五章对本文的工作进行了总结,并针对所发现的不足之处探讨了本课题未来的研究方向。

2 电容切换整流电路分析与设计

2.1 传统二极管整流加电容直接滤波的电路分析

2.1.1 传统二极管整流加电容直接滤波的电路基本原理

为适应不同国家与地区的电网标准，AC/DC 适配器的输入电压范围通常为 100~240Vac，工作频率通常为 50/60Hz。考虑到 10% 的电压裕量，在实际设计中通常将电源适配器的输入电压范围设定为 85~265Vac。

传统二极管整流加电容直接滤波的电路可以将交流市电经整流桥转换为直流电，再通过电容滤波降低直流电压的脉动幅度，电路结构简单，且无需控制，成为用于小功率适配器中变换器前维持输入电压和减小输入电压纹波的普遍选择。其中，输入电容一般为电解电容，通常根据允许的输入电压纹波和最大输入电压峰值进行选择^[62]。为了减小输入电容的体积，首先需对传统二极管整流加电容直接滤波的电路进行分析。图 2-1 给出了传统二极管整流加电容直接滤波的电路拓扑架构，其中， V_{ac} 为交流输入电源， $D_1 \sim D_4$ 为整流桥的整流二极管， C_{in} 为输入电容。

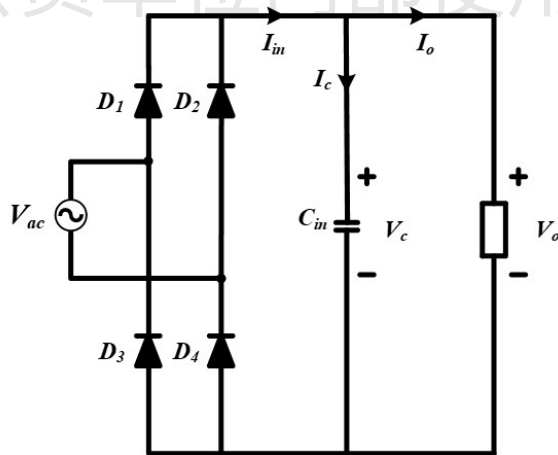


图 2-1 传统二极管整流加电容直接滤波的电路结构

忽略整流桥导通压降，传统二极管整流加电容直接滤波的电路关键波形如图 2-2 所示， V_c 为输入电容电压， I_{in} 为输入电流， I_c 为输入电容电流， T 为交流线路工频周期。结合图 2-2，假定电路中整流二极管和电容均为理想器件，对图 2-1 中电路进行模态分析。根据输入电容充放电状态，在半个工频周期内电路划分为模态一（ $t_0 \sim t_1$ ）和模态二（ $t_1 \sim t_2$ ）两个工作模态，等效电路如图 2-3 所示。

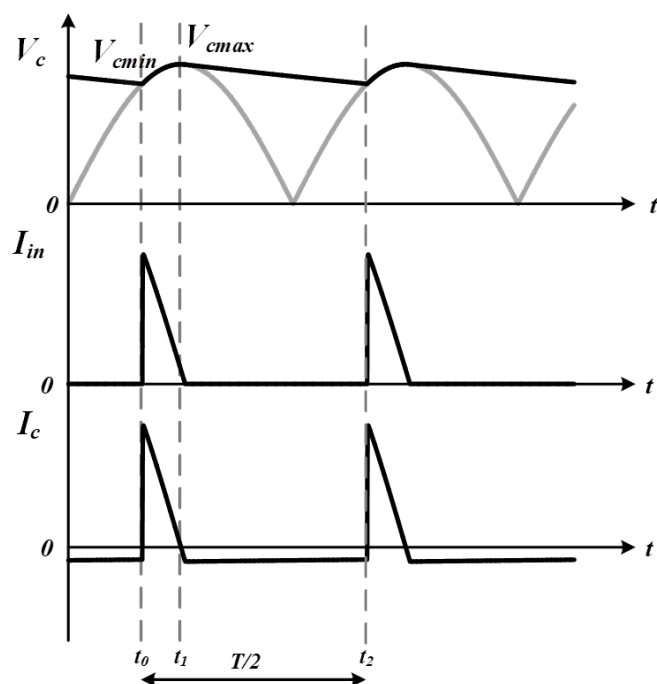
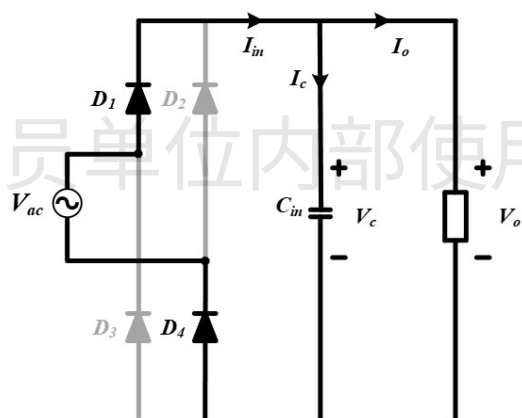
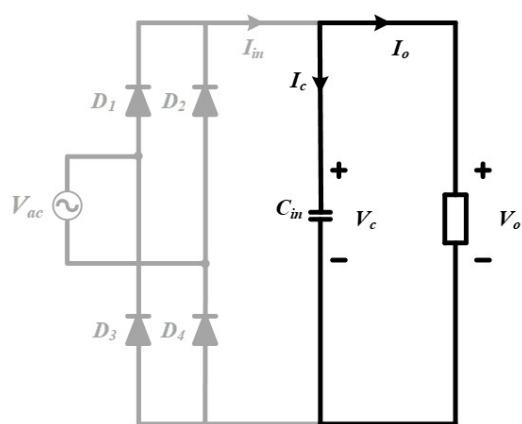


图 2-2 传统二极管整流加电容直接滤波的电路关键波形



(a) 模态一 ($t_0 - t_1$)



(b) 模态二 ($t_1 - t_2$)

图 2-3 传统二极管整流加电容直接滤波的电路模态等效电路

模态一 (t_0-t_1): 假设 t_0-t_1 时间内交流输入电源工作在正半周期, t_0 时刻整流二极管 D_1 和 D_4 导通, 等效电路如图 2-3(a) 所示。此时交流电网侧电压通过整流二极管对输入电容和负载进行供电, 电容电压 V_c 以正弦形式增加, 输入电流 I_{in} 和电容电流 I_c 开始减小, 直至 t_1 时刻, 交流电网侧电压达到最大值, 输入电流 I_{in} 和电容电流 I_c 减小为零, 电容电压达到峰值 V_{cmax} , 模态一结束, 进入模态二。

模态二 (t_1-t_2): t_1 时刻, 整流二极管 D_1 和 D_4 关断, 等效电路如图 2-3(b) 所示。此时负载通过电容进行供电, 电容电流 I_c 为负且几乎恒定不变, 电容电压 V_c 线性减小, 直至 t_2 时刻, 交流电网侧电压与电容电压 V_c 相等, 电容电压达到最小值 V_{cmin} , 模态二结束。

当交流输入电源工作在负半周期内时, 工作模态与上述分析类似, 此处不再赘述。

由图 2-3 可知, 当交流电源向电容提供电能时, 这些能量被存储在电容中并在之后提供给负载。为便于分析, 忽略整流桥与输入电容损耗, 根据能量守恒定律, 输入电容通过交流电源充电得到的能量与负载通过输入电容放电得到的能量相等。

可知电容通过交流电源充电得到的能量为:

$$W_C = \frac{1}{2} C_{in} \cdot (V_{cmax}^2 - V_{cmin}^2) \quad (2-1)$$

电容充电时间 t_c 为:

$$t_c = t_1 - t_0 \quad (2-2)$$

则负载通过电容放电得到的能量为:

$$W_D = \int_{t_c}^{\frac{1}{2f}} \frac{P_o}{\eta} dt = \frac{P_o}{2\eta f} \cdot (1 - 2ft_c) \quad (2-3)$$

其中 P_o 为额定输出功率, η 为电路效率, f 为工频交流电网频率。

假设电路效率 η 不变, 联立式(2-1)与式(2-3)可得在额定功率下传统二极管整流加电容直接滤波的电路所需输入电容的容值, 即:

$$C_{in} = \frac{P_o \cdot (1 - 2ft_c)}{\eta f \cdot (V_{cmax}^2 - V_{cmin}^2)} \quad (2-4)$$

观察图 2-2 可得图中各电路参数关系为：

$$2\pi f t_1 \approx \frac{\pi}{2} \quad (2-5)$$

$$V_{cmin} = V_{cmax} \cdot \sin(2\pi f t_0) \quad (2-6)$$

联立式(2-2)、式(2-5)与式(2-6)可得电容充电时间 t_c 与输入电容电压 V_c 的关系：

$$t_c = \frac{1}{2\pi f} \cdot \cos^{-1} \left(\frac{V_{cmin}}{V_{cmax}} \right) \quad (2-7)$$

联立式(2-4)与式(2-7)可得额定功率下所允许输入电压纹波下的输入电容容值：

$$C_{in} = \frac{P_o \cdot \left(\pi - \cos^{-1} \left(\frac{V_{cmin}}{V_{cmax}} \right) \right)}{\pi \eta f \cdot (V_{cmax}^2 - V_{cmin}^2)} \quad (2-8)$$

观察式(2-8)可以发现，除去取决于电路规格的参数 P_o 、 f 和 η 外，输入电容容值 C_{in} 取决于允许的输入电压纹波。当允许的输入电压纹波越小时，需要的输入电容容值越大。根据式(2-8)以及电解电容数据调研，以 30W/in³ 的电源适配器为例，在交流输入电压为 85Vac，输出功率为 65W 的情况下，输入电压纹波与高压电解电容体积占比随电容容值变化曲线如图 2-4 所示，其中 $C_{in_unit} = C_{in}/P_o$ 。可见，输入电解电容体积随着容值减小而减小，输入电压纹波随着容值减小而增大。当输入电解电容的容值为 1.7μF/W 时，输入电压纹波约为 40V，电解电容体积占比为 22%，占据了适配器较大的空间范围。当电解电容的容值小于 0.6μF/W 时，输入电压纹波达到最大值，电容电压最小值下降至 0V。因此，为确保交流电源能够向负载提供足够的能量，电容的容值应大于 0.6μF/W。此时，输入电解电容体积占比约为 8%，下降至 1.7μF/W 电解电容体积的三分之一左右，可见减小输入电解电容的容值能够有效缩小其体积。

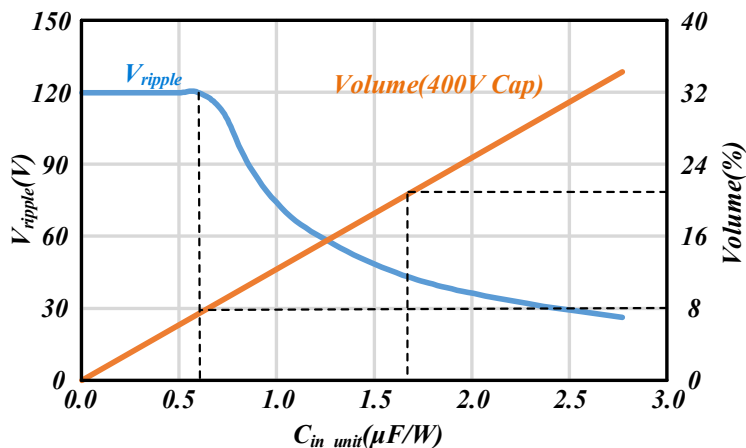


图 2-4 输入电压纹波与高压电解电容体积占比随容值的变化@85Vac

2.1.2 基于反激变换器的输入电容分析

通过 2.1.1 节的分析可知，在不考虑器件损耗的情况下，减小输入电解电容的容值能够有效地缩小其体积。然而，降低容值来减小电解电容体积的做法可能会降低电源适配器的效率，影响其通过自然散热的方式散发热量，从而带来散热问题。为了分析输入电容容值变化给电源适配器效率带来的影响，需要对后级 DC/DC 电路进行损耗分析。反激变换器是小功率电源适配器中常用的拓扑结构之一，分析其输入电容与器件损耗的关系可以提供有效的参考意义。

如图 2-5 所示为采用传统二极管整流加电容直接滤波电路的反激变换器拓扑结构，其中 L 为变压器励磁电感， S 为开关管， D 为副边整流管， C_{in} 为输入电容， C_o 为输出电容。

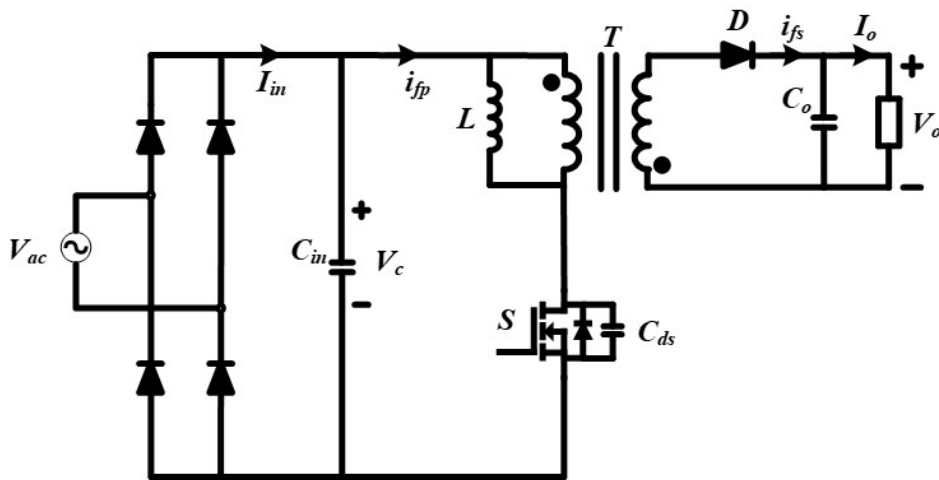


图 2-5 反激变换器拓扑结构

根据图 2-2 可知, 输入电容电压 V_c 在二分之一工频周期内不断改变, 为了便于分析, 取输入电容电压 V_c 的平均值为直流输入电压, 即:

$$V_{c_mean} = \frac{V_{cmax} + V_{cmin}}{2} \quad (2-9)$$

观察式(2-8)与式(2-9)可知, 除了 V_{ac} 、 P_o 和 η 这些由电路规格决定的参数, 直流输入电压 V_{c_mean} 仅与输入电容的容值 C_{in} 有关。

根据原副边绕组电流波形过零点特性, 反激变换器的工作模式可分为 CCM 电流连续模式、DCM 电流断续模式和 BCM 电流临界连续模式, 为了简化分析, 本文令反激变换器工作在 DCM 电流断续模式下。该反激变换器处于 DCM 电流断续模式下工作关键波形如图 2-6 所示。

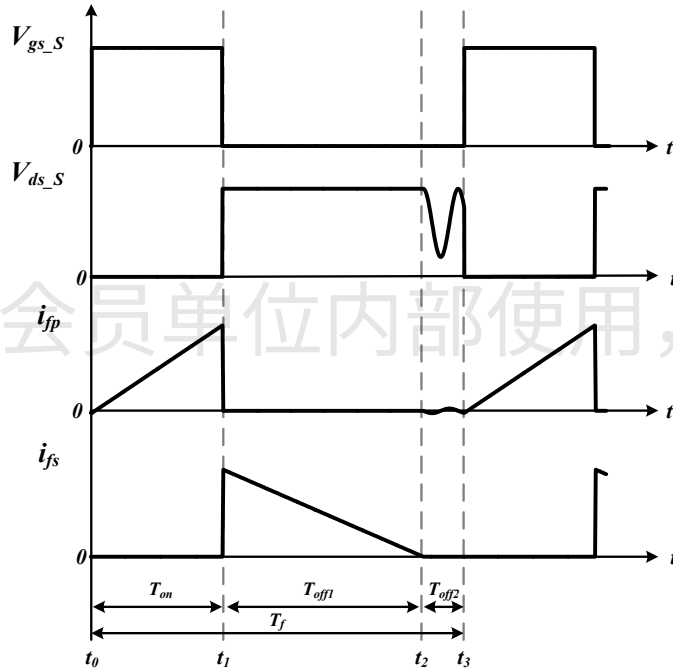


图 2-6 反激变换器 DCM 模式下工作关键波形

根据图 2-6 可知, 在原边开关管 S 导通时间内, 变压器原边绕组两端的电压等于直流输入电压 V_{c_mean} , 原边励磁电流 i_{fp} 线性增长, 其斜率为:

$$\frac{di_{fp}}{dt} = \frac{V_{c_mean}}{L} \quad (2-10)$$

当原边开关管 S 关断时, 原边励磁电流 i_{fp} 达到最大峰值 I_{fpk} , 即:

$$I_{fpk} = \frac{V_{c_mean} \cdot T_{on}}{L} \quad (2-11)$$

其中 T_{on} 为原边开关管导通时间。因此，可知原边绕组平均电流值 I_{fpavg} 为：

$$I_{fpavg} = \frac{\frac{1}{2} \cdot I_{pk} \cdot T_{on}}{T_f} \quad (2-12)$$

其中 T_f 为反激变换器的工作周期。输入功率 P_{in} 、直流输入电压 V_{c_mean} 和原边绕组平均电流 I_{fpavg} 的关系式为：

$$I_{fpavg} = \frac{P_{in}}{V_{c_mean}} \quad (2-13)$$

输入功率 P_{in} 与输出功率 P_o 和效率 η 的关系式为：

$$P_{in} = \frac{P_o}{\eta} \quad (2-14)$$

联立式(2-11)~式(2-14)，可得到原边开关管的导通时间 T_{on} ，即：

$$T_{on} = \sqrt{\frac{2 \cdot P_o \cdot T_f \cdot L}{V_{c_mean}^2 \cdot \eta}} \quad (2-15)$$

原边励磁电流 i_{fp} 的表达式为：

$$i_{fp} = \begin{cases} \frac{V_{c_mean}}{L} \cdot (t - t_0) & t_0 \leq t \leq t_0 + T_{on} \\ 0 & t_0 + T_{on} < t \leq T_f + t_0 \end{cases} \quad (2-16)$$

根据式(2-16)的原边电流表达式，其有效值 I_{fprms} 为：

$$I_{fprms} = \sqrt{\frac{1}{T_f} \cdot \int_{t_0}^{t_0 + T_{on}} i_p^2 dt} \quad (2-17)$$

联立式(2-15)~式(2-17)，化简得到原边电流有效值 I_{fprms} ，即：

$$I_{fprms} = \sqrt[4]{\frac{8 \cdot P_o^3 \cdot T_f}{9 \cdot \eta^3 \cdot V_{c_mean}^2 \cdot L}} \quad (2-18)$$

原边导通损耗为 DCM 模式下反激变换器损耗的主要组成部分之一，故对原边导通损耗进行分析，研究原边开关管的导通损耗与输入电容的关系。

在反激变换器中，原边开关管的导通损耗 P_{fcon} 由经过原边开关管 S 沟道的原边电流 i_{fp} 的有效值 I_{fprms} 与原边开关管的导通电阻 R_{dson} 计算得到，即：

$$P_{fcon} = \sqrt{\frac{8 \cdot P_o^3 \cdot T_f}{9 \cdot \eta^3 \cdot V_{c_mean}^2 \cdot L}} \cdot k_{temp} R_{dson} \quad (2-19)$$

当温度升高时,器件导通电阻会随之增大。实际工况下器件温度会高于常温,因此用一个温度系数 k_{temp} 乘以常温导通电阻来表示,该温度系数由器件数据手册给出。

为了表述原边开关管导通损耗 P_{fcon} 与输入功率 P_{in} 的关系,将原边开关管的导通损耗 P_{fcon} 表述为占据输入功率 P_{in} 百分比的形式,即:

$$P_{fcon_unit} = \frac{P_{fcon}}{P_{in}} \quad (2-20)$$

联立式(2-14)、式(2-19)和式(2-20),化简得到原边导通损耗占比 P_{fcon_unit} 的表达式:

$$P_{fcon_unit} = \sqrt{\frac{8 \cdot P_o \cdot T_f}{9 \cdot V_{c_mean}^2 \cdot \eta \cdot L}} \cdot k_{temp} R_{dson} \quad (2-21)$$

观察式(2-21)可以发现,除去 P_o 、 T_f 和 η 这些取决于电路规格的参数外,原边开关管导通损耗占比 P_{fcon_unit} 与开关管导通电阻 R_{dson} 、变压器励磁电感 L 和直流输入电压 V_{c_mean} 有关。其中,开关管导通电阻 R_{dson} 和变压器励磁电感 L 在同一反激变换器中保持不变,故原边开关管导通损耗占比 P_{fcon_unit} 仅与直流输入电压 V_{c_mean} 有关,直流输入电压 V_{c_mean} 越小,原边开关管导通损耗占比 P_{fcon_unit} 越大。直流输入电压 V_{c_mean} 由交流输入电压 V_{ac} 和输入电容容值 C_{in} 共同决定,若输入电容容值 C_{in} 不变,交流输入电压 V_{ac} 越小,直流输入电压 V_{c_mean} 越小,原边开关管导通损耗占比 P_{fcon_unit} 就越大,因此在最小交流输入电压 85Vac 下研究原边开关管导通损耗占比 P_{fcon_unit} 与输入电容容值 C_{in} 的关系。

根据式(2-8)、式(2-9)与式(2-21),当交流输入电压为 85Vac 时,得到原边导通损耗占比和高压电解电容体积占比随其容值变化的关系,如图 2-7 所示。可见原边开关管导通损耗占比 P_{fcon_unit} 随着输入电容 C_{in} 容值的减小不断增大。当输入电容 C_{in} 容值减小到 0.7μF/W 时,虽然电解电容体积减小到 10%,但原边开关管导通损耗 P_{fcon_unit} 已达到 5%,对电路整体效率影响较大,电路工作的稳定性也会受到影响。因此,在电源适配器中通过减小输入电容容值来减小电解电容的体积,会使电源适配器的效率下降,导致需要更大的散热面积,反而增大了电源适配器的体积。因此,直接减小输入电容容值来减小电解电容体积的方式并不可取。

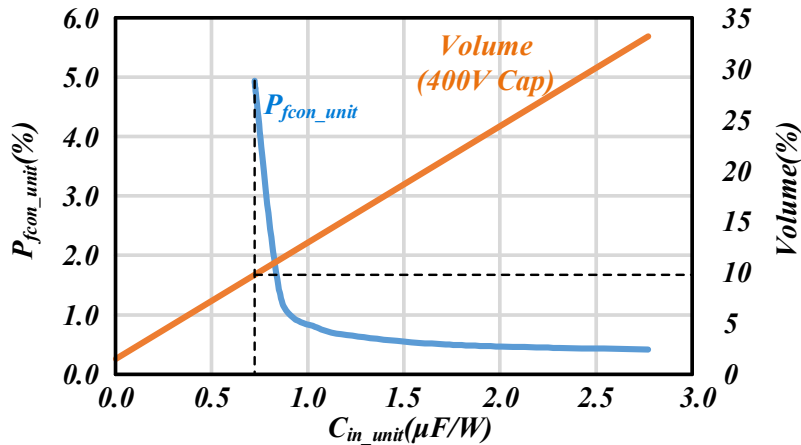


图 2-7 原边导通损耗占比和高压电解电容体积占比随容值的变化@85Vac

输入电解电容体积不仅与其容值有关,还与其耐压密切相关。如图2-8所示,不同耐压的电解电容体积占比和原边导通损耗占比随其容值的变化曲线表明,当容值相等时,200V 耐压的电解电容体积小于 400V 耐压的电解电容体积。此外,随着容值的增大,200V 耐压的电解电容体积增长速度远小于 400V 耐压的电解电容,两者之间的体积差距逐渐增大^{[63]-[65]}。为了保证变换器的效率和散热性能,需要限制原边开关管导通损耗占比小于 0.5%。此时,电容容值为 $1.7\mu\text{F}/\text{W}$, 400V 耐压的电解电容体积占适配器总体积的 22%左右, 200V 耐压的电解电容占适配器总体积的 8%左右,两者相差近四倍。由此可见,在传统二极管整流加电容直接滤波的电路中,如果使用低耐压电容替代高耐压电容作为输入电容,可以明显减小输入电解电容的体积。然而,由于电源适配器的输入电压范围为 85~265Vac,在实际应用中无法通过直接使用低耐压等级的电解电容来缩小其体积。

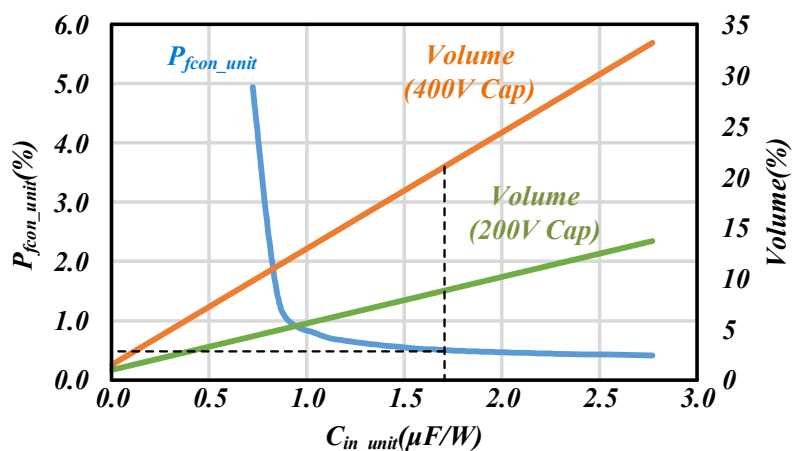


图 2-8 不同耐压电解电容体积和原边导通损耗的占比随容值的变化@85Vac

根据上述分析,若想减小输入电解电容的体积,可以通过降低其容值或耐压等级来实现。但是,在传统二极管整流加电容直接滤波的电路中,由于自身存在的限制,为了保证后级 DC/DC 电路的高效率,无法直接降低输入电容的容值或耐压等级。不过,上述分析为减小输入电容的体积提供了思路,即尝试将开关器件与电解电容进行组合,在保持输入电容总容值不变的前提下,同时降低单颗电容容值和耐压等级。

2.2 电容切换整流电路设计

2.2.1 电容切换整流电路的基本工作原理

2.1.2 节中,分析了在保证后级 DC/DC 电路的高效率条件下,反激变换器中输入电解电容体积与其容值和耐压等级的关系,发现无法通过直接降低容值或耐压等级来减小输入电解电容的体积。为了解决这个问题,本文提出了一种称为“电容切换整流电路”的电路拓扑,能够同时降低每颗输入电容的容值和耐压等级,从而有效减小输入电解电容的体积。该电路结构如图 2-9 所示,其中 S_{p1} 和 S_{p2} 为

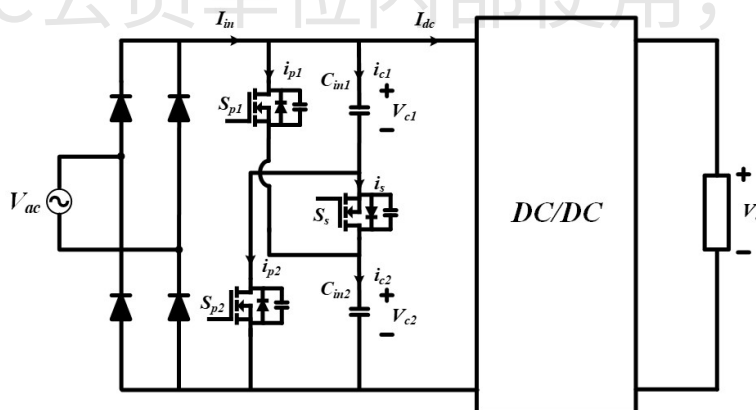


图 2-9 电容切换整流电路结构

电容切换整流电路的基本工作原理是通过控制不同切换开关管的导通与关断状态,实现输入电容的串联模式和并联模式之间的切换。图 2-10 展示了当交流输入电源工作在正半周时电容切换整流电路的两种工作模式,详细分析这些工作模式。

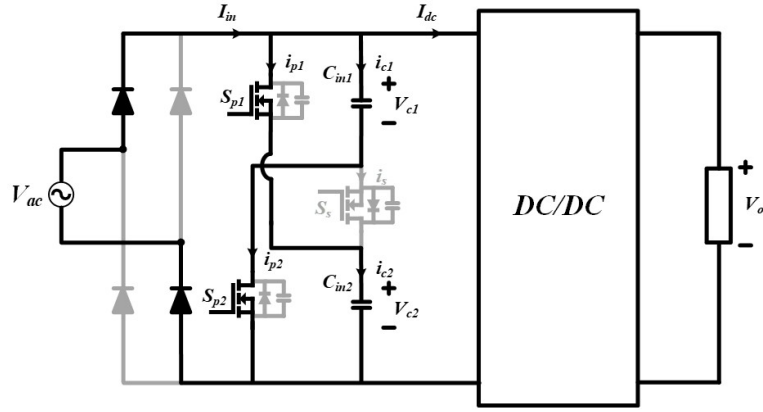
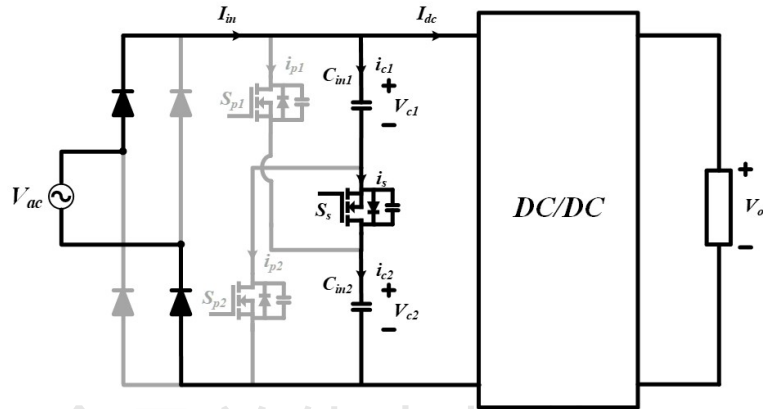
(a) 模式一（开关 S_{p1} 与 S_{p2} 导通）(b) 模式二（开关 S_s 导通）

图 2-10 电容切换整流电路工作模式

模式一（开关 S_{p1} 与 S_{p2} 导通）：并联切换开关 S_{p1} 与 S_{p2} 导通，串联切换开关 S_s 关断，并联切换开关 S_{p1} 与输入电容 C_{in2} 串联， S_{p2} 与输入电容 C_{in1} 串联，交流输入电压 V_{ac} 通过 S_{p1} 给 C_{in2} 充电，通过 S_{p2} 给 C_{in1} 充电，输入电容 C_{in1} 与 C_{in2} 形成并联的结构，此时等效输入电容容值 C_{inp} 为：

$$C_{inp} = C_{in1} + C_{in2} \quad (2-22)$$

输入电容 C_{in1} 、 C_{in2} 两端的电压 V_{c1} 、 V_{c2} 与交流输入电压 V_{ac} 的关系为：

$$V_{c1max} = V_{c2max} = V_{acmax} \quad (2-23)$$

可见输入电容并联工作模式下等效输入电容容值增大一倍，每个输入电容两端的电压最大值等于交流输入电压峰值，因此能够使用两颗低容值电容并联作为输入电容。

模式二（开关 S_s 导通）：串联切换开关 S_s 导通，并联切换开关 S_{p1} 与 S_{p2} 关断，交流输入电压 V_{ac} 通过 S_s 给 C_{in1} 和 C_{in2} 充电，输入电容 C_{in1} 与 C_{in2} 形成串联

的结构，此时等效输入电容容值 C_{ins} 为：

$$C_{ins} = \frac{C_{in1} \cdot C_{in2}}{C_{in1} + C_{in2}} = \frac{C_{in1}}{2} = \frac{C_{in2}}{2} \quad (2-24)$$

输入电容 C_{in1} 、 C_{in2} 两端的电压 V_{c1} 、 V_{c2} 与 V_{ac} 的关系为：

$$V_{c1max} = V_{c2max} = \frac{V_{acmax}}{2} \quad (2-25)$$

可见输入电容串联工作模态下等效输入电容容值减小一半，每个输入电容两端的电压最大值为交流输入电压峰值的一半，因此能够使用两颗低耐压等级电容串联作为输入电容。

根据上述分析，电容切换整流电路在低交流输入电压下，并联切换开关 S_{p1} 与 S_{p2} 导通，输入电容并联使得容值增大，从而减小输入电压纹波。在高交流输入电压下，串联开关 S_s 导通，输入电容串联共同承受输入电压。因此，电容切换整流电路能够同时减小单颗输入电容的容值和耐压等级。

2.2.2 电容切换整流电路的控制策略

一般而言，电源适配器设计输入电压范围通常为 85~265Vac，这是由各国民用电网标准决定的。经调研^[66]后发现，世界各国民用单相交流电源电压范围大多在低输入电压 100~130Vac 和高输入电压 200~240Vac 之间。在本文所设计采用电容切换整流电路的电源适配器中，由于其结构特点和控制策略，将输入电压规格设定为 85~130Vac 和 170~265Vac 两个范围。

电容切换整流电路的控制策略如图 2-11 所示。为了保护电路免受高交流输入电压冲击导致电路损坏，在刚开始工作时，串联切换开关 S_s 导通，并联切换开关 S_{p1} 和 S_{p2} 关断，使输入电容 C_{in1} 与 C_{in2} 串联。此后，在数字控制的基础上，经过若干个工频周期，待交流输入电压稳定后，通过检测交流输入电压有效值 V_{acrms} 来控制切换开关器件的开通与关断，从而实现输入电容的串联模式和并联模式之间的切换。

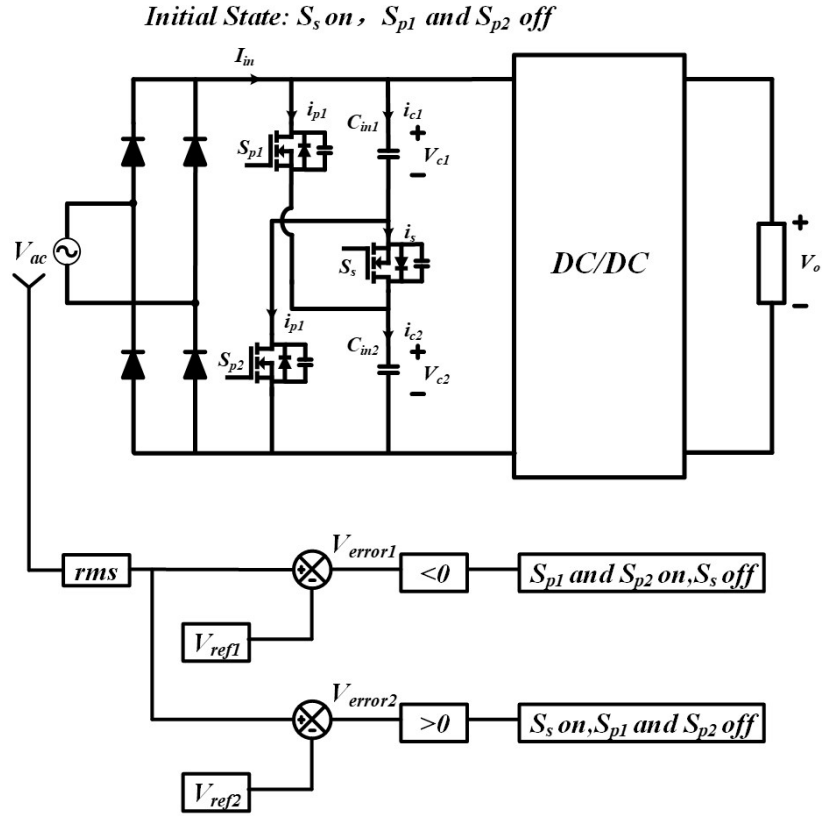


图 2-11 电容切换整流电路控制策略

令 $V_{ref1} = 135\text{Vac}$ ，当交流输入电压有效值 V_{acrms} 为 $85\sim 130\text{Vac}$ 时，电容切换整流电路切换关键波形如图 2-12 所示。可见当输入交流电压有效值 V_{acrms} 尚未稳定时，串联切换开关 S_s 开通，并联切换开关 S_{p1} 和 S_{p2} 关断，输入电容 C_{in1} 与 C_{in2} 串联。当输入交流电压有效值 V_{acrms} 稳定后，因为检测到 V_{acrms} 小于 V_{ref1} ，串联切换开关 S_s 关断，并联切换开关 S_{p1} 和 S_{p2} 导通，输入电容 C_{in1} 与 C_{in2} 从串联模式切换为并联模式。

令 $V_{ref2} = 165\text{Vac}$ ，当交流输入电压有效值 V_{acrms} 为 $170\sim 265\text{Vac}$ 时，检测到 V_{acrms} 大于 V_{ref2} ，串联切换开关 S_s 继续导通，输入电容 C_{in1} 与 C_{in2} 保持串联共同承担交流输入电压。

从图 2-12 还可看出，当并联切换开关 S_{p1} 与 S_{p2} 导通，串切换开关 S_s 关断，输入电容 C_{in1} 与 C_{in2} 并联时，串联切换开关 S_s 的电压应力等于输入电容 C_{in1} 与 C_{in2} 的电压应力，即：

$$V_{ds_{S_s}} = V_{c1} = V_{c2} \quad (2-26)$$

同样的，当串联切换开关 S_s 导通，并联切换开关 S_{p1} 与 S_{p2} 关断，输入电容 C_{in1} 与 C_{in2} 串联时，并联切换开关 S_{p1} 与 S_{p2} 的电压应力等于输入电容 C_{in1} 与 C_{in2} 的电压应力，即：

$$V_{ds_Sp2} = V_{ds_Sp1} = V_{c1} = V_{c2} \quad (2-27)$$

由上述分析可知，电容切换整流电路根据输入电压动态切换，实现了低交流输入电压下的输入电容并联，增强滤波能力从而减小了单颗输入电容的容值。同时，该电路实现了在高交流输入电压下的输入电容串联，增大电压承受能力从而降低了输入电容的耐压等级。

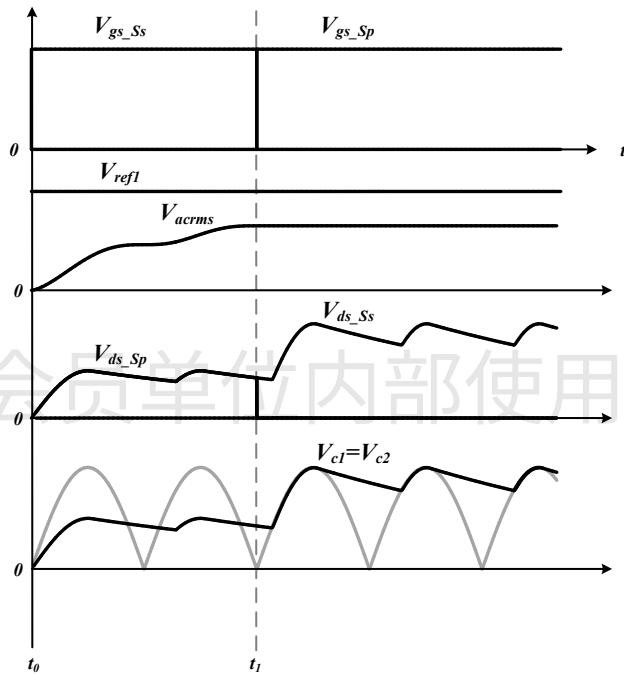


图 2-12 电容切换整流电路切换关键波形

2.2.3 电容切换整流电路的器件优选

当电容切换整流电路工作在输入电容并联的模式下时，最大交流输入电压为 130Vac，此时的峰值电压约为 183V。由式(2-23)与式(2-26)可知，串联切换开关 S_s 、输入电容 C_{in1} 和 C_{in2} 的最大电压应力也为 183V。

当电容切换整流电路工作在输入电容串联的模式下，最大交流输入电压为 265Vac，此时峰值电压约为 373V，由式(2-25)与式(2-27)可知，并联切换开关 S_{p1} 与 S_{p2} 以及输入电容 C_{in1} 与 C_{in2} 的最大电压应力约为 187V。因此，输入电容 C_{in1} 和 C_{in2} 选用 200V 耐压等级的电解电容，切换开关 S_s 、 S_{p1} 和 S_{p2} 同样选用 200V

耐压等级的器件。

电容切换整流电路相比传统二极管整流加电容直接滤波的电路多出了三个开关器件，会对电路的效率造成影响，因此需要对开关器件的损耗进行分析。本文选用低压氮化镓器件进行电容切换整流电路的设计。在电容切换整流电路中，氮化镓器件损耗主要有导通损耗，开关损耗以及驱动损耗构成。由于电路发生切换的过程属于暂态，并且频率很低，因此开关损耗可不予考虑。此外，由于电路工作在工频频率下，驱动损耗也可不予考虑。综上，对于电路中的开关器件，只需考虑其导通损耗即可。

当电容切换整流电路工作在 85~130Vac 下时，输入电容 C_{in1} 和 C_{in2} 并联， i_{c1} 和 i_{c2} 分别为输入电容 C_{in1} 和 C_{in2} 的电流， i_{p1} 与 i_{p2} 分别为并联切换开关 S_{p1} 和 S_{p2} 的电流，假设电路器件均为理想器件，并联切换开关电流与输入电容电流的关系为：

$$i_{p1} = i_{p2} = i_{c1} = i_{c2} \quad (2-28)$$

由 2.1.1 节可知，等效输入电容 C_{inp} 充电电流平均值 I_{chg_mean} 为：

$$I_{chg_mean} = \frac{C_{inp} \cdot (V_{cmax} - V_{cmin})}{t_c} \quad (2-29)$$

则等效输入电容 C_{inp} 充电电流有效值 I_{chg_rms} 为：

$$I_{chg_rms} = \sqrt{2f \cdot \int_0^{t_c} \left(2I_{chg_mean} \cdot \left(1 - \frac{t}{t_c} \right) \right)^2 \cdot dt} \quad (2-30)$$

等效输入电容 C_{inp} 放电电流平均值 I_{dch_mean} 为：

$$I_{dch_mean} = \frac{2 \cdot f \cdot C_{inp} \cdot (V_{cmax} - V_{cmin})}{1 - 2 \cdot f \cdot t_c} \quad (2-31)$$

则等效输入电容 C_{inp} 放电电流有效值为：

$$I_{dch_rms} = \sqrt{2f \cdot \int_0^{\frac{1}{2f} - t_c} I_{dch_mean}^2 dt} \quad (2-32)$$

等效输入电容 C_{inp} 的电流有效值 I_{cprms} 为：

$$I_{cprms} = \sqrt{I_{chg_rms}^2 + I_{dch_rms}^2} \quad (2-33)$$

联立式(2-29)~式(2-33)可得：

$$I_{cprms} = 2C_{inp} \cdot (V_{cmax} - V_{cmin}) \sqrt{\frac{f \cdot (2 - ft_c)}{3t_c \cdot (1 - 2ft_c)}} \quad (2-34)$$

由式(2-28)与式(2-34)可知并联切换开关电流有效值 I_{p1rms} 与 I_{p2rms} 为：

$$I_{p1rms} = I_{p2rms} = \frac{I_{cprms}}{2} \quad (2-35)$$

因此并联切换开关的导通损耗 P_{comp} 为：

$$P_{comp} = \frac{I_{cprms}^2}{2} \cdot k_{temp} R_{dson} \quad (2-36)$$

将式(2-34)代入式(2-36)中，得到式(2-37)。

$$P_{comp} = \frac{2f \cdot (2 - ft_c) \cdot C_{inp}^2 (V_{cmax} - V_{cmin})^2}{3t_c \cdot (1 - 2ft_c)} \cdot k_{temp} R_{dson} \quad (2-37)$$

其中 R_{dson} 为开关管的常态导通电阻。

当电容切换整流电路工作在 170~265Vac 下时，输入电容 C_{in1} 与 C_{in2} 串联，

串联切换开关电流 i_s 和输入电容电流 i_{c1} 、 i_{c2} 的关系为：

$$i_s = i_{c1} = i_{c2} \quad (2-38)$$

根据式(2-34)可知等效输入电容 C_{ins} 的电流有效值 I_{csrms} 为：

$$I_{csrms} = 2C_{ins} \cdot (V_{cmax} - V_{cmin}) \sqrt{\frac{f \cdot (2 - ft_c)}{3t_c \cdot (1 - 2ft_c)}} \quad (2-39)$$

由式(2-38)与式(2-39)可知串联切换开关电流有效值 I_{srms} ，即：

$$I_{srms} = I_{csrms} \quad (2-40)$$

于是串联切换开关的导通损耗 P_{cons} 为：

$$P_{cons} = I_{csrms}^2 \cdot k_{temp} R_{dson} \quad (2-41)$$

将式(2-39)代入式(2-41)得到串联切换开关的导通损耗 P_{cons} 表达式，如式(2-42)所示。

$$P_{cons} = \frac{4f \cdot (2 - ft_c) \cdot C_{ins}^2 (V_{cmax} - V_{cmin})^2}{3t_c \cdot (1 - 2ft_c)} \cdot k_{temp} R_{dson} \quad (2-42)$$

根据式(2-37)与式(2-42)可知，无论电路工作在输入电容并联模态还是输入电

容串联模态，器件导通损耗都与多种因素有关，包括输入电压纹波 $V_{cmax}-V_{cmin}$ 、电容充电时间 t_c 、等效输入容值 C_{in} 和导通电阻 R_{dson} 。根据 2.1.1 节的分析，输入电压纹波 $V_{cmax}-V_{cmin}$ 和电容充电时间 t_c 由额定输出功率 P_o 、交流输入电压 V_{ac} 和等效输入容值 C_{in} 共同决定，因此器件导通损耗取决于额定输出功率 P_o 、交流输入电压 V_{ac} 、等效输入容值 C_{in} 和导通电阻 R_{dson} 这几个因素。

对于电源适配器而言，应在其最恶劣工作点对电路器件进行设计。当交流输入电压较高时，电容串联导致等效输入容值减小，从而使得输入电压纹波增大，无法通过公式直观确定电路的最恶劣工作点。因此，根据式(2-37)与式(2-42)，在其他条件相同的情况下，当额定输出功率为 65W 时，器件导通损耗 P_{cs_con} 和等效输入电容电流有效值 I_{crms} 随着交流输入电压 V_{ac} 变化而变化，关系曲线如图 2-13 所示。可以观察到，随着交流输入电压 V_{ac} 的增大，器件导通损耗 P_{cs_con} 和等效输入电容电流有效值 I_{crms} 逐渐减小。因此，本研究将在 85Vac 交流输入电压下进行设计，并选择合适的电容切换整流电路开关器件。同时，还需要根据电容电流的有效值来考虑电解电容的寿命，并选择合适的电解电容。

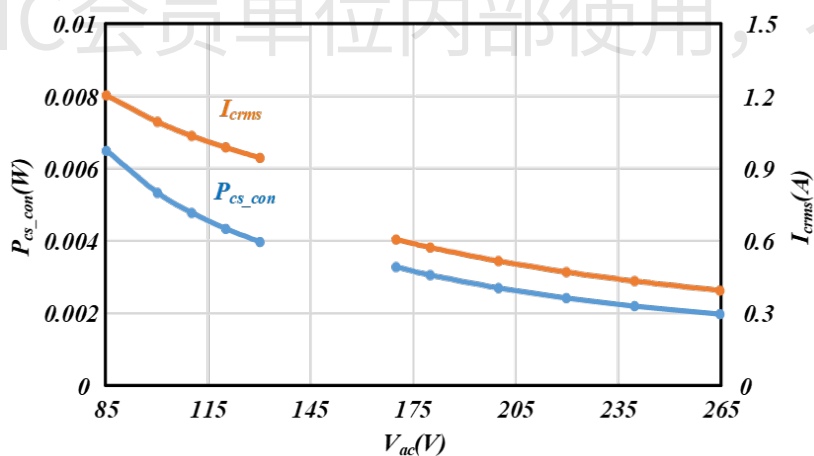


图 2-13 器件导通损耗和输入电容电流有效值随交流输入电压的变化@65W

针对 65W 适配器，交流输入电压 V_{ac} 为 85Vac 时，根据式(2-37)得到电容切换整流电路的器件导通损耗占比 P_{comp_unit} 随导通电阻 R_{dson} 的变化曲线，其中 $P_{comp_unit} = P_{comp}/P_{in}$ ，如图 2-14 所示。可见，器件导通损耗占比 P_{comp_unit} 随着导通电阻 R_{dson} 增大而增大。为了实现电路的高效率，需要限制导通损耗占比 P_{comp_unit} 小于 0.08%，此时导通电阻 R_{dson} 小于 48mΩ。因此，在可选购的范围内，本设计最终选取 200V/6mΩ 的氮化镓器件作为电容切换整流电路中的切换开关管。

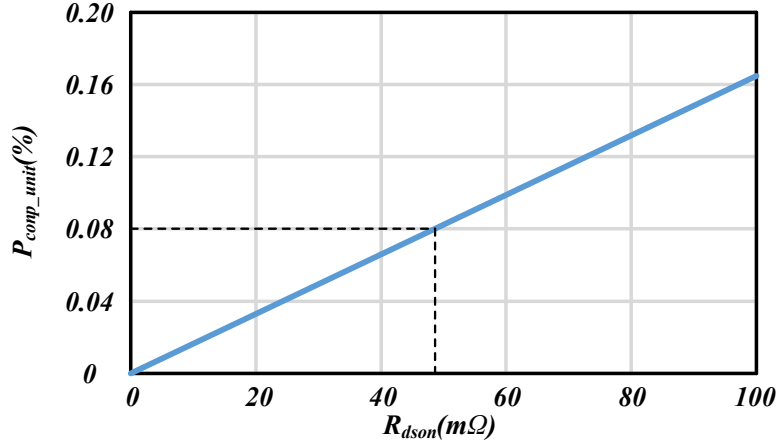


图 2-14 切换开关导通损耗随导通电阻的变化@85Vac

根据 2.1.2 节的分析，设计输入电容容值时需要考虑后级 DC/DC 电路的效率。若 65W 适配器的后级 DC/DC 电路采用传统反激变换器拓扑，可以利用式(2-21)、式(2-37)与式(2-42)联立计算得到不同交流输入电压范围下的总导通损耗占比 P_{tcon_unit} ，该值综合考虑了电容切换整流电路器件导通损耗和反激变换器原边器件导通损耗。

当交流输入电压范围为 85~130Vac 时总导通损耗占比 P_{tcon_unit} 为：

$$P_{tcon_unit} = \left(\frac{2f\eta(2 - ft_c) \cdot C_{inp}^2 (V_{cmax} - V_{cmin})^2}{3P_o t_c (1 - 2ft_c)} + \sqrt{\frac{8P_o T_f}{9V_{c_mean}^2 \eta L}} \right) k_{temp} R_{dson} \quad (2-43)$$

当交流输入电压范围为 170~265Vac 时总导通损耗占比 P_{tcon_unit} 为：

$$P_{tcon_unit} = \left(\frac{4f\eta(2 - ft_c) \cdot C_{ins}^2 (V_{cmax} - V_{cmin})^2}{3P_o t_c (1 - 2ft_c)} + \sqrt{\frac{8P_o T_f}{9V_{c_mean}^2 \eta L}} \right) k_{temp} R_{dson} \quad (2-44)$$

根据式(2-43)与式(2-44)，可知交流输入电压 85Vac 为总导通损耗最大点，此时总导通损耗占比与等效输入电容容值的关系曲线如图 2-15 所示。从图中可以看出，随着等效输入电容容值 C_{inp} 的增加，总导通损耗占比 P_{tcon_unit} 逐渐减小。为保证电路的高效率，需要限制总导通损耗占比 P_{tcon_unit} 小于 0.5%，因此等效输入电容容值标么值需要大于 $1.8\mu\text{F}/\text{W}$ 。随着容值的增加，输入电解电容的体积会逐渐增大，为尽可能缩小输入电解电容的体积，选取等效输入电容容值标么值为 $1.8\mu\text{F}/\text{W}$ 。对于 65W 电源适配器，等效输入电容容值 C_{inp} 为 $117\mu\text{F}$ ，因此输入电解电容的容值为 $C_{in1} = C_{in2} = 58.5\mu\text{F}$ ，又根据式(2-34)，得到交流输入电压 85Vac 时等效输入电容电流有效值为 1.19A。

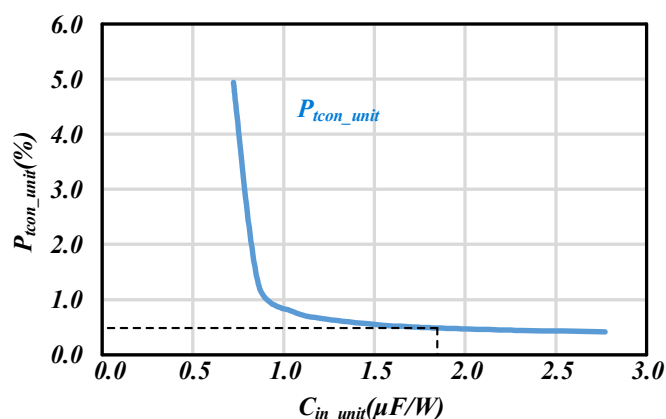


图 2-15 总导通损耗占比与等效输入电容容值的关系@85Vac

为满足电路设计要求，电容若所选用的电容为 Rubycon 电容，在可选购的范围内，根据设计最终选用两颗 200V/68 μ F 的电解电容，尺寸为 12.5*20mm，电容总体积为 4.91cm³。如图 2-16 所示为现有商业化 65W 适配器电容体积对比，可见采用 Mine-Cap 芯片的小米 67W 适配器电容体积为 5.59cm³，相比下电容切换整流电路方案电容体积减小了 12.3%；奥海的 65W 适配器电容体积为 8.10cm³，相比下本方案减少了 39.4%；华为的 65W 适配器电容体积为 8.40cm³，相比下本方案减少了 41.6%；小米的 65W 适配器电容体积为 9.13cm³，相比下本方案减少了 46.3%。若不考虑可选购的范围，最优设计应为两颗 200V/56 μ F 的电解电容，尺寸为 10*25mm，电容总体积为 3.93cm³。此时电解电容的体积还能在本设计方案上再减少 20%，相比采用 PI Mine-Cap 芯片的小米 67W 适配器电容体积减小 30%，与奥海 65W 适配器相比电容体积减少 51.5%，而对比华为 65W 适配器和小米 65W 适配器，电容体积分别减少了 53.3%和 57%。由此可见，采用电容切换整流电路可以极大地降低单颗输入电解电容的容值和耐压等级，从而缩小其体积。

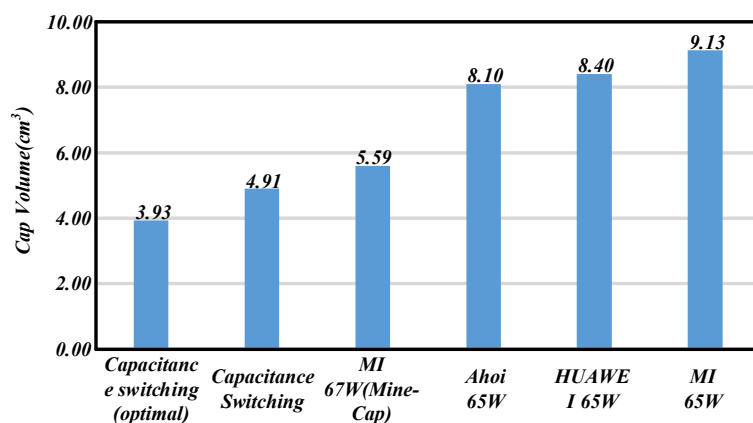


图 2-16 现有商业化 65W 适配器电容体积对比

2.3 本章小结

本章首先分析了传统二极管整流加电容直接滤波电路的工作原理,得出了输入电压纹波和电解电容体积随其容值变化的关系。然后,基于反激变换器原边导通损耗分析,指出现有整流电路方案下无法通过直接降低电容的容值或耐压等级来缩小输入电解电容的体积。为此,本章提出了一种电容切换整流电路,详细说明其基本工作原理和控制策略,并基于电容切换整流电路损耗分析对开关器件和输入电容进行了优化设计。最后,与现有商业化方案进行对比,验证了该方案有效地缩小了输入电解电容的体积。

仅限PMIC会员单位内部使用, 不得外传

3 匹配电容切换整流电路的后级 DCX + TL BUCK 电路分析与设计

3.1 匹配电容切换整流电路的后级 DCX 基本工作原理与匝比设计

3.1.1 DCX 电路的基本工作原理

电源适配器中输入电解电容和变压器体积较大,影响了功率密度。上一章介绍了电容切换整流电路用于减小输入电解电容体积。为进一步提高功率密度,还需减小变压器体积。通常,提高工作频率能够减小变压器体积,若后级 DC/DC 电路采用反激变换器,其开关损耗和漏感损耗会随着频率的提高而显著增加,整机效率下降,不利于高频应用。DCX 直流变压器是一种可以实现原边开关管零电压开通和副边整流管零电流关断的软开关拓扑,在高频工作时开关损耗可忽略不计,从而实现高功率密度与高效率的兼顾^[67]。此外,DCX 本身无调压能力,需要借助降压电路来输出可调的直流电压。因此,本章提出了一种匹配电容切换整流电路的后级 DCX + TL BUCK 两级电路结构,如图 3-1 所示。该电路结构具有多场景适用性,既存在交流输入端口 V_{ac} 用于家用场景,也存在车载低压直流输入端口 $V_{vehicle}$ 用于车载场景。由于电容切换整流电路存在两颗输入滤波电容 C_{in1} 和 C_{in2} ,构造出两个等效的直流源,为后级 DCX 供电。因此,DCX 原边由两个谐振腔单元组成,输入电容 C_{in1} 对应的谐振腔命名为第一谐振腔,输入电容 C_{in2} 对应的谐振腔命名为第二谐振腔,其输入端随电容切换整流电路串并联切换;DCX 副边采用两个倍压整流电路,并在直流输出端并联。 L_{r1} 与 L_{r2} 分别为第一谐振腔和第二谐振腔的变压器原边漏感, L_{m1} 与 L_{m2} 分别为第一谐振腔和第二谐振腔的变压器励磁电感, C_{r1} 与 C_{r2} 分别为第一谐振腔和第二谐振腔的谐振电容。

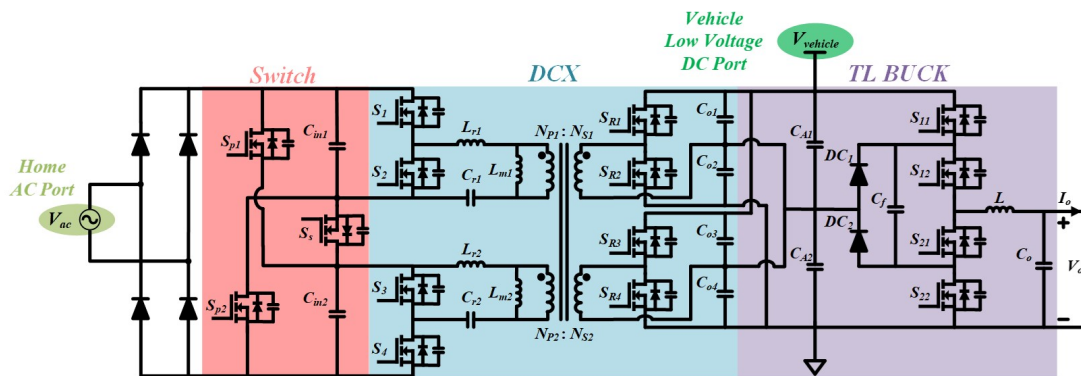


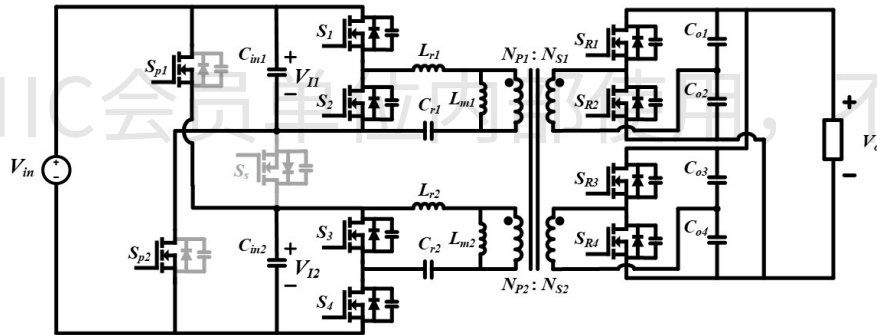
图 3-1 匹配电容切换整流电路的后级 DCX + TL BUCK 结构

DCX 工作频率远高于工频频率，交流输入电压在 DCX 电路一定工作周期内可视为不变，因此可等效为直流电压源 V_{in} ，根据电容切换整流电路的不同工作模式，DCX 等效电路如图 3-2 所示。当电容切换整流电路工作在输入电容并联模式下，谐振腔单元直流侧并联，副边倍压整流电路输出侧并联，构成输入并联输出并联（Input Parallel Output Parallel, IPOPOP）的结构，如图 3-2(a)所示。第一谐振腔的输入电压 V_{I1} 和第二谐振腔的输入电压 V_{I2} 与输入电压 V_{in} 的关系为：

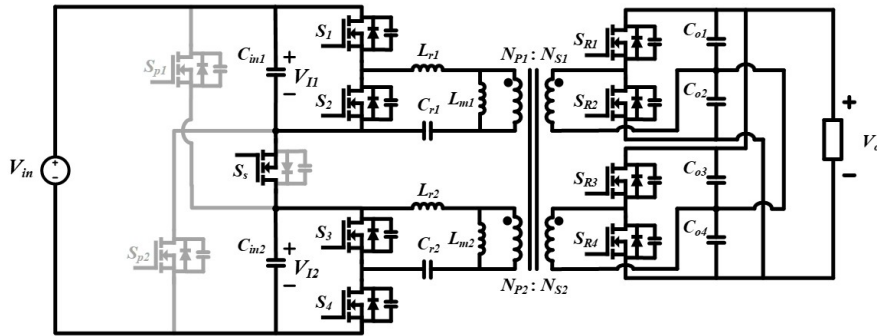
$$V_{I1} = V_{I2} = V_{in} \quad (3-1)$$

当电容切换整流电路工作在输入电容串联模式下，谐振腔单元直流侧串联，副边倍压整流电路输出侧并联，构成输入串联输出并联（Input Series Output Parallel, ISOP）的结构，如图 3-2(b)所示。第一谐振腔的输入电压 V_{I1} 和第二谐振腔的输入电压 V_{I2} 与输入电压 V_{in} 的关系为：

$$V_{I1} = V_{I2} = \frac{V_{in}}{2} \quad (3-2)$$



(a) 输入电容并联模式（开关 S_{p1} 与 S_{p2} 导通）



(b) 输入电容串联模式（开关 S_s 导通）

图 3-2 电容切换整流电路不同模式下 DCX + TL BULK 等效电路

根据式(3-1)与式(3-2)可知，当电容切换整流电路工作在输入电容并联模式时，DCX 电路第一谐振腔的输入电压 V_{I1} 和第二谐振腔的输入电压 V_{I2} 等于输入电压

V_{in} ；当电容切换整流电路工作在输入电容串联模式下，DCX 电路第一谐振腔的输入电压 V_{I1} 和第二谐振腔的输入电压 V_{I2} 等于输入电压 V_{in} 的 1/2。假设器件均为理想器件，且 $L_{r1}=L_{r2}$ 、 $L_{m1}=L_{m2}$ 以及 $C_{r1}=C_{r2}$ ，两种工作模式下 DCX 电路中各个谐振腔的工作原理完全相同，故以输入电容并联模式下的 DCX 电路为例进行模态分析，其关键波形如图 3-3 所示。

模态一 (t_0-t_1)： t_0 时刻，原边第一谐振腔桥臂上管 S_1 、第二谐振腔桥臂下管 S_4 与同步整流管 S_{R1} 、 S_{R3} 导通，等效电路如图 3-4(a) 所示。此时变压器漏感 L_{r1} 和 L_{r2} 分别与谐振电容 C_{r1} 和 C_{r2} 发生谐振，原边第一和第二谐振腔的电流 i_{p1} 与 i_{p2} 以正弦形式变化，且 $i_{p1}=i_{p2}=i_p$ 。此时输入电压 V_{in} 通过第一谐振腔的漏感 L_{r1} 和谐振电容 C_{r1} 施加到变压器励磁电感 L_{m1} 上，以同样的方式通过漏感 L_{r2} 和谐振电容 C_{r2} 施加到励磁电感 L_{m2} 上，励磁电感上电压均为 $V_{in}/2$ ，励磁电流 i_{Lm1} 与 i_{Lm2} 开始线性增长，且 $i_{Lm1}=i_{Lm2}=i_{Lm}$ 。直至 t_1 时刻励磁电流 i_{Lm1} 、 i_{Lm2} 和原边谐振腔电流 i_{p1} 、 i_{p2} 相等，副边电流 i_{s1} 与 i_{s2} 减为零，副边同步整流管 S_{R1} 与 S_{R3} 关断，此时 S_1 与 S_4 的驱动信号 V_{gs_S1} 与 V_{gs_S4} 变为低电平，模态一结束，进入下一模态。

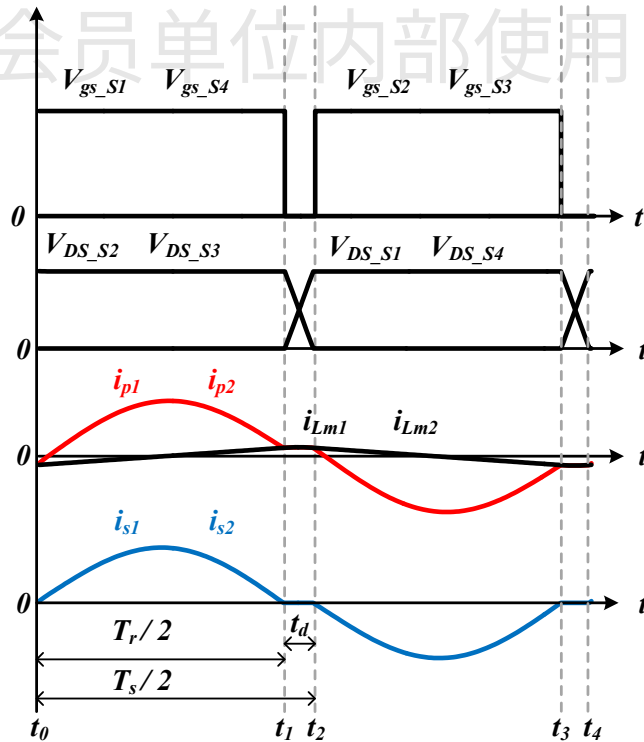


图 3-3 输入电容并联模式下 DCX 关键波形

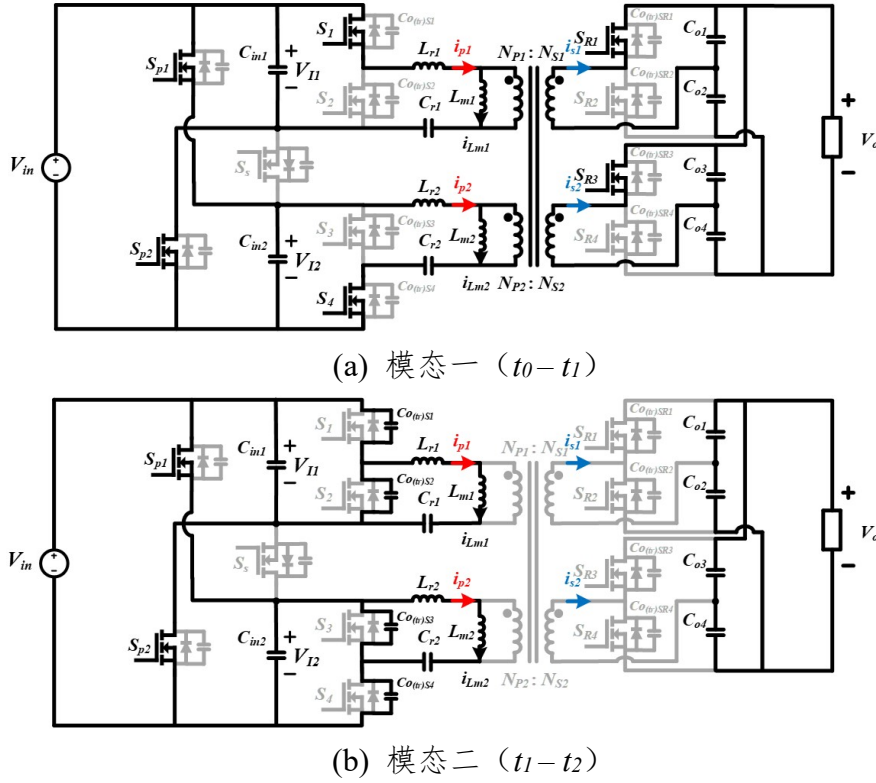


图 3-4 输入电容并联模式 DCX 等效电路

模态二 ($t_1 - t_2$): t_1 时刻, 原边第一谐振腔桥臂上管 S_1 与第二谐振腔桥臂下管 S_4 关断, 副边同步整流管 SR_1 、 SR_2 、 SR_3 与 SR_4 关断, 变压器不再向副边传递能量, 励磁电流 i_{Lm1} 对开关管结电容 $C_{o(tr)S1}$ 和 $C_{o(tr)S2}$ 进行充放电, 励磁电流 i_{Lm2} 对开关管结电容 $C_{o(tr)S3}$ 和 $C_{o(tr)S4}$ 进行充放电, 图 3-4(b)所示为其等效电路。该模态内第一谐振腔的励磁电感 L_{m1} 、漏感 L_{r1} 和谐振电容 C_{r1} 共同参与谐振, 第二谐振腔的励磁电感 L_{m2} 、漏感 L_{r2} 和谐振电容 C_{r2} 共同参与谐振。三元件的谐振周期主要由励磁电感 L_{m1} 和 L_{m2} 决定, 它们远大于漏感 L_{r1} 和 L_{r2} , 所以谐振周期与死区时间 t_d 相比很长, 励磁电流 i_{Lm1} 和 i_{Lm2} 在死区时间内可以视为恒流源 I_{Lm1} 和 I_{Lm2} , 且 $I_{Lm1} = I_{Lm2} = I_{Lm}$, 因此两个谐振腔的原边开关管的结电容电压线性变化。直到 t_2 时刻, 原边开关管 S_2 的漏源电压 V_{ds_S2} 和原边开关管 S_3 的漏源电压 V_{ds_S3} 下降到零, 副边同步整流管 SR_2 和 SR_4 导通, 原边第一谐振腔桥臂下管 S_2 和第二谐振腔桥臂上管 S_3 的驱动信号 V_{gs_S2} 、 V_{gs_S3} 到来, 此模态结束, 进入下一个模态。

图 3-3 所示的开关周期内有四个工作模态, 其中模态 ($t_2 - t_3$) 为模态一 ($t_0 - t_1$) 的负半周互补工作模态, 模态 ($t_3 - t_4$) 为模态二 ($t_1 - t_2$) 的负半周互补工作模态, 鉴于其分析方式类似, 不再进行冗长的阐述。

3.1.2 DCX 电路规格与匝比设计

基于图 3-1 的 DCX+TL BUCK 电路，需要根据应用需求确定电路规格，从而设计满足电路规格的变压器匝比。根据第 2 章中电容切换整流电路的输入输出规格，当交流输入电压范围为 85~130Vac 时，电容切换整流电路处于输入电容并联模式，此时 DCX 电路的输入电压范围为 82~183Vdc；当交流输入电压范围为 170~265Vac，电容切换整流电路处于输入电容串联模式，此时 DCX 电路的输入电压范围为 170~373Vdc。由于 DCX 电路是基于单个谐振腔进行设计，因此根据式(3-1)和式(3-2)可知，DCX 电路单个谐振腔的输入电压范围为 82~186.5V，故本文取单个谐振腔电压 V_I 为 80~187V 进行设计。由于 DCX 电路后级级联降压电路，为实现本设计的电源适配器在任何输入电压等级下输出电压都能达到 20V，从而在整个输入电压范围无需降额输出，DCX 电路的输出电压 V_o 应大于 20V。综上，本文的 DCX 电路设计规格为：

$$\begin{cases} 80V \leq V_I \leq 187V \\ V_o \geq 20V \end{cases} \quad (3-3)$$

本文中 DCX 电路副边采用倍压整流电路，因此副边绕组电压为 $V_o/2$ ，故输入电压、输出电压与匝比的关系为：

$$\frac{N_{p1}}{N_{s1}} = \frac{N_{p2}}{N_{s2}} = \frac{V_I}{V_o} \quad (3-4)$$

由式(3-3)可知，在 DCX 电路输入输出电路规格下有：

$$\frac{N_{p1}}{N_{s1}} = \frac{N_{p2}}{N_{s2}} \leq \frac{80}{20} \quad (3-5)$$

由于后级调压电路为 BUCK 型电路，在电路的输出电压和输出电流规格固定的情况下，BUCK 型电路的效率随输入电压的降低而提高。因此，变压器匝比应在允许范围内取最大值，即：

$$\frac{N_{p1}}{N_{s1}} = \frac{N_{p2}}{N_{s2}} = 4 \quad (3-6)$$

为简化设计，本文的 DCX 电路开关频率选定为 500kHz。为减小变压器损耗，最终在所选电路输入输出电压和开关频率规格下的 DCX 电路中变压器的原副边绕组匝比为：

$$N_{p1}:N_{p2}:N_{s1}:N_{s2} = 12:12:3:3 \quad (3-7)$$

3.2 匹配电容切换整流电路的后级 DCX 设计

3.2.1 DCX 电路原边开关管导通损耗模型

根据 3.1.1 节对 DCX 电路的模式分析, 图 3-1 中 DCX 电路的原边开关管与副边同步整流管均实现了零电压开通以及零电流关断。因此, 该电路的器件损耗主要由导通损耗构成。文献^[68]针对中心抽头整流电路分析了高输入电压低输出电压场景下 DCX 电路的原边导通损耗, 并利用导通损耗模型优选器件和设计死区时间, 但并未分析其他副边整流电路情况下的原边导通损耗模型。本设计的 DCX 电路副边采用倍压整流电路, 因此需要对本文的 DCX 电路原边导通损耗进行分析, 并给出相应的导通损耗模型。

由图 3-3 知励磁电流 i_{Lm} 在死区时间 t_d 内对开关管结电容进行充放电, 此时励磁电流视为不变, 故死区时间内的励磁电流 I_{Lm} 为:

$$I_{Lm} = \frac{2V_I Co_{(tr)}}{t_d} \quad (3-8)$$

其中 $Co_{(tr)}$ 为图 3-4(b) 中 DCX 电路的原边开关管等效输出电容 $Co_{(tr)}_{S1}$, $Co_{(tr)}_{S2}$, $Co_{(tr)}_{S3}$ 和 $Co_{(tr)}_{S4}$ 。

因此根据图 3-3 知原边电流 i_p 以 t_0 时刻为 0 时刻的电流波形表达式:

$$i_p(t) = \begin{cases} I_p \sin\left(\frac{2\pi}{T_r} \cdot t - \theta\right) & 0 < t < \frac{T_r}{2} \\ I_{Lm} & \frac{T_r}{2} < t < \frac{T_s}{2} \end{cases} \quad (3-9)$$

其中 T_r 为电路谐振周期, T_s 为电路开关周期, I_p 为原边电流 i_p 的峰值。

同样的, 观察图 3-3 可以得到励磁电流 i_{Lm} 以 t_0 时刻为 0 时刻的电流波形表达式:

$$i_{Lm}(t) = \begin{cases} \frac{4I_{Lm}}{T_r} \cdot t - I_{Lm} & 0 < t < \frac{T_r}{2} \\ I_{Lm} & \frac{T_r}{2} < t < \frac{T_s}{2} \end{cases} \quad (3-10)$$

观察式(3-9)与式(3-10)可知, 当 t 为 $T_r/2$ 时, 原边电流 i_p 等于死区时间内的励磁电流 I_{Lm} , 即:

$$i_p\left(\frac{T_r}{2}\right) = I_p \sin(\theta) = I_{Lm} \quad (3-11)$$

忽略变换器损耗，对图 3-1 中 DCX 电路，根据输入功率与输出功率守恒的原则，可知原边绕组电压、电流和输出功率的关系，即：

$$\frac{1}{2} \cdot \int_0^{\frac{T_s}{2}} \frac{V_I}{2} \cdot (i_p(t) - i_{Lm}(t)) \cdot dt = P_o \cdot \frac{T_s}{2} \quad (3-12)$$

化简式(3-12)得：

$$I_p \cdot \cos(\theta) = \frac{\pi P_o T_s}{2 V_I T_r} \quad (3-13)$$

联立式(3-8)、式(3-11)与式(3-13)，得到 I_p 的表达式：

$$I_p = \sqrt{\frac{4 V_I^2 C_{o(tr)}^2}{t_d^2} + \frac{\pi^2 P_o^2 T_s^2}{4 V_I^2 T_r^2}} \quad (3-14)$$

忽略励磁电流的影响，则原边电流有效值 I_{prms} 为：

$$I_{prms} = \sqrt{\frac{T_s}{2} \cdot \int_0^{\frac{T_s}{2}} i_p(t)^2 \cdot dt} \approx \sqrt{\frac{T_r}{T_s}} \cdot \frac{I_p}{\sqrt{2}} \quad (3-15)$$

联系式(3-14)和式(3-15)得到原边电流有效值 I_{prms} 表达式为：

$$I_{prms} = \sqrt{\frac{2 V_I^2 C_{o(tr)}^2 T_r}{t_d^2 T_s} + \frac{\pi^2 P_o^2 T_s}{8 V_I^2 T_r}} \quad (3-16)$$

根据图 3-1 中 DCX 电路，得到原边开关管导通损耗 P_{con} ，即：

$$P_{con} = 2 I_{prms}^2 \cdot k_{temp} k_{dyn} R_{ds_on(p)} \quad (3-17)$$

其中 $R_{ds_on(p)}$ 为原边开关管常温下的导通电阻， k_{temp} 为开关管的温度系数，皆由数据手册给出。

氮化镓器件的动态电阻特性是指在器件开关状态下，其等效导通电阻相较于常导通状态会有所增大。针对低压氮化镓器件而言，这种电阻差异可以通过常导通状态下导通电阻乘以动态电阻系数 K_{dyn} 进行校正，该系数由文献^[69]给出。

联立式(3-16)与(3-17)，得到原边开关管导通损耗模型，即：

$$P_{con} = \left(\frac{4 V_I^2 C_{o(tr)}^2 T_r}{t_d^2 T_s} + \frac{\pi^2 P_o^2 T_s}{4 V_I^2 T_r} \right) \cdot k_{temp} k_{dyn} R_{ds_on(p)} \quad (3-18)$$

由原边开关管导通损耗模型可知，除去 P_o 、 V_I 、 T_s 和 T_r 这些由电路设计规格决定的参数，导通损耗 P_{con} 仅与器件参数 k_{temp} 、 k_{dyn} 、 $C_{o(tr)}$ 、 $R_{ds_on(p)}$ 和死区时间 t_d 有关。

3.2.2 DCX 电路器件优选与参数设计

确定电路规格后, 应根据所选电路拓扑中器件的电压应力, 考虑裕量选择合适的器件耐压, 并选定相应的器件系列。相同耐压等级下的同一系列器件具有相似的品质因数 NFoM, NFoM 是一种描述器件等效输出结电容 $Co_{(tr)}$ 和导通电阻 $R_{ds_on(p)}$ 关系的品质因数^{[68],[70],[71]}, 即:

$$NFoM = Co_{(tr)} \cdot R_{ds_on(p)} \quad (3-19)$$

将式(3-19)代入式(3-18), 将原边导通损耗模型修改为:

$$P_{con} = \frac{4V_I^2 T_r NFoM^2}{t_d^2 T_s} \cdot \frac{k_{temp} k_{dyn}}{R_{ds_on(p)}} + \frac{\pi^2 P_o^2 T_s}{4V_I^2 T_r} \cdot k_{temp} k_{dyn} R_{ds_on(p)} \quad (3-20)$$

因为同一系列的器件具有相似的品质因数 k_{temp} 和 k_{dyn} , 观察式(3-20)可以看出, 当电路规格参数 P_o 、 V_I 、 T_s 和 T_r 确定时, 在相应的死区时间 t_d 下原边导通损耗 P_{con} 仅与其导通电阻 $R_{ds_on(p)}$ 有关, 且原边导通损耗表达式是一个对勾函数。以宜普电源转换公司 (Efficient Power Conversion, EPC) 的 200V 氮化镓器件系列为例, 其在相应死区时间内的函数图形如图 3-5 所示。

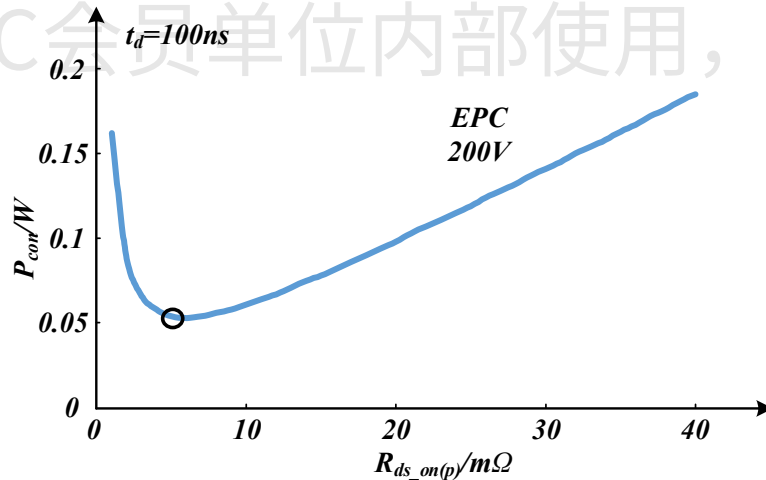


图 3-5 原边导通损耗与导通电阻的关系@65W

原边导通损耗公式是导通电阻的对勾函数, 为了简化计算, 将式(3-20)改为:

$$P_{con} = A \cdot \frac{1}{R_{ds_on(p)}} + B \cdot R_{ds_on(p)} \quad (3-21)$$

其中, $A = \frac{4 \cdot k_{temp} k_{dyn} \cdot V_I^2 T_r NFoM^2}{t_d^2 T_s}$, $B = k_{temp} k_{dyn} \cdot \frac{\pi^2 P_o^2 T_s}{4V_I^2 T_r}$ 。由对勾函数

性质知在第一象限内必有一个原边导通损耗最小值, 如图 3-5 中黑圈所示。由对

勾函数的特性可知此时的导通电阻 $R_{ds_on(p)_min}$ 和相应的导通损耗 $P_{con(min)}$ 最小值，即：

$$R_{ds_on(p)_min} = \sqrt{\frac{A}{B}} = \frac{4V_I^2 T_r \cdot NFoM}{\pi t_d T_s P_o} \quad (3-22)$$

$$P_{con(min)} = 2\sqrt{AB} = k_{temp} k_{dyn} \cdot \frac{2\pi P_o \cdot NFoM}{t_d} \quad (3-23)$$

根据相应死区时间 t_d 下使得原边导通损耗最小化的导通电阻 $R_{ds_on(p)_min}$ ，可以确认根据电路规格选定的某一系列器件的具体器件型号。

观察图 3-5 可知在 65W 输出功率下原边导通损耗较小，因此不能忽略其驱动损耗，需加上驱动损耗得到原边开关管总损耗模型，即：

$$P_{total_p} = A \cdot \frac{I}{R_{ds_on(p)}} + B \cdot R_{ds_on(p)} + \frac{4V_{gs} Q_g}{T_s} \quad (3-24)$$

$$\text{其中, } A = \frac{4 \cdot k_{temp} k_{dyn} \cdot V_I^2 T_r NFoM^2}{t_d^2 T_s}, \quad B = k_{temp} k_{dyn} \cdot \frac{\pi^2 P_o^2 T_s}{4V_I^2 T_r}。$$

当电路规格参数 P_o 、 V_I 、 T_s 、 T_r 以及驱动电压 V_{gs} 确定时，在相应的死区时间 t_d 下原边导通开关管总损耗 P_{total_p} 仅与导通电阻 $R_{ds_on(p)}$ 、总栅极电荷 Q_g 和 NFoM 有关。同一系列器件的 NFoM 相近，同样的总栅极电荷 Q_g 与导通电阻 $R_{ds_on(p)}$ 也有类似的关系^[72]：

$$BFoM = Q_g \cdot R_{ds_on(p)} \quad (3-25)$$

把式(3-25)代入式(3-24)中，化简得：

$$P_{total_p} = \left(A + \frac{4V_{gs} \cdot BFoM}{T_s} \right) \cdot \frac{I}{R_{ds_on(p)}} + B \cdot R_{ds_on(p)} \quad (3-26)$$

$$\text{其中, } A = \frac{4 \cdot k_{temp} k_{dyn} \cdot V_I^2 T_r NFoM^2}{t_d^2 T_s}, \quad B = k_{temp} k_{dyn} \cdot \frac{\pi^2 P_o^2 T_s}{4V_I^2 T_r}。$$

根据式(3-26)可以得到在电路规格参数 P_o 、 V_I 、 T_s 、 T_r 以及驱动电压 V_{gs} 确定的条件下，死区时间 t_d 为 100ns 时的原边开关总损耗与原边导通电阻的关系，如图 3-6 所示。可见原边开关管总损耗模型 P_{total_p} 仍是关于导通电阻 $R_{ds_on(p)}$ 的一个对勾函数，因此同理得到令原边开关管导通损耗最小的导通电阻 $R_{ds_on(p)_min}$ 和相应的 $P_{total_p_min}$ ，即：

$$R_{ds_on(p)_min} = 4\sqrt{\frac{V_I^4 T_r^2 N F_o M^2}{\pi^2 t_d^2 T_s^2 P_o^2} + \frac{V_{gs} T_r V_I^2 \cdot B F_o M}{k_{temp} k_{dyn} \pi^2 P_o^2 T_s^2}} \quad (3-27)$$

$$P_{total_p_min} = 2\sqrt{\frac{k_{temp}^2 k_{dyn}^2 \pi^2 P_o^2 N F_o M^2}{t_d^2} + \frac{k_{temp} k_{dyn} \pi^2 P_o^2 V_{gs} \cdot B F_o M}{V_I^2 T_r}} \quad (3-28)$$

根据本文 DCX 电路设计规格，选取 200V 开关器件，以 EPC 公司的 200V 氮化镓器件系列为例，由相应的电路规格参数算出使得原边开关管总损耗 P_{total_p} 最小化的导通电阻 $R_{ds_on(p)_min}$ 并选取相应的器件型号。观察图 3-6 可知原边开关管总损耗 P_{total_p} 较小，于是限制原边开关管总损耗 P_{total_p} 小于 0.15W，可知原边开关导通电阻 $R_{ds_on(p)}$ 的范围，即 $7\text{m}\Omega < R_{ds_on(p)} < 32\text{m}\Omega$ 。此外，器件面积会影响到变换器的功率密度，故本设计最终选择器件面积最小且导通电阻为 $32\text{m}\Omega$ 的氮化镓器件。

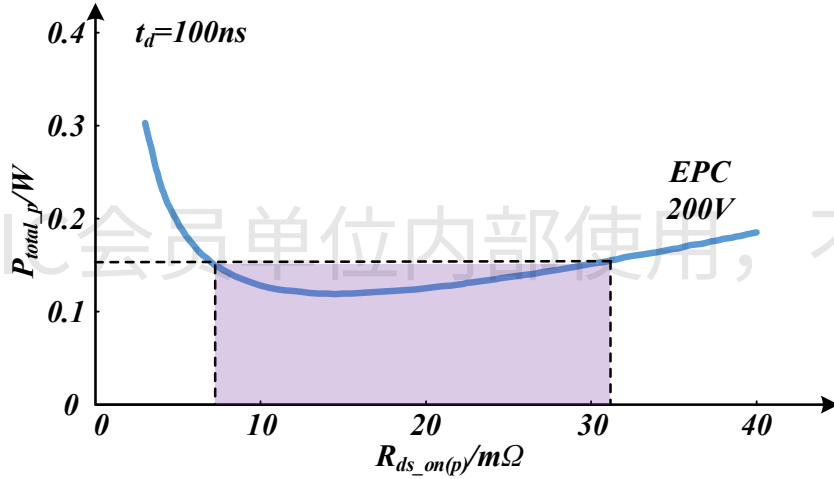


图 3-6 原边开关管总损耗与导通电阻的关系@65W

虽然副边为低压小电流输出，但由于输出功率仅为 65W，副边同步整流管的损耗仍不可忽视。副边同步整流管总损耗 P_{sr_total} 同样为导通损耗与驱动损耗之和，即：

$$P_{sr_total} = I_{srms}^2 \cdot 2k_{temp} k_{dyn} R_{ds_on} + 4V_{gs} Q_g \cdot \frac{I}{T_s} \quad (3-29)$$

将式(3-29)除以输入功率归一化，得到副边同步整流管总损耗占比 $P_{sr_total_unit}$ ，即：

$$P_{sr_total_unit} = \frac{I_{srms}^2 \cdot 2\eta k_{temp} k_{dyn} R_{ds_on} + 4\eta V_{gs} Q_g \cdot \frac{I}{T_s}}{P_o} \quad (3-30)$$

副边同步整流管的最大电压应力为 46V，考虑裕量选择 80V 器件。以 EPC 的 80V 氮化镓器件为例，将该系列各型号器件参数代入式(3-30)中，综合考虑器件面积得到各型号器件的总损耗与面积比较，如图 3-7 所示，其中柱状图形为副边同步整流管总损耗占比 $P_{sr_total_unit}$ ，折线图形为器件面积 S 。可见当同步整流管为 EPC2065、EPC2206 和 EPC2218A 时总损耗 $P_{sr_total_unit}$ 最小，再对这三个型号器件的面积进行比较，发现 EPC2065 与 EPC2218A 的器件面积最小且相等，故两者都可以选取，最终本文选择导通电阻为 32mΩ 的 EPC2065。

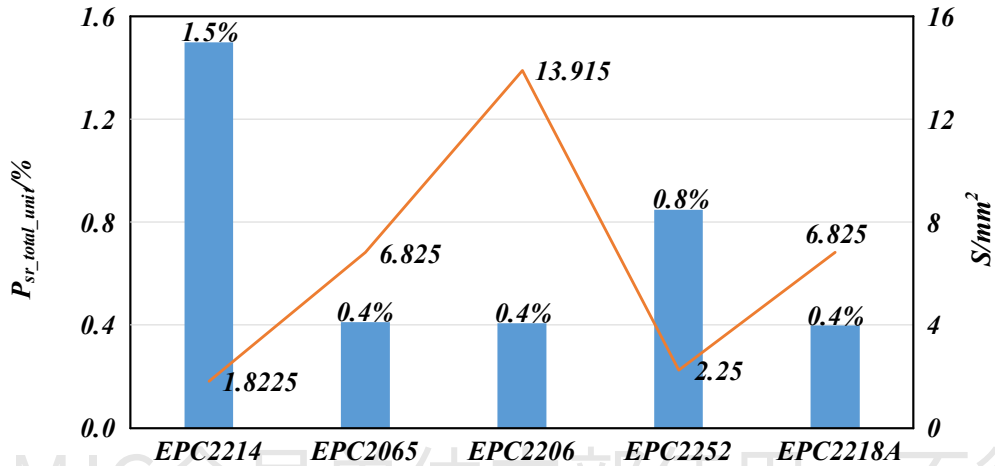


图 3-7 多种同步整流管总损耗占比和器件面积的比较

根据式(3-28)，当选定电路器件后，原边开关管总损耗最小值 $P_{total_p_min}$ 还与死区时间 t_d 有关，死区时间 t_d 越大，则原边开关管总损耗最小值 $P_{total_p_min}$ 越小。但死区时间 t_d 还会影响到原边绕组电流的峰值与有效值，从而进一步影响变压器绕组与副边同步整流管的导通损耗，故需综合考虑死区时间 t_d 对两者的影响来确定具体的死区时间 t_d 。为简化分析，将原边开关管总损耗除以输入功率归一化得到 P_{tmin_unit} ，即：

$$P_{tmin_unit} = \frac{P_{total_p_min}}{P_o/\eta} = 2\eta\sqrt{\frac{k_{temp}^2 k_{dyn}^2 \pi^2 N F o M^2}{t_d^2} + \frac{k_{temp} k_{dyn} \pi^2 V_{gs} \cdot B F o M}{V_I^2 T_r}} \quad (3-31)$$

其中 η 为 DCX 电路预期效率。

忽略励磁电流对原边绕组电流的影响，原边绕组电流 i_{Lp} 的数学表达式为：

$$i_{Lp}(t, t_d) = \begin{cases} I_{Lp}(t_d) \cdot \sin\left(\frac{2\pi}{T_s - 2t_d} \cdot t\right) & 0 < t < \frac{T_r}{2} \\ 0 & \frac{T_r}{2} < t < \frac{T_s}{2} \end{cases} \quad (3-32)$$

根据电路的输入功率与输出功率相等，对于图 3-1 中 DCX 电路有：

$$\frac{1}{2} \int_0^{\frac{T_s}{2}} \frac{V_I}{2} \cdot i_{Lp}(t, t_d) \cdot dt = P_o \cdot \frac{T_s}{2} \quad (3-33)$$

联立式(3-32)与式(3-33)，可得到原边绕组电流幅值 I_{Lp} 与死区时间 t_d 的关系式为：

$$I_{Lp}(t_d) = \frac{2\pi P_o T_s}{V_I \cdot (T_s - 2t_d)} \quad (3-34)$$

联立式(3-32)与式(3-34)得到原边绕组电流有效值 I_{Lp_rms} 与死区时间 t_d 的关系式：

$$I_{Lp_rms}(t_d) = \sqrt{\frac{2}{T_s} \int_0^{\frac{T_s}{2}} i_{Lp}(t, t_d)^2 \cdot dt} = \frac{2\pi P_o}{V_I} \cdot \sqrt{\frac{1}{T_s - 2t_d}} \quad (3-35)$$

可见原边绕组电流有效值在电路规格 V_I 、 P_o 与 T_s 确定时仅与死区时间 t_d 有关， t_d 越大，原边绕组电流有效值 I_{Lp_rms} 越小。死区时间 t_d 对原边绕组电流有效值的影响同样会影响副边绕组电流与同步整流管电流，方向和程度一致。为了比较死区时间为 t_d 与死区时间为 0 时原边绕组电流有效值 I_{Lp_rms} 的变化程度，将两者相除归一化得到 $I_{Lp_rms}^*$ ，即：

$$I_{Lp_rms}^*(t_d) = \sqrt{\frac{T_s}{T_s - 2t_d}} \quad (3-36)$$

本设计 DCX 电路满载预期效率为 98%，为选择合适的死区时间，将 P_{tmin_unit} 与 $I_{Lp_rms}^*$ 随死区时间 t_d 变化的曲线绘制在图 3-8 中。可见原边开关管总损耗最小值 P_{tmin_unit} 随死区时间 t_d 减小而增大，而绕组电流归一化值 $I_{Lp_rms}^*$ 随死区时间 t_d 增大而增大。此外，绕组电流归一化值 $I_{Lp_rms}^*$ 的平方值与副边绕组和同步整流管的导通损耗成正比，因此设计死区时间 t_d 时需要考虑绕组电流归一化值对这部分损耗的影响。以 DCX 满载效率为 98% 为例，限制原边开关管总损耗最小值 P_{tmin_unit} 小于 0.2%，副边绕组和同步整流管的导通损耗允许增大 10%，即绕组电流归一化值 $I_{Lp_rms}^*$ 小于 1.048，由图 3-8 知此时死区时间 t_d 的范围为 $68\text{ns} < t_d < 185\text{ns}$ 。

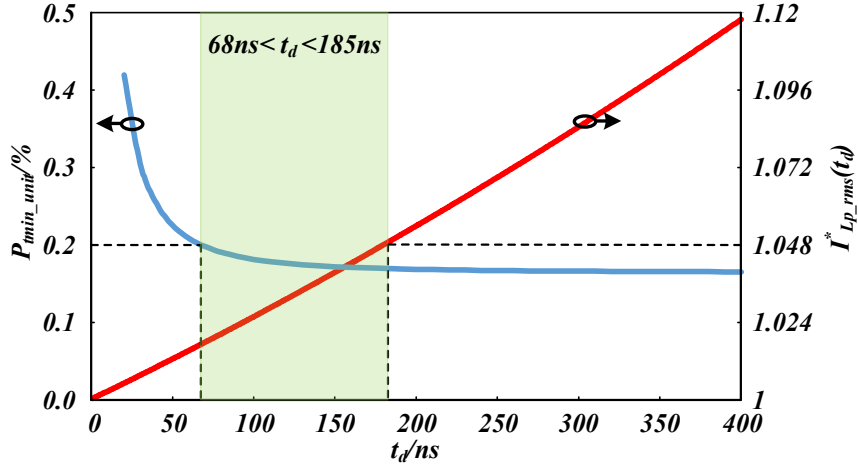


图 3-8 500kHz 下原边开关管总损耗最小值与绕组电流归一化值随 t_d 变化

3.3 DCX 变压器设计

高频变压器是变换器的重要组成部分，也是其损耗的重要来源。由于骨架的存在，传统高频变压器占据了变换器大部分体积，降低了变换器的功率密度^[73]。与传统绕线式变压器相比，平面变压器具有低造型、良好的散热性能、模块化、易于实现绕组交错等优点，因此在电源领域得到了广泛应用^[74]。本章将对 DCX 电路中的平面变压器进行设计。

3.3.1 磁芯材料与结构选取

磁芯损耗 P_{core} 可由磁芯磁损密度 P_v 和磁芯体积 V_e 的乘积得到，即：

$$P_{core} = P_v \cdot V_e \quad (3-37)$$

其中磁芯磁损密度 P_v 由磁芯的材料，工作频率 f_s 与磁通密度变化量 ΔB 共同决定，其关系可根据斯坦梅兹公式^[75]得出：

$$P_v = k \cdot f_s^\alpha \cdot \Delta B^\beta \quad (3-38)$$

其中 k ， α 和 β 是与磁芯材料相关的常数。因此，选择合适的磁芯材料可以有效降低磁芯损耗。图 3-9 展示了多种磁芯材料 100℃，500kHz 下的磁损密度曲线^[76]，可以看出，DMR51 材料在磁通密度变化量 ΔB 变化范围较宽时，相比其他材料，其具有更低的磁损密度曲线，相应磁损也较小，故选取 DMR51 材料作为本设计变压器的磁芯材料。

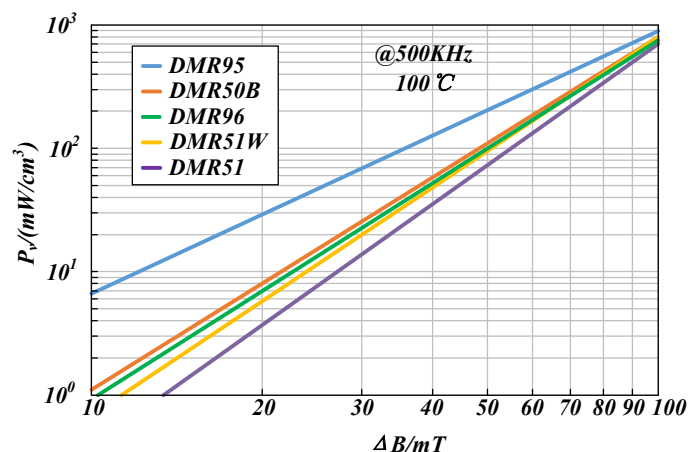


图 3-9 各类磁芯材料的磁损密度曲线

平面变压器的结构会影响到变换器的功率密度，因此需选择合适的变压器实现变换器的高功率密度。平面变压器中较为常用的磁芯结构有 UI 磁芯和 EI 磁芯。UI 磁芯中 I 片流过的磁通与中柱流过的磁通相等，因此 I 片的高度需等于中柱的宽度，导致 I 片的高度超过最高器件的高度，降低了变换器的功率密度，如图 3-10(a)所示。EI 磁芯中 I 片流过的磁通仅为中柱流过磁通的一半，因此降低了 I 片的高度，使得空间利用率大大增加，提高了变换器的功率密度，如图 3-10(b)所示。为提高功率密度，本文磁芯结构选取 EI 磁芯。

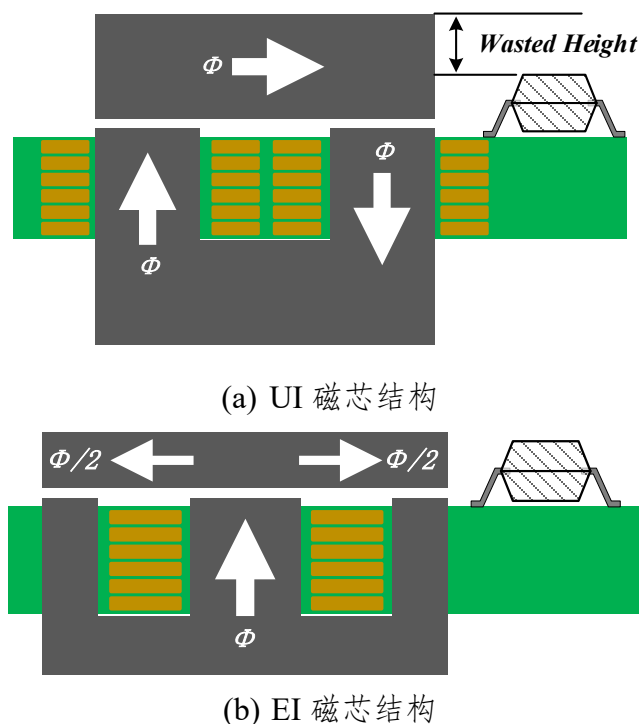


图 3-10 UI 结构和 EI 结构磁通分布与 I 片高度

3.3.2 变压器绕组结构设计

针对平面变压器的绕组结构,采用一层多匝的结构有助于降低 PCB 的层数,从而降低成本并功率密度的提高。根据 3.1.2 节设计的 DCX 电路变压器匝比,DCX 变压器的电路设计为原边一层三匝,副边一层一匝。然而,将所有绕组都放置在一个 PCB 板上需要使用 14 层板,造成成本高昂。为降低成本,本文采用了两个 8 层板叠板,将 DCX 电路两个谐振腔的原边和副边绕组对称分布在两块 PCB 板上。

在高频平面变压器中,由于绕组内电流的高频率和绕组之间的短距离,趋肤效应和临近效应会导致交流损耗,因此计算铜损时需要考虑这些效应。趋肤效应是指磁场变化导致电流更多分布在绕组表面,而临近效应则是指绕组之间电流相互影响。针对这些效应,变压器某一绕组的电阻交流系数 K_{ac} 可由式(3-39)得到。

$$K_{ac} = \frac{\zeta}{2} \cdot \left[\frac{\sinh \zeta + \sin \zeta}{\cosh \zeta - \cos \zeta} + (2m - 1)^2 \cdot \frac{\sinh \zeta - \sin \zeta}{\cosh \zeta + \cos \zeta} \right] \quad (3-39)$$

其中 m 和 ζ 的定义如下:

$$m = \frac{F_i(h)}{F_i(h) - F_i(0)} \quad (3-40)$$

$$\zeta = \frac{h}{\sqrt{\frac{2\rho}{\omega\mu}}} \quad (3-41)$$

式(3-40)中某一绕组的上下边界处磁动势(Magneto-Motive Force, MMF)分别由 $F_i(0)$ 和 $F_i(h)$ 表示;式(3-41)中, ζ 由绕组的铜箔厚度 h 、绕组电阻率 ρ 、绕组流经电流角频率 ω 和绕组磁导率 μ 所决定。

式(3-39)表明,高频平面变压器中绕组的交流系数可以大致分为两个部分:第一部分为趋肤效应,即高频电流主要流经导体表层,导致绕组电阻增加,即

$\frac{\zeta}{2} \cdot \frac{\sinh \zeta + \sin \zeta}{\cosh \zeta - \cos \zeta}$; 第二部分为临近效应,即不同层绕组之间存在电磁耦合,导

致绕组产生交流损耗,即 $\frac{\zeta}{2} \cdot (2m - 1)^2 \cdot \frac{\sinh \zeta - \sin \zeta}{\cosh \zeta + \cos \zeta}$ 。根据式(3-39)和式(3-40)

可知,绕组位置的 MMF 越大,则绕组上的交流损耗就越大。为了降低绕组上的交流损耗,本文设计的变压器结构如图 3-11 所示。该结构采用原副边绕组交错

的方式排布绕组，且两块 PCB 板上的绕组对称分布，因此绕组的 MMF 较小，从而降低了绕组损耗，提高变压器效率。

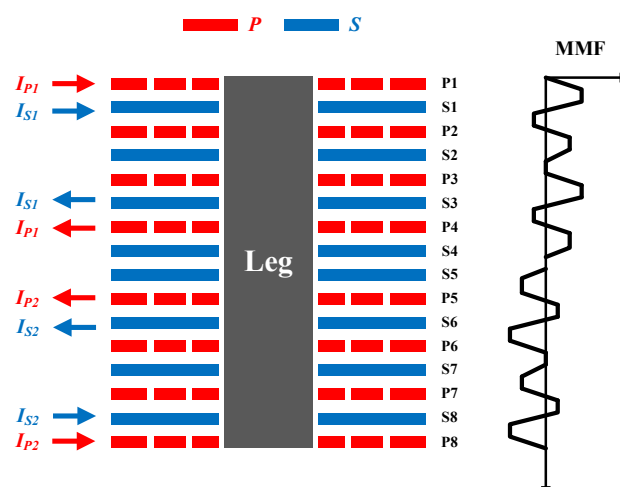


图 3-11 本设计平面变压器绕组分布与 MMF

3.4 基于二极管钳位的 TL BUCK 分析与设计

3.4.1 调压电路拓扑选择

3.1.1 节中直接给出了后级调压电路拓扑，但未详细解释其选择原因，因此需对电路拓扑的选择进行分析。当本设计应用于车载场景时，由于输入电压为 12V~24V，如果采用本设计的 DCX 电路，则输出电压无法满足快速充电的要求。此外，由于 DCX 电路本身不具备调压功能，因此需要在副边的输出侧级联一调压电路以实现调压功能。由上述分析可知，本设计需一后级电路，既兼容车载场景，又适用于 DCX 调压场景，从而实现电源适配器的多场景适用。

两电平 BUCK 电路是一种常见的降压电路，每个开关周期内电感承受两个不同的电压，导致电感上的伏秒较大，因此需要更大体积的电感。同时，两电平 BUCK 电路的输出电压会受到电感电流纹波的影响，电感电流纹波较大，使得输出电压纹波也较大。为了减小输出电压纹波，需要使用较大的输出电容。减小电感尺寸最简单的方法是提高工作频率，但是简单地增加工作频率会导致功率损耗的增加，影响电路的整体效率。因此，使用两电平 BUCK 电路作为调压电路会降低电路的效率和功率密度^[77]。多电平电路相比传统两电平电路具有相同工作频率下电感等效频率倍增的特点，从而降低了电感尺寸的同时保证了电路效率^{[78]-[80]}。由于图 3-1 中 DCX 副边倍压整流电路的两颗输出电容构造出两个等效的直流源，且传统 TL BUCK 电路飞跨电容均压控制策略较为复杂，因此本文采用了一种基

于二极管钳位的 TL BUCK 电路，拓扑结构如图 3-12 所示，其中 C_{A1} 与 C_{A2} 为输入电容， C_f 为飞跨电容， C_o 为输出电容， $S_{11} \sim S_{22}$ 为开关管， DC_1 与 DC_2 为钳位二极管， L 为电感。此外，该电路除 DCX 倍压整流输出端口外还存在一车载低压直流端口，用于车载场景下的低压直流输入，从而实现车载调压输出。由于两种场景下工作原理相同，为便于分析，将两输入端口等效为唯一输入端口 V_A 。

当该电路作为 DCX 后级调压电路时，输入电压较高，输出功率可达 65W；当该电路作为车载适配器时，输入电压较低，输出功率降额到 30W。

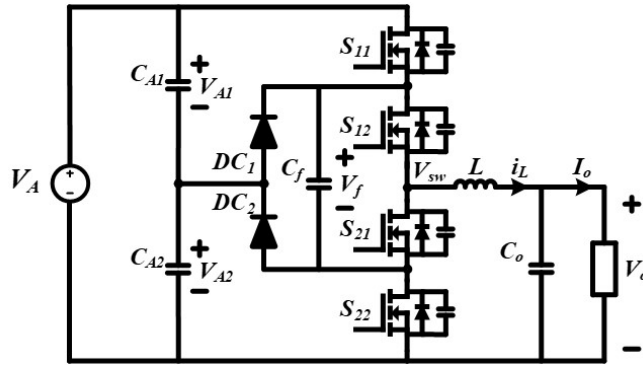


图 3-12 基于二极管钳位的 TL BUCK 电路

3.4.2 基于二极管钳位的 TL BUCK 电路飞跨电容均压控制策略

理想情况下多电平电路通过相移脉宽调制即可实现飞跨电容均压，但是实际应用中由于电容不匹配、驱动信号延迟和死区时间等原因，飞跨电容电压仍然会出现偏差，因此需要均压平衡控制。在多电平电路中为了将飞跨电容的电压维持在期望范围内，可以通过检测电容电压或电感电流从而控制开关状态，来选择性地对一个或多个飞跨电容进行充放电^{[81]-[83]}。然而，这些控制方式的复杂性，以及随之带来的采样与控制电路所占用的额外面积，会对变换器的功率密度带来负面影响。

为了简化控制，仅通过相移脉宽调制便能实现飞跨电容的均压控制，本文提出了一种通过在传统三电平 BUCK 电路上添加一对钳位二极管，利用钳位二极管的导通特性并结合不同开关管占空比的略微差异实现三电平 BUCK 电路的飞跨电容均压的控制策略。

为具体分析本设计提出的飞跨电容均压控制策略，假设各器件均为理想器件，其中 V_A 为直流输入电压源，其幅值为 $2E$ ，则 C_{A1} 与 C_{A2} 的电压 $V_{A1} = V_{A2} = E$ 。令开关管 S_{11} 的驱动信号占空比为 D_1 ，开关管 S_{12} 的驱动信号占空比为 D_2 ，对两开

关管占空比不相等的情况进行分析。

当占空比 $0 < D_2 < D_1 < 0.5$ 时，基于二极管钳位的三电平 BUCK 电路稳态波形如图 3-13 所示。观察电路关键波形可知在一个开关周期内该电路分为四个工作模态，其等效电路图如图 3-14 所示。其中电路处于模态一（ $t_0 - t_1$ ）时，飞跨电容 C_f 通过输入电压源 V_A 充电，飞跨电容电压 V_f 增大，在该模态内飞跨电容的电压增大值 ΔV_{f1} 为：

$$\Delta V_{f1} = \frac{I_L D_1 T_s}{C_f} \quad (3-42)$$

其中 I_L 为电感电流平均值， T_s 为一个开关周期时间。

电路处于模态三（ $t_2 - t_3$ ）时飞跨电容 C_f 作为电源给负载供电，飞跨电容电压 V_f 减小，在该模态内飞跨电容的电压减小值 ΔV_{f2} 为：

$$\Delta V_{f2} = \frac{I_L D_2 T_s}{C_f} \quad (3-43)$$

当占空比 $0 < D_2 < D_1 < 0.5$ 时，由式(3-42)和式(3-43)可知 $\Delta V_{f1} > \Delta V_{f2}$ ，每个开关周期内飞跨电容电压 V_f 净增加，直至上升到输入电压后重新达到稳态。由图 3-13 和图 3-14 可知当电路处于稳态时钳位二极管不参与电路工作，飞跨电容电压 $V_f = 2E > E$ ，未能实现均压，因此在 $D_2 < D_1$ 的条件下无法实现飞跨电容均压。

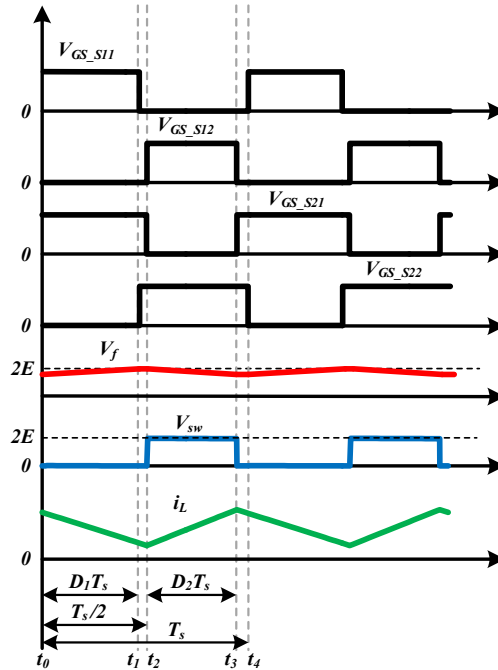
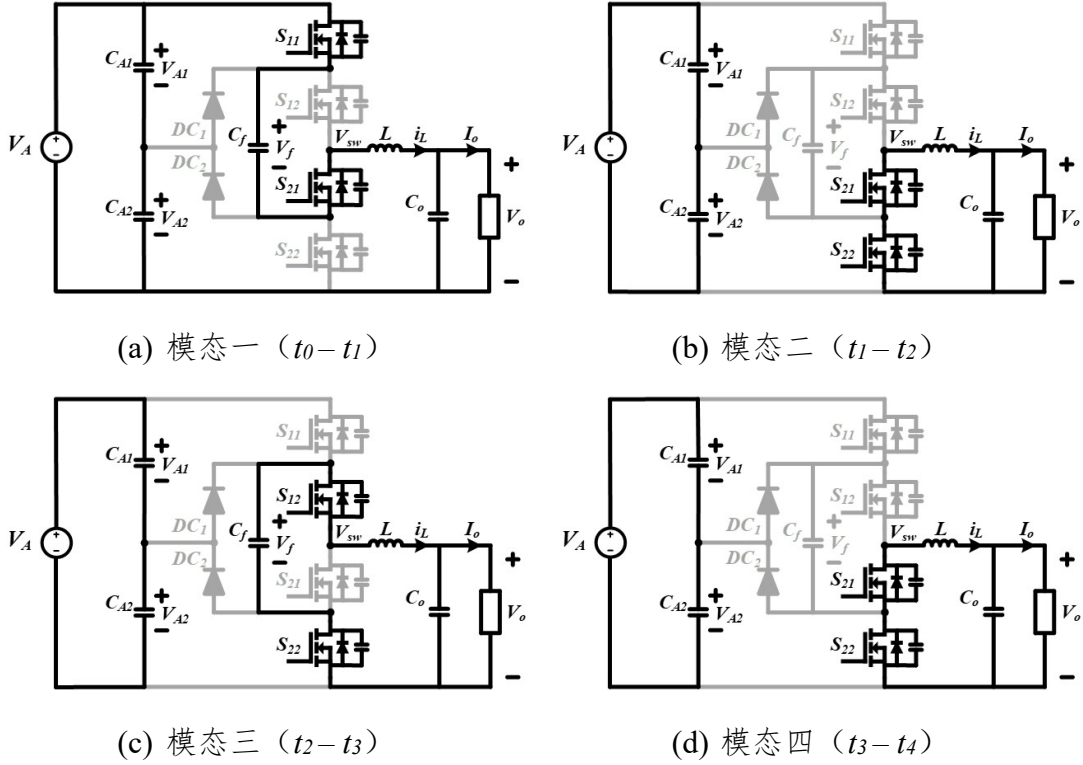


图 3-13 $0 < D_2 < D_1 < 0.5$ 时电路稳态波形

图 3-14 $0 < D_2 < D_1 < 0.5$ 时 TL BUCK 电路工作模式

同理，在 $0 < D_1 < D_2 < 0.5$ 的情况下，若不考虑钳位二极管，飞跨电容电压 V_f 将会逐周期减小，直至为零后重新达到稳态。然而，由于钳位二极管导通时会使飞跨电容被钳位，从而实现均压控制。在不同占空比情况下，钳位二极管导通时飞跨电容均压过程工作模式如图 3-15 所示。在 $0 < D_1 < D_2 < 0.5$ 的情况下，随着飞跨电容电压 V_f 逐渐减小直至小于 E ，当 S_{22} 导通时，二极管 DC_1 导通，使得输入电容 C_{A2} 向飞跨电容 C_f 充电，将飞跨电容电压 V_f 钳位在 E ，等效电路如图 3-15(a) 所示。在 $D_2 > D_1 > 0.5$ 的情况下，除开通过二极管 DC_1 导通实现均压控制外，当开关管 S_{11} 导通时，随着飞跨电容电压 V_f 逐渐减小直至小于 E ，二极管 DC_2 导通，使得输入电压源 C_{A1} 向飞跨电容 C_f 充电，将飞跨电容电压 V_f 钳位在 E ，等效电路如图 3-15(b) 所示。

根据以上分析，当 S_{11} 或 S_{22} 导通时，若飞跨电容电压 V_f 小于 E ，则可以通过钳位二极管 DC_2 或 DC_1 的导通使飞跨电容被钳位，从而实现对飞跨电容的均压控制。因此，为了确保在上述模式下，飞跨电容电压 V_f 小于 E ，需要设置占空比 D_2 略微大于 D_1 。

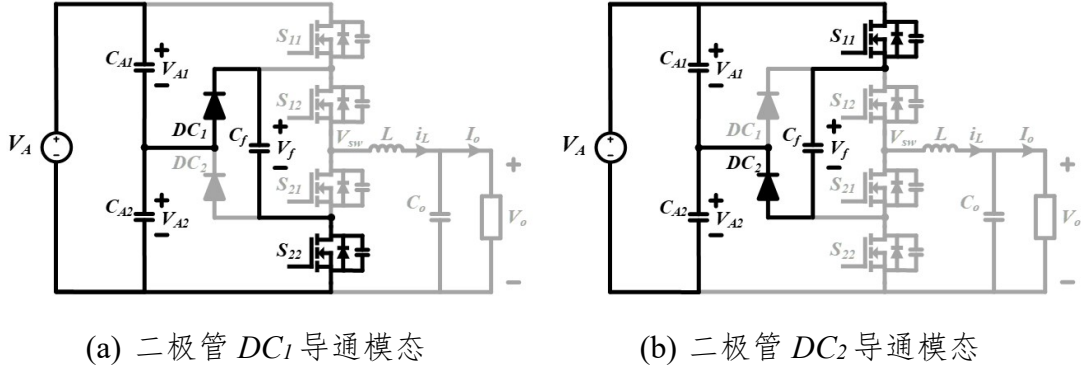


图 3-15 钳位二极管导通时飞跨电容均压过程工作模式

3.4.3 基于二极管钳位的 TL BUCK 电路基本工作原理

根据 3.4.2 节的飞跨电容均压控制策略分析，现对基于二极管钳位的 TL BUCK 电路的基本工作原理进行分析。假设电路中器件均为理想器件，令 D_2 略大于 D_1 ，图 3-16 为 $0 < D_1 < D_2 < 0.5$ 和 $D_2 > D_1 \geq 0.5$ 两种情况下的稳态工作波形图。

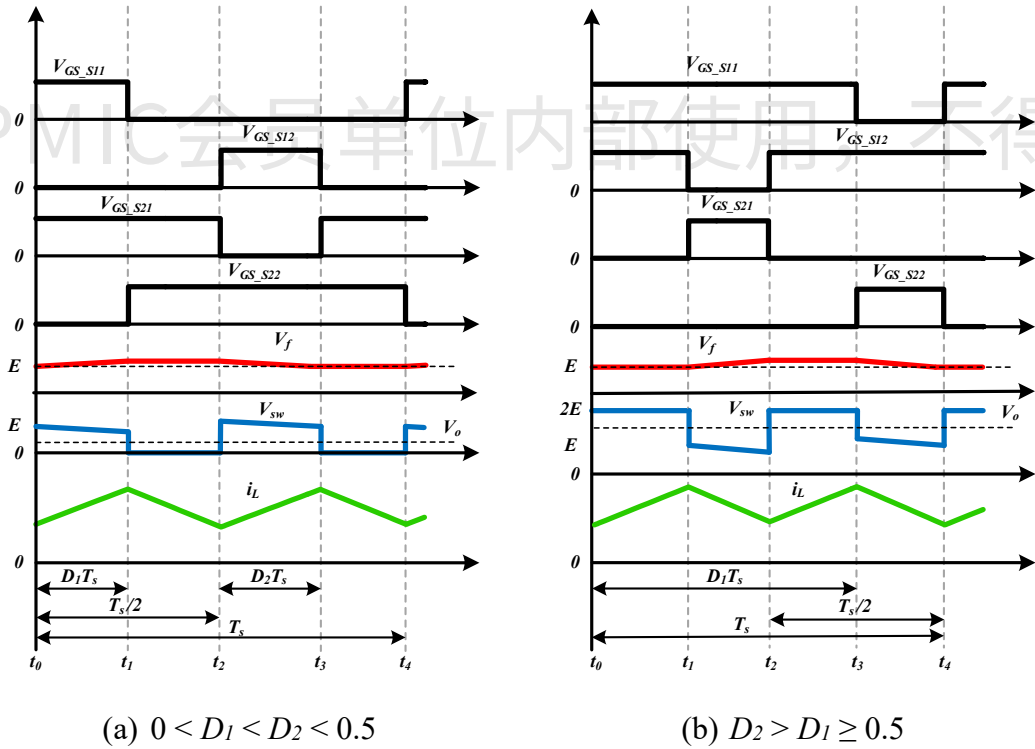


图 3-16 基于二极管钳位的 TL BUCK 电路稳态工作波形

在 $0 < D_1 < D_2 < 0.5$ 时，占空比 D_1 和 D_2 、直流输入电压源 V_A 幅值 $2E$ 与输出电压 V_o 的关系为：

$$0 < V_o = (D_1 + D_2) \cdot E < E \quad (3-44)$$

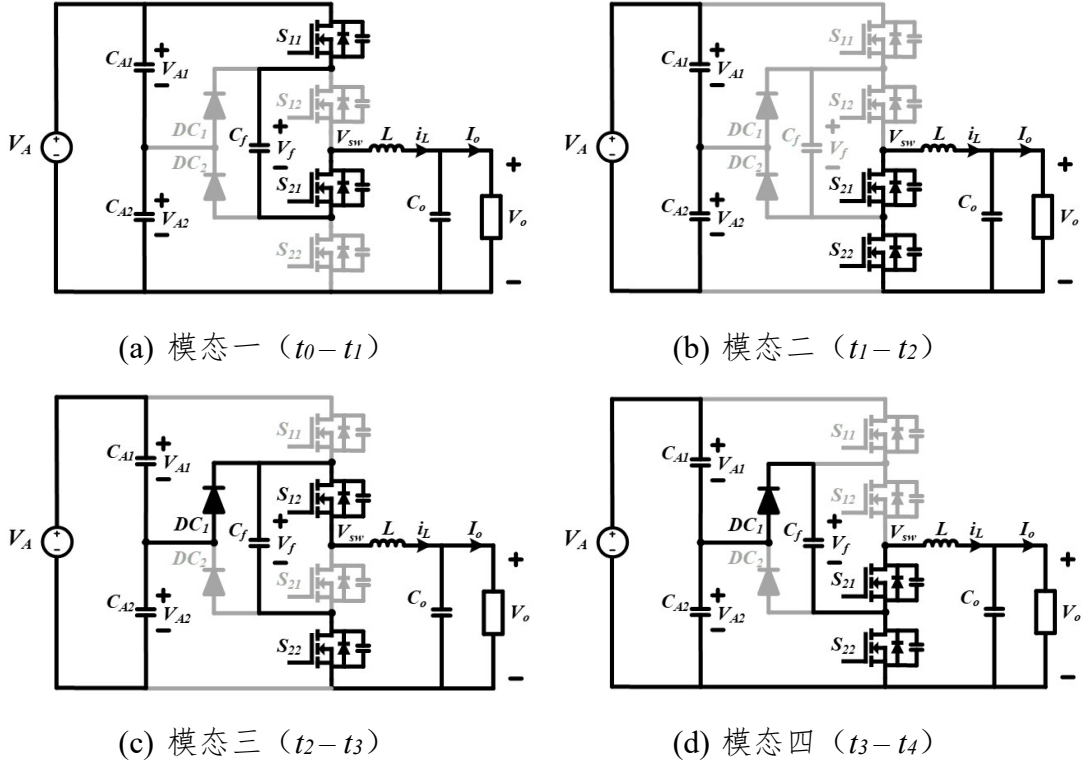
由图 3-16(a)可知 $0 < D_1 < D_2 < 0.5$ 时电路在一个开关周期内存在四个工作模式，其等效电路如图 3-17 所示，现对其分析如下：

模态一 (t_0-t_1)：在该模态下，开关管 S_{11} 和 S_{21} 处于导通状态，开关管 S_{12} 和 S_{22} 则为关断状态， t_0 时刻飞跨电容电压 V_f 与输入电压源的幅值 E 相等，输入电压源 V_A 给飞跨电容 C_f 充电，飞跨电容电压 V_f 逐渐增大，因此二极管 DC_1 和 DC_2 截止，等效电路如图 3-17(a)所示。此时开关节点电压 V_{sw} 为 $2E-V_f$ ，大于输出电压 V_o ，电感 L 两端电压为正，电感电流 i_L 线性增加。直至 t_1 时刻， S_{11} 驱动信号变为低电平，该模态结束。

模态二 (t_1-t_2)： t_1 时刻，开关管 S_{11} 关断， S_{22} 开通，而开关管 S_{21} 保持导通状态， S_{12} 保持关断状态，飞跨电容 C_f 不参与电路工作且电压 V_f 大于 E ，故二极管 DC_1 和 DC_2 保持截止，等效电路如图 3-17(b)所示。此时开关节点电压 V_{sw} 为零，小于输出电压 V_o ，电感 L 两端电压为负，电感电流 i_L 线性减小。直至 t_2 时刻， S_{21} 驱动信号变为低电平，该模态结束。

模态三 (t_2-t_3)： t_2 时刻，开关管 S_{21} 关断， S_{12} 开通，而开关管 S_{22} 保持导通状态， S_{11} 保持关断状态，飞跨电容 C_f 给负载供电，其电压 V_f 逐渐减小。由于 D_2 略微大于 D_1 ，当飞跨电容电压 V_f 会减小到 E 时，二极管 DC_1 导通，将飞跨电容电压 V_f 钳位在 E ，等效电路如图 3-17(c)所示。此时开关节点电压 V_{sw} 大小等于飞跨电容电压 V_f ，大于输出电压 V_o ，电感 L 两端电压为正，电感电流 i_L 线性增加。直至 t_3 时刻，飞跨电容电压 V_f 减小到 E ， S_{12} 驱动信号变为低电平，该模态结束。

模态四 (t_3-t_4)： t_3 时刻，开关管 S_{12} 关断， S_{21} 开通，而开关管 S_{22} 保持导通状态， S_{11} 保持关断状态，飞跨电容电压 V_f 等于 E ，故二极管 DC_1 维持导通，继续保持飞跨电容电压 V_f 为 E ，二极管 DC_2 则保持截止，等效电路如图 3-17(d)所示。此时，开关节点电压 V_{sw} 为零，小于输出电压 V_o ，电感 L 两端电压为负，电感电流 i_L 线性减小。直至 t_4 时刻， S_{22} 驱动信号变为低电平，该模态结束，进入下一个开关周期。

图 3-17 $0 < D_1 < D_2 < 0.5$ 时基于二极管钳位的 TL BUCK 电路工作模式

在 $D_2 > D_1 \geq 0.5$ 时，占空比 D_1 和 D_2 、直流输入电压源幅值 $2E$ 与输出电压 V_o 的关系为：

$$E < V_o = (D_1 + D_2) \cdot E < 2E \quad (3-45)$$

由图 3-16(b)可知 $D_2 > D_1 \geq 0.5$ 时电路在一个开关周期内存在四个工作模式，等效电路如图 3-18 所示，现对其分析如下：

模态一 (t_0-t_1)：在该模式下，开关管 S_{11} 和 S_{12} 处于导通状态，开关管 S_{21} 和 S_{22} 处于关断状态，由于飞跨电容电压 V_f 等于 E ，故二极管 DC_1 截止，二极管 DC_2 导通，将飞跨电容电压 V_f 钳位在 E ，等效电路如图 3-18(a)所示。此时开关节点电压 V_{sw} 为 $2E$ ，大于输出电压 V_o ，电感 L 两端电压为正，电感电流 i_L 线性增加。直至 t_1 时刻， S_{12} 驱动信号变为低电平，该模式结束。

模态二 (t_1-t_2)： t_1 时刻，开关管 S_{12} 关断， S_{21} 开通，而开关管 S_{11} 保持导通状态， S_{22} 保持关断状态，输入电压源 V_A 给飞跨电容 C_f 充电，飞跨电容电压 V_f 逐渐增大且大于 E ，因此二极管 DC_2 和 DC_1 截止，等效电路如图 3-18(b)所示。此时开关节点电压 V_{sw} 为 $2E - V_f$ ，小于输出电压 V_o ，电感 L 两端电压为负，电感电流 i_L 线性减小。直至 t_2 时刻， S_{21} 驱动信号变为低电平，该模式结束。

模态三 (t_2-t_3): t_2 时刻, 开关管 S_{21} 关断, S_{12} 开通, 而开关管 S_{11} 保持导通状态, S_{22} 保持关断状态, 飞跨电容 C_f 不参与电路工作, 其电压 V_f 不变且大于 E , 故二极管 DC_1 和 DC_2 仍保持截止, 等效电路如图 3-18(c) 所示。此时开关节点电压 V_{sw} 等于 $2E$, 大于输出电压 V_o , 电感 L 两端电压为正, 电感电流 i_L 线性增加。直至 t_3 时刻, S_{11} 驱动信号变为低电平, 该模态结束。

模态四 (t_3-t_4): t_3 时刻, 开关管 S_{11} 关断, S_{22} 开通, 而开关管 S_{12} 保持导通状态, S_{21} 保持关断状态, 飞跨电容 C_f 给负载供电, 其电压 V_f 逐渐减小, 由于 D_2 略微大于 D_1 , 当飞跨电容电压 V_f 会减小到 E 时, 二极管 DC_1 导通, 将飞跨电容电压 V_f 钳位在 E , 等效电路如图 3-18(d) 所示。此时开关节点电压 V_{sw} 等于飞跨电容电压 V_f , 小于输出电压 V_o , 电感 L 两端电压为负, 电感电流 i_L 线性减小。直至 t_4 时刻, S_{22} 驱动信号变为低电平, 该模态结束, 进入下个开关周期。

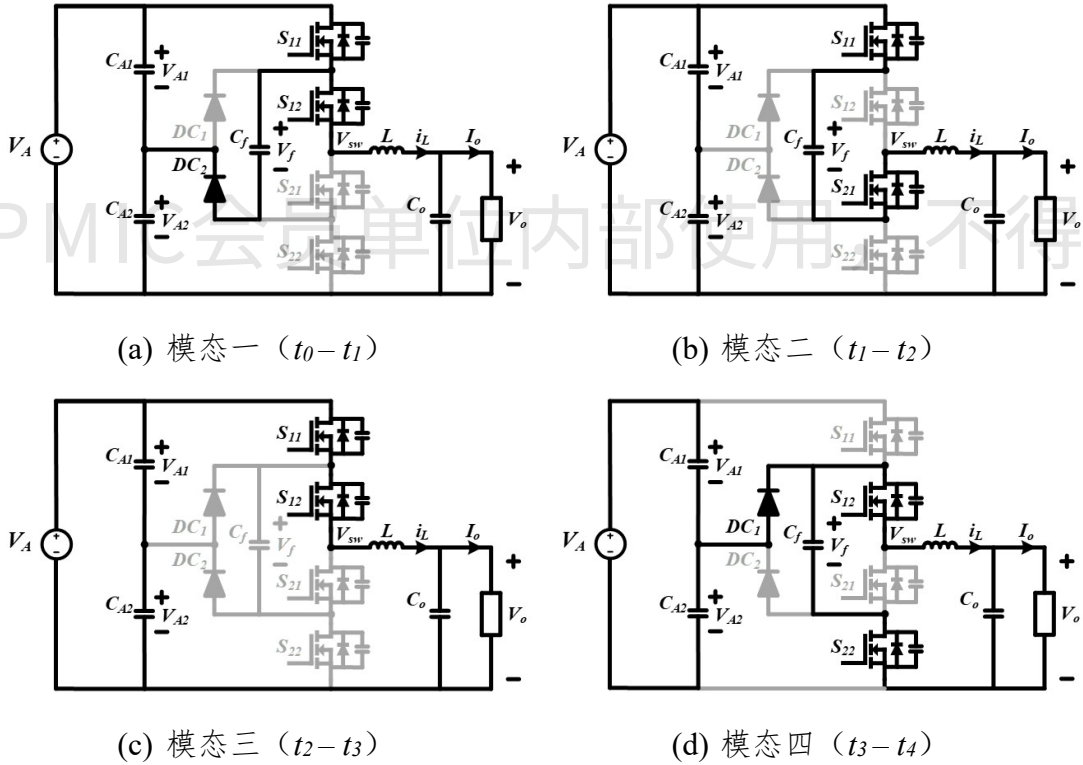


图 3-18 $D_2 > D_1 \geq 0.5$ 时基于二极管钳位的 TL BUCK 电路工作模态

经过上述工作模态分析可知, 通过提出的飞跨电容均压控制策略, 基于二极管钳位的 TL BUCK 电路在飞跨电容均压方面表现良好。相较于传统的两电平 BUCK 电路, 实现了电感等效频率的翻倍, 并将电感的伏秒减小到其四分之一, 进而减小了电感的尺寸。

3.4.4 TL BUCK 电路开关管损耗模型与器件优选

相较于两电平变换器，多电平变换器需要增加大量的开关器件，因此开关器件损耗成为多电平变换器损耗的主要组成部分。文献^{[84],[85]}详细推导了基于氮化镓器件的多电平变换器的统一最小损耗模型，但是该模型在低频大功率应用场景下忽略了驱动损耗的影响。在本文设计的 65W 小功率电源适配器中，驱动损耗不可忽略，因此需要考虑驱动损耗对基于二极管钳位的 TL BUCK 电路进行开关管损耗分析，给出相应的最小损耗模型。为了简化分析，将基于二极管钳位的 TL BUCK 电路工作频率设定为 200kHz。

在 TL BUCK 电路中，由于电感电流纹波较小，因此在忽略电感电流纹波的情况下，开关器件的导通损耗可表示为：

$$P_{con_TL} = 2k_{temp}k_{dyn}I_L^2R_{ds(on)} \quad (3-46)$$

其中 I_L 为电感电流平均值， $R_{ds(on)}$ 为电路器件的常态导通电阻， k_{temp} 和 K_{dyn} 分别为器件的结温系数与动态电阻系数。

器件开通与关断时的栅极能量损失即为驱动损耗，则 TL BUCK 电路中开关器件总驱动损耗由式(3-47)表示。

$$P_{dri_TL} = 4V_{gs}Q_gf_s \quad (3-47)$$

其中 f_s 为工作频率， V_{gs} 为栅极驱动电压， Q_g 为总栅极电荷，由数据手册给出。

器件开关损耗由开通损耗与关断损耗构成。对于应用低压氮化镓器件的硬开关电路，可用分段线性化方法^{[86],[87]}计算开通与关断损耗。对于图 3-12 电路， S_{21} 与 S_{22} 为续流管，其开通损耗可不予考虑，则该电路器件总开关损耗由式(3-48)表示。

$$P_{sw} = 2k_gEI_L(Q_{gs2} + Q_{gd})f_s \quad (3-48)$$

其中 Q_{gd} 表示栅极到漏极电荷； Q_{gs2} 为栅极到源极电荷减去栅极阈值电荷。 $k_g = R_{g(on)}/2(V_{gs} - V_{pl}) + R_{g(off)}/V_{pl}$ ，其中 $R_{g(on)}$ 为栅极开通驱动电阻， $R_{g(off)}$ 为栅极关断驱动电阻， V_{gs} 为栅极驱动电压， V_{pl} 为米勒平台电压，这些参数可以从数据手册中获取。

容性损耗在硬开关电路中也应予以考虑，则总容性损耗由式(3-49)表示。

$$P_{oss} = 2EQ_{oss}f_s \quad (3-49)$$

其中 Q_{oss} 为输出电荷，可从数据手册中获得。

由于钳位二极管导通期间流过的电流非常小，故二极管导通损耗可忽略不计。联立式(3-46)~式(3-49)，可得到 TL BUCK 电路的开关器件总损耗 P_{GaN_TL} ，即：

$$P_{GaN_TL} = 2(k_{temp}k_{dyn}I_L^2R_{ds(on)} + E(k_gI_L(Q_{gs2} + Q_{gd}) + Q_{oss})f_s + 2V_{gs}Q_gf_s) \quad (3-50)$$

为简化开关器件总损耗 P_{GaN_TL} ，式(3-50)中 Q_{gd} 可以表示为电荷等效电容 $C_{gd(tr)}$ 与电压应力 E 的乘积， Q_{oss} 可表示为能量等效输出电容 $C_{oss(er)}$ 与电压应力 E 的乘积，而 Q_{gs2} 与电压应力 E 无关。文献^[88]指出，对于氮化镓器件，其 Q_{gd} 与 Q_{gs2} 之间大致存在一定的比例关系，可将 Q_{gs2} 简化为 Q_{gd} 的 k_{g2d} 倍，其中 k_{g2d} 可通过线性拟合得到。对于 40V/3mΩ 的氮化镓器件， k_{g2d} 约为 1。由上述分析，开关器件总损耗 P_{GaN_TL} 如式(3-51)所示。

$$P_{GaN_TL} = 2(k_{temp}k_{dyn}I_L^2R_{ds(on)} + E^2(k_{sw}I_LC_{gd(tr)} + C_{oss(er)})f_s + 2V_{gs}Q_gf_s) \quad (3-51)$$

其中 $k_{sw} = k_g(1+k_{g2d})$ 。

本文 3.2.2 节介绍了 DCX 电路器件损耗的分析，并引入了 NFoM 与 BFoM 的概念，这些概念同样使用于 TL BUCK 电路，即：

$$NFoM_{oss} = C_{oss(er)} \cdot R_{ds(on)} \quad (3-52)$$

$$NFoM_{sw} = C_{gd(tr)} \cdot R_{ds(on)} \quad (3-53)$$

$$BFoM = Q_g \cdot R_{ds(on)} \quad (3-54)$$

将式(3-52)~式(3-54)代入式(3-51)中，得到基于 NFoM 和 BFoM 的开关器件总损耗模型，即：

$$P_{GaN_TL} = 2E^2f_s \left(k_{sw}I_LNFoM_{sw} + NFoM_{oss} + \frac{2V_{gs}BFoM}{E^2} \right) \frac{1}{R_{ds(on)}} + 2k_{temp}k_{dyn}I_L^2R_{ds(on)} \quad (3-55)$$

可见在电路规格参数 E 、 I_L 和 f_s 确定时，开关器件总损耗模型 P_{GaN_TL} 是关于导通电阻 $R_{ds(on)}$ 的对勾函数，其关系曲线如图 3-19 所示。从图中可以看出开关器件总损耗 P_{GaN_TL} 在第一象限必有一个最小值，如图 3-19 红点所示。由对勾函数的性质可得到第一象限中的开关器件总损耗模型 $P_{GaN_TL(min)}$ 最小值与对应的导通电阻 $R_{ds(on)_min}$ ，即：

$$P_{\text{GaN_TL(min)}} = 4EI_L \sqrt{k_{\text{temp}} k_{\text{dyn}} \left(k_{\text{sw}} I_L \text{NFOM}_{\text{sw}} + \text{NFOM}_{\text{oss}} + \frac{2V_{\text{gs}} \text{BFOM}}{E^2} \right) f_{\text{sw}}} \quad (3-56)$$

$$R_{\text{ds(on)}_min} = \frac{E}{I_L} \sqrt{\frac{\left(k_{\text{sw}} I_L \text{NFOM}_{\text{sw}} + \text{NFOM}_{\text{oss}} + \frac{2V_{\text{gs}} \text{BFOM}}{E^2} \right) f_{\text{sw}}}{k_{\text{temp}} k_{\text{dyn}}}} \quad (3-57)$$

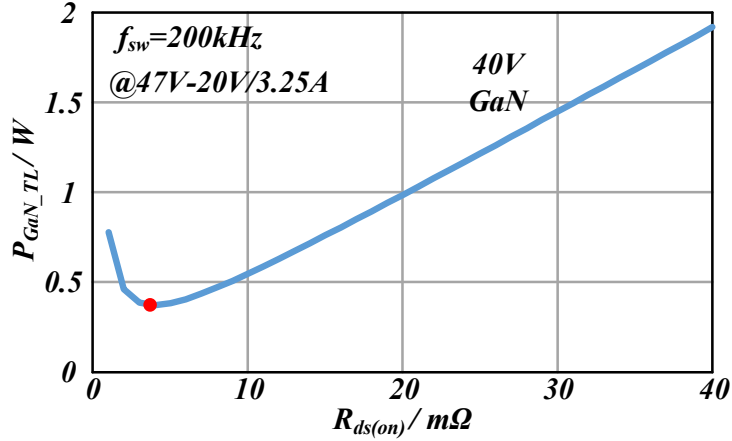


图 3-19 开关器件总损耗与导通电阻的关系

由于基于二极管钳位的 TL BUCK 电路需要兼容车载场景和 DCX 调压场景，所以该电路的输入电压范围为 12~47V，导致开关器件上的电压应力为 6~23.5V 之间。因此，考虑裕量选取 40V 的氮化镓器件，再由相应系列的器件参数得到开关器件总损耗与导通电阻的关系曲线，即图 3-19 所示。可见当开关器件总损耗为最小值 $P_{\text{GaN_TL(min)}}$ 时，对应导通电阻 $R_{\text{ds(on)}_min}$ 为 4mΩ。在可选范围内，最终选取 40V/3mΩ 的氮化镓器件作为电路开关器件。

3.5 本章小结

本章首先分析了匹配电容切换整流电路的后级 DCX 的工作原理，并根据电路的输入输出电压规格和工作频率设计了变压器匝比。接着，通过分析匹配电容切换整流电路的后级 DCX 的工作模态，建立了原边开关器件导通损耗模型。模型表明，原边开关器件导通损耗随器件导通电阻变化的最小值较小，相比之下驱动损耗不可忽略。因此，将原边导通损耗模型修正为原边器件总损耗模型，并依据该模型进行了器件优选和死区时间设计。随后，针对 DCX 电路平面变压器进行了磁芯结构选择和绕组排布结构设计。在完成 DCX 电路设计后，为实现 DCX 调压输出，采用了一种基于二极管钳位的 TL BUCK 电路。通过在 TL BUCK 电路额外添加一低压直流输入端口，用于车载场景下的低压直流输入，从而实现车

载调压输出，增加了电源适配器的兼容性。相较于两电平电路，多电平电路能够降低电感的伏秒，进而减小电感体积，提高功率密度。此外，提出了一种飞跨电容均压控制策略，即通过二极管钳位和设置占空比偏差实现飞跨电容均压。最后，通过分析基于二极管钳位的 TL BUCK 电路的工作模态，建立了电路开关器件总损耗模型，并依此对器件进行了优选设计。

仅限PMIC会员单位内部使用，不得外传

4 实验验证

基于第 2 章和第 3 章的设计方法,本文搭建了一台家用场景下交流端口输入电压范围为 85~130Vac 和 170~265Vac,输出电压 20V,输出最大满载功率为 65W;车载场景下低压直流端口输入电压范围 12~24V,输出电压 9V,输出最大满载功率为 30W 的匹配电容切换整流的 DCX + TL BUCK 样机。其中,DCX 和基于二极管钳位的 TL BUCK 工作频率分别为 500kHz 和 200kHz。其不同侧视图及样机尺寸如图 4-1 所示,样机的功率密度达 42W/in³。样机关键参数如表 4-1 所示。

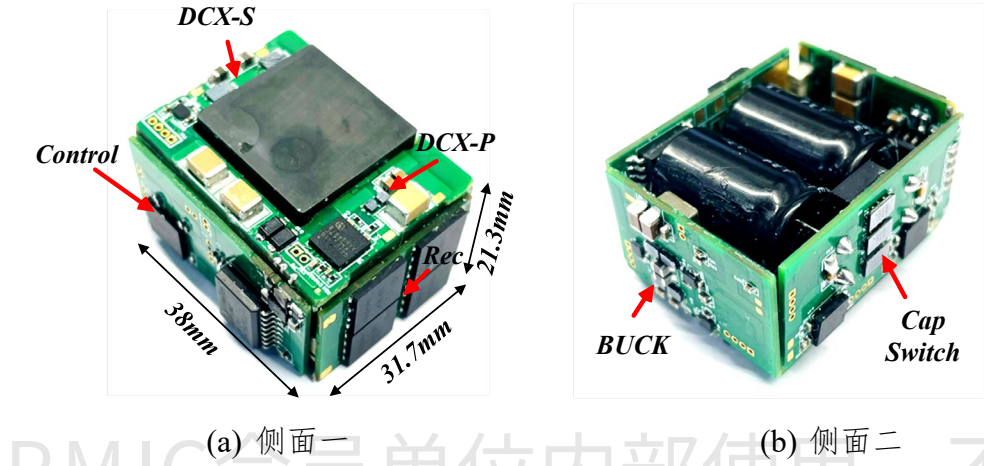


图 4-1 样机图

表 4-1 多场景小功率电源适配器样机关键参数

参 数	数 值
输入电压范围（家用交流端口）	85~130Vac;170~265Vac
输出电压（家用）	20V
最大满载功率（家用）	65W
输入电压范围（车载低压直流端口）	12~24V
输出电压（车载）	9V
最大满载功率（车载）	30W
输入电解电容	68uF/200V
电容切换开关管	EPC2034C
谐振电容	690nF
谐振电感	106nH
DCX 工作频率	500kHz
磁芯材料	DMR51
变压器匝比 $N_{P1} : N_{P2} : N_{S1} : N_{S2}$	12:12:3:3

续表 4-1 多场景小功率电源适配器样机关键参数

参 数	数 值
DCX 原边开关管	EPC2054
DCX 副边开关管	EPC2065
BUCK 电感	15 μ H
BUCK 工作频率	200kHz
BUCK 开关管	EPC2055

4.1 电容切换整流电路实验验证

4.1.1 电容切换整流电路功能验证

如图 4-2 所示为电容切换整流电路在 85Vac 交流输入电压下的实验波形，其中 V_{ac} 为交流输入电压波形， V_{DS_Sp} 和 V_{DS_Ss} 分别为并联切换开关管 S_p 和串联切换开关管 S_s 的漏源极电压波形， V_{c1} 和 V_{c2} 分别为输入电容 C_{in1} 和 C_{in2} 的电压波形， i_{c1} 为输入电容 C_{in1} 的电流波形。图 4-2(a)和图 4-2(b)分别为电路满载下切换开关管波形和输入电容波形。可见电路初始条件下串联切换开关 S_s 导通，输入电容 C_{in1} 和 C_{in2} 串联。当交流输入电压稳定后，检测到交流输入电压 V_{ac} 小于 135Vac，此时串联切换开关管 S_s 关断，并联切换开关管 S_{p1} 和 S_{p2} 导通，输入电容 C_{in1} 和 C_{in2} 切换成并联，等效输入容值增大到单颗电容容值的两倍，输入电容 C_{in1} 和 C_{in2} 开始充电直至进入稳态。

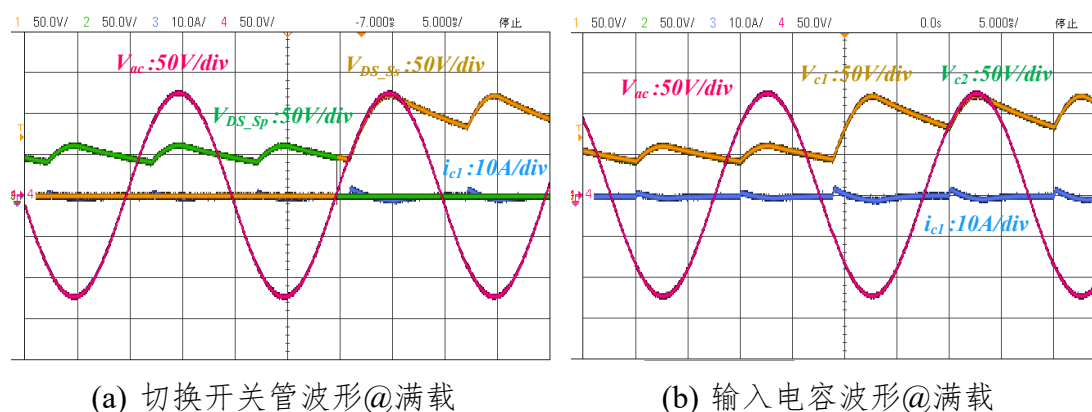
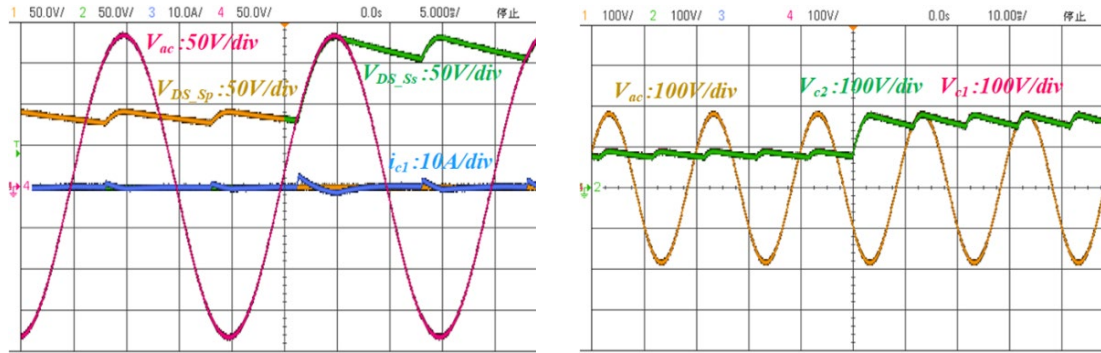


图 4-2 电容切换整流电路实验波形@85Vac

如图 4-3 所示为电容切换整流电路在 130Vac 输入电压下的实验波形。可见当交流输入电压小于 135Vac 时，输入电容从串联切换到并联，具体工作原理与 85Vac 下电路切换类似，这里不再赘述。由上述分析可知，实验验证了电路在低交流输入电压 85~130Vac 范围内输入电容 C_{in1} 和 C_{in2} 从串联切换到并联，等效输

入容值增大到单颗电容容值的两倍，从而降低了单颗电容的容值。

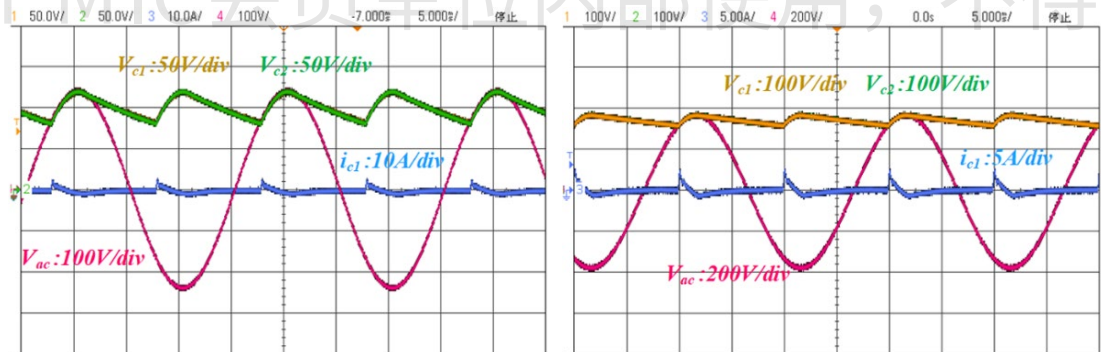


(a) 切换开关管波形@满载

(b) 输入电容波形@满载

图 4-3 电容切换整流电路实验波形@130Vac

如图 4-4 所示是高交流输入电压下电路实验波形。图 4-4(a)是 170Vac 下电路满载输入电容波形，图 4-4(b)是 265Vac 下电路满载输入电容波形。从图中可知，电路初始条件下输入电容 C_{in1} 和 C_{in2} 串联，由于交流输入电压 V_{ac} 大于 165Vac，电路不发生切换，输入电容 C_{in1} 和 C_{in2} 保持串联，共同承担输入电压，从而降低了输入电容的耐压。综上，电容切换整流电路同时减小了输入电容的容值和耐压，从而减小了输入电容的体积。



(a) 输入电容波形@170Vac, 满载

(b) 输入电容波形@265Vac, 满载

图 4-4 高交流输入电压下电容切换整流电路实验波形

4.1.2 电容切换整流电路效率测试与损耗分析

图 4-5 为室温条件下电容切换整流电路的满载稳态效率曲线。从图中可知，交流输入电压 85Vac 为最恶劣工作点，且满载最低效率为 98.0%，而峰值效率可达 99.2%。此外，随交流输入电压增大，电路效率逐渐提高，这是因为恒功率输出时交流输入电压越大，输入电流和输入电容电流越小，电路中占主要地位的整流桥损耗、输入电容损耗和开关管导通损耗越小，呈现出图 4-5 所示的趋势。

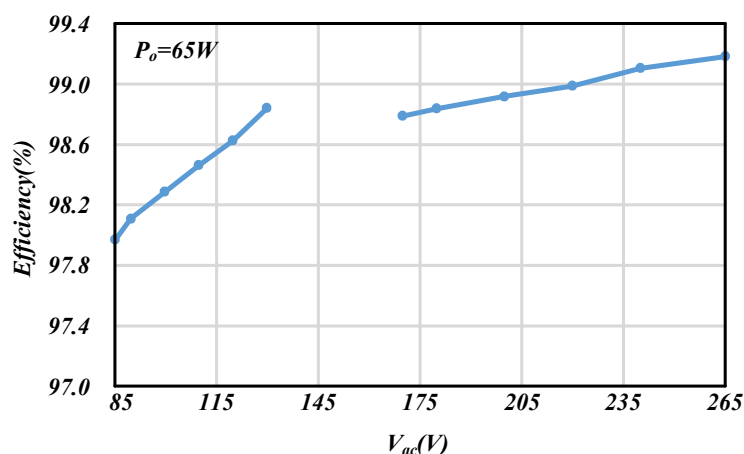
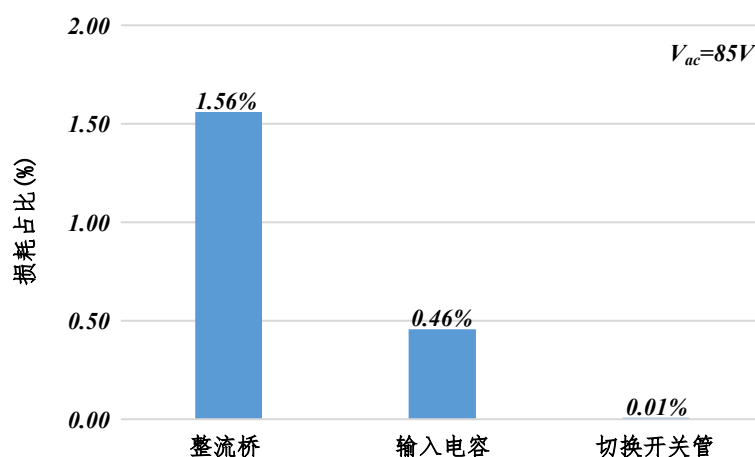


图 4-5 电容切换整流电路满载效率曲线

图 4-6 展示了电容切换整流电路在满载时的损耗分析,其中图 4-6(a)为 85Vac 交流输入电压下的满载损耗分析,图 4-6(b)为 265Vac 交流输入电压下的满载损耗分析。从图中可知,电容切换整流电路采用导通电阻较小的氮化镓器件,因此其损耗占比较小,最大时仅为 0.01%。在低交流输入电压下,输入电容会并联分流,从而减小了输入电容的损耗,85Vac 下损耗占比为 0.46%。而在高交流输入电压时输入电容串联增大了输入电容的电阻,但此时输入电流较小,均衡下输入电容损耗也较小,265Vac 下损耗占比为 0.27%。因此,相比传统二极管整流加电容直接滤波的电路,额外增加的输入电容和切换开关管对电路效率几乎没有影响。



(a) 85Vac@满载

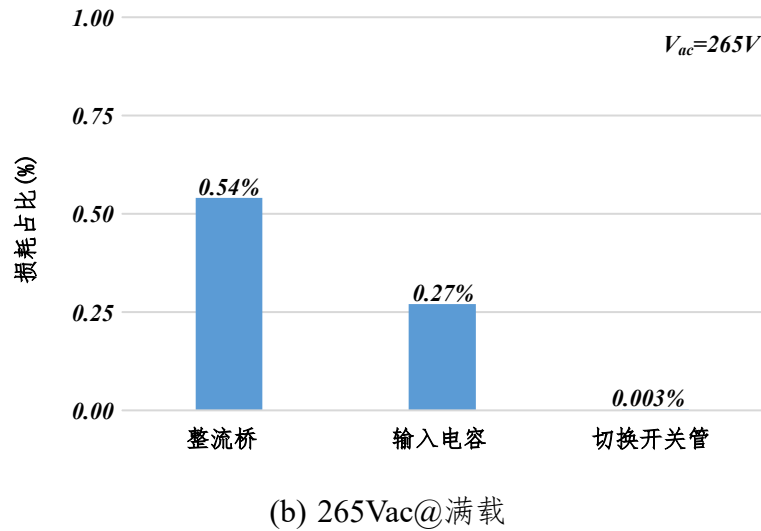


图 4-6 电容切换整流电路满载情况下的损耗分析

4.2 DCX 电路实验验证

4.2.1 DCX 电路功能验证

图 4-7 为 80V 输入电压下的 DCX 电路实验波形，该输入电压下原边谐振腔单元并联，其中 V_{DS_S1} 和 V_{DS_S4} 分别为原边开关管 $S1$ 和 $S4$ 的漏源极电压波形， i_{p1} 和 i_{p2} 分别为对应单元的原边谐振腔电流。图 4-7(a)和图 4-7(b)分别为电路空载和满载时的实验波形。从图中可知，电路空载和满载情况下 V_{DS_S1} 和 V_{DS_S4} 下降到零后才导通，在全负载范围内原边开关管都实现了零电压导通。此外，原边谐振腔电流 i_{p1} 和 i_{p2} 相对一致，实现了原边谐振腔单元并联情况下的良好均流效果。

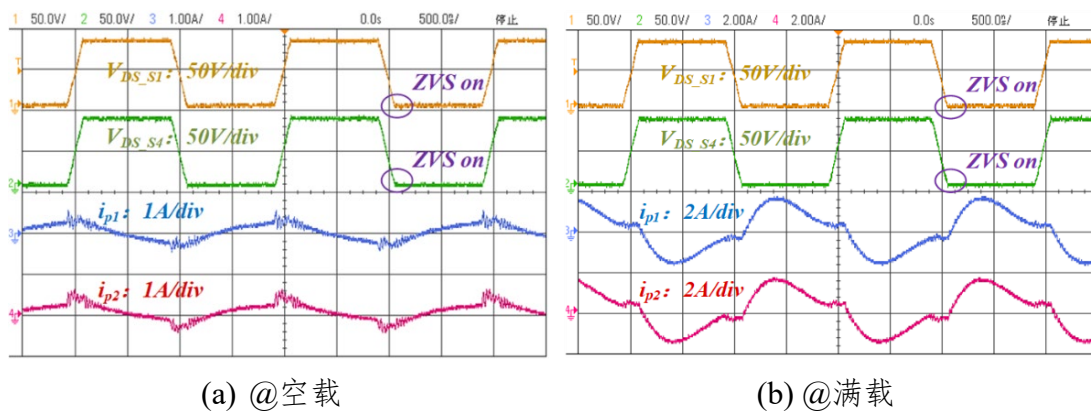


图 4-7 DCX 电路实验波形@80V

图 4-8 所示为 200V 输入电压下的 DCX 电路实验波形，该输入电压下原边谐振腔单元串联。图 4-8(a)为电路空载时的实验波形，图 4-8(b)为电路满载时的实验波形。从图中可知，电路空载和满载情况下 V_{DS_S1} 和 V_{DS_S4} 下降到零后才导

通,在全负载范围内原边开关管都实现了零电压导通,开关管的漏源极电压 V_{DS_S1} 和 V_{DS_S4} 相对一致,实现了原边谐振腔单元串联情况下的良好均压效果。

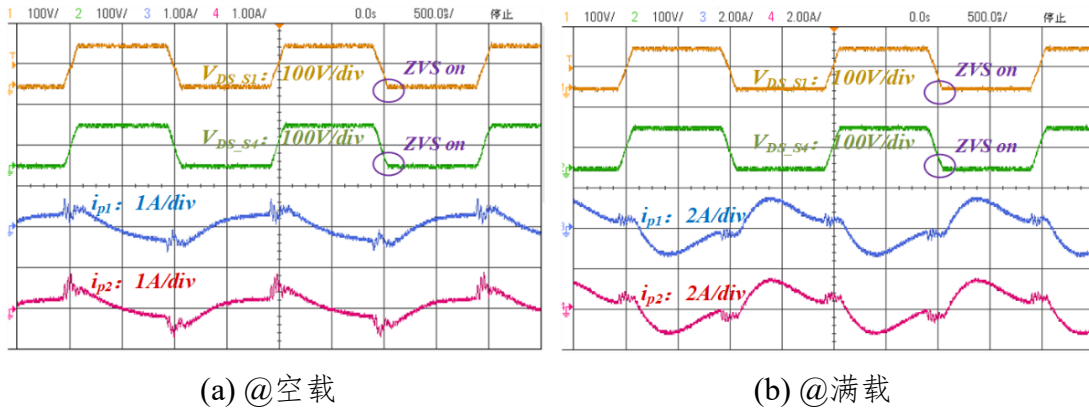


图 4-8 DCX 电路实验波形@200V

4.2.2 DCX 电路效率测试与损耗分析

图 4-9 展示了室温条件下 DCX 电路的满载效率曲线,可见当原边谐振单元并联或串联时,电路的最低效率都为 97.0%,而峰值效率都达到 98.0%。这是因为在效率最低点和峰值点时,两种工作模式下各个单元的输入电压基本一致。此外,还能够观察到随着输入电压的增大,电路满载效率先提高后减小。这是因为在一定范围内输入电压越高,输入电流越小,导致原副边开关管和变压器绕组导通损耗越小。同时变压器磁损虽然增大但不占主要部分,因此电路效率逐渐提高。然而,在输入电压超过一定范围后进一步提高时,虽然原副边开关管和变压器绕组导通损耗仍在减小,但开关管的反向导通损耗、开关损耗和变压器磁损逐渐增大并开始占据主要地位,因此电路效率在达到峰值点后开始下降。综上,DCX 电路在两种工作模式下的电路效率呈现图 4-9 所示的趋势。

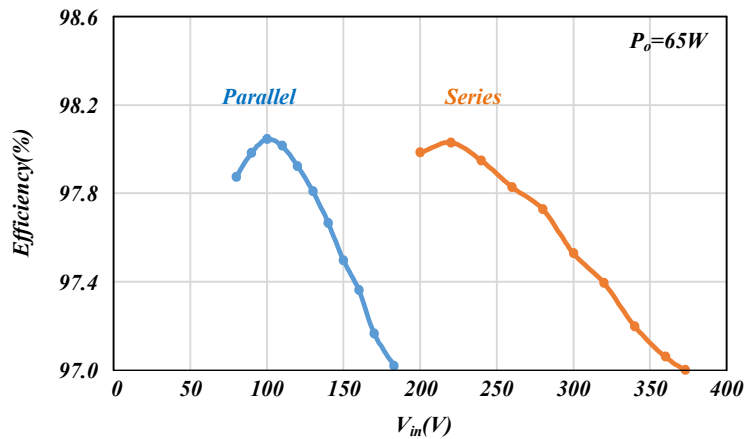
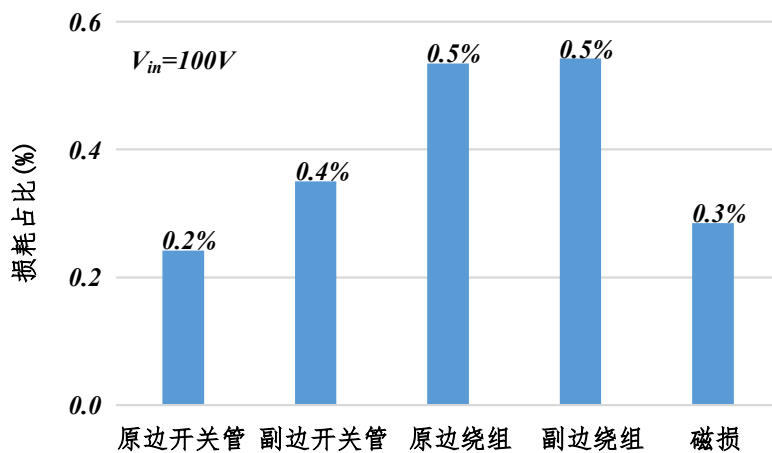
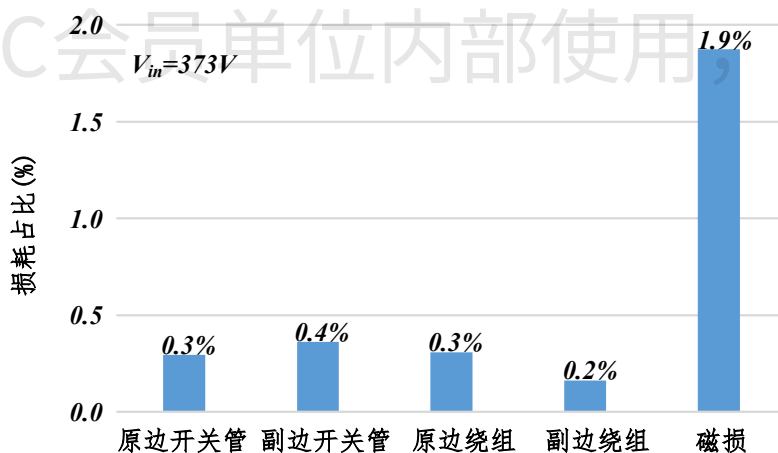


图 4-9 DCX 电路满载效率曲线

图 4-10 展示了 DCX 电路在不同输入电压下的满载损耗分析,其中图 4-10(a)是 100V 输入电压下满载损耗分析,图 4-10(b)是 373V 输入电压下满载损耗分析。可见在 100V 输入电压下原副边开关管和变压器绕组导通损耗占主要部分,而在 373V 输入电压下变压器磁损占主要部分,这与之前的预期分析是相符合的。此外,通过使用基于损耗模型的优化设计,原副边开关管损耗占比均小于 0.4%。



(a) 100V@满载



(b) 373V@满载

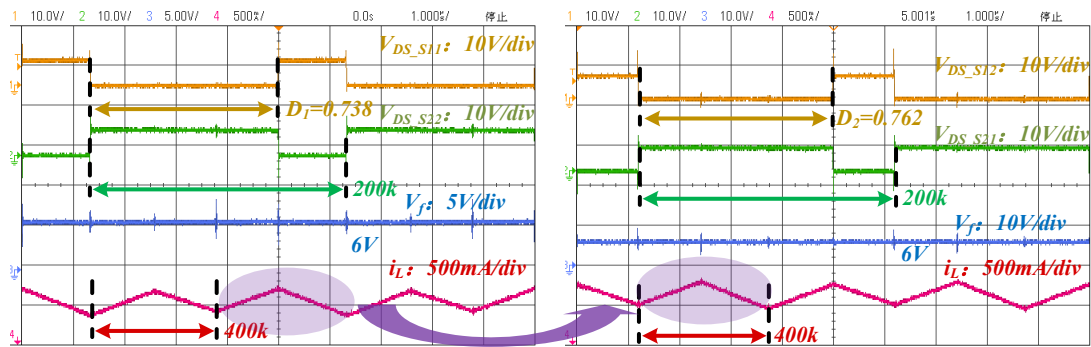
图 4-10 DCX 电路满载情况下的电路损耗分析

4.3 基于二极管钳位的 TL BUCK 电路实验验证

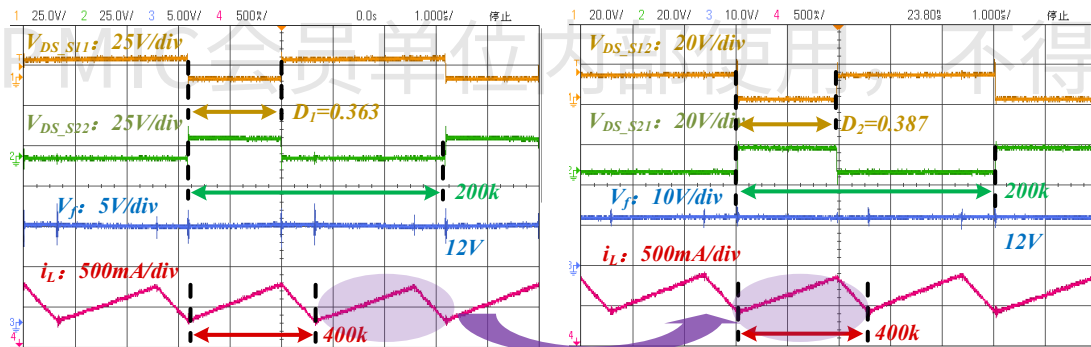
4.3.1 基于二极管钳位的 TL BUCK 电路功能验证

当基于二极管钳位的 TL BUCK 电路应用于车载场景时,输入电压范围为 12~24V,输出功率降额到 30W。图 4-11 所示为车载场景下基于二极管钳位的 TL BUCK 电路满载关键波形,其中 V_{DS_S11} , V_{DS_S12} , V_{DS_S21} 和 V_{DS_S22} 为电路开关管

的漏源极电压, V_f 为飞跨电容电压, i_L 为电感电流。从图中可知, 在该电路开关频率为 200kHz 时, 通过相移脉宽调制使得 V_{DS_S11} 和 V_{DS_S12} 相差二分之一一个周期, V_{DS_S21} 和 V_{DS_S22} 也相差二分之一一个周期, 因此电感电流 i_L 在一个周期内充电和放电各两次, 电感频率为 400kHz, 表明该电路实现了电感等效频率的倍频效果。此外, 通过二极管钳位和占空比偏差控制策略, 令开关管 S_{12} 的占空比 D_2 与 S_{11} 的占空比 D_1 相差 0.024, 可见该控制策略下飞跨电容电压 V_f 均稳定在二分之一的输入电压, 因此在车载场景下的全输入电压范围内实现了飞跨电容的均压。



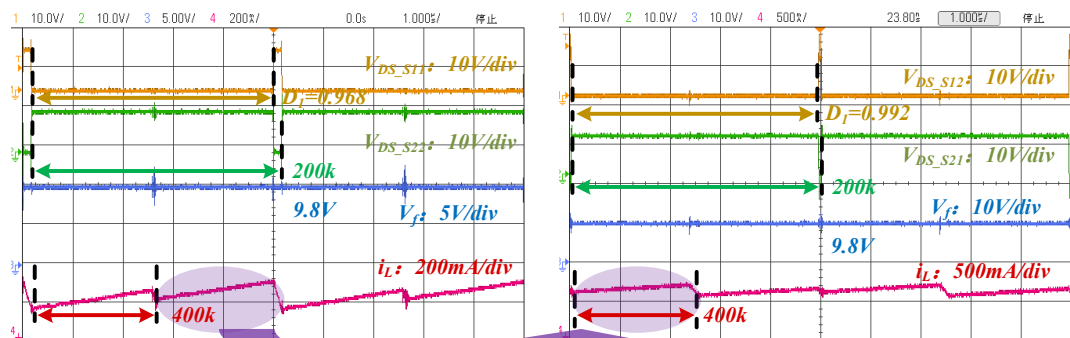
(a) 12V@30W



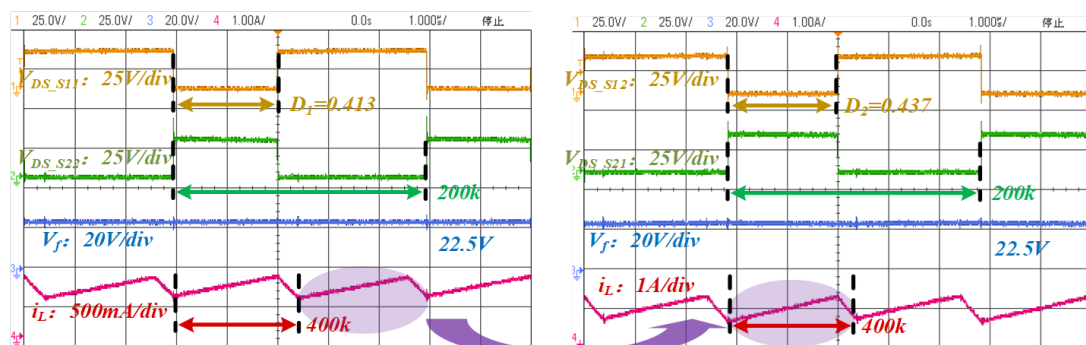
(b) 24V@30W

图 4-11 车载场景下基于二极管钳位的 TL BUCK 电路满载关键波形

当该电路作为 DCX 调压电路时, 其输入电压范围为 20~47V, 输出功率为 65W。图 4-12 所示为 DCX 调压场景下基于二极管钳位的 TL BUCK 电路关键波形。从图中可知, 当开关管 S_{12} 的占空比 D_2 与 S_{11} 的占空比 D_1 相差 0.024 时, 通过钳位二极管, 该电路在 20~47V 输入电压范围内实现了飞跨电容均压。综上所述, 基于二极管钳位的 TL BUCK 电路在全输入电压范围内实现了飞跨电容均压。



(a) 20V@65W



(b) 47V@65W

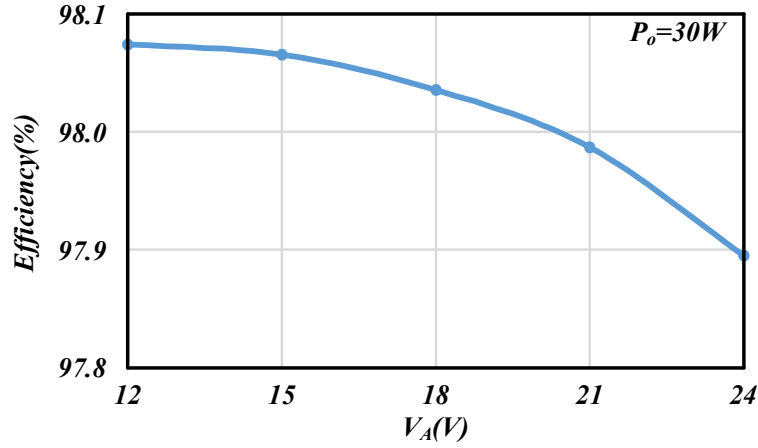
图 4-12 DCX 调压场景下基于二极管钳位的 TL BUCK 电路满载关键波形

4.3.2 基于二极管钳位的 TLBUCK 电路效率测试与损耗分析

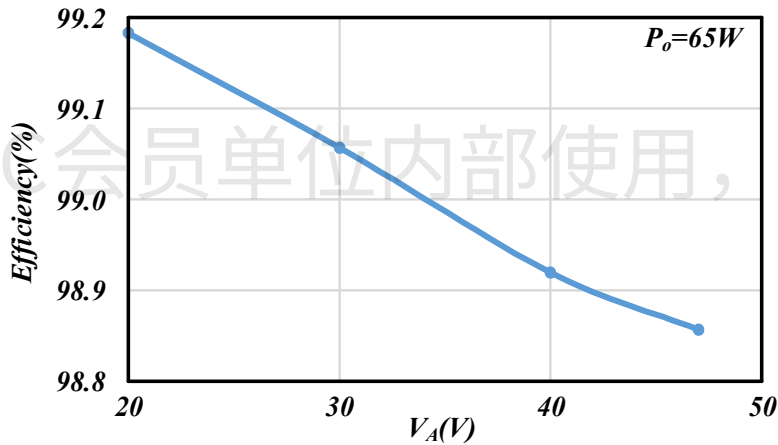
室温条件下基于二极管钳位的 TL BUCK 电路满载效率曲线如图 4-13 所示, 其中图 4-14(a)为车载场景下电路满载效率曲线, 图 4-14(b)为 DCX 调压场景下满载效率曲线。从图中可知, 在车载场景下, 电路满载最低效率为 97.9%, 峰值效率达到 98.1%; 在 DCX 调压场景下, 满载最低效率 98.9%, 峰值效率达到 99.2%。可见两种场景下满载最低效率和峰值效率均相差接近一个百分点。这是因为两种场景下输出电流不变, 开关管和电感的导通损耗以及驱动损耗保持不变。但是在车载场景下, 由于输出功率减少了约一半, 这些损耗的占比会增加一倍左右。此外, 在车载场景下, 电路的满载最低效率点和峰值效率点所对应的输入电压分别约为对应 DCX 调压场景下的二分之一, 开关损耗和容性损耗同样减小约二分之一。由于车载场景下输出功率减少了约一半, 因此开关损耗和容性损耗的损耗占比几乎保持不变。

根据以上分析,与 DCX 调压场景相比,车载场景下的开关管和电感导通损耗以及驱动损耗的占比增加,导致满载最低效率和峰值效率都降低了约 1%。此

外，由于输出电流保持不变，随着输入电压的增加，开关管的开关损耗和容性损耗也会增加，而开关管和电感导通损耗几乎不变，因此两种场景下电路满载效率均随着输入电压的增加而降低，呈现出图 4-13 所示的趋势。



(a) 车载场景@30W



(b) DCX 调压场景@65W

图 4-13 基于二极管钳位的 TL BUCK 电路满载效率曲线

根据图 4-13, 图 4-14 展示了两种应用场景下基于二极管钳位的 TL BUCK 电路满载效率最低点的损耗分析。其中，图 4-14(a)所示为车载场景下 24V 输入电压的满载损耗分析，图 4-14(b)所示为 DCX 调压场景下 47V 输入电压的满载损耗分析。可见在两种场景下的满载最低效率点处，车载场景下导通损耗、驱动损耗和电感损耗占比约为 DCX 调压场景下的两倍，而开关损耗和容性损耗的占比相对一致，符合预期分析。此外，经过基于损耗模型的器件优化设计，在车载场景下开关管的损耗占比小于 1%，在 DCX 调压场景下开关管的损耗占比小于 0.7%。

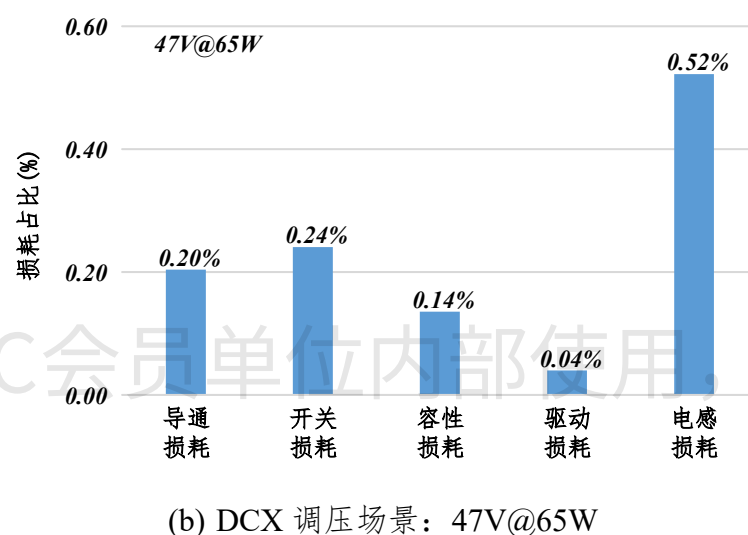
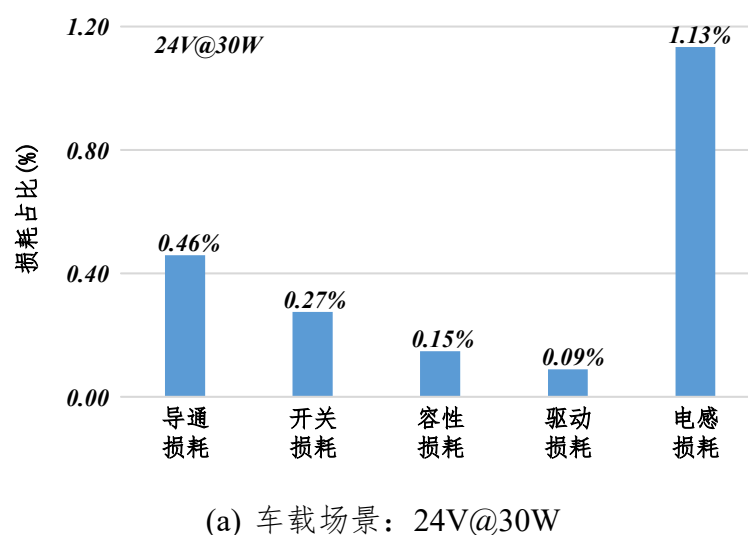


图 4-14 基于二极管钳位的 TL BUCK 电路满载损耗分析

4.4 整机效率预测与散热分析

在对电容切换整流电路、DCX 电路和基于二极管钳位的 TL BUCK 电路进行效率测试与损耗分析后，对整机满载工况效率进行了预测，并在图 4-15 中展示了效率曲线。可以发现，当交流输入电压为 130Vac 时，整机满载预测效率最低，为 95.0%；当交流输入电压为 180Vac 时，整机满载效率达到峰值，为 96.0%。这是由于当输出电流不变，交流输入电压越大，输入电流越小，电容切换整流电路和 DCX 电路中器件与磁性元件的导通损耗越小，DCX 电路的磁损越大，基于二极管钳位的 TL BUCK 电路中器件的开关损耗和容性损耗越大。由于在电容切换整流电路中导通损耗占主要部分；在 DCX 电路中，磁性元件的损耗占主要部分；在基于二极管钳位的 TL BUCK 电路中，除开关损耗和容性损耗外，其他损

耗几乎保持不变。因此，在输入电压增大的情况下，电容切换整流电路的效率会提高，而 DCX 电路和基于二极管钳位的 TL BUCK 电路效率会降低。最终，电路满载效率随着输入电压的增大先提高后降低，呈现出图 4-15 所示的趋势。

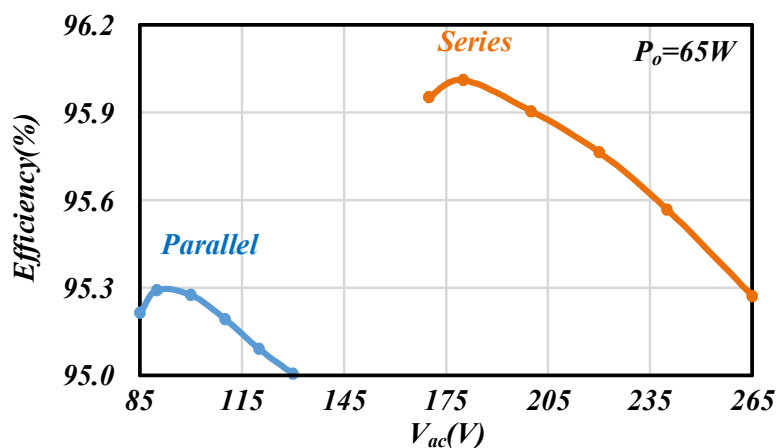


图 4-15 整机满载效率预测曲线

由于电源适配器通过自然对流的方式进行散热，因此提高功率密度的同时需注意满足相应的散热条件限制。在整机允许温升 50°C 的条件下，对不同功率密度的 65W 电源适配器进行损耗和散热分析，得到了满足散热要求下电源适配器功率密度与满载最低效率的关系，如图 4-16 所示。可见整机功率密度为 $42\text{W}/\text{in}^3$ 时，65W 电源适配器的满载最低效率需大于 94.8% 才能满足散热要求，而本文设计的 65W 电源适配器满载最低效率为 95.0%，因此可以确保满足散热要求。这说明了本设计能够在保持较高功率密度的同时，保证电源适配器的可靠性和稳定性，为实际应用提供了一定的参考价值。

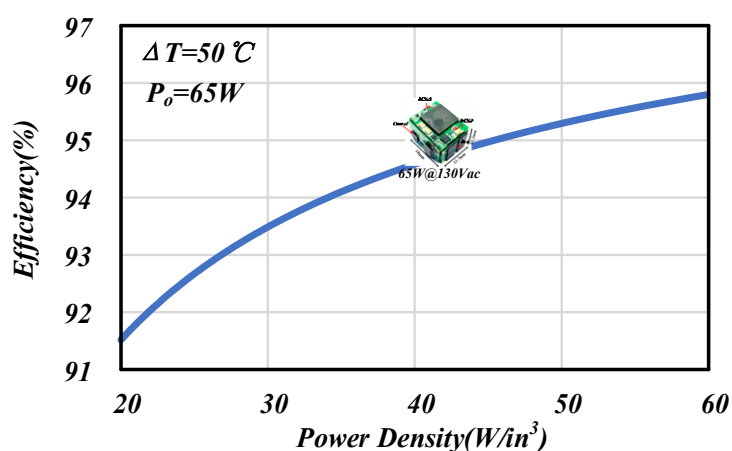


图 4-16 满足散热要求下电源适配器功率密度与满载最低效率关系

4.5 本章小结

本章根据第 2 章和第 3 章介绍的电容切换整流电路和匹配电容切换整流的 DCX + TL BUCK 电路设计方法，搭建了一台多场景小功率电源适配器的实验样机。家用场景下，样机交流端口输入电压范围为 85~130Vac 和 170~265Vac，输出电压 20V，输出最大满载功率为 65W。在车载场景下，仅基于二极管钳位的 TL BUCK 电路工作，此时低压直流端口输入电压范围 12~24V，输出电压 9V，输出最大满载功率为 30W。针对该样机中电容切换整流电路的切换功能、不同工作模式下 DCX 电路的基本功能以及不同应用场景下基于二极管钳位的 TL BUCK 电路的基本功能与飞跨电容均压能力进行了测试，验证了各级电路的基本功能。此外，对各级电路的效率进行了测试，并基于测试结果对整机效率和整机散热能力进行了预测分析，说明本设计具有较高效率和较高功率密度，同时满足了散热要求。

仅限PMIC会员单位内部使用，不得外传

5 总结与展望

5.1 全文工作总结

本文针对小功率电源适配器在车载、智能便携设备等领域中日益增长的兼容性和高效率、高功率密度方面的需求，围绕输入滤波电容和后级 DC/DC 电路进行了优化，提出了电容切换整流电路以及兼容车载和家用场景的匹配电容切换整流的 DCX+TLBUCK 多场景小功率电源适配器拓扑，并进行了理论分析、优化设计和实验验证。本文主要做了以下工作：

- 1) 分析了传统二极管整流加电容直接滤波的电路中输入电容的容值和耐压对其体积的影响，并结合反激变换器的原边导通损耗分析，揭示了现有拓扑结构下输入电解电容体积优化困难的原因。为此，设计了一种电容切换整流电路，通过在不同输入电压下切换开关器件实现单颗输入电解电容的容值和耐压的减小，从而减小了输入电解电容的总体积。此外，建立了电路的器件导通损耗模型，进而对开关器件和输入电解电容进行了优化设计。
- 2) 对匹配电容切换整流电路的后级 DCX 进行损耗分析，建立了基于 GaN 器件的原边开关管总损耗模型，并利用该模型对器件参数和死区时间进行优化设计，实现了较低的器件损耗。同时，对 DCX 平面变压器磁芯结构和绕组排布结构进行了设计，以提高电路效率。
- 3) 为适应车载和 DCX 调压应用场景，采用了一种基于二极管钳位的 TLBUCK 电路，电路具有额外的低压直流输入端口，用于车载场景下的低压直流输入，从而实现电路的多场景应用。该电路通过所提出的二极管钳位和占空比偏差相结合的控制策略实现了飞跨电容均压，并建立了基于 GaN 器件的开关管总损耗模型，从而对器件参数进行优选。与传统的两电平电路相比，通过多电平工作原理，减小了电感的伏秒，从而缩小了电感的体积，提高了电路的功率密度。
- 4) 根据本文提出的匹配电容切换整流的 DCX+TLBUCK 拓扑设计方法，搭建了一台多场景小功率电源适配器实验样机。实验和预测结果表明，该拓扑实现了基本功能，可适用于多场景，并且具有效率高和高功率密度的特点，其功率密度达 $42\text{W}/\text{in}^3$ ，预测满载最低效率为 95%。

5.2 研究工作展望

针对用于多场景小功率电源适配器的电容切换整流电路和匹配电容切换整流的 DCX+TLBUCK 电路拓扑, 本文已经完成了一部分研究工作, 但仍有一些方面值得深入研究:

- 1) 对于电容切换整流电路, 在雷击浪涌情况下, 低压切换开关管可能会被击穿, 导致输入电容短路。因此应设计合理的保护和吸收电路, 以避免在故障模式下出现安全隐患。
- 2) 仅对 DCX 平面变压器的磁芯和绕组结构进行设计, 而未对平面变压器的体积和损耗进行优化。为了提高电路的效率和功率密度, 有必要依据体积和损耗模型进行优化设计。
- 3) 仅根据各级电路效率对整机效率做出了预测, 需要进一步对整个电路进行联合调试, 以准确评估整机效率。
- 4) 可改进本设计电路拓扑, 将其集成到汽车前装系统中, 作为内置电源适配器使用, 以更好地适应电动汽车产业的发展趋势。

仅限PMIC会员单位内部使用, 不得外传

参考文献

- [1] Counterpoint. Global Smartphone Shipments 2011-2022[EB/OL]. <https://www.counterpointresearch.com/global-smartphone-shipments-2/>.
- [2] Canalys Newsroom. Worldwide smartphone shipments fall for fourth consecutive quarter, leaving market down 12% in 2022[EB/OL]. <https://www.canalys.com/newsroom/global-smartphone-market-2022>.
- [3] Canalys Newsroom. Global PC shipments declined by 16% to 285 million in 2022 [EB/OL]. <https://www.canalys.com/newsroom/global-pc-market-Q4-2022>.
- [4] 代昕雨. 智能手机产业链分析及行业发展趋势[J]. 中国市场, 2019(2): 63-64.
- [5] EV-Volumes. Global EV Sales for 2022[EB/OL]. <https://www.ev-volumes.com/country/total-world-plug-in-vehicle-volumes>.
- [6] EV-Volumes. 200218 EV Volumes Monthly xEV Sales Tracker-December FY 2019 1[EB/OL]. <https://www.ev-volumes.com/wp-content/uploads/2020/05/200218-EV-Volumes-Monthly-xEV-Sales-Tracker-December-FY-2019-1.pdf>.
- [7] IEA. Global EV Outlook 2022[EB/OL]. <https://www.iea.org/reports/global-ev-outlook-2022>.
- [8] 国家发展和改革委员会. 新能源汽车产业发展规划(2021—2035 年)[EB/OL]. https://www.ndrc.gov.cn/fggz/fzzlgh/gjjzxgh/202111/t20211101_1302487.html.
- [9] Kim C-E, Baek J-I, Lee J-B. High-Efficiency Single-Stage LLC Resonant Converter for Wide-Input-Voltage Range[J]. IEEE Transactions on Power Electronics, 2018, 33(9): 7832-7840.
- [10] 单路输出式交流-直流和交流-交流外部电源能效限定值及节能评价[S]. 国家市场监督管理总局, 2013.
- [11] Commission R E. Code of conduct on energy efficiency of external power supplies [J], 2013.
- [12] Energy Conservation Program. Energy Conservation Standards for External Power Supplies[EB/OL]. https://www.energy.gov/sites/prod/files/2014/02/f7/eps_ecs_final_rule.pdf.
- [13] 杨秋哲. 高效率适配器电源技术研究[D]. 浙江大学, 2021.
- [14] 充电头网. 苹果 5W 充电器 A1443(国行版)拆解[EB/OL]. <https://www.chongdiantou.com/archives/30934.html>.
- [15] 充电头网. 拆解报告:苹果 20W USB PD 快充充电器[EB/OL]. <https://www.chongdiantou.com/archives/57734.html>.
- [16] 充电头网. 拆解报告:Aohi 迷你 20W PD 快充充电器 AOC-C002[EB/OL]. <https://www.chongdiantou.com/archives/86627.html>.
- [17] 充电头网. 拆解报告:Mcdodo 麦多多 47W 1A1C 迷你氮化镓充电器[EB/OL]. <https://www.chongdiantou.com/archives/64835.html>.
- [18] 充电头网. 仅 10mm 薄:OPPO 50W 饼干氮化镓快充拆解[EB/OL]. <https://www.chongdiantou.com/archives/54160.html>.
- [19] 充电头网. 拆解报告:Aohi Magcube 65W PD 快充氮化镓充电器 AOC-C004[EB/OL]. <https://www.chongdiantou.com/archives/92761.html>.
- [20] 充电头网. 拆解报告:小米 GaN 充电器 Type-C 65W[EB/OL]. <https://www.chongdiantou.com/archives/46552.html>.
- [21] Huang X, Feng J, Du W, et al. Design consideration of MHz active clamp flyback converter with GaN devices for low power adapter application [C]. 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 2016: 2334-2341.

- [22] Hou R, Shen Y, Zhao H, et al. Power Loss Characterization and Modeling for GaN-Based Hard-Switching Half-Bridges Considering Dynamic On-State Resistance[J]. IEEE Transactions on Transportation Electrification, 2020, 6(2):540-553.
- [23] Hou R, Lu J. The effect of dynamic on-state resistance to system losses in GaN-based hard-switching applications [C]. PCIM Europe 2019; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, 2019: 1-7.
- [24] Samani R, Alizadeh M, Hou R, et al. Thermal Design Considerations for GaN-Based Power Adapters [C]. 2022 IEEE Applied Power Electronics Conference and Exposition (APEC), 2022: 186-192.
- [25] Commission I E. limits for harmonic current emissions [J]. IEC61000-3-2, 1995.
- [26] Li S, Qi W, Wu J, et al. Minimum active switch requirements for single-phase PFC rectifiers without electrolytic capacitors[J]. IEEE Transactions on Power Electronics, 2018, 34(6): 5524-5536.
- [27] Einabadi N, Adib E, Farzanehfard H. New soft switching parallel PFC circuit[C]. The 6th Power Electronics, Drive Systems & Technologies Conference (PEDSTC2015), 2015: 561-566.
- [28] Fang P, Sheng B, Webb S, et al. LED driver achieves electrolytic capacitor-less and flicker-free operation with an energy buffer unit[J]. IEEE transactions on power electronics, 2018, 34(7): 6777-6793.
- [29] Liao Z, Pilawa-Podgurski R C N. Eliminating Input Electrolytic Bulk Capacitors in Flyback-Based Universal Chargers with a Half-Bridge Series-Stacked Buffer [C]. 2021 IEEE Applied Power Electronics Conference and Exposition (APEC), 2021: 278-283.
- [30] Qin S, Lei Y, Barth C, et al. A high power density series-stacked energy buffer for power pulsation decoupling in single-phase converters[J]. IEEE Transactions on Power Electronics, 2016, 32(6): 4905-4924.
- [31] Liao Z, Lohan D J, Brooks N C, et al. A systematic design methodology for series-stacked energy decoupling buffers based on loss-volume pareto optimization[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(3): 2192-2205.
- [32] Bucheru B T, Davila M A, Jitaru I D. Increasing power density of adapters by using DC link chopper [C]. 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC), 2012: 796-801.
- [33] Power Integrations. MinE-CAP[EB/OL]. <https://www.powerint.cn/products/mine-cap/mine-cap>.
- [34] Huang X, Du W, Lee F C, et al. A novel driving scheme for synchronous rectifier in MHz CRM flyback converter with GaN devices[C]. 2015 IEEE Energy Conversion Congress and Exposition (ECCE), 2015: 5089-5095.
- [35] Wang C, Xu S, Shen W, et al. A single-switched high-switching-frequency quasi-resonant flyback converter[J]. IEEE Transactions on Power Electronics, 2018, 34(9): 8775-8786.
- [36] Xu S, Shen W, Qian Q, et al. An efficiency optimization method for a high frequency quasi-ZVS controlled resonant flyback converter[C]. 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), 2019: 2957-2961.

- [37] Taneri M C, Genc N, Mamizadeh A. Analyzing and comparing of variable and constant switching frequency flyback DC-DC Converter[C]. 2019 4th International Conference on Power Electronics and their Applications (ICPEA), 2019: 1-5.
- [38] Mauromicale G, Raciti A, Rizzo S A, et al. Si and GaN devices in quasi resonant flyback converters for wall charger applications[C]. 2019 IEEE Energy Conversion Congress and Exposition (ECCE), 2019: 3253-3258.
- [39] Xue L, Zhang J. Active clamp flyback using GaN power IC for power adapter applications[C]. 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), 2017: 2441-2448.
- [40] Dey S, Ray M B, Soni H, et al. Comparison between Quasi-Resonant and Active Clamp Flyback topologies for GaN-based 65W Wall Charger Application[C]. 2021 IEEE Applied Power Electronics Conference and Exposition (APEC), 2021: 1809-1814.
- [41] Xue L, Zhang J. Highly Efficient Secondary-Resonant Active Clamp Flyback Converter[J]. IEEE Transactions on Industrial Electronics, 2018, 65(2): 1235-1243.
- [42] Zaman A, Radic A. How to Design and Implement an Adapter Power Supply With Active Clamp Flyback: An All Silicon Design Methodology[J]. IEEE Power Electronics Magazine, 2020, 7(4): 36-43.
- [43] Garcia A M, Cozar J C, Morales-Santos D P, et al. A High-Efficiency Isolated Wide Voltage Range DC-DC Converter Using WBG Devices[J]. IEEE Access, 2022, 10: 84818-84825.
- [44] Li M, Ouyang Z, Andersen M A E. Analysis and optimal design of high-frequency and high-efficiency asymmetrical half-bridge flyback converters[J]. IEEE transactions on industrial electronics, 2019, 67(10): 8312-8321.
- [45] Huber L, Jovanović M M. Analysis, design, and performance evaluation of asymmetrical half-bridge flyback converter for universal-line-voltage-range applications[C]. 2017 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2017: 2481-2487.
- [46] Garcia A M, Kasper M J, Schlenk M, et al. Asymmetrical flyback converter in high density SMPS[C]. PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, 2018: 1-5.
- [47] Garcia A M, Schlenk M, Morales D, et al. Resonant Hybrid Flyback, a New Topology for High Density Power Adaptors[J]. Electronics, 2018, 7(12).
- [48] Chen Y, Wang H, Liu Y F. Improved hybrid rectifier for 1-MHz LLC-based universal AC-DC adapter[C]. 2017 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2017: 23-30.
- [49] Kim C E, Baek J, Lee J B. Three-switch LLC resonant converter for high-efficiency adapter with universal input voltage[J]. IEEE Transactions on Power Electronics, 2020, 36(1): 630-638.
- [50] Ramabhadran R, She X, Levy Y, et al. Universal AC input high-density power adapter design with a clamped series-resonant converter[J]. IEEE Transactions on Industry Applications, 2016, 52(5): 4096-4107.
- [51] Moon S, Chung B, Koo G, et al. A conduction band control AC-DC Buck converter for a high efficiency and high power density adapter[C]. 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), 2017: 1771-1777.
- [52] Li Y C, Lee F C, Li Q, et al. A novel AC-to-DC adaptor with ultra-high power density and efficiency[C]. 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 2016: 1853-1860.

- [53] Jeong-Eon P, Jong-Woo K, Lee B H, et al. Design on topologies for high efficiency two-stage AC-DC converter[C]. Proceedings of The 7th International Power Electronics and Motion Control Conference, 2012: 257-262.
- [54] Bai Y, Chen Q, Sun J, et al. High efficiency hybrid multi-stage adaptor with AC and DC input capability[C]. 2011 IEEE Energy Conversion Congress and Exposition, 2011: 1137-1142.
- [55] Kim D, Kim C, Moon G. High-Efficiency Slim Adapter With Low-Profile Transformer Structure[J]. IEEE Transactions on Industrial Electronics, 2012, 59(9): 3445-3449.
- [56] Kim B, Park K, Kim C, et al. LLC Resonant Converter With Adaptive Link-Voltage Variation for a High-Power-Density Adapter [J]. IEEE Transactions on Power Electronics, 2010, 25(9): 2248-2252.
- [57] Park J H, Lee K B. A two-stage bidirectional DC/DC converter with SiC-MOSFET for vehicle-to-grid (V2G) application[C]. 2017 IEEE Conference on Energy Conversion (CENCON), 2017: 288-293.
- [58] Lee J Y, Jeong Y S, Han B M. An isolated DC/DC converter using high-frequency unregulated LLC resonant converter for fuel cell applications[J]. IEEE transactions on Industrial Electronics, 2010, 58(7): 2926-2934.
- [59] Su M, Wu S, Dan H, et al. High-efficiency bidirectional isolated AC/DC converter[C]. 2020 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2020: 2010-2013.
- [60] Liu Y C, Chen C, Chen K D, et al. High-frequency and high-efficiency isolated two-stage bidirectional DC-DC converter for residential energy storage systems[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2019, 8(3): 1994-2006.
- [61] 范高. 用于车载充电机的高效高功率密度 DC/DC 研究[D]. 浙江大学, 2021.
- [62] Doval-Gandoy J, Castro C, Martínez M C. Line input AC-to-DC conversion and filter capacitor design[J]. IEEE Transactions on Industry Applications, 2003, 39(4): 1169-1176.
- [63] NIPPON CHEMI-CON. ALUMINUM ELECTROLYTIC CAPACITORS[EB/OL]. extension://idghocbbahafpfhjnfhpbfbmpeghmmp/assets/pdf/web/viewer.html?file=https%3A%2F%2Fwww.chemi-con.co.jp%2Fproducts%2Frelatedfiles%2Fcapacitor%2Fcatalog%2Fal-all-j.pdf.
- [64] AiSHi. ALUMINUM ELECTROLYTIC CAPACITORS[EB/OL]. extension://idghocbbahafpfhjnfhpbfbmpeghmmp/assets/pdf/web/viewer.html?file=https%3A%2F%2Fwww.aishi.com%2Ffiles%2F3_AiSHi_Full_Catalog.pdf.
- [65] Rubucon. Capacitors Catalog[EB/OL]. extension://idghocbbahafpfhjnfhpbfbmpeghmmp/assets/pdf/web/viewer.html?file=https%3A%2F%2Fwww.rubycon.co.jp%2Fwp-content%2Fuploads%2Fcatalog%2Faluminum-catalog.pdf.
- [66] CHIP1STOP. 各国电源电压[EB/OL]. https://www.chip1stop.com/sp/knowledge/085_power-supply-voltage-of-each-country_zh.
- [67] 陈慧. 高压直流服务器电源的高效率 DC-DC 拓扑结构及其控制策略研究[D]. 浙江大学, 2016.
- [68] Wu X, Shi H. High Efficiency High Density 1 MHz 380–12 V DCX With Low FoM Devices[J]. IEEE Transactions on Industrial Electronics, 2020, 67(2): 1648-1656.
- [69] Foulkes T, Modeer T, Pilawa-Podgurski R C N. Developing a standardized method for measuring and quantifying dynamic on-state resistance via a survey of low voltage GaN

- HEMTs[C]. 2018 IEEE Applied Power Electronics Conference and Exposition (APEC), 2018: 2717-2724.
- [70] Kim I J, Matsumoto S, Sakai T, et al. New power device figure of merit for high-frequency applications[C]. Proceedings of International Symposium on Power Semiconductor Devices and IC's: ISPSD'95, 1995: 309-314.
- [71] 施鸿波. 基于低FOM器件的高效高功率密度兆赫兹DC-DC变换器[D]. 浙江大学, 2019.
- [72] Baliga B J. Power semiconductor device figure of merit for high-frequency applications [J]. IEEE Electron Device Letters, 1989, 10(10): 455-457.
- [73] Zhang J, Liu C, Zhao X, et al. Design of MHz level planar transformer and analysis of leakage and loss[C]. 2018 2nd IEEE Advanced Information Management, Communicates, Electronic and Automation Control Conference (IMCEC), 2018: 2697-2700.
- [74] Ouyang Z, Andersen M A E. Overview of planar magnetic technology—Fundamental properties[J]. IEEE Transactions on Power Electronics, 2013, 29(9): 4888-4900.
- [75] Mulder S. Power ferrite loss formulas for transformer design[J]. PowerConversion & Intelligent Motion, 1995, 21(7): 22-31.
- [76] Ferico. Power & low loss ferrite material properties[EB/OL]. https://fericor.com/material_survey/power_low_loss_ferrite_material_properties/.
- [77] Liu T, Wang H, Liu W, et al. A novel asymmetrical three-level BUCK (ATL BUCK) converter for point-of-load (POL) application[C]. 2015 IEEE Energy Conversion Congress and Exposition (ECCE), 2015: 5096-5101.
- [78] Kesarwani K, Stauth J T. Resonant and multi-mode operation of flying capacitor multi-level DC-DC converters[C]. 2015 IEEE 16th Workshop on Control and Modeling for Power Electronics (COMPEL), 2015: 1-8.
- [79] Lei Y, Liu W C, Pilawa-Podgurski R C N. An analytical method to evaluate flying capacitor multilevel converters and hybrid switched-capacitor converters for large voltage conversion ratios[C]. 2015 IEEE 16th Workshop on Control and Modeling for Power Electronics (COMPEL), 2015: 1-7.
- [80] 范高. 用于车载充电机的高效高功率密度DC/DC研究[D]. 浙江大学, 2021.
- [81] Shukla A, Ghosh A, Joshi A. Capacitor Voltage Balancing Schemes in Flying Capacitor Multilevel Inverters[C]. 2007 IEEE Power Electronics Specialists Conference, 2007: 2367-2372.
- [82] Khazraei M, Sepahvand H, Corzine K, et al. A generalized capacitor voltage balancing scheme for flying capacitor multilevel converters[C]. 2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), 2010: 58-62.
- [83] Rentmeister J S, Stauth J T. A 48V:2V flying capacitor multilevel converter using current-limit control for flying capacitor balance[C]. 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), 2017: 367-372.
- [84] Wu J, Wu X. FoM Based Optimal Frequency and Voltage Level Design for High efficiency High density Multilevel PFC with GaN Device[C]. 2020 IEEE Applied Power Electronics Conference and Exposition (APEC), 2020: 1911-1915.
- [85] Wu J, Qi Y, Muhammad F, et al. A unified switch loss model and design consideration for multilevel boost PFC with GaN devices[J]. CPSS Transactions on Power Electronics and Applications, 2021, 6(4): 349-358.

- [86] Reusch D, Strydom J, Lidow A. A new family of GaN transistors for highly efficient high frequency DC-DC converters[C]. 2015 IEEE Applied Power Electronics Conference and Exposition (APEC), 2015: 1979-1985.
- [87] 吴嘉文. 基于氮化镓器件的高效率高功率密度 CHB 单相 PFC 研究[D]. 浙江大学, 2020.
- [88] Wu J, Qi Y, Muhammad F, et al. A unified switch loss model and design consideration for multilevel boost PFC with GaN devices[J]. CPSS Transactions on Power Electronics and Applications, 2021, 6(4): 349-358.

仅限PMIC会员单位内部使用，不得外传

攻读硕士学位期间取得的研究成果

第一作者

马京京. 电源适配器的两级电路拓扑结构及其控制方法:CN202211032692.9[P]. 2022-11-08.

(实质审查)

仅限PMIC会员单位内部使用，不得外传